

UNIVERSITE DE LIMOGES

FACULTE des Sciences et Techniques de Limoges

ECOLE DOCTORALE Sciences et Ingénierie pour l'Information

XLIM : Equipe « Circuits et Sous-Ensembles Electroniques Non-Linéaires »

Année : 2011

Thèse: N° 53-2011

Thèse

Pour obtenir le grade de

Docteur de l'Université de Limoges

Discipline : « Electronique des Hautes Fréquences, Photonique et systèmes»

Présentée et soutenue par :

Abdelkader EL RAFEI

Le 16 novembre 2011

Analyse des effets dispersifs dans les transistors
radiofréquences par mesures électriques

Thèse dirigée par Raymond QUERE

Membres du Jury :

Philippe Descamps	Professeur, Université de Caen	Rapporteur
Olivier Latry	Maître de conférences HDR, Université de Rouen	Rapporteur
Pierre Blondy	Professeur, Université de Limoges	Examineur
Jean-Michel Nebus	Professeur, Université de Limoges	Examineur
Olivier Jardel	Ingénieur, III-V Lab (Marcoussis)	Examineur
Raymond Quéré	Professeur, Université de Limoges	Examineur

A la mémoire des révoltes pour la liberté surtout les syriens...

A mon père, ma mère, mes frères et ma sœur.....

Remerciements

Ce travail a été réalisé à l'institut de recherche Xlim de l'université de Limoges. Je remercie M. Dominique Cros de m'avoir accueilli au sein de ce laboratoire afin de réaliser mes recherches. L'encadrement universitaire a été assuré par l'équipe Composants Circuits Signaux et Systèmes Hautes Fréquences du site de Brive. Je tiens à remercier M. Raymond QUERE, Professeur à l'Université de Limoges, pour la confiance qu'il m'a témoigné en acceptant de m'accueillir dans le département qu'il dirige. Je le remercie aussi pour m'avoir dirigé et conseillé pendant toute la durée de cette thèse. Sa disponibilité, ses compétences, son expérience ainsi que ses précieuses discussions ont été des soutiens nécessaires pour compléter ces trois années. Je remercie Raphaël SOMMET, Chargé de recherche au CNRS, pour ses suggestions et sa sympathie qui m'ont permis de mener à bien ce travail. Mes remerciements les plus respectueux vont au Professeur Jean-Michel Nébus qui m'a fait l'honneur de prendre connaissance de ce travail et d'en être le président du jury. Qu'il trouve ici l'expression de ma profonde reconnaissance.

Je remercie également M. Philippe Descamps, Professeur à l'université de Caen et M. Olivier Latier, Maître de conférences-HDR à l'université de Rouen, d'avoir accepté de juger ce travail en qualité de rapporteurs.

J'adresse mes remerciements à messieurs Pierre Blondy, Professeur à l'Université de Limoges et Olivier Jardel, ingénieur III-V Lab, d'avoir examiné ce mémoire. Mes remerciements vont également à Mademoiselle H. BREUZARD, Secrétaire de l'équipe C2S2 à Brive, pour sa disponibilité et sa gentillesse. J'associe à mes remerciements Madame M.-C. LEROUGE, Secrétaire de l'équipe C2S2 à Limoges, pour son efficacité dans toutes les démarches administratives qu'elle a réalisées à Limoges.

Mes remerciements seraient incomplets sans adresser toute ma reconnaissance aux différents membres de l'équipe OSA et C²S², les anciens comme les nouveaux. Je tiens à exprimer toute ma reconnaissance à Olivier, Laurent, Stéphane, Nazem, Laurent, Mathieu, Alain, Serena.....pour l'ambiance amicale ainsi que pour les personnels du site de l'IUT GEII à Brive pour leur sympathie et leur aide.

J'ai également une pensée pour mes amis pour toujours Jad, Naim, Guillaume, Hamzeh, Sylvain, Adeline, Mustapha, Khaled et Mountakha.

Mes pensées vont plus particulièrement à ma famille, mes frères et ma sœur, surtout mon père, qui m'a soutenu et aidé dans mon cursus universitaire.

Table des matières

Introduction générale.....	11
I. Chapitre 1 : Développement d'un système de mesure des paramètres [S] basse Fréquence	13
I.1 Introduction :.....	15
I.2 Outils de caractérisation RF non-linéaire des transistors	16
I.2.1 Banc de mesure des paramètres [S] et I(V) en impulsions.....	17
I.2.1.1 Principe et schéma du banc PIV	18
I.2.1.2 Mesures PIV et paramètres [S] en impulsions	21
I.2.2 La caractérisation « Load-Pull »	23
I.2.3 Banc de mesure de bruit BF	26
I.3 Banc des mesures des paramètres [S] basses fréquences (BF) [10 Hz, 500 MHz]..	28
I.3.1 Phénomènes dispersifs BF dans les transistors de puissance.....	29
I.3.1.1 Modèle électrothermique de HEMT AlGa _N /Ga _N incluant les effets de pièges	29
I.3.1.2 Modèle électrothermique pour les transistors HBT	32
I.3.2 Description du banc de mesure basses fréquences.....	33
I.3.2.1 Modèle du té de polarisation.....	34
I.3.2.2 Performances du té de polarisation	35
I.3.2.3 Implantation du té de polarisation résistif dans le système de mesure	41
I.3.2.4 Qualité des mesures avec le 4195A	43
I.3.3 Procédure de calibrage	44
I.3.3.1 Modèle d'erreurs pour une seule voie.....	45
I.3.3.2 Modèle d'erreurs à deux voies	46
I.3.4 Méthodologie de mesure	48
I.3.5 Validation de la méthodologie de mesure des paramètres S BF	49

I.3.5.1	Mesures des étalons de vérification de mesure	49
I.3.5.2	Mesure de té de polarisation résistif comparé à un modèle	51
I.3.6	Banc de mesure des paramètres S du DC jusqu'à 40 GHz	53
I.3.7	Comparaison entre les VNA : HP 4195A E5061B	54
I.4	Conclusion.....	56
II.	Chapitre 2 : Caractérisation thermique des transistors bipolaires	
	Hétérojonction (TBH)	57
II.1	Introduction	59
II.2	Simulation thermique	59
II.2.1	Simulation thermique par éléments finis.....	59
II.2.2	Techniques de réduction.....	61
II.2.3	Méthode de réduction des vecteurs de Ritz.....	61
II.2.4	Implantation du modèle thermique réduit dans un simulateur des circuits électriques.....	62
II.2.5	Validation de la réduction par vecteur de Ritz	63
II.3	Méthodes expérimentales de caractérisation thermique.....	64
II.3.1	Méthodes optiques.....	64
II.3.1.1	Thermographie infrarouge	64
II.3.1.2	Thermographie à cristaux liquides.....	65
II.3.1.3	Spectroscopie Raman	66
II.3.1.4	Photo réflectance.....	67
II.3.1.5	Thermo-élasticité	67
II.3.1.6	Interférométrie Speckle.....	68
II.3.2	Problématique vis-à-vis des méthodes optiques.....	68
II.3.3	Méthodes de caractérisation électriques.....	69
II.3.3.1	Mesures pulsées quasi-isothermes	69
II.3.3.2	Extraction de l'impédance thermique par la mesure des paramètres petit signal en BF.....	71

II.3.3.3	Influence de l'auto-échauffement sur les paramètres petit signal.....	72
II.3.3.4	Extraction de l'impédance thermique à partir de la mesure de l'impédance d'entrée Z_{in}	74
II.3.4	Extraction de l'impédance thermique avec la méthode h_{12}	76
II.3.4.1	Choix du paramètre h_{12}	76
II.3.4.2	Extraction de φ pour le transistor TBH de technologie AsGa	78
II.3.4.3	Influence de la taille des transistors	80
II.3.4.4	Application de la méthode à la caractérisation de transistors sur AsGa	82
II.3.4.1	Analyse thermique de transistors HBT SiGe	84
II.3.4.1.1	Résultats	88
II.3.4.1.2	Influence de la température sur l'impédance thermique	93
II.3.4.1.3	Simulation de la résistance thermique sous ANSYS	97
II.3.4.1.4	Modélisation de $Z_{TH(w)}$	100
II.3.4.1.5	Modèle électrothermique non linéaire de TBH SiGe	102
II.3.4.1.5.1	Caractéristiques IV	103
II.3.4.1.5.2	Fréquence de coupure	104
II.3.4.1.5.3	Dépendance du modèle en température	104
II.3.4.1.5.4	Validation petit signal du modèle non linéaire	105
II.3.4.1	Analyse thermique sur la technologie InP	107
II.4	Conclusion.....	110
III.	Chapitre 3 : Caractérisation des effets dispersifs des transistors HEMT GaN.....	111
III.1	Introduction	113
III.2	Nitride de gallium	113
III.2.1	Propriétés physiques.....	113
III.2.2	Figures de mérites	115
III.2.3	Etat de l'art du transistor HEMT GaN	116

III.3	Effets limitatifs du transistor HEMT GaN	119
III.3.1	Effets thermiques dans le transistor HEMT GaN.....	119
III.3.2	Les effets des pièges.....	121
III.3.2.1	Origine	121
III.3.2.2	Caractéristiques I-V	123
III.3.2.2.1	Mise en évidence de la tension de polarisation V_{gs0} sur les effets de pièges	123
III.3.2.2.2	Mise en évidence de la tension de polarisation V_{ds0} sur les effets de pièges	124
III.3.2.3	Caractéristiques RF	125
III.3.2.4	Modélisation	126
III.4	Identification par la mesure des paramètres [S] BF	127
III.4.1	Méthodes d'identification des défauts.....	127
III.4.2	Application au HEMT GaN 8x75 μm de technologie AlGaN.....	129
III.4.2.1	Mise en évidence de l'effet « Kink »	129
III.4.2.2	Mesure des caractéristiques basse fréquence	131
III.4.2.3	Discussion	136
III.5	Application au HEMT en technologie AlInN/GaN.....	140
III.5.1	Présentation de la technologie AlInN/GaN	140
III.5.2	Mesures des paramètres [S] BF pour le transistor AlInN/GaN 8x75.....	142
III.5.3	Analyse du comportement thermique	143
III.5.4	Analyse des phénomènes dispersifs dans le transistor HEMT AlInN/GaN 8x75	147
III.5.4.1	Mesures réalisées	148
III.5.4.1.1	Influence de points de polarisation sur le comportement de Gd	148
III.5.4.1.2	Influence de la température	151
III.5.4.1.3	Mesure de bruit basse fréquence	153
III.5.4.2	Discussion	153

III.5.4.2.1	Dynamique des pièges	153
III.5.4.2.2	Modélisation non linéaire	156
III.5.4.3	Limitations du modèle	159
III.6	Conclusion.....	159
Conclusion générale	161
bibliographie	163
liste de publications	177

INTRODUCTION GENERALE

Les amplificateurs de puissance (PA) sont des éléments clés des terminaux de télécommunications et de radar aux radio fréquences. Les évolutions récentes rendent de plus en plus complexes les conditions d'utilisation des PA. Elles résultent de la complexité croissante des signaux d'excitation des PA et de l'augmentation de la densité de puissance que doit supporter le PA. Dans les deux cas- signaux modulés utilisés dans les systèmes de télécommunications et de signaux pulsés complexes utilisés dans les systèmes de radar - il existe des composantes basse fréquence qui excitent les phénomènes de dispersion qui sont présents dans les dispositifs électroniques. Du point de vue des concepteurs de systèmes, les phénomènes de dispersion apparaissent comme des effets de mémoire dans les PA. Ces effets de mémoire peuvent être classés comme mémoire à court terme (STM) et des effets mémoire à long terme (LTM) [1].

Typiquement, les effets de mémoire courte résultent des réseaux d'adaptation d'entrée et de sortie ainsi que des constantes de temps électriques micro-ondes impliqués du composant, dans la gamme de l'ordre de la picoseconde (ps) ou nanoseconde (ns). D'autre part, les effets LTM sont dus aux réseaux de polarisation, aux effets d'auto-échauffement et de pièges ainsi que les circuits qui sont dédiés à la gestion globale de PA. Ils sont dans la gamme de la microseconde (ms) à la milliseconde (ms) et apparaissent comme des termes de rétroaction dans l'analyse de l'amplificateur de puissance RF. Les effets thermiques et de pièges sont inhérents à la nature du composant et à son « packaging », tandis que les effets de polarisation sont inhérents à la conception de PA.

Les concepteurs doivent disposer d'une connaissance approfondie du comportement des transistors notamment en ce qui concerne leur fiabilité, les phénomènes parasites dont ils sont le siège et leur comportement non linéaire. Toutes ces connaissances doivent aboutir à la mise au point de modèles précis à même de prédire tous les comportements des circuits.

Dans ce contexte, nous intéressons à la caractérisation des phénomènes thermiques dans les transistors TBH de différentes technologies (AsGa, SiGe et InP) et la caractérisation des effets thermiques et pièges dans les transistors HEMT à base GaN (AlGaN et AlInN) en basses fréquences.

Ce manuscrit comporte trois chapitres. Le premier est destiné à la description de plusieurs types de bancs de caractérisations présentant un intérêt pour l'étude des composants RF de puissance. Une attention particulière est portée au banc de mesures basses fréquences qui doit

Introduction générale

nous permettre d'étudier le comportement des nouveaux composants dans le domaine de fréquences [10 Hz, 500 MHz] siège des phénomènes parasites non linéaires qu'il faut prendre en compte pour pouvoir réaliser des simulations fiables.

Le deuxième chapitre sera consacré à la proposition d'une méthode précise et simple pour la mesure de l'impédance thermique de TBH réalisés avec différentes technologies. Cette méthode s'appuie sur des mesures électriques basses fréquences. De plus, une analyse approfondie du comportement thermique des TBH SiGe a été réalisée. Elle a mis en évidence l'influence de constantes de temps thermiques de très faible valeur qui interviennent dans cette technologie. De plus, cette méthode permet une investigation de la dépendance de l'impédance thermique à la température. Par ailleurs, un modèle CAO a été obtenu, qui peut facilement être mis en œuvre pour la simulation des circuits tels que les amplificateurs de puissance ou les convertisseurs analogiques-numériques (ADC). Enfin cette méthode a été validée pour les technologies de HBT sur AsGa ou InP.

Une autre étude approfondie sera entamé dans le troisième chapitre à la caractérisation des phénomènes de dispersion basse fréquences (BF) dans les transistors HEMT à base GaN. Un rappel est fait sur les propriétés et les performances des transistors HEMT sur Nitrure de Gallium. Un exposé des effets limitatifs (thermique et pièges) est réalisé. Les effets de pièges sont étudiés pour les deux technologies avec la méthode de la spectroscopie d'admittance afin de quantifier les pièges de niveaux profonds.

En dernier lieu, nous concluons avec un résumé de l'ensemble de nos résultats et nos perspectives.

I. CHAPITRE 1 : DEVELOPPEMENT D'UN SYSTEME DE MESURE DES PARAMETRES [S] BASSE FREQUENCE

I.1 Introduction :

De nos jours, les circuits intégrés micro-ondes (Monolithic Microwave Integrated Circuits) jouent un rôle important dans beaucoup de produits de notre vie quotidienne tels que les téléphones mobiles, les systèmes d'aide à la conduite automobile, les communications spatiales mais aussi pour des applications scientifiques et militaires. En même temps, leur complexité augmente ce qui entraîne une difficulté accrue des travaux de conception, de réalisation et de test.

A l'heure actuelle, des MMIC comportant plusieurs dizaines de transistors sont très fréquents ; Le coût de ces circuits reste élevé et la question de leur bon fonctionnement dès la première fabrication est cruciale.

Pour cela il est nécessaire de disposer de connaissances importantes sur le comportement des transistors notamment en ce qui concerne leur fiabilité, les phénomènes parasites dont ils sont le siège et leur comportement non linéaire. Toutes ces connaissances doivent aboutir à la mise au point de modèles précis à même de prédire tous les comportements des circuits.

Au sein du laboratoire XLIM, depuis de nombreuses années des travaux ont été menés sur une analyse fine du comportement de ces transistors ; soit par la mesure, soit par la simulation. Un effort particulier a été porté sur l'impact des phénomènes physiques sur le comportement fonctionnel des composants. Ces travaux ont conduit à la réalisation de modèles de transistors de puissance en technologie avancée telle que la technologie sur nitrure de gallium (GaN). Un exemple de circuit MMIC conçu avec les modèles développés au laboratoire est donné à la Figure I. 1. L'amplificateur représenté sur cette figure délivre une puissance de 50 Watts en bande X et de ce fait cumule l'ensemble des difficultés rencontrée pour établir des caractérisations et modélisation fiables des composants. Ce chapitre est consacré à la description de plusieurs types de bancs de caractérisations présentant un intérêt pour l'étude des composants RF de puissance, avec une attention particulière portée sur le banc des mesures basses fréquences qui nous permet d'étudier le comportement des nouveaux composants dans le domaine de fréquences [10 Hz, 500 MHz] siège des phénomènes parasites non linéaires qu'il faut prendre en compte pour pouvoir réaliser des simulations fiables.

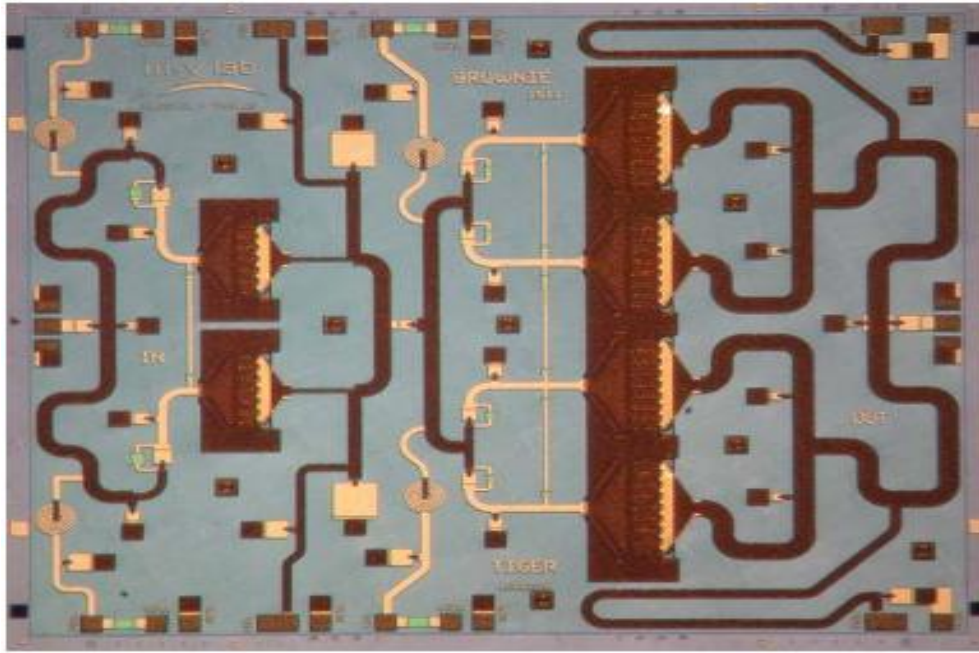


Figure I. 1- AlGaIn/GaN MMIC de la taille 16.5 mm^2 $4300 \times 3800 \text{ }\mu\text{m}^2$ fabriqué au sein laboratoire 3-5 lab [2]

I.2 Outils de caractérisation RF non-linéaire des transistors

Le laboratoire XLIM de l'Université de Limoges a fait depuis longtemps un effort considérable de recherches en instrumentation afin d'élaborer des bancs de caractérisations originaux de dispositifs actifs RF. Le but de ces travaux consiste à disposer de tous les outils nécessaires pour mener des investigations les plus exhaustives possibles des composants sous test.

En fait, les méthodes de caractérisation ont évolué parallèlement aux technologies de composant. Nous allons présenter brièvement les différents bancs à disposition en essayant de décrire leur fonctionnement, leur montage et leurs réglages et montrer les informations qu'ils peuvent apporter sur les caractéristiques électriques des composants mesurés. Je dois noter qu'une grande partie de la description des bancs de paramètres S, IV et load pull a été extraite du manuscrit de Jad Faraj, ancien doctorant XLIM, où une description récente succincte et très claire a été faite [3].

I.2.1 Banc de mesure des paramètres [S] et I(V) en impulsions

Le département C2S2 du laboratoire XLIM est équipé d'un banc de mesure permettant la mesure des caractéristiques courant-tension (I(V)), soit en continu soit en impulsions, on parle alors de PIV (pulsed I(V)) [4]. Un module de mesure de paramètres [S] allant de 500 MHz à 40 GHz lui est associé. La source Radio Fréquence (RF) et l'Analyseur de Réseau Vectoriel (ARV) de ce banc ont eux aussi la possibilité d'être utilisés soit en impulsion soit de façon continue (CW Continuous Waveforms). Ce banc est équipé d'un « Chuck » thermique, il est donc possible de contrôler la température de socle et d'ambiance du composant sous test sur une plage allant de -65°C à $+200^{\circ}\text{C}$.

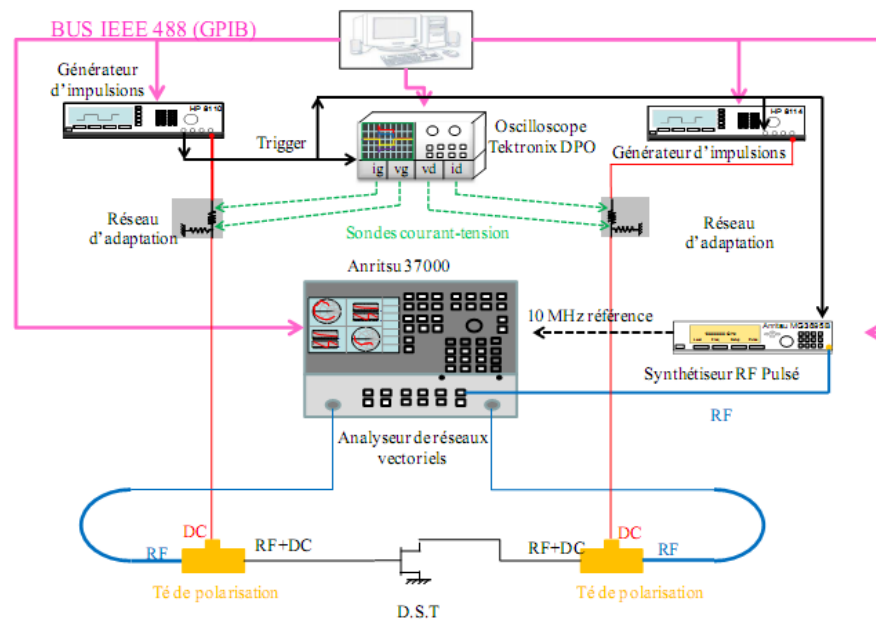


Figure I. 2- Schéma de montage du Banc I(V) Pulsé, paramètres [S] Pulsés

La mesure en impulsions est implantée dans le laboratoire depuis les années 1990, elle trouve son intérêt dans les mesures des transistors de fort développement qui dissipent une forte puissance lors de la mesure des caractéristiques IV. Cette puissance [5] entraîne une élévation de température liée à l'auto-échauffement du composant, qui peut conduire à une dégradation partielle ou totale des performances du composant. L'utilisation de mesures en impulsions permet de s'affranchir en grande partie de ces problèmes d'auto-échauffement. L'idée sous-jacente du PIV est d'excursionner tout le domaine de fonctionnement non-linéaire du transistor avec une vitesse d'excursion bien évidemment inférieure à celle d'un cycle RF mais

supérieure à celle de réaction des pièges et de la thermique. Cet équipement est le plus souvent utilisé pour la mesure de composants à effet de champ (Field Effect Transistors-FET), c'est pourquoi il sera présenté en suivant la convention associée aux FET avec des caractérisations à tension constante, cependant il est aussi possible de l'utiliser dans la caractérisation de transistors bipolaires, avec des courbes à courant constant.

Avant de décrire plus en détails l'intérêt et les applications de ces mesures, nous allons présenter rapidement l'architecture du banc permettant de réaliser ces mesures, puis nous expliquerons l'intérêt de telles mesures.

I.2.1.1 Principe et schéma du banc

PIV

Le schéma détaillé de montage du banc I(V) pulsé est présenté à la Figure I. 2. Nous allons préciser les équipements utilisés ainsi que les connexions et choix de montages retenus. Dans un souci de clarté, nous avons choisi de séparer la partie PIV de la mesure des paramètres [S]. Le module PIV contient essentiellement 2 sous-ensembles : la génération des impulsions, et leur mesure. La partie mesure, disposant d'une traçabilité métrologique, est incluse dans les boucles d'asservissements utilisées pour atteindre un point de fonctionnement particulier.

– Générateur d'impulsion : Agilent 8110A avec 2 sorties 50Ω , pouvant délivrer soit $\pm 20 \text{ V}$ soit $\pm 0.4 \text{ A}$. Les impulsions générées ont une largeur minimum de 80 ns , il est possible de régler le temps de montée mais aussi le temps de descente de l'impulsion, ainsi que la période entre deux impulsions. Ce générateur d'impulsions est utilisé sur l'accès de polarisation de grille pour un FET (base pour le transistor bipolaire). Il possède une configuration permettant l'utilisation des 2 sorties, il est donc possible de caractériser les composants de faible développement avec cette unique alimentation. Il est important de noter que c'est cet instrument qui sert de référence pour la période des impulsions, tous les autres instruments sont synchronisés sur celui-ci par leurs entrées de déclenchement.

– Générateur d'impulsions : Agilent 8114A (50Ω en sortie) peut délivrer soit $\pm 100 \text{ Volts}$ en circuit ouvert soit 2 Amps en court-circuit dans les impulsions. Ce générateur d'impulsion est utilisé sur l'accès de polarisation de drain des transistors de moyenne puissance.

– Générateur d'impulsions : BILT développé par AMCAD engineering (2Ω en sortie). Cette alimentation à deux sorties est une alternative aux générateurs Agilent présentés précédemment, elle permet de délivrer 240 Volts et 10 Ampères en impulsions ou en continu sur l'accès de drain. La largeur minimum des impulsions est de 200 ns . Ce générateur

d'impulsions possède également des sondes déportées capables de réaliser les mesures I(V). Cette dernière fonction permet donc éventuellement d'utiliser cet instrument tout seul pour réaliser une fonction PIV complète.

– Oscilloscope : Tektronix DPO 7054 : oscilloscope à 4 voies utilisées avec deux sondes de tensions Tek P6139A, une sonde différentielle TDPO500 en association avec une résistance définie (100 Ω par défaut), ainsi qu'une sonde à effet Hall TCP030 pour la mesure du courant de drain. Cet instrument assure la mesure des grandeurs électriques dans les impulsions et fournit aussi les valeurs de polarisation de repos (hors impulsions).

Afin de réaliser des mesures de paramètres [S] en impulsions, il est nécessaire de moduler le signal RF par une impulsion située à l'intérieur de l'impulsion DC (cf. Figure I. 3). Ces mesures fournissent les caractéristiques RF « petit signal » pour de nombreux points de polarisations en impulsions arbitraires autour du point de polarisation de repos, et donc autant d'extraction de schémas équivalents. Par intégration des valeurs des éléments constitutifs du schéma équivalent, nous obtiendrons l'allure non-linéaire en fonction du point de polarisation d'impulsion de ces éléments. L'ajout des paramètres [S] sur le banc PIV nécessite plusieurs équipements :

– Tés de polarisation : les tés de polarisation utilisés sont très spécifiques car l'utilisation des polarisations en impulsions du PIV connecté sur leur accès DC nécessite une bande passante BF d'environ 50 MHz. Les tés de polarisation Agilent 11612A OPT001 avec l'option forte courant, dont la bande de fréquence RF est 400 MHz-26,5 GHz, sont compatibles avec les impulsions PIV que nous souhaitons utiliser. Il est à noter que les pertes entre 26,5 GHz et 40 GHz présentées par ce type de té de polarisation permettent d'envisager dans des conditions restant acceptables leur utilisation jusqu'à 40 GHz. Il est difficile de trouver dans le commerce des tés disposant simultanément de toutes les spécifications souhaitées (bande DC, bande RF, tension max, courant max...), nous présenterons dans la suite une solution originale.

– Analyseur de réseaux vectoriel (ARV ou VNA Vector Network Analyzer) : l'ARV utilisé est un Anritsu 37000 ayant subi une modification spécifique (ajout de filtres IF) pour l'utilisation des paramètres [S] en impulsion. L'ARV est équipé d'une source RF interne qui ne sera pas utilisée car elle fournit uniquement un signal RF CW, pour cette raison on a une configuration avec une source externe synchronisée disposant d'un modulateur d'impulsions. A noter que les algorithmes de calibrages standards (LRM, SOLT...) restent utilisables en mode d'impulsions.

– Source RF pulsée/CW : Anritsu 68367C, cet instrument permet de réaliser l'alimentation du circuit RF en petit signal. En fonctionnement en impulsions, cet instrument recevra le signal

de trigger du générateur 8110A, et gèrera en interne le retard et la durée de l'impulsion RF appliquée. Lors d'une mesure de paramètres [S] en impulsions avec la technologie Anritsu, le signal RF est moyenné sur un nombre de balayages déterminés par l'utilisateur, cependant le fait de pulser le signal RF engendre des pertes dynamiques directement liées à la largeur ainsi qu'à la période de l'impulsion.

Un des aspects techniques les plus critiques de ce banc réside dans la gestion des déclenchements. Un des équipements doit être maître de la période et fournir un T0 à tous les autres, et chaque partie du système gère des retards et des durées par rapport à ce T0. En pratique, pour des mesures de paramètres [S] en impulsions il est nécessaire d'activer le signal RF à l'intérieur de l'impulsion I(V) (cf. Figure I. 3).

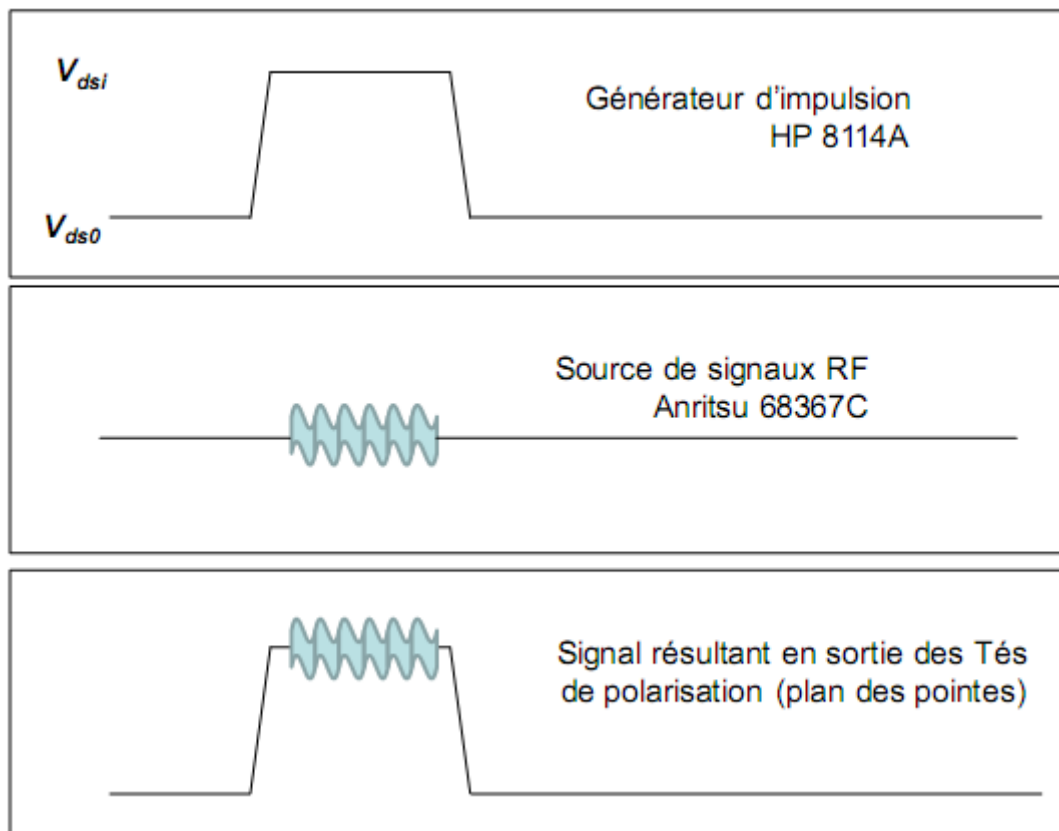


Figure I. 3- Positionnement relatif des impulsions I(V) et RF.

De la même manière, une précaution utile lors de la polarisation du transistor consiste à toujours faire démarrer l'impulsion de grille avant celle de drain, et de faire finir l'impulsion de drain avant celle de grille. L'ensemble de ce banc est piloté par un ordinateur, via des connexions GPIB et LXI. Le logiciel de pilotage est un élément clef qui permet d'éviter à l'utilisateur d'avoir à gérer la complexité de chacun des éléments constitutifs de ce banc, mais

de voir comme une abstraction plus simple la fonction complète PIV et paramètres [S] en impulsions.

I.2.1.2 Mesures PIV et paramètres [S] en impulsions

Dans cette partie nous présenterons diverses mesures réalisées grâce au banc PIV et paramètres [S] en impulsions. Une des applications rendues possibles par les mesures en impulsions est la mise en évidence des pièges propres à la technologie FET. Les composants GaN (Nitrure de Gallium) y sont particulièrement sujets, leurs effets sont estimés par une figure de mérite propre à XLIM [6]. Le principe de cette méthode est de dissocier l'effet des pièges de celui de l'auto-échauffement, en effectuant des mesures à partir de plusieurs points de repos hors impulsions qui sont tous sur la même hyperbole de dissipation. En comparant les courbes I(V) ainsi obtenues avec celles réalisées à ($V_{DS0} = 0$ V, $V_{GS0} = 0$ V), on peut ainsi évaluer en pourcentage la perte de puissance liée au piège de grille (équation I.1) ainsi que la perte de puissance liée au piège de drain (équation I.2), pour une polarisation théorique en classe A.

La Figure I. 4 présente la superposition de 3 courbes à tension de grille constante ($V_{GSi} = 0$ V) réalisées pour 3 points de polarisations de repos différents, mais à puissance dissipée nulle. La première polarisation ($V_{GS0} = 0$ V, $V_{DS0} = 0$ V) sert de référence, pour la deuxième mesure on impose un champ électrique $V_{GS0} \ll V_p$ différent sur la grille du transistor, et la troisième mesure applique un champ électrique sur le drain du transistor $V_{DS0} = 25$ V (par exemple), tout en assurant toujours une puissance dissipée hors impulsions constante (et nulle ici).

$$GateLag(\%) = 1 - \left(\frac{\Delta I' \cdot \Delta V'}{\Delta I'' \cdot \Delta V''} \right) \quad \text{Équation I. 1}$$

$$DrainLag(\%) = 1 - \left(\frac{\Delta I'' \cdot \Delta V''}{\Delta I' \cdot \Delta V'} \right) \quad \text{Équation I. 2}$$

De plus il est possible de réaliser un asservissement de la température de socle, grâce à un chuck thermique. Ce dernier permet d'imposer la température de socle pour laquelle le dispositif sous test sera caractérisé sur une gamme de température allant de -65°C à $+200^\circ\text{C}$. Le système PIV permet soit de conserver cette température si le point de repos des impulsions est à puissance dissipée nulle.

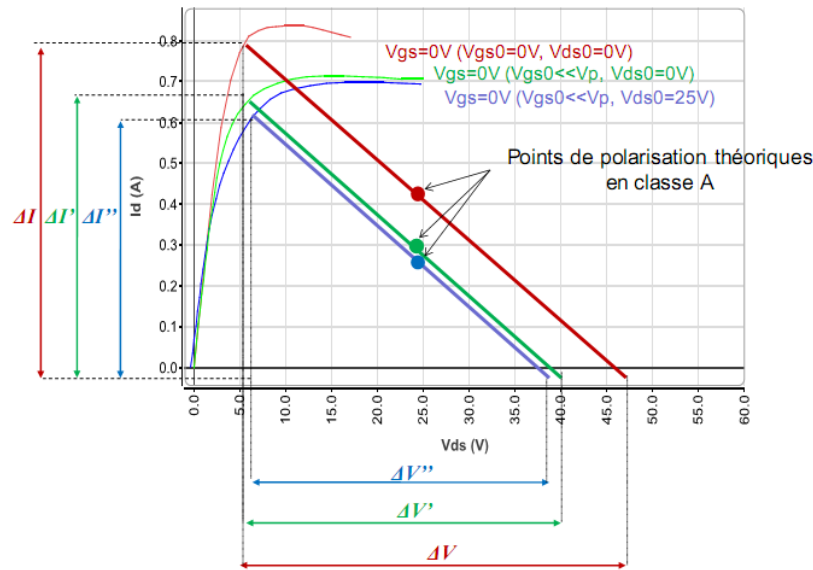


Figure I. 4- Comparaison des courbes à $V_{gs}=0$ V afin d'estimer les pertes de puissance liées aux pièges

Soit d'y ajouter celle résultant d'une puissance dissipée continue hors impulsions. La Figure I. 5 présente l'évolution de la pente en zone ohmique, ainsi que le maximum de courant de drain en fonction de la température. L'objectif principal des caractérisations en paramètres [S] est l'extraction de modèle petit signal. Pour chaque point d'un réseau PIV, nous aurons un fichier de mesures de paramètres [S] (exemple Figure I. 6). Nous procédons ensuite à une extraction multi-polarisation qui nous permet par intégration de déterminer les paramètres extrinsèques et intrinsèques non-linéaires d'un modèle équivalent de transistor. Les bancs de caractérisations paramètres [S] BF et paramètres [S] en impulsions sont des outils qui ont montré leurs performances pour la modélisation hyperfréquence des transistors. Les modèles non-linéaires qui en sont issus sont facilement implémentés dans les logiciels CAO sous la forme de schémas équivalents et d'équations. Cependant cette approche est basée sur l'utilisation de petits signaux RF, et il reste difficile de se faire une idée totalement fiable des performances en amplification d'un transistor ainsi mesuré. C'est pourquoi des mesures en grand signaux RF doivent venir valider les caractéristiques des composants dans un environnement fonctionnel et soit valider les modèles, soit être utilisées avec d'autres approches pour extraire des modèles.

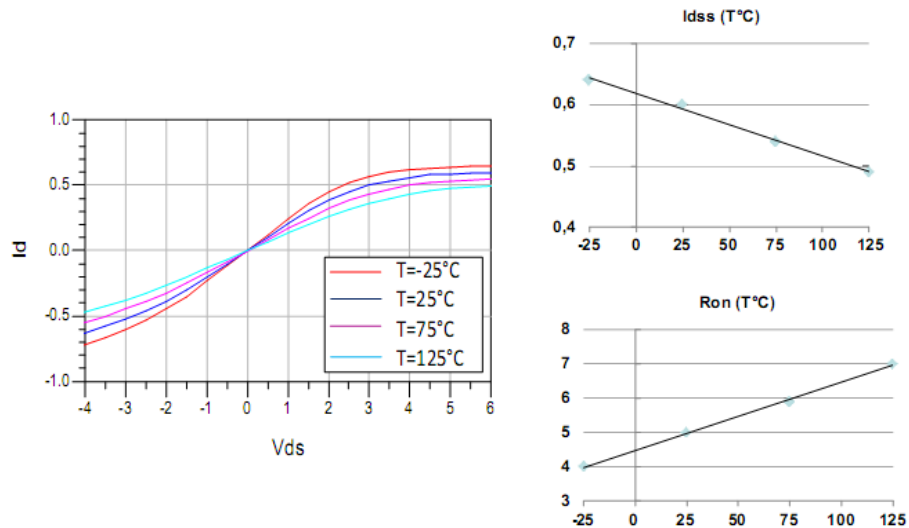


Figure I. 5- mesures réalisées pour une variation de la température de socle allant de -25 °C à 125 °C, présentation des paramètres R_{on} et I_{dss} variant linéairement en fonction de la température [7]

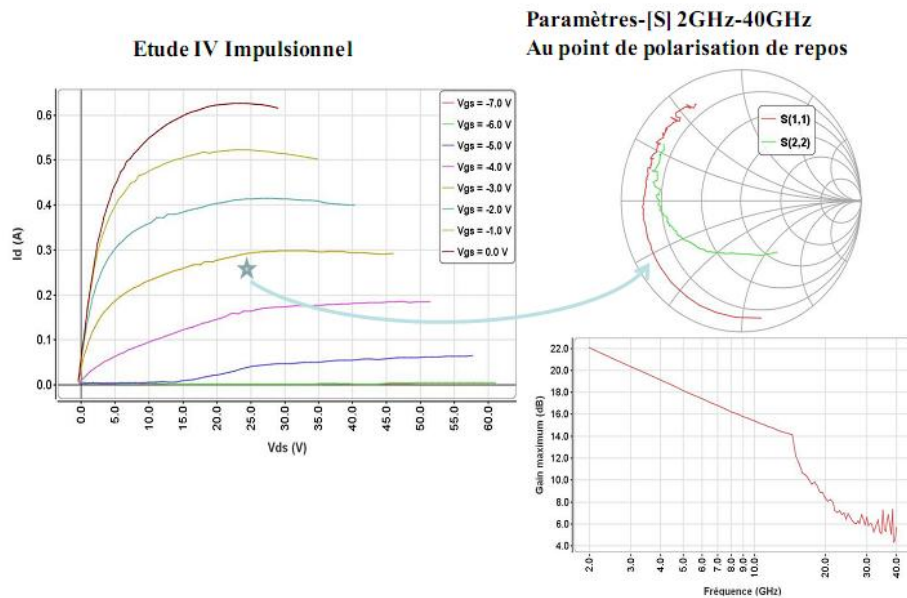


Figure I. 6- Mesure des Paramètres [S] à un point de polarisation et à une température donnée

I.2.2 La caractérisation « Load-Pull »

L'objectif de ces caractérisations [8] [9] [10] est de pouvoir mettre le transistor sous test dans un mode de fonctionnement très proche de celui de son utilisation réelle, bien que dans une première approche le signal RF de test soit généralement monotone donc non porteur d'informations. Donc par abus de langage le Load-Pull consiste à pouvoir faire varier sur un banc de test les différentes conditions de fonctionnement suivantes du dispositif sous test :

- le niveau de l'excitation RF
- la polarisation
- l'impédance de charge

– l'impédance de source (éventuellement, on parle alors de Source-Pull)
– les impédances aux fréquences harmoniques (éventuellement, on parle alors de Load-Pull multi-harmonique) Ce type de banc est tout d'abord irremplaçable pour évaluer de manière expérimentale directe les performances en amplification d'un transistor de puissance, et pour vérifier ou rechercher les impédances optimales à présenter au composant afin d'optimiser son gain ou sa PAE (Power Added Efficiency, rendement en puissance ajoutée). Lorsque la puissance injectée à l'entrée d'un amplificateur est assez importante, les dispositifs actifs travaillent en compression et entrent en régime non-linéaire, par conséquent la forme du signal à leur sortie est saturée donc il contient de l'énergie aux fréquences harmoniques. Les classes élevées de fonctionnement cherchent à obtenir des formes particulières du signal de sortie afin d'augmenter le rendement. Les amplificateurs de puissance sont souvent exploités dans la zone qui est proche de leur saturation, puisque dans cette zone de travail leur PAE devient maximale comme le montre la Figure I. 7. Cependant, dans ces conditions de grand signal, la puissance de sortie de l'amplificateur et les rendements en puissance ajoutée peuvent être améliorés en ajustant les impédances de fermeture à la sortie [11]. Ce qui nous permet de définir une zone optimale pour le rendement en puissance ajoutée. L'impédance optimale se détermine facilement à partir du conjugué du coefficient de réflexion de sortie S_{22} comme le montre la Figure I. 6.

Par ailleurs, les bancs Load-Pull sont très utilisés pour vérifier ou ajuster finement les modèles non-linéaires obtenus par une autre technique de mesure. En effet, certains phénomènes parasites ne peuvent se mettre correctement en évidence qu'avec des mesures en grand signal, comme par exemple la présence des effets des pièges dans les nouveaux transistors de puissance, qui conduisent à une baisse de courant de sortie, comme on peut le voir sur la Figure I. 8.

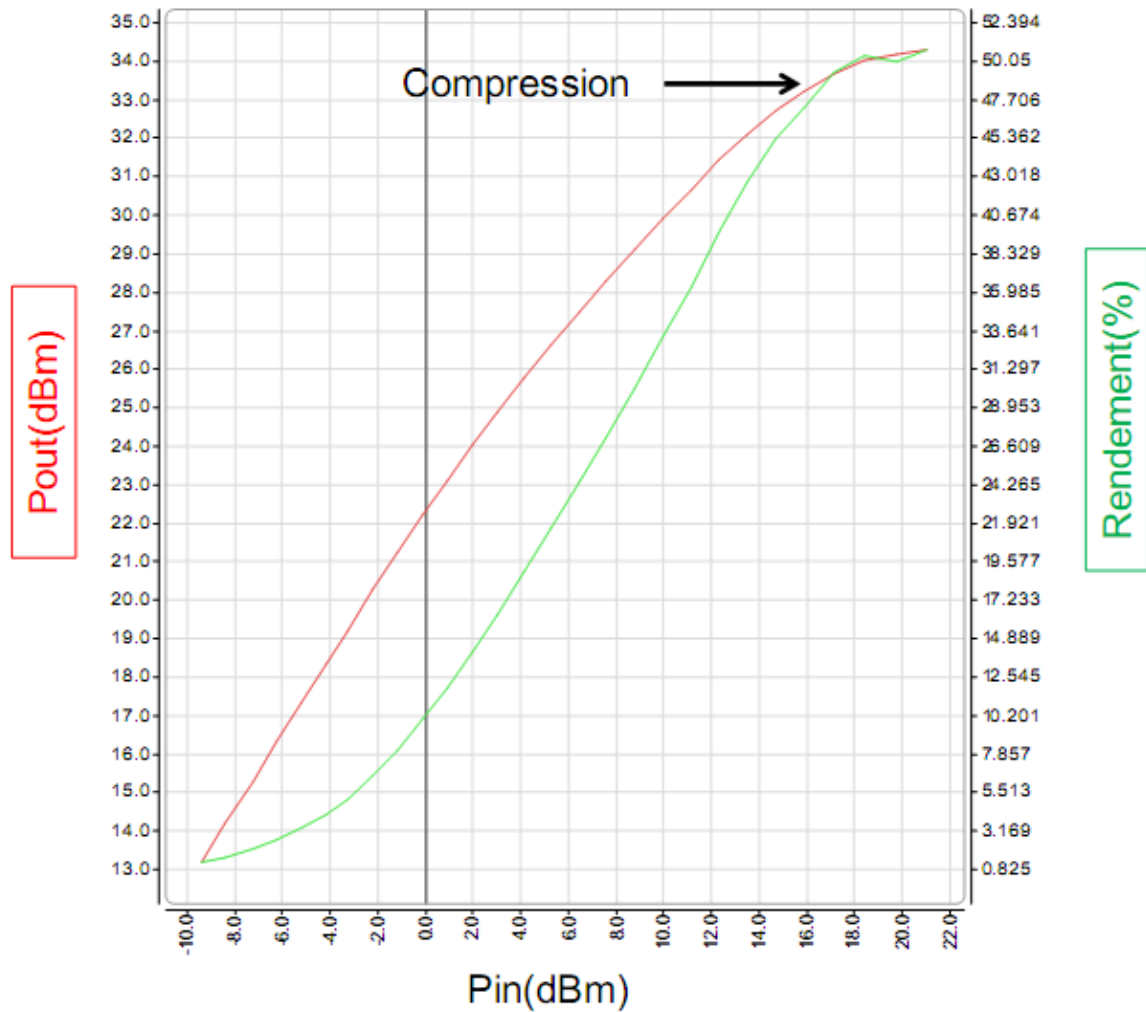


Figure I. 7- Puissance de sortie, PAE en fonction de la puissance d'entrée d'un GaN de développement de $8 \times 75 \mu\text{m}$ à 3 dB de compression du gain et pour une fréquence fondamentale de 4 GHz

Pour finaliser un modèle de manière fiable et précise [12], des informations sur l'utilisation finale du composant sont nécessaires. Les points des polarisations, les formes des signaux d'excitation, les formes d'ondes temporelles et les impédances de fermeture aux fréquences fondamentale et aux fréquences harmoniques sont les informations primordiales pour les concepteurs d'amplificateurs RF. Lors de la phase de conception des amplificateurs, les ingénieurs RF disposent de simulateurs généralement basés sur la technologie dite « Harmonic Balance » permettant d'utiliser un modèle non-linéaire pour des applications grand signal, mais ils ne pourront être confiants dans leurs travaux que si les modèles des transistors RF utilisés ont été vérifiés avec un banc de Load-Pull au point de fonctionnement visé.

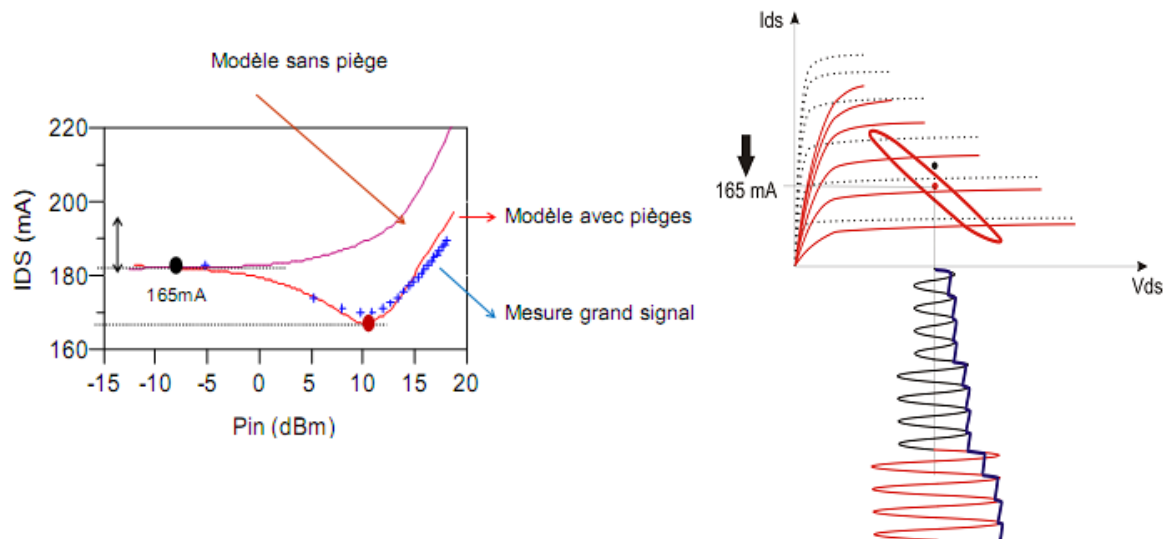


Figure I. 8- Les effets de pièges en grand signal

I.2.3 Banc de mesure de bruit BF

Le banc de mesure de bruit basse fréquence a été développé au sein du laboratoire XLIM [13] [14]. Les mesures de bruit basse fréquence se situent dans la bande inférieure à 1MHz à cause de la bande passante des amplificateurs de tension utilisés.

Le schéma général du banc est présenté sur la Figure I. 9. Pour réaliser l'acquisition des mesures de bruit basse fréquence, un analyseur de spectre FFT lié à un PC via une liaison GPIB a été utilisé.

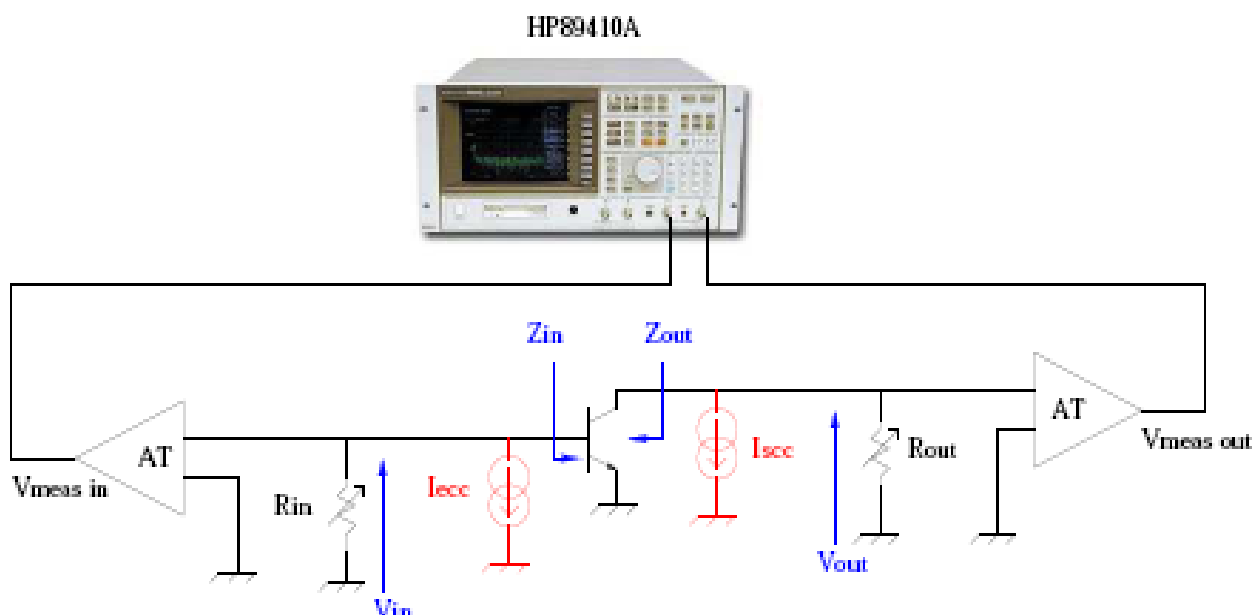


Figure I. 9-schéma représentatif pour le banc de mesure de densité spectrale de bruit BF

L'alimentation du dispositif sous test a été faite à l'aide de batterie pour s'affranchir des effets parasites extérieurs (par exemple le 50Hz d'EDF). Pour diminuer ces effets parasites l'ensemble du dispositif ainsi que les amplificateurs faible bruit se trouvent dans une cage de Faraday.

Les deux sources de courant de bruit à mesurer sont représentées aux accès du transistor (I_{ecc} et I_{sc}). Le transistor est relié à deux tés de polarisation dont les accès RF sont chargés sur 50 de façon à éviter des oscillations du transistor dans la gamme de fréquences RF. Ceux-ci sont « transparents » vis à vis des mesures de bruit qui s'effectuent sur l'accès DC (fréquence de coupure du filtre passe bas $> 1MHz$). Le schéma équivalent de ce montage aux fréquences basses peut se représenter comme le montre la Figure I. 9.

Si les résistances R_{in} et R_{out} sont correctement choisies $R_{in} \ll Z_{in}$ et $R_{out} \ll Z_{out}$ alors les sources de courant de bruit se referment dans ces résistances et les tensions générées sont amplifiées par les amplificateurs de tension. Les sorties de ces amplificateurs sont connectées à l'analyseur de spectre FFT qui mesure ainsi les tensions de bruit en V/\sqrt{Hz} ainsi qu'éventuellement leur corrélation.

La Figure I. 10 représente le schéma équivalent de la mesure d'un côté du transistor.

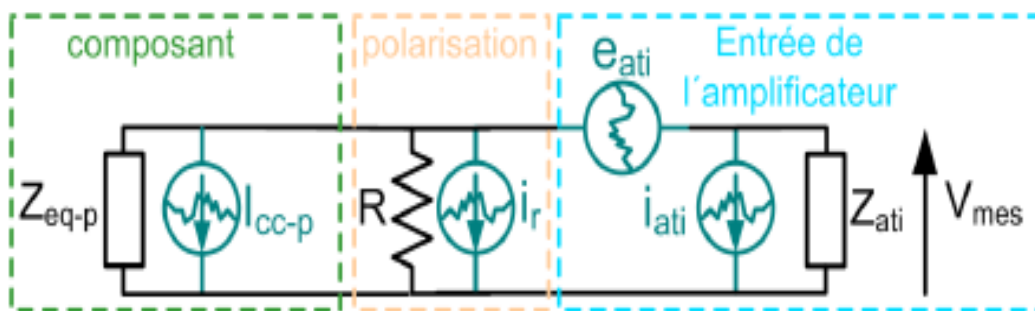


Figure I. 10- Schéma équivalent de la mesure du bruit BF d'un côté du transistor

L'impédance Z_{eq-p} représente l'impédance mesurée côté base ou collecteur du transistor avec la source de courant I_{cc-p} qui vaut soit I_{ecc} soit I_{sc} . La résistance de mesure R est associée à son générateur de bruit i_r . L'amplificateur est représenté par ses sources de bruit en tension e_{ati} et courant i_{ati} et par son impédance d'entrée Z_{ati} .

La tension V_{mes} est amplifiée avec un gain G pour être mesurée sur l'analyseur FFT. Ainsi la relation permettant de calculer l'expression de $S_{I_{cc-p}}$, la densité spectrale de I_{cc-p} est :

$$S_{I_{cc-p}} = S_{V_{mes}} \cdot \left| \frac{Z_{vue} + Z_{at}}{Z_{vue} \cdot Z_{at}} \right|^2 - \frac{S_{e_{at}}}{|Z_{vue}|^2} - 2 \cdot \Re \left\{ \frac{e_{at} \cdot i_{at}^*}{Z_{vue}} \right\} - S_{i_{at}} - S_{i_r} \quad \text{Équation I. 3}$$

Avec $SV_{mes} = S_{vsmes} / G$ ou S_{vsmes} est la densité spectrale mesurée par l'analyseur FFT. $Z_{vue} = Z_{eq-p} // R$ (impédance vue par l'amplificateur et $S_{ir} = 4KT/R$). Les mesures sont donc réalisées en court-circuitant l'entrée (ou la sortie) lorsque l'on mesure la sortie (ou l'entrée) du transistor. Ainsi, la source de courant de court-circuit de bruit en entrée (en sortie) n'influe pas sur la mesure en sortie (en entrée) effectuée à un point de polarisation déterminé.

Pour faire l'extraction des sources, Les impédances d'entrée et de sortie du transistor doivent être mesurées (équation) et sont réalisés à l'aide d'un analyseur d'impédance HP4194.

Les composants semi-conducteurs sont mesurés directement « on wafer » et donc les mesures s'effectuent sous pointes. Les éléments présents dans cette mesure, tels que les tés de polarisation, les résistances de mesure et les câbles sont pris en compte pour la mesure à l'aide d'une calibration de type SOL (Short Open Load). Puis la mesure des densités spectrales de courant de bruit en entrée et en sortie est faite comme présenté en Figure I. 10.

Lors de la mesure des densités spectrale d'entrée et de sortie, les éléments présentés dans la chaîne de mesure (té de polarisation, amplificateur faible bruit, ...) qui peuvent influencer cette mesure sont pris en compte. A partir de ces mesures et des caractéristiques du transistor un modèle de bruit basse fréquence du transistor sera déterminé [15].

I.3 Banc des mesures des paramètres [S] basses fréquences (BF) [10 Hz, 500 MHz]

Cette description succincte des différents bancs de caractérisation des transistors montés au sein du laboratoire XLIM montre qu'il reste à faire un important travail de caractérisation des phénomènes dispersifs afin de connaître leurs origines et leurs mécanismes et ainsi d'apporter des informations importantes aux technologues. Pour cela, Un banc de mesure des paramètres [S] à basses fréquences a été développé. Ce banc permet d'obtenir des caractérisations précises dans la plage de fréquences dans laquelle les effets de pièges et thermiques interviennent, et peut comprendre les différents phénomènes électriques mis en jeu, en couplant ces résultats avec des simulations physiques.

I.3.1 Phénomènes dispersifs BF dans les transistors de puissance

Les bancs de mesure présentés précédemment ont permis une extraction précise et complète des modèles de transistors utilisés par des applications (micro-ondes et hyperfréquences). O. Jardel a mis en place un modèle électrothermique de HEMT AlGa_N/Ga_N [16] pour décrire l'influence des pièges sur les caractéristiques en puissance des transistors en bande X. De plus un travail développé par A.Xiong a mis en place un modèle électrothermique de transistors HBT [17] paramétrable pour des applications à haut rendement en bande L/S [1.4 ; 1.5] [2 ; 4] gigahertz. La simulation de ces deux modèles, soit le modèle AlGa_N/Ga_N (simulation des paramètres S petit signal), soit modèle le HBT (simulation AC pour extraire l'impédance d'entrée) a montré une grande influence des phénomènes dispersifs (pièges et thermiques) dans la bande de fréquence [10 Hz, 500 MHz] ce qui traduit le besoin de monter un banc des fréquences BF qui permet de caractériser finement ces effets.

I.3.1.1 Modèle électrothermique de HEMT AlGa_N/Ga_N incluant les effets de pièges

Une simulation non linéaire des paramètres S est faite dans la bande de fréquences [10 Hz, 500 MHz] ; Les paramètres ci-dessous représentent les coefficients utilisés pour la simulation des effets de pièges et de thermique. Cette simulation nous permet de se faire idée sur les influences des effets thermiques et des pièges sur les paramètres S BF

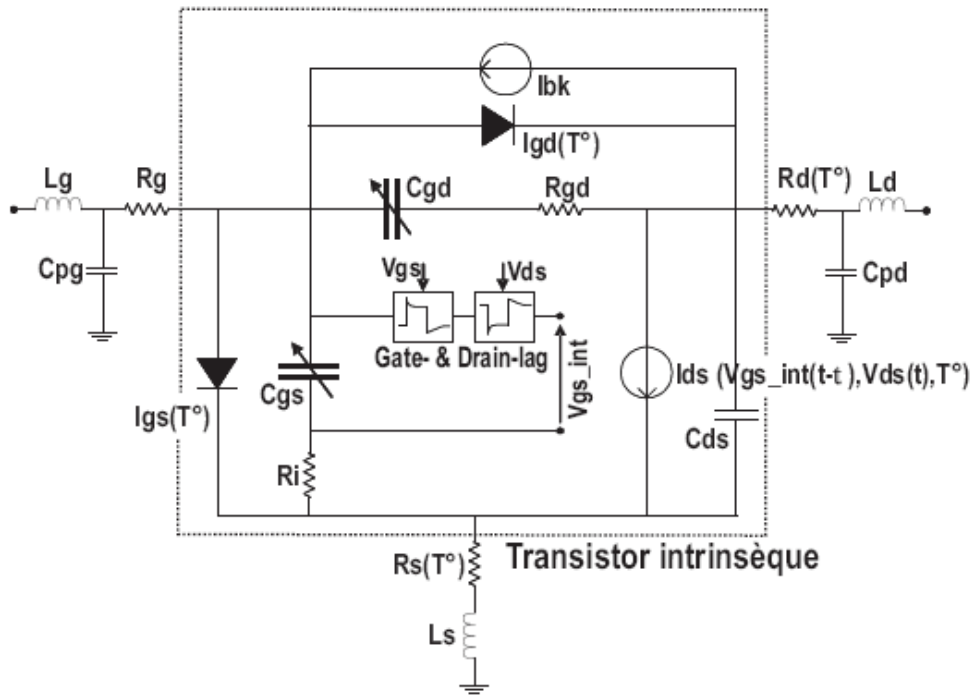
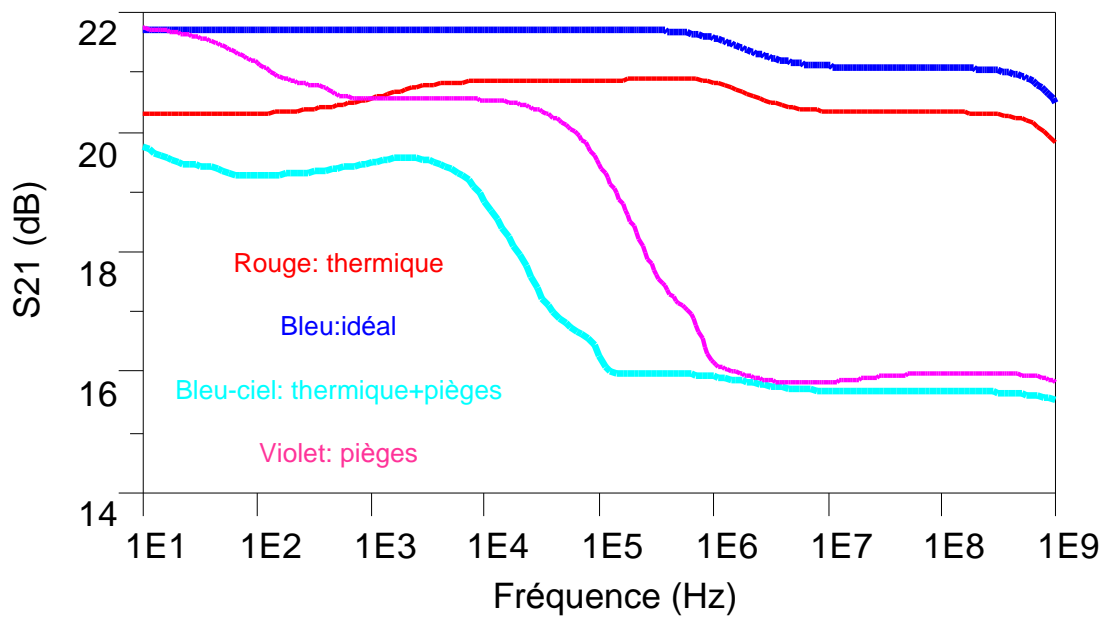
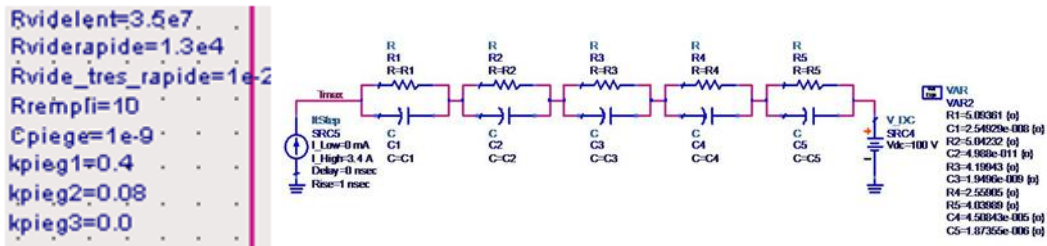


Figure I. 11- structure du modèle non linéaire incluant les effets de pièges et les effets thermiques [16]



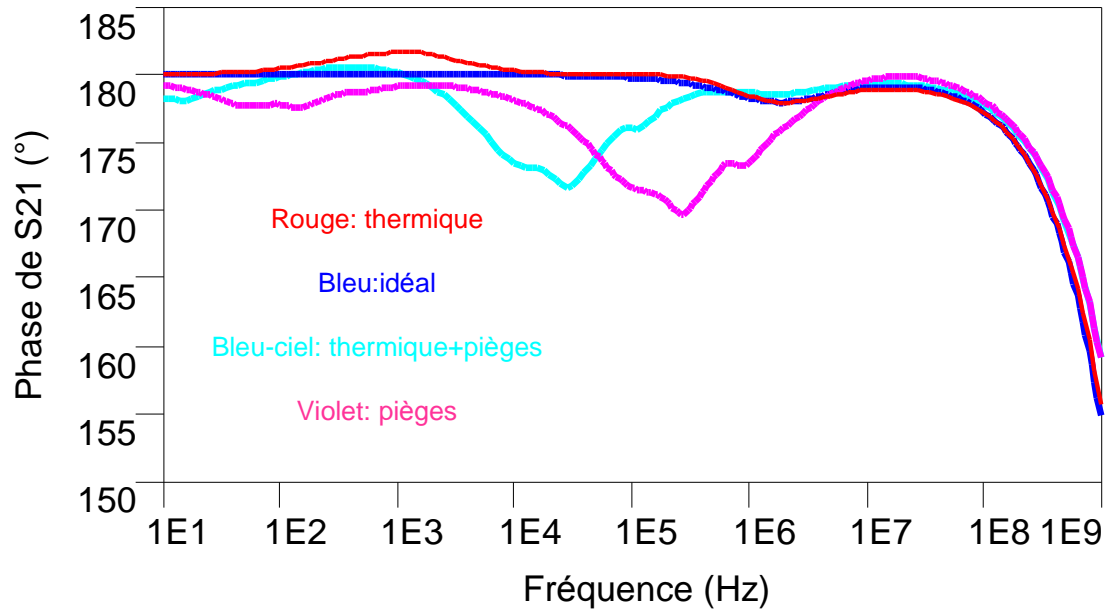
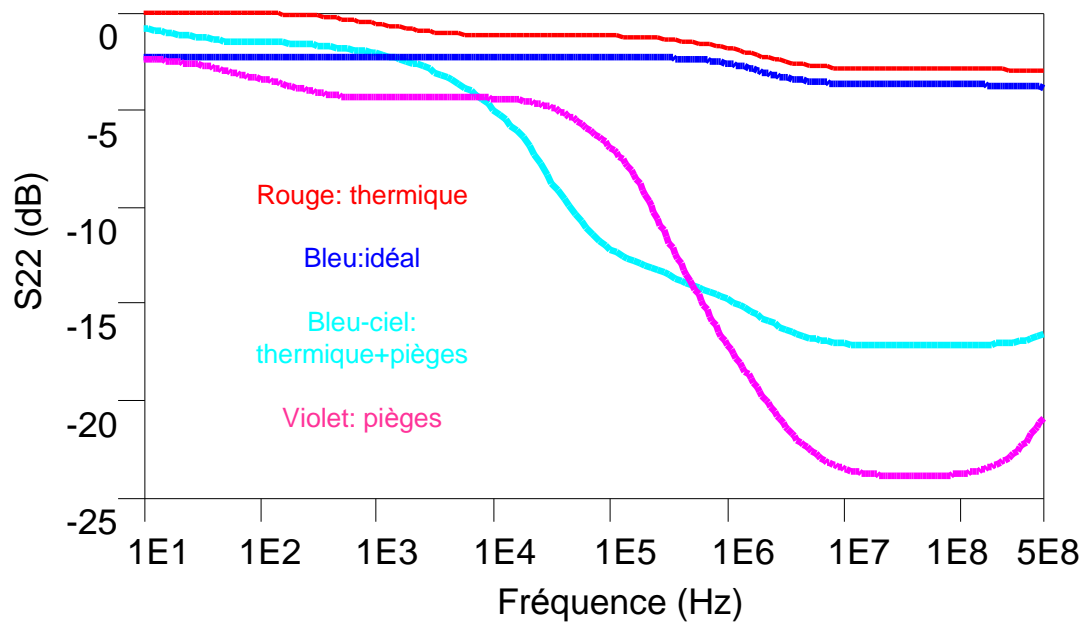


Figure I. 12- paramètre S21 simulé avec différentes conditions (idéal,pièges,thermique et pièges avec thermiques) pour un transistor AlGaIn/GaN 8x75 μm^2 pour un point de polarisation ($V_{gs} = -3.86$ v, $V_{ds} = 24$ v)



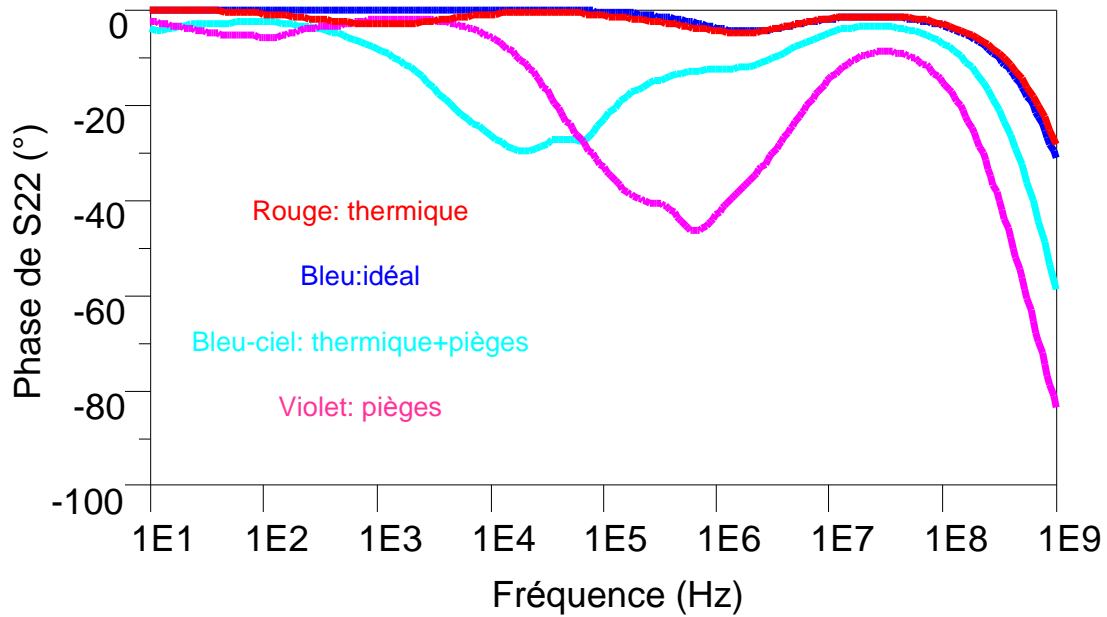


Figure I. 13- . paramètre S22 simulé avec différentes conditions (idéal,pièges,thermique et pièges avec thermiques)

I.3.1.2 Modèle électrothermique pour les transistors HBT

Une simulation linéaire (simulation AC) est faite dans la bande de fréquences de 10 Hz à 500 MHz pour tracer l'impédance d'entrée (Z_{in}). L'impédance d'entrée du transistor HBT est donnée par la relation :

$$\widetilde{Z}_{in} = Z_{inISO} + \varphi \cdot Z_{th}(w) \cdot h_{fe} \cdot (V_{CE0} - R_L \cdot I_{C0}) \quad \text{Équation I. 4}$$

dont Z_{in} représente l'impédance d'entrée du transistor à condition que la résistance de charge (R_L) soit nulle, Z_{inISO} est l'impédance d'entrée du transistor en absence des effets thermiques où la résistance du charge vaut V_{CE0}/I_{C0} , $Z_{th}(w)$ est l'impédance thermique fréquentielle, h_{fe} le gain en courant, V_{CE0} et I_{C0} sont la tension et le courant de polarisation

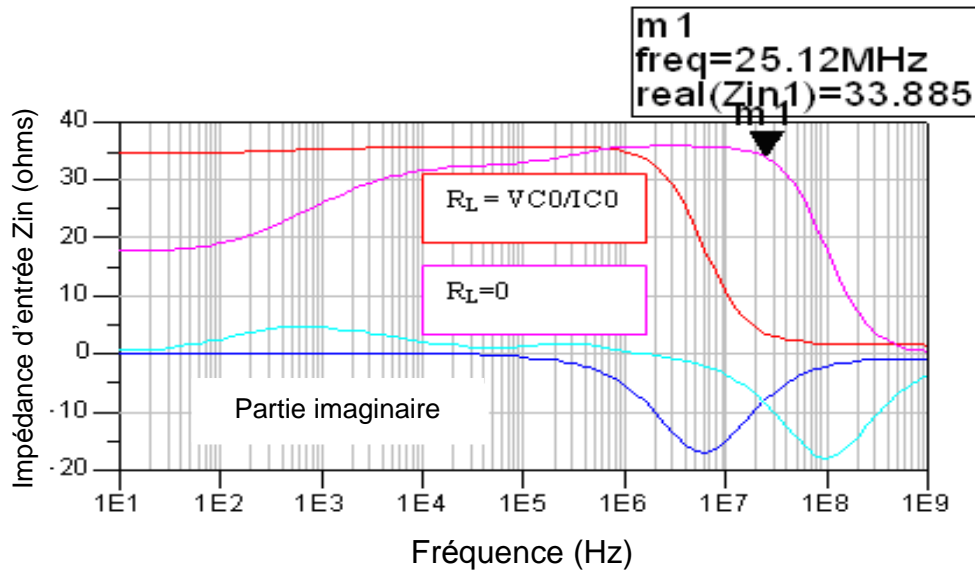


Figure I. 14- impédance d'entrée du transistor HBT technologie AsGa simulé avec un modèle électrothermique

Les deux simulations nous montrent bien l'impact des phénomènes dispersifs (thermiques et pièges) entre le continu et 100 MHz ce qui nous encourage à développer un banc de caractérisation qui sert à mesurer les paramètres [S] basses fréquences.

I.3.2 Description du banc de mesure basses fréquences

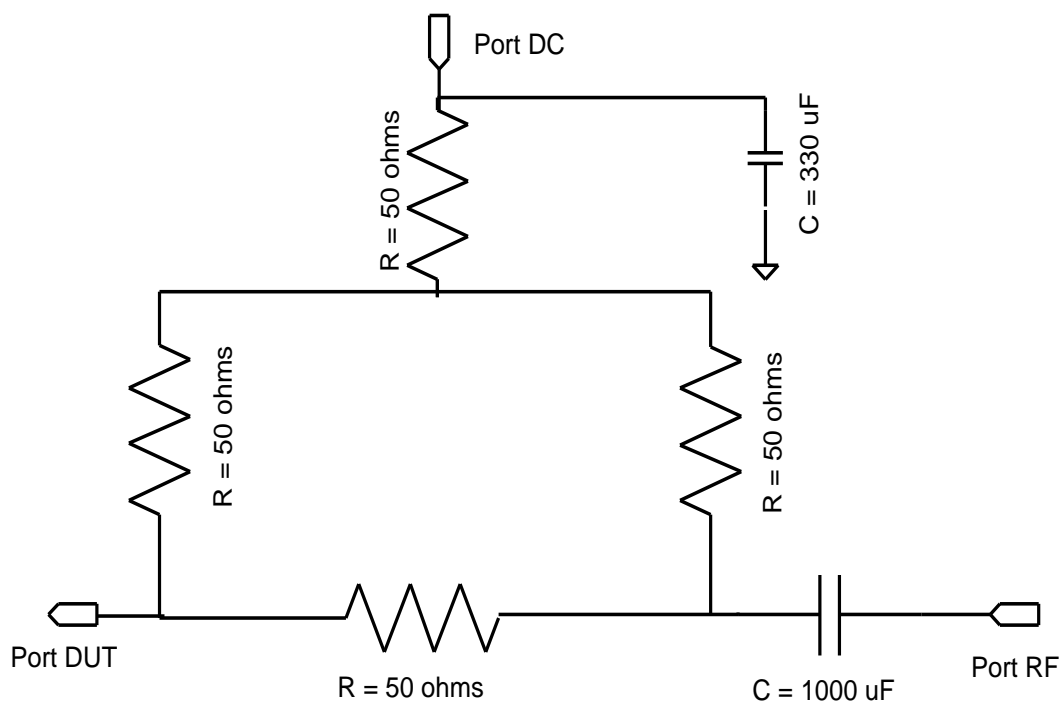
Le modèle grand-signal est influencé par deux types de grandeurs : les données DC-IV et les données petit-signal RF. Pour générer un tel modèle, les paramètres S en basse fréquence doivent être pris en compte. La fréquence de mesure des paramètres S voulue va de 10 Hz à 500 MHz (HP 4195A). Commercialement, il existe quelques analyseurs qui permettent de couvrir cette gamme de fréquence : HP 4195A, Agilent 4395A, Anritsu 4630 et Agilent E5061B. Toutefois, la mesure des paramètres S en basse fréquence n'est pas triviale quel que soit le moyen utilisé. Le HP 4195A est un analyseur de réseau vectoriel capable de réaliser des mesures en réflexion et en transmission des paramètres S à des fréquences allant de 10 Hz jusqu'à 500 MHz. A 10 Hz, il est difficile de séparer le signal continu du signal RF. Les ports de test du 4195A ne permettent que le passage de l'onde RF sans la polarisation continue. On doit alors utiliser un té de polarisation généralement constitué d'un condensateur de découplage et d'une self-inductance qui permet de séparer les signaux RF et continu. Cependant aux fréquences les plus basses il n'est pas possible de trouver une self inductance

dont l'impédance permet une isolation efficace du continu de la RF. Il a donc été nécessaire de développer un té de polarisation spécifique pour réaliser ce banc de mesures.

I.3.2.1 Modèle du té de polarisation

A l'accès du composant sous test (Device Under Test DUT), il faut disposer de la superposition du signal DC et du signal AC.

Pour être capable de couvrir tous le spectre du DC jusqu'à 500 MHz avec un té de polarisation classique, il faut une inductance de valeur 5.2 Henry, ce qui est infaisable. La solution a été de fabriquer un té de polarisation résistif. Le schéma du té de polarisation utilisé dans cette thèse est représenté à la Figure I. 15-a. Puisque le té de polarisation doit être utilisé pour des mesures de dispositifs de puissance, des résistances de puissance CMS qui supportent une puissance dissipée supérieure à 2 W et des condensateurs à haute tension de claquage (> 100 V) ont été utilisés. De plus, pour permettre le test avec des tensions d'entrée positive et négative, nous avons utilisé des condensateurs électrolytiques bipolaires. Nous notons que les condensateurs électrolytiques sont placés en parallèle de capacités plus petites choisies dans des technologies permettant une montée en fréquence (jusqu'à 1GHz) pour faire fonctionner le té de polarisation sur une large bande des fréquences.



(a)

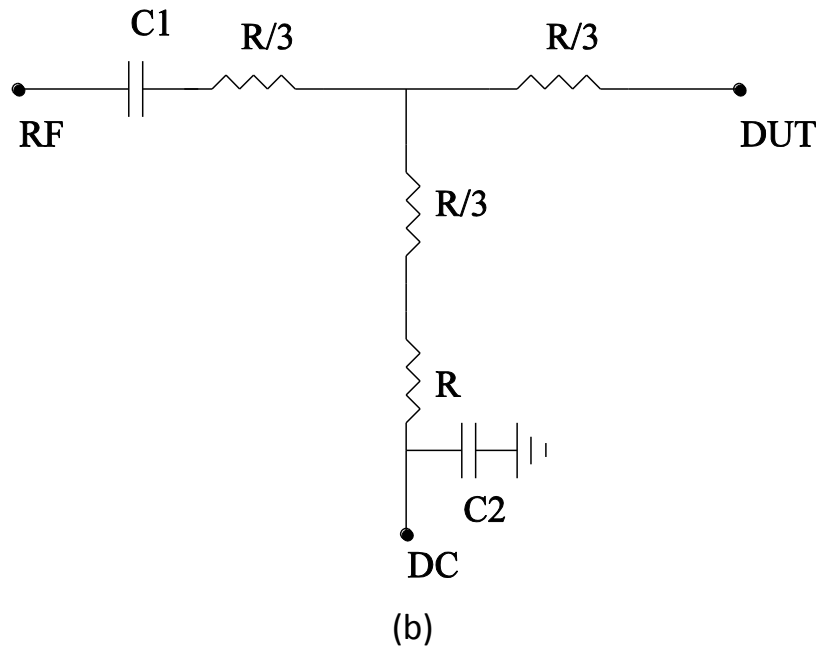


Figure I. 15- a) Schéma du té de polarisation résistif réalisé b) schéma équivalent en étoile (R=50 ohms)

Le schéma équivalent du té de polarisation, obtenu par application du théorème de Kennely, est donné à la Figure I. 15-b. Lorsque l'accès DC est à 0V, les impédances présentées à l'accès RF lorsque le té de polarisation est fermé sur un circuit ouvert ou sur un court-circuit sont respectivement :

$$Z_{RF-CO} = \frac{1}{jC_1\omega} + \frac{5R}{3} \text{ et } Z_{RF-CC} = \frac{1}{jC_1\omega} + \frac{3R}{5}$$

I.3.2.2 Performances du té de polarisation

Le HP 4195A a été utilisé comme outil d'évaluation des mesures des paramètres S basses fréquences. L'analyseur doit être couplé à un test set qui lui permet de réaliser les mesures en transmission et en réflexion. Le test set 87512A fournit un moyen de mesurer les caractéristiques de transmission et de réflexion d'un DUT. La gamme de fréquences du 87512A va du DC à 2 GHz [18]. Il a 3 entrées R, A et B ; 2 sorties A/R et B. R est la puissance incidente présentée par l'analyseur de réseau alors que A et B représentent les puissances réfléchié ou transmise. Le test set répartit la puissance incidente entre l'analyseur pour servir de référence et le DUT pour la mesure proprement dite. La puissance réfléchié est obtenue sur la voie A et la puissance transmise est obtenue sur la voie B. Les paramètres S11

et S21 représentent respectivement les rapports A/R et B/R. Le Tableau I. 1 montre les mesures qui sont possibles en direct ou en inverse.

S-parameter	Definition	Significance	Direction	Input
S11	$\frac{b1}{a1} \Big _{a2=0}$	Input reflection coefficient	Forward	T1/R1
S21	$\frac{b2}{a1} \Big _{a2=0}$	Forward Gain (loss)	Forward	T2/R1
S12	$\frac{b1}{a2} \Big _{a1=0}$	Reverse Gain (loss)	Reverse	T1/R2
S22	$\frac{b2}{a2} \Big _{a1=0}$	Output reflection coefficient	Reverse	T2/R2

Tableau I. 1- Description et définition des paramètres S [18]

Pour tester l'efficacité du té de polarisation résistif, ce té a été relié au test set de l'appareil HP 4195A par des câbles de type SMA à travers des adaptateurs de type N-SMA. L'étalonnage SOL (CC, CO et 50 Ω) a été fait à la sortie du test set. Le paramètre S11 a été mesuré à partir de 10 Hz jusqu'à 500 MHz avec les terminaisons CC, CO et 50 Ω sur le port DUT en fixant la tension DC à 0 V et la puissance RF à 0 dBm.

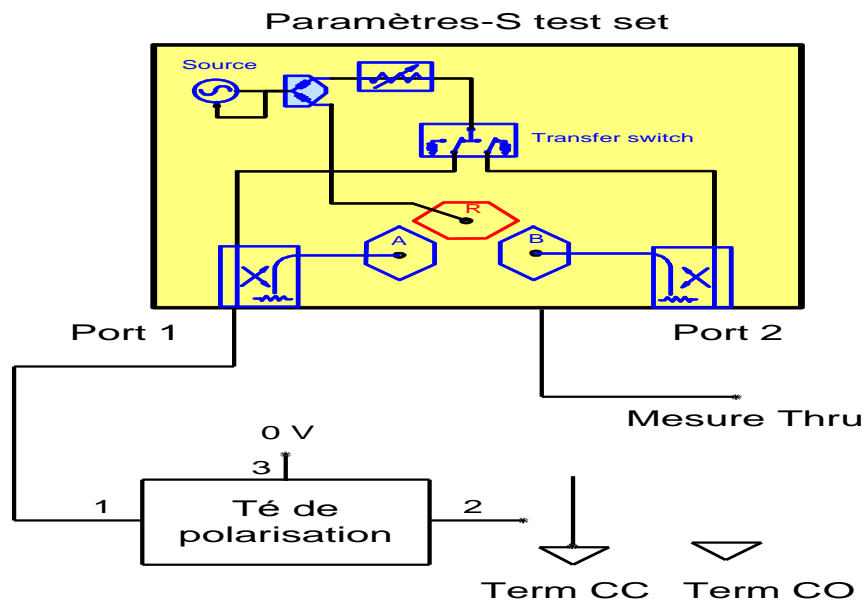


Figure I. 16- configuration de test du té de polarisation pour son évaluation

Avec une terminaison CO et CC, le coefficient de réflexion doit être 1 dans le plan (2) avec une phase qui vaut 0 pour un CO et 180° pour un CC sur toute la bande de fréquences. Le calcul de coefficient de réflexion du té de polarisation vaut :

$$S_{11_{CO}} = \frac{\frac{5R}{3} - R}{\frac{5R}{3} + R} = \frac{1}{4}$$
$$S_{11_{CC}} = \frac{\frac{3R}{5} - R}{\frac{3R}{5} + R} = -\frac{1}{4}$$

Les Figure I. 17 et Figure I. 18 représentent des tracés d'amplitude du coefficient de réflexion S11 en fonction de la fréquence pour le té de polarisation résistif qui sont en accord avec le calcul déjà fait. Nous notons une atténuation de 10 dB (20log(0.28)) due au réseau des résistances où le té de polarisation présente une impédance de 83 Ω au DUT au lieu d'une impédance infinie dans la gamme de fréquences 100 Hz -10 MHz. Au-delà de 10 MHz, nous voyons bien l'influence des fortes capacités. Par contre, la phase présente un bon accord avec la théorie de 100 Hz à 10 MHz. Au-dessous de 100 Hz, le té de polarisations présente un saut dû à une instabilité causée par le temps de chargement des grosses capacités mises pour atteindre les plus basses fréquences possibles.

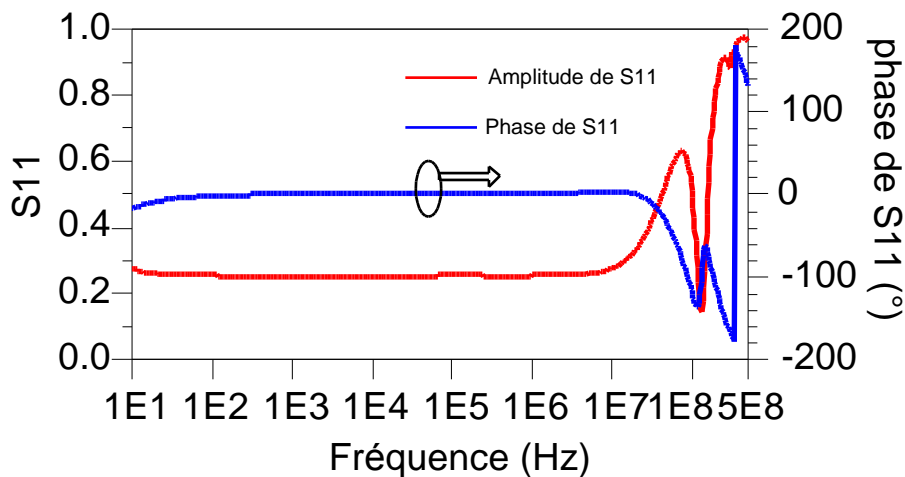


Figure I. 17-paramètre S11 pris pour le té résistif où le port DUT est fermé avec un CO

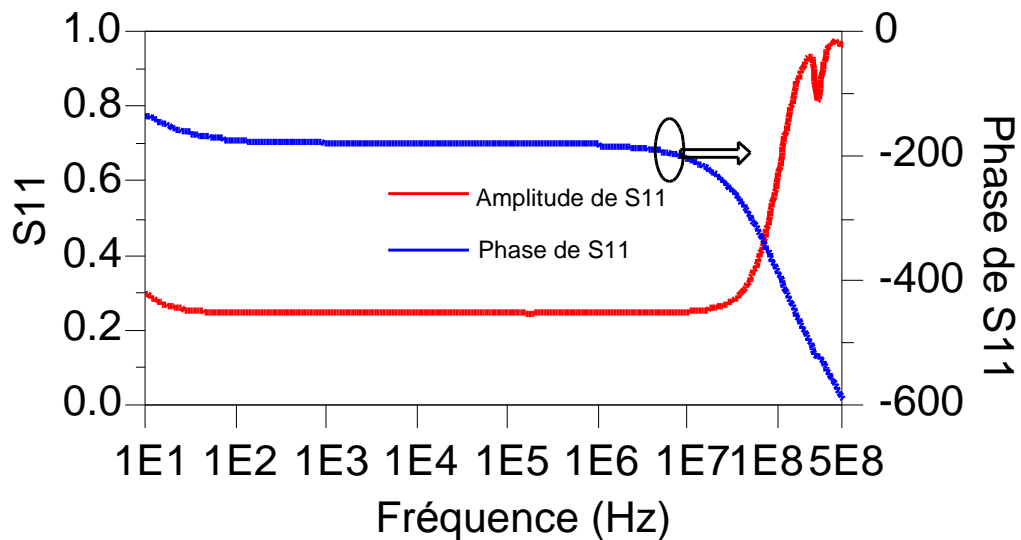


Figure I. 18- paramètre S11 pris pour le té résistif où le port DUT est fermé avec un CC

Comme déjà mentionné, le DUT doit être placé dans un environnement de 50Ω . Lors de la connexion directe du dispositif au test set. L'insertion du té de polarisation entre le test set et le DUT va changer cet environnement. Pour mesurer ce changement, l'accès RF (port1) a été relié à une terminaison de 50Ω , l'accès DC (port3) a été mis encore à 0 V et la puissance est injectée à l'accès DUT (port 2). Le paramètre que nous allons mesurer est S22 qui doit avoir 0 comme amplitude puisque une charge adaptée ne donnera aucun coefficient de réflexion. Pour les plus basses fréquences, la Figure I. 19 montre un assez bon chargement de 50Ω et elle présente un appréciable chargement de 50Ω pour les fréquences allant de 100 Hz jusqu'à 10 MHz.

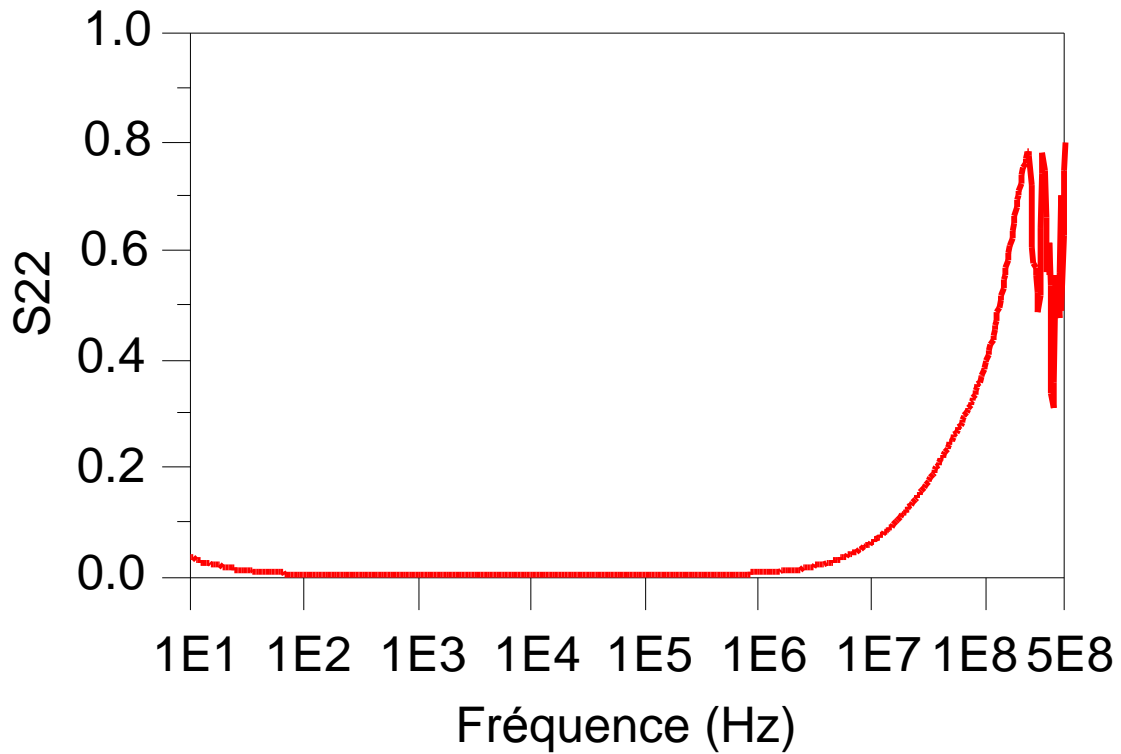


Figure I. 19- paramètre S22 qui présente l'environnement offert par le té résistif pour le dispositif sous test

Pour un té de polarisation avec des inductances et des capacités, le paramètre de transfert S21 qui représente la transmission entre l'accès RF et l'accès DUT doit avoir une amplitude unité avec une phase nulle. Pour le té de polarisation résistif le paramètre S21 présente une amplitude de 0,5 (-6 dB) de 100 Hz jusqu'à 10 MHz lié à l'atténuation du réseau des résistances comme le montre la Figure I. 20.

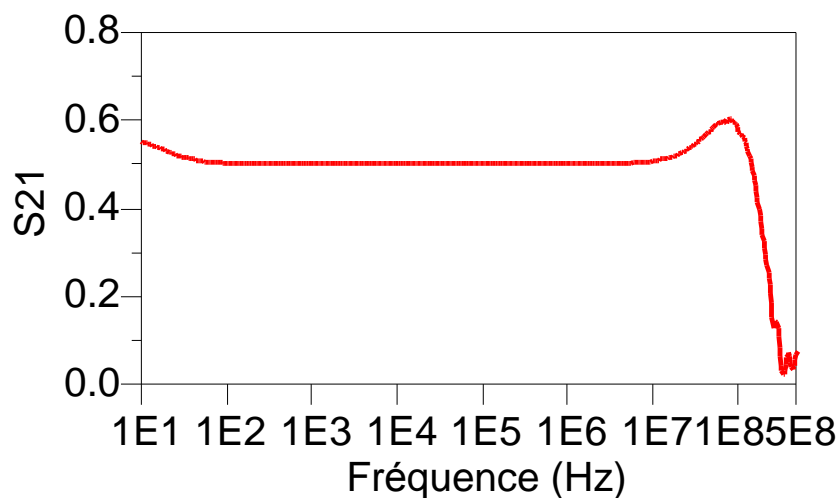


Figure I. 20-paramètre S21 qui représente le transfert entre le port RF et le port DUT (RF+DC)

Enfin, le paramètre S_{32} , qui représente le transfert entre l'accès DC et l'accès DUT, est mesuré avec l'accès RF fermé sur une charge de 50Ω , les 2 autres accès étant reliés au test set de l'appareil. Le but est de vérifier la fuite de puissance dans le té de polarisation. Idéalement, la valeur de S_{32} est zéro; le graphique de S_{32} en fonction de la fréquence montre à quel point le té de polarisation résistif s'approche de cet objectif sauf dans la gamme des plus basses fréquences au-dessous de 100 Hz où il reste critique.

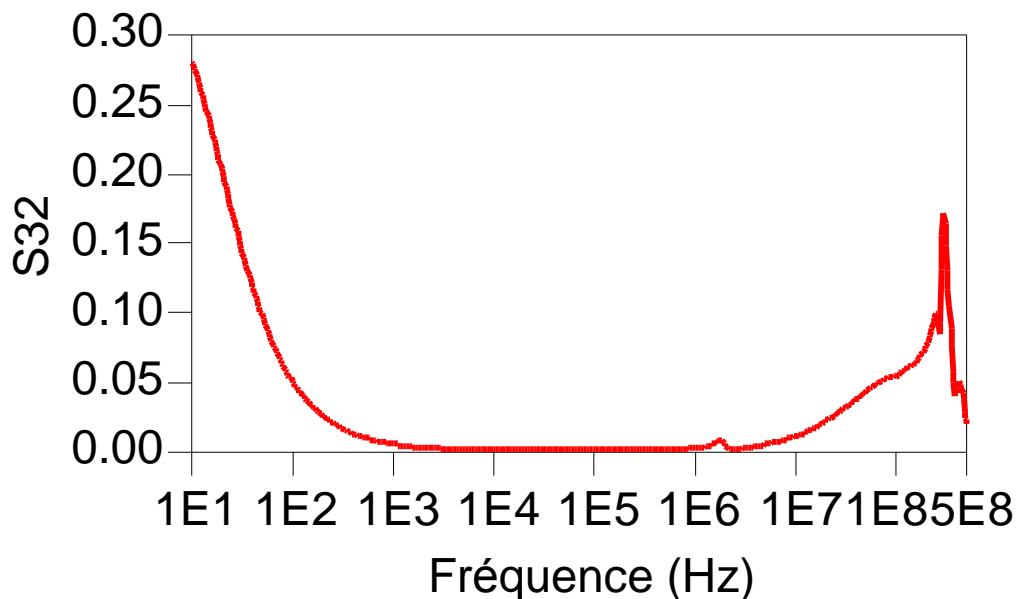


Figure I. 21- paramètre S_{32} qui montre le transfert entre le port DC et le port DUT

Les mesures faites ci-dessus permettent une caractérisation complète du té de polarisation résistif. Les non-idéalités vues dans les graphiques, soit en basses fréquences ou en hautes fréquences peuvent être traitées par la technique du « two-tier de-embedding » décrite dans la section « I.3 ». On démontrera dans cette partie que le té de polarisation et les autres appareils doivent être caractérisés en termes de modèle d'erreurs qui permettent d'isoler les paramètres S du DUT. Puisque les caractéristiques AC mesurées du té de polarisation seul sont des indications des résultats attendus même si le « de-embedding » est réalisé, une attention particulière est portée au choix des composants et à la compréhension des performances du té de polarisation.

Finalement, le té de polarisation résistif se comporte comme une solution qui permet de faire des mesures des paramètres S en commençant à 100 Hz. L'inconvénient est l'atténuation causée par le réseau des résistances ce qui nous contraint à régler les tensions d'entrée et de sortie vues par le dispositif à mesurer.

I.3.2.3 Implantation du té de polarisation résistif dans le système de mesure

Le dispositif doit être polarisé au point de fonctionnement désiré pour effectuer une analyse petit-signal. Par définition, pour un transistor, la puissance incidente doit être envoyée à l'accès d'entrée du transistor pour mesurer les paramètres d'entrée S11 et S21. Par contre, pour S12 et S22 la puissance incidente doit être envoyée à l'accès de sortie du transistor. Alors, pour récupérer ces paramètres dans la bande des fréquences désirée, les tés de polarisations intégrés dans un système de mesure complet sont capables de fournir une polarisation DC+RF à l'entrée et à la sortie du dispositif à mesurer. La Figure I. 22 montre une description complète du système de mesure basse fréquence. Ce système comporte :

- Un analyseur de réseau vectoriel : Le HP 4195A est un instrument de haute performance, qui combine des capacités d'analyse de réseau et de spectre. Les fréquences couvertes vont de 10Hz jusqu'à 500 MHz [18]. Pour améliorer les performances et la simplicité d'utilisation, de nombreuses nouvelles fonctionnalités ont été incluses, ce qui fait du 4195A un outil efficace pour la mesure des paramètres basse fréquence. Il permet des analyses linéaires et non linéaires et il peut mesurer le rapport d'amplitude et la phase avec une précision 0.05dB de $\pm / \pm 0,3$ degrés et une résolution de 0,001 dB/0.01 deg. La distorsion d'amplitude et de phase peut affecter la qualité de l'information et créer des erreurs. Le HP4195A peut évaluer la distorsion avec une grande précision et résolution. Cependant au cours du travail, le HP 4195A a été remplacé par une nouvelle génération d'analyseurs vectoriels « E5061B » qui permettent des mesures des paramètres S de 5 Hz jusqu'à 3 GHz. Une comparaison entre les deux analyseurs sera faite dans le paragraphe « I.3.7 ».
- Des tés de polarisation : le manque des tés de polarisation disponible commercialement qui couvrent la bande des fréquences souhaitées nous ont amené à fabriquer un té de polarisation résistif. Les performances de ce té ont été décrites, dans la section précédente, qui montre que ce té est capable de couvrir une partie de bande de fréquences qui va de 100 Hz à 10 MHz. Pour couvrir le reste de la bande, un té de polarisation commercial « 5541A-104 » a été incorporé dans notre système de mesure. Ce té fabriqué par « picosecond pulse labs » dispose d'une réponse transitoire très plate et une bande passante fréquentielle qui atteint 26 GHz. Il permet de passer des

impulsions de temps de montée très court avec un minimum de distorsion de l'onde, sa réponse fréquentielle s'étend de 80 KHz à 26 GHz [19].

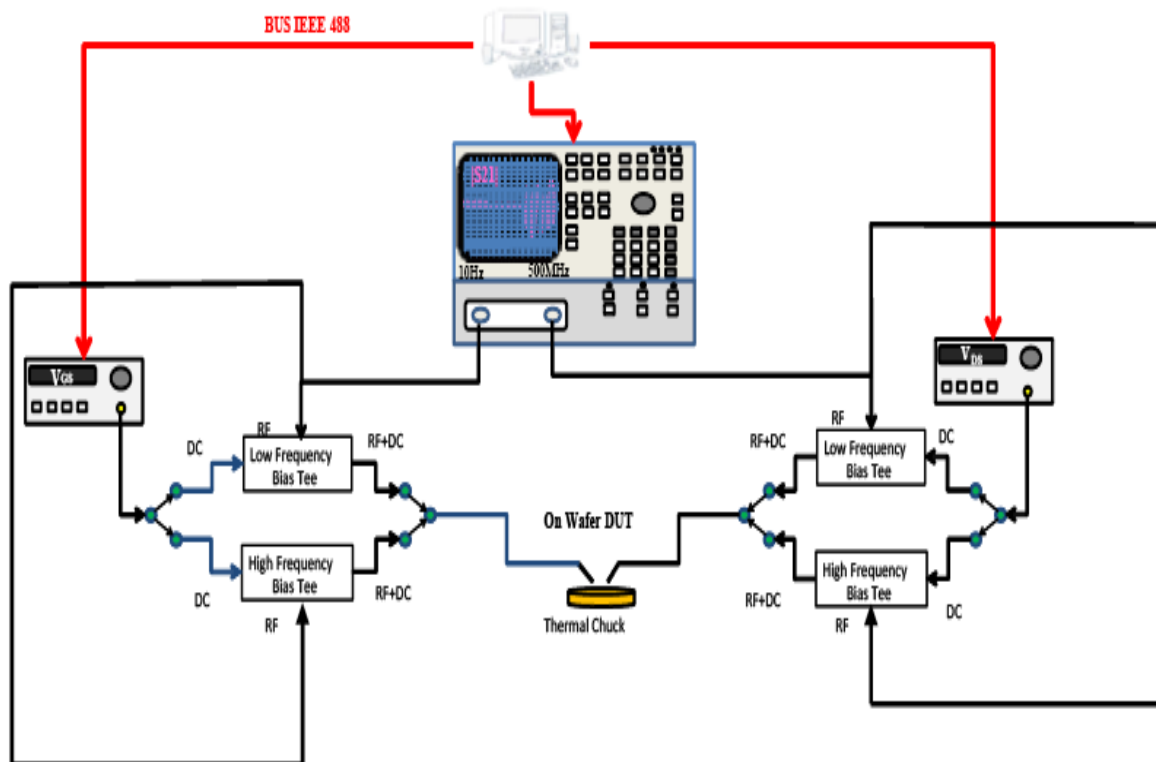


Figure I. 22- Schéma complet du système de mesure BF

- Des sources DC : la polarisation DC des dispositifs à mesurer est faite par deux générateurs fabriqués par la société américaine « Agilent » : Agilent E3641A qui permet de polariser l'accès d'entrée de transistor (la grille pour le HEMT GaN ou la base pour le HBT) et Agilent E3634A pour la polarisation de l'accès de sortie de transistor (le drain dans le cas de HEMT GaN ou le collecteur dans le cas de HBT). Le « E3641A » délivre la tension selon deux gammes : une gamme minimale qui varie entre 0 et 35 v avec un courant maximal de 0.8 A et une gamme maximale qui varie entre 0 et 80 v mais avec un courant maximal plus faible de 0.5 A. le « E3634A » présente le même principe de fonctionnement mais avec une gamme minimale où la tension délivrée varie entre 0 et 25 v avec un courant maximal de 7 A et une gamme maximale plus importante de 0 à 50 v avec un courant de 4 A. De plus, les deux sources offrent la possibilité de limiter le courant ou la tension pour protéger le dispositif qu'on mesure, ils peuvent être gérés automatiquement via une interface GPIB [20] [21].

- Une table de test sous pointes : elle présente le plan de référence de mesure des paramètres S du dispositif. Elle est constituée d'un mandrin (« Chuck ») sur lequel on pose le dispositif à mesurer et des supports de pointes coplanaires. Ces pointes présentent trois contacts masse/signal/masse (GSG) avec des écartements pouvant varier de 100 μm à 200 μm . De plus, comme déjà mentionné pour le banc de mesure des paramètres S pulsés ; il est possible de réaliser un asservissement de la température de socle, grâce à un contrôle de la température du mandrin. Ce dernier permet d'imposer la température de socle pour laquelle le dispositif sous test sera caractérisé sur une gamme de température allant de -65°C à $+200^{\circ}\text{C}$ avec une précision de $\pm 2^{\circ}\text{C}$.

Enfin il faut de mentionner que le système de mesure est automatisé et géré par ordinateur relié aux matériels par des câbles GPIB où la communication se déroule au moyen d'un programme développé sous Scilab au sein de département C²S².

Finalement, même si cela n'est pas décrit dans le schéma de système de mesure, le point de polarisation est contrôlé à l'aide d'un multimètre que l'on enlève lors de la mesure pour réduire le bruit de mesure.

I.3.2.4 Qualité des mesures avec le 4195A

La qualité des mesures à l'analyseur de réseau nécessite un certain nombre de précautions qui concernent le niveau de bruit, les effets de résonance ou encore la calibration.

Le niveau de bruit résiduel après l'étalonnage du HP4195 est de -60dB pour le paramètre S11. Si ce niveau de bruit n'est pas atteint cela peut provenir de plusieurs causes.

- Une mauvaise connexion des masses entre l'appareil et le système de test.
- Un mauvais découplage des alimentations continues. Ce défaut de découplage peut provoquer des résonances dans la bande de mesure et des retours d'alimentation secteur à 50Hz

Le HP 4195 A dispose une procédure de calibrage interne basée sur l'utilisation de standards disponibles dans le kit de calibrage sur substrat céramique sous pointes utilisé (CC, CO, charge 50Ω et une ligne permettant de connecter directement les deux accès). Cependant cette procédure ne produit pas de résultats satisfaisants en termes d'incertitude et de reproductibilité. Une procédure de calibrage de type « Short-Open-Line-Thru (SOLT) » a été

appliquée aux mesures brutes récupérées et traitées à l'aide d'un programme développé avec le logiciel Scilab.

Avant de décrire la procédure de calibrage dans le prochain paragraphe, à la Figure I. 23, on compare les résultats obtenus entre le calibrage manuel de l'analyseur et le calibrage « SOLT » qui s'utilise le calcul mathématique décrit en [22]. La Figure I. 23 montre la supériorité évidente de la méthode SOLT.

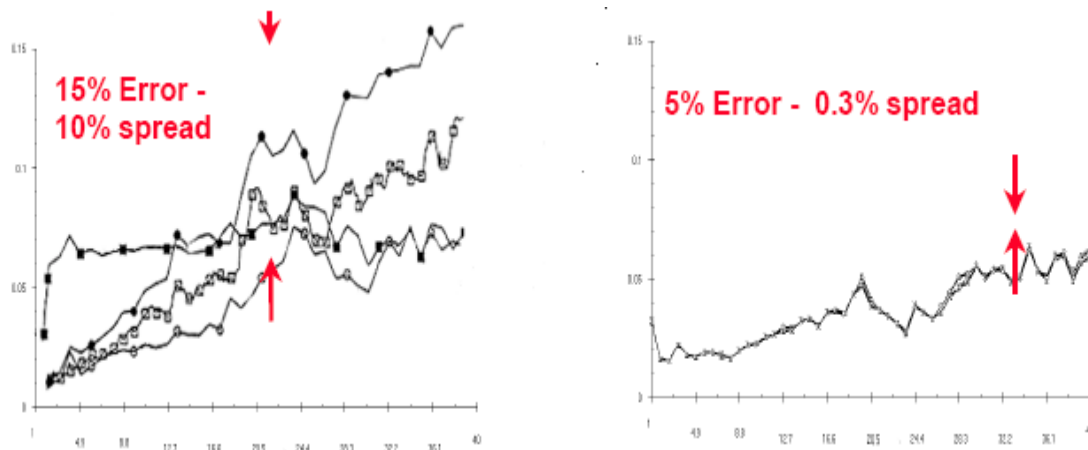


Figure I. 23- Comparaison entre un étalonnage propre à l'appareil HP 4195A et un étalonnage « SOLT »

I.3.3 Procédure de calibrage

Le modèle d'erreurs complet à 12 termes [23] est une extension du modèle d'erreurs pour un accès. Le modèle d'erreurs pour une voie unique concerne la correction du coefficient de réflexion. Quand une mesure est effectuée sur un dispositif à travers les équipements du système (té de polarisation, câbles,...), les données extraites sont un composite du dispositif et des équipements. Il est donc nécessaire de caractériser les équipements afin d'isoler les données reliés au dispositif sous test. Une fois, la caractérisation de ces équipements effectuée, le paramètre S_{11} du dispositif peut être calculé. Un diagramme de fluence est un moyen pratique pour analyser les systèmes en fonction de leurs performances RF. Il se compose de branches et de nœuds. Chaque variable est désignée par un nœud qui représente la puissance d'une onde incidente ou la puissance d'une onde réfléchie et qu'on l'appelle respectivement un nœud « a » ou un nœud « b ». Un paramètre S ou un coefficient de réflexion est représenté par des branches. Les branches partent d'un nœud indépendant vers un nœud dépendant. Les variables associées aux nœuds indépendants correspondent aux ondes incidentes, alors que les variables associées aux nœuds dépendants correspondent aux

ondes réfléchies. D'un point de vue algébrique, un nœud correspond à la somme de toutes les branches qui y entrent.

I.3.3.1 Modèle d'erreurs pour une seule voie

Le modèle d'erreurs d'une voie se compose de trois termes d'erreurs : la directivité « E_d », la désadaptation de la source « E_s » et la réponse en fréquence « E_r ». La Figure I. 24 illustre ce modèle avec un diagramme de fluence [24].

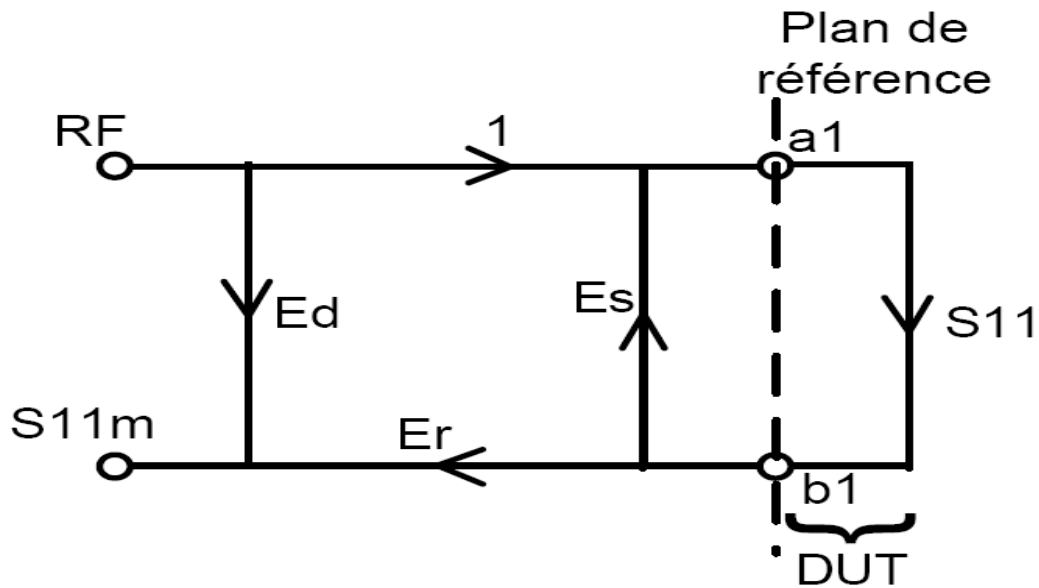


Figure I. 24- diagramme de fluence d'un modèle d'erreurs pour un seul port

« RF » représente la puissance incidente au DUT et S_{11m} est la puissance réfléchie vers l'analyseur. Le diagramme de fluence pour une mesure d'un seul port ne faisant intervenir qu'un seul port, est donc la superposition de trois termes d'erreurs, nous avons donc l'expression de S_{11m} en fonction de S_{11} , E_d , E_s et E_r . Les équations qui donnent a_1 et b_1 sont les suivantes:

$$a_1 = 1 + E_s \cdot b_1 \quad \text{Équation I. 5}$$

$$b_1 = S_{11} \cdot a_1 \quad \text{Équation I. 6}$$

$$S_{11m} = E_d + E_r \cdot b_1 \quad \text{Équation I. 7}$$

En éliminant a_1 et b_1 , S_{11m} est trouvé en fonction de S_{11} et des termes d'erreurs :

$$S_{11m} = E_d + \frac{E_r \cdot S_{11}}{1 - E_s \cdot S_{11}} \quad \text{Équation I. 8}$$

Pour obtenir les termes d'erreurs précédents en fonction de fréquence, des mesures avec des standards connus doivent être réalisées. Le terme de directivité est déterminé par la mesure

d'une charge adaptée ($S_{11}=0$). Les mesures de CC ($S_{11}=1$) et CO ($S_{11}=-1$) fournissent deux équations qui mènent à résoudre les deux termes d'erreurs restantes E_r et E_s . Les résultats sont récapitulés ci-dessous [24] :

$$E_d = S_{11}load \quad \text{Équation I. 9}$$

$$E_s = \frac{S_{11co} + S_{11cc} - 2E_d}{S_{11co} - S_{11cc}} \quad \text{Équation I. 10}$$

$$E_r = \frac{-2(E_d - S_{11co})(E_d - S_{11cc})}{S_{11co} - S_{11cc}} \quad \text{Équation I. 11}$$

Donc d'après l'équation I.8, S_{11} peut être résolu en fonction des termes d'erreurs et de S_{11m} :

$$S_{11} = \frac{S_{11m} - E_d}{E_s(S_{11m} - E_d) + E_r} \quad \text{Équation I. 12}$$

I.3.3.2 Modèle d'erreurs à deux voies

Le modèle d'erreurs à deux voies est plus complexe, il est composé d'un modèle de mesure en direct et un autre en inverse, comme le montre la Figure I. 25. Comme pour le modèle à un seul accès, il y a des termes erreurs résultent de la directivité, de la désadaptation de la source et de la réponse en fréquence. Des termes supplémentaires sont ajoutés pour quantifier les erreurs dans la transmission et la désadaptation du système. Seul le calcul du modèle en direct est nécessaire puisque la dérivation du modèle en inverse est réciproque.

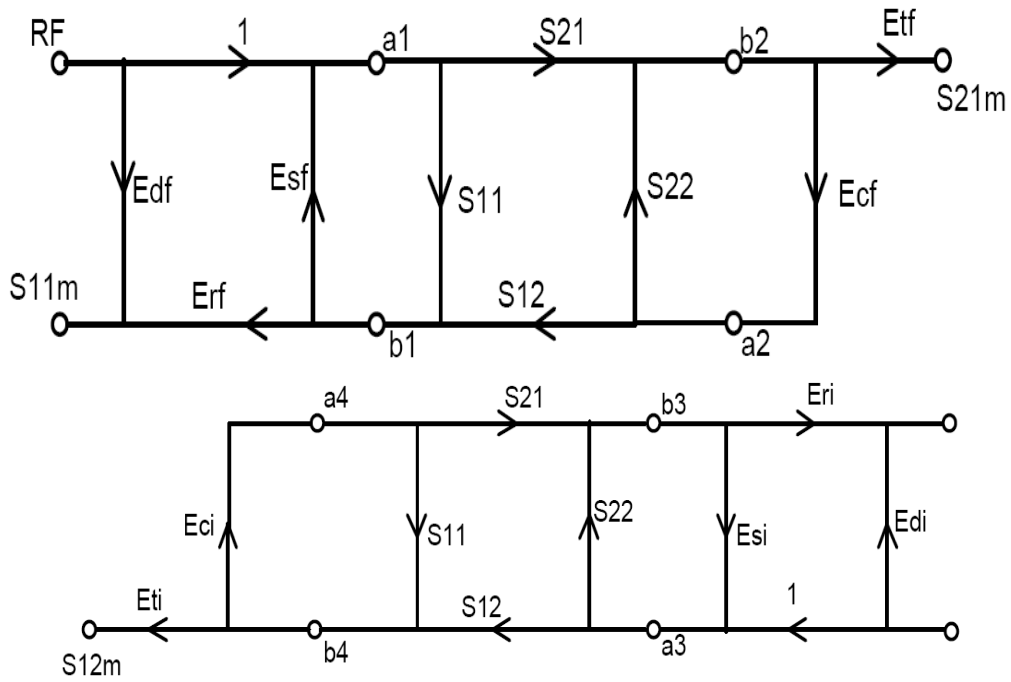


Figure I. 25- diagrammes de fluence d'un modèle d'erreurs à 2 ports

Trois nouveaux termes sont introduits pour ce modèle.

- Et est un terme de réponse en fréquence qui représente les variations différentielles entre les voies de référence et de test dans la configuration transmission en fonction de la fréquence.
- Ec est un terme de désadaptation globale du côté de la charge.
- Ex qui n'est pas présenté dans la figure est le terme d'isolation ou de diaphonie. Et comme Ex sont faibles aux fréquences considérées. Ils sont donc exclus du calcul

Nous nous rappelons que la mesure des paramètres S11 et S21 se fait dans le sens direct, les termes d'erreurs correspondants sont affectés de lettre « f », en revanche pour les paramètres S22 et le S12 où la mesure se fait dans le sens inverse sont affectés par la lettre « i ». Etf et Ecf sont déterminés par la mesure d'un « thru ». Les équations d'erreurs sont donc les suivantes :

$$S21m = Etf.b2 \quad \text{Équation I. 13}$$

$$a2 = Ecf.b2 \quad \text{Équation I. 14}$$

$$b1 = S11a1 + S12a2 \quad \text{Équation I. 15}$$

$$b2 = S21a1 + S22a2 \quad \text{Équation I. 16}$$

$$E_{tf} = \frac{E_{rf}.S_{21thru}}{E_{rf}+E_{sf}(S_{11thru}-E_{df})} \quad \text{Équation I. 17}$$

$$E_{cf} = \frac{E_{tf}}{S_{21thru}} \left(\frac{S_{11thru}-E_{df}}{E_{rf}} \right) \quad \text{Équation I. 18}$$

Une fois que les mesures des standards et le calcul des termes d'erreurs sont effectués. Ces 12 termes d'erreurs avec les paramètres S mesurés sont utilisés pour extraire les paramètres S du dispositif sous test :

$$D = \left[1 + \left(\frac{S_{11m}-E_{df}}{E_{rf}} \right) E_{sf} \right] \left[1 + \left(\frac{S_{22m}-E_{di}}{E_{ri}} \right) E_{si} \right] - \left(\frac{S_{21m}.S_{12m}}{E_{tf}.E_{ti}} \right) (E_{cf}.E_{ci}) \quad \text{Équation I. 19}$$

$$S_{11} = \frac{\left(\frac{S_{11m}-E_{df}}{E_{rf}} \right) \left[1 + \left(\frac{S_{22m}-E_{di}}{E_{ri}} \right) E_{si} \right] - \left(\frac{S_{21m}.S_{12m}}{E_{tf}.E_{ti}} \right) E_{cf}}{D} \quad \text{Équation I. 20}$$

$$S_{21} = \frac{\left[1 + \left(\frac{S_{22m}-E_{di}}{E_{ri}} \right) \cdot (E_{si}-E_{cf}) \right] \left(\frac{S_{21m}}{E_{tf}} \right)}{D} \quad \text{Équation I. 21}$$

$$S_{12} = \frac{\left[1 + \left(\frac{S_{11m}-E_{df}}{E_{rf}} \right) \cdot (E_{sf}-E_{ci}) \right] \left(\frac{S_{12m}}{E_{ti}} \right)}{D} \quad \text{Équation I. 22}$$

$$S_{22} = \frac{\left(\frac{S_{22m}-E_{di}}{E_{ri}} \right) \left[1 + \left(\frac{S_{11m}-E_{df}}{E_{rf}} \right) E_{sf} \right] - \left(\frac{S_{21m}.S_{12m}}{E_{tf}.E_{ti}} \right) E_{ci}}{D} \quad \text{Équation I. 23}$$

I.3.4 Méthodologie de mesure

La méthode de mesure des paramètres S basses fréquences se fait comme l'illustre la Figure I. 22 de la façon suivante :

1. Mettre en place les tés de polarisations avec le système en utilisant des adaptateurs type N-SMA et de type BNC
2. Configurer l'analyseur de réseau de la manière suivante : choisir la puissance d'entrée RF en dB, pendant la mesure des composants actifs ce paramètre doit changer selon la technologie et la taille du composant. La bande passante IF est à « auto », pour la fréquence un balayage logarithmique est choisi avec une durée de balayage automatique. Les fréquences de début et de fin sont à la limite de la gamme des fréquences choisie pour faire la mesure. Si la moyenne est souhaitée, il y a une possibilité de mettre « on » (analyseur E5061B).

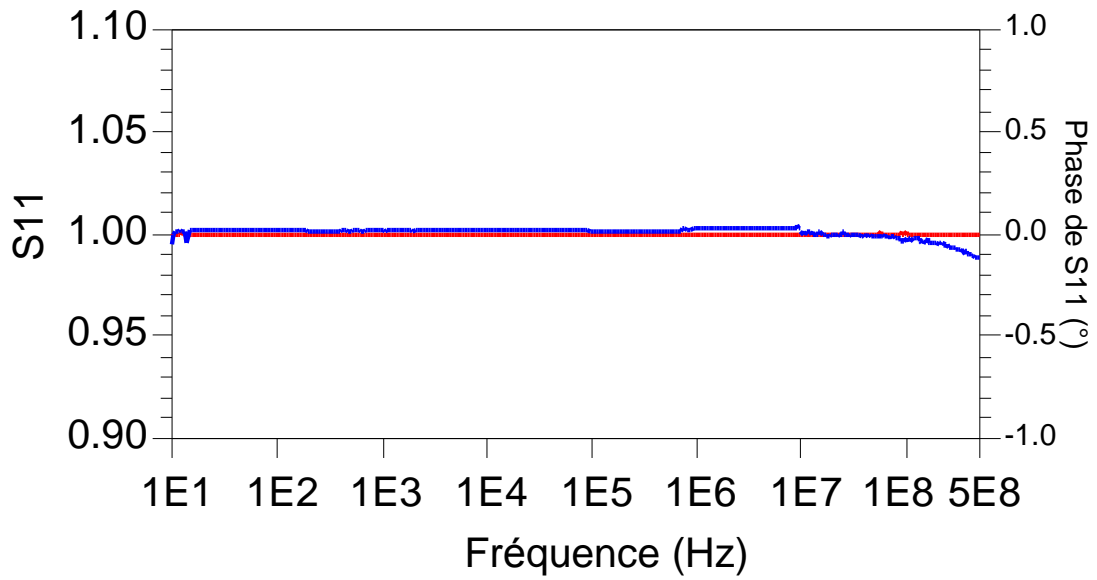
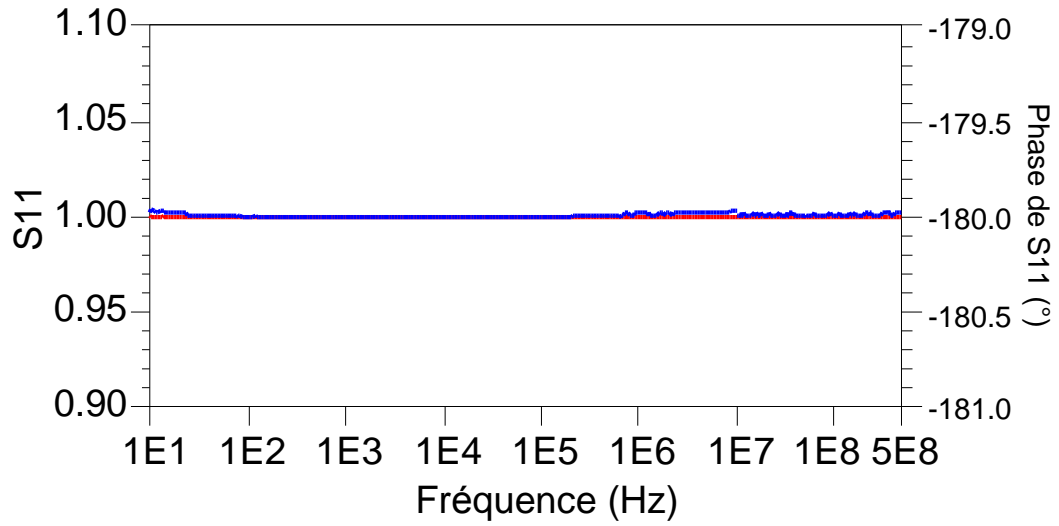
3. Exécution d'un étalonnage préliminaire. Soit un étalonnage avec un seul port pour mesurer S_{11} ou un étalonnage avec deux ports pour mesurer les paramètres S de réflexion et de transmission du dispositif sous test.
4. Mesurer et stocker les données des standards 50Ω , CC, CO et le câble (thru) pour effectuer les procédures d'étalonnage
5. Identifier le dispositif spécifique à mesurer et le mettre sous pointes. Les sources DC fournissant la tension continue aux tés de polarisations doivent être à 0v.
6. Mettre le « trigger » de l'analyseur de réseau en mode « hold » de sorte qu'il n'envoie pas de puissance RF dans les tés de polarisations. Contrôler les valeurs des tensions et courants de polarisation avec un multimètre
7. Les paramètres S mesurés sont corrigés en utilisant le modèle d'erreurs de 12 termes pour obtenir les paramètres S correspondant au dispositif seul. Ces paramètres S sont calculés et enregistrés au moyen d'un programme fait sous Scilab.

I.3.5 Validation de la méthodologie de mesure des paramètres S BF

Pour tester la validité de la méthode de mesure en termes de précision, des réseaux simples entièrement composés de résistances et des capacités ont été utilisés. Les mesures sur ces circuits permettent d'identifier les problèmes prévus dans la méthodologie. Par exemple, si une valeur de résistance n'a pas « de-embed » à la valeur attendue, les paramètres S ont pu être vérifiés. Ces mesures peuvent aider à apercevoir les limites de l'incertitude dans les données.

I.3.5.1 Mesures des étalons de vérification de mesure

La mesure est faite sur des étalons qui présentent un CC, CO et 50Ω . Les résultats sur ces standards (Cf. Figure I. 26) montrent un bon accord avec la théorie en amplitude et en phase de 10 Hz jusqu'à 500 MHz.



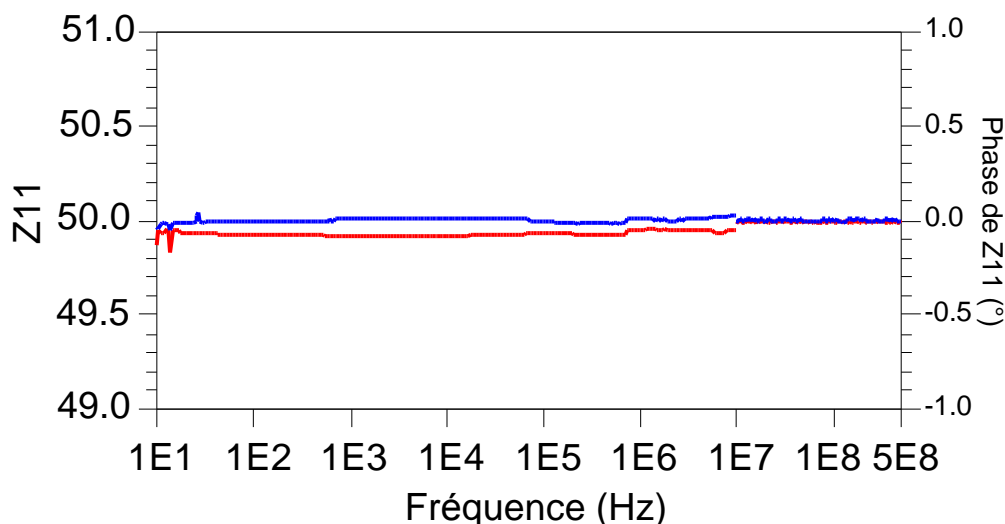


Figure I. 26- Paramètres S11 et Z11 pour une mesure des étalons de vérifications qui présentent des CC, CO et 50 Ω après un étalonnage SOLT du système dans le plan des pointes

I.3.5.2 Mesure de té de polarisation résistif comparé à un modèle

Comme le té de polarisation résistif présente un réseau de circuits des résistances de valeurs 50 ohms avec des capacités des grandes valeurs, nous avons trouvé que ce té doit être un bon exemple pour tester la validité de cette méthode. Premièrement, nous avons mesuré le circuit des résistances qui doit donner une valeur équivalent à 83 Ω dans la sortie de DUT, le résultat de mesure donne accord avec cette valeur de 100 Hz jusqu'à 10 MHz.

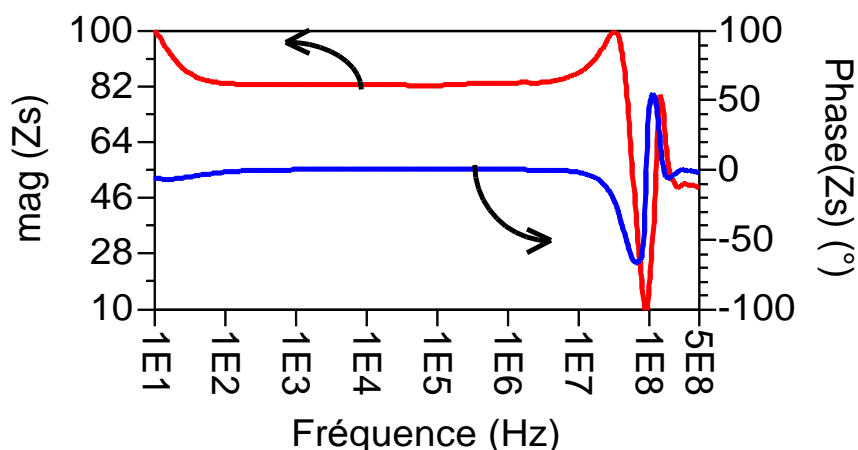


Figure I. 27- Impédance de sortie présenté par le réseau des résistances SMD au port DUT de té de polarisation résistif.

De plus, nous avons mesuré le circuit des résistances avec les grosses capacités en termes des paramètres S après un étalonnage « SOLT » fait dans le plan de DUT, ces paramètres S

mesurés ont été comparés avec des paramètres S simulés sous ADS pour un modèle qui représente le té de polarisation utilisé.

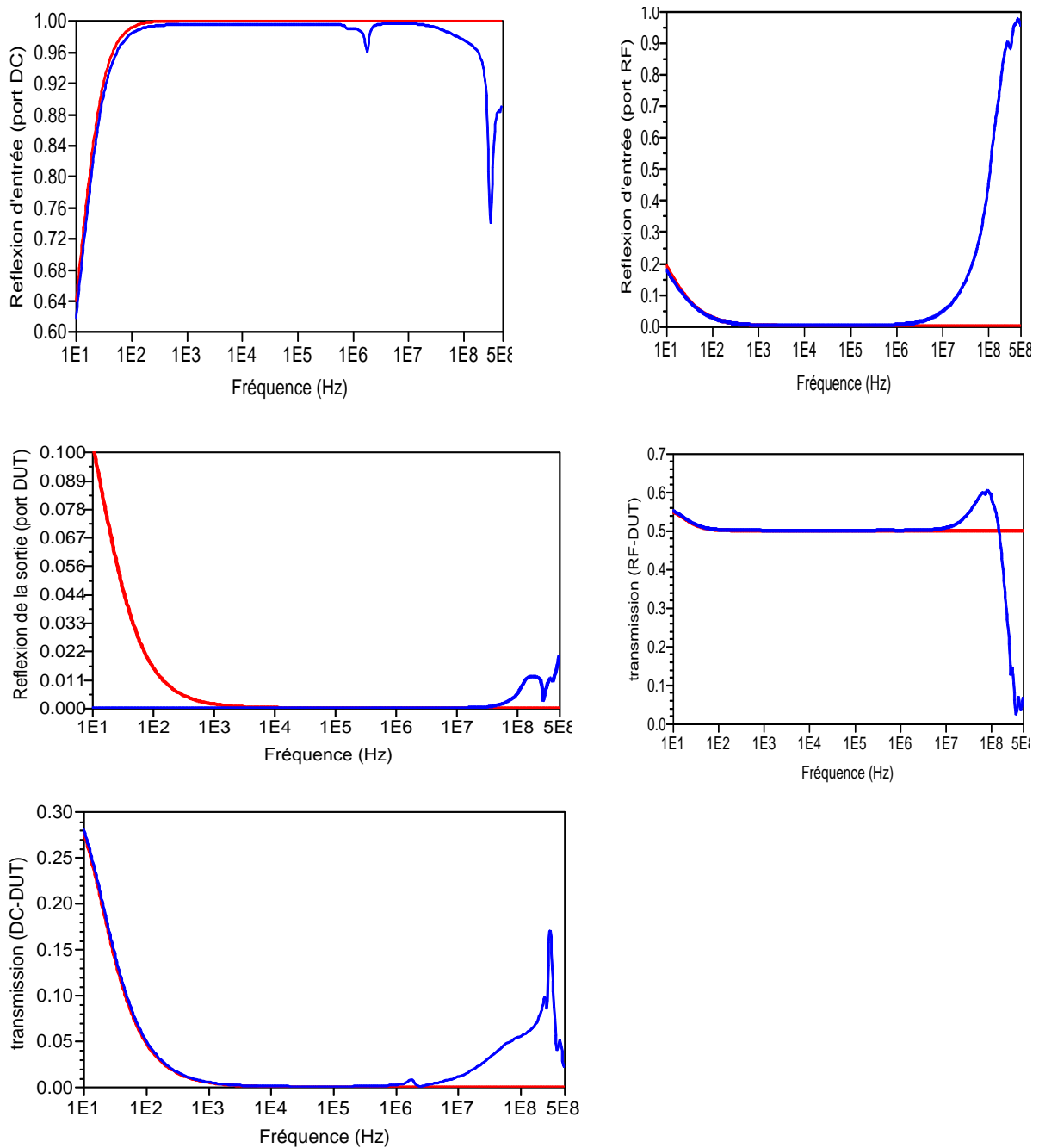


Figure I. 28- Paramètres S comparés entre une modèle représentatif de té simulé sous ADS et les mesures faites avec le système de mesure BF après un étalonnage SOLT faite dans le plan de dispositif sous test

Les paramètres S mesurés montrent une bonne cohérence avec celle simulés surtout dans la bande des fréquences [100 Hz-100 MHz] ce qui prouve l'efficacité de notre système BF. En

plus, ce système est évolutif (scalable) puisque il montre une capacité de couvrir des très basses fréquences et en plus des fréquences dans la bande RF.

I.3.6 Banc de mesure des paramètres S du DC jusqu'à 40 GHz

Le regroupement de deux systèmes de mesure des paramètres S, le système de mesure BF qui Couvrent avec le té de polarisation résistif une gamme de fréquences de DC jusqu'à 100 MHz

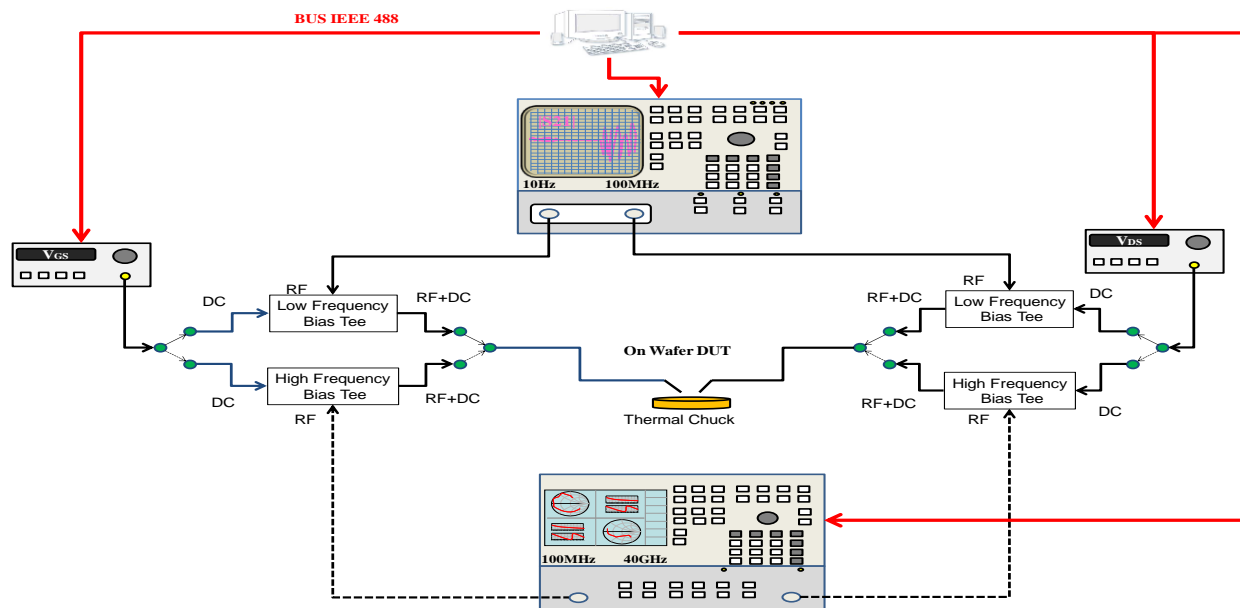


Figure I. 29- Schéma du banc de mesure des paramètres S (BF+HF) qui permet de couvrir une gamme des fréquences partant de DC jusqu'à 40 GHz

Avec l'analyseur de réseau HP 4195A et le système de mesure HF qui couvrent une gamme de fréquences de 40 MHz à 40 GHz grâce à l'analyseur de réseau Anritsu 37397E, met en route au sein de département c²S²-site de Brive un système de mesure des paramètres S qui permet de caractériser les transistors avec différentes technologies dans une grande gamme des fréquences de DC jusqu'à 40 GHz. La continuité montrée par les mesures avec les deux systèmes séparés prouve l'efficacité et la certitude des mesures des paramètres S BF avec un système de mesure qui est déjà mis en place depuis des années.

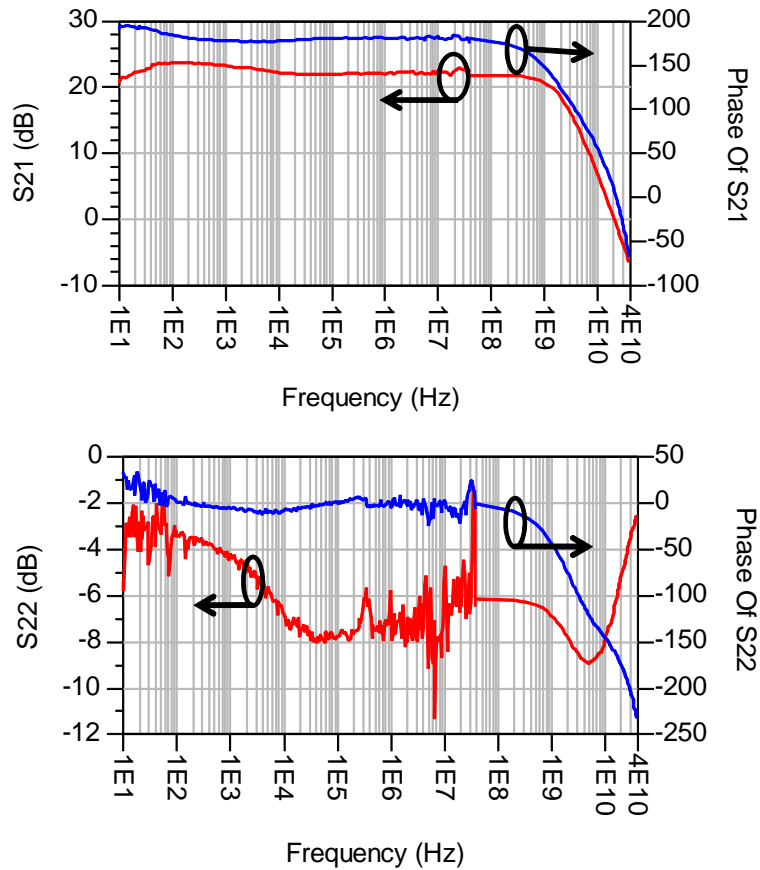


Figure I. 30- Paramètres S21 et S22 mesurés du DC jusqu'à 40 GHz pour un transistor HEMT GaN avec la nouvelle technologie AlinN

I.3.7 Comparaison entre les VNA : HP 4195A E5061B

Au cours du travail, le besoin d'avoir des mesures des paramètres S plus propres durant la caractérisation des composants actifs de deux familles : HBT et HEMT GaN nous a poussé à remplacer le VNA HP 4195A par un autre de la même famille mais plus récent le « Agilent E5061B ».

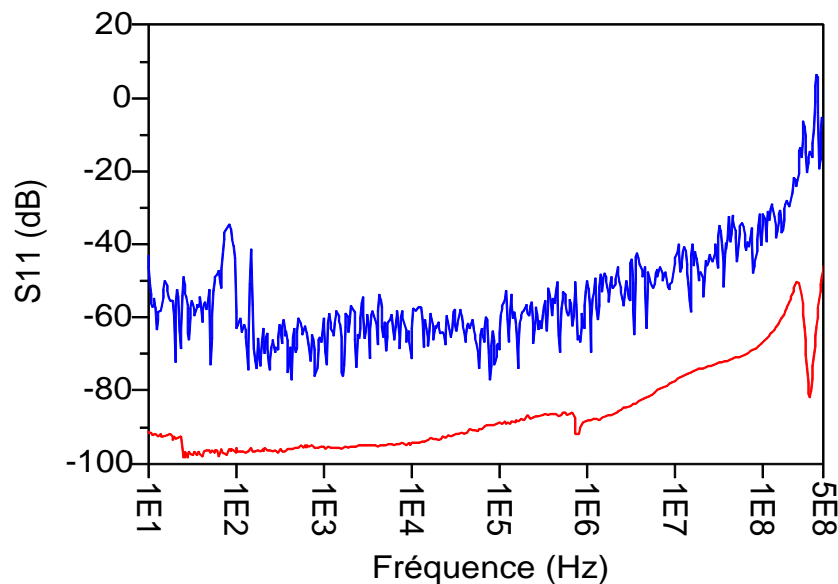
Brièvement, les deux analyseurs partent de la même conception mais avec des améliorations plus importante sur le E5061B. Cet analyseur comprend une source intégrée, « a sampler based front end » et un récepteur accordé en fournissant des données de l'amplitude et de la phase avec la correction des erreurs. La partie de l'analyseur qui contient des dispositifs de séparation de signal et des commutateurs pour diriger la puissance RF, donc le « test set », est

intégré encore différemment au HP 4195A et peut être un test set de transmission/réflexion (T/R) ou un ensemble des test set des paramètres S [25].



Figure I. 31- Schéma représentatif pour la nouvelle technologie de VNA E5061B qui est capable de remplacer le HP 4195A dans le système BF. Cette capacité lui permet de faire des mesures plus précises que les mesures faites avec les analyseurs de réseau traditionnelles. De plus, il offre la possibilité de faire une moyenne d'une manière automatique si nous avons besoin. L'étalonnage avec le E5061B présente une amélioration importante par rapport à celle de HP 4195A dans les termes de directivité et de la réponse en fréquence. Nous n'oublions pas cet analyseur offre un niveau de bruit beaucoup plus basse que celui de HP 4195A.

Pour illustrer cette amélioration, nous avons choisi de montrer une mesure d'une ligne « thru » comparé entre les deux analyseurs après un étalonnage SOLT.



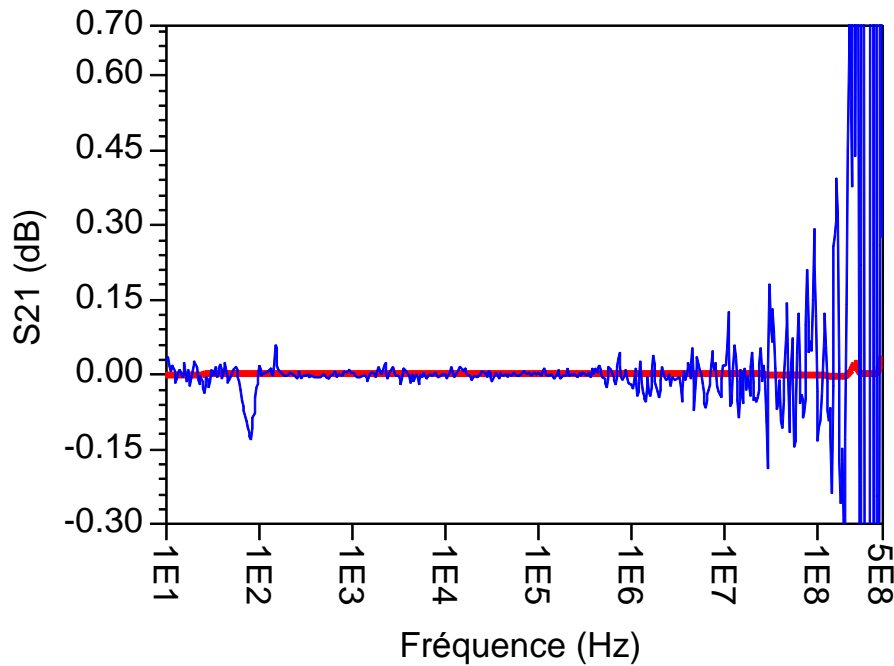


Figure I. 32- Mesure d'une ligne de transmission avec les deux VNA : HP4195A (en bleu) et Agilent E5061B (en rouge)

La Figure I. 32 présente des mesures des paramètres S beaucoup plus propres que celles faites avec le HP 4195A. Nous devons noter encore que le temps de mesure avec un composant actif pour un point de polarisation désiré paraît plus rapide avec la nouvelle technologie des analyseurs de réseau.

I.4 Conclusion

Dans ce chapitre, le développement d'une méthodologie de mesure des paramètres S basses fréquences est abordé. Un procédé d'étalonnage pour fournir les paramètres S correspondants au dispositif sous test seul est décrit, des étalons de vérification et des circuits de mesure ont été utilisés pour déterminer l'exactitude et la précision de la méthode de mesure.

Cependant, Ce système de mesure a été motivé par un besoin d'améliorer la compréhension des phénomènes liés à la mesure et la caractérisation de la dispersion à basses fréquences dans les transistors bipolaires (HBT) et les transistors HEMT GaN. Cela conduira à caractériser la dépendance en fréquences de l'impédance thermique pour les transistors HBT avec différentes technologies (chapitre II), de la transconductance (G_m) et de la conductance de sortie (G_{ds}) pour les transistors HEMT GaN (chapitre III).

II. CHAPITRE 2 : CARACTERISATION THERMIQUE DES TRANSISTORS BIPOLAIRES HETEROJONCTION (TBH)

II.1 Introduction

Les transistors bipolaires à hétérojonction à base de Silicium-Germanium (SiGe) ou de matériaux III-V (InGaP/GaAs, InP) ont suscité un intérêt considérable en raison de leurs performances électriques aux très hautes fréquences. Ils sont actuellement exploités pour des applications de Radars, de Télécommunications sans fil et sur fibre optique. Toutefois, ils souffrent de limitations liées aux phénomènes thermiques inhérents à cette technologie et qui constituent un réel frein au développement de ce type de technologie. En effet, les phénomènes thermiques sont particulièrement importants pour les technologies radiofréquences bipolaires pour plusieurs raisons. D'une part, les transistors RF bipolaires fonctionnent à de très grandes densités de courant afin d'exploiter ces composants à leurs limites fréquentielles [26]. D'autre part, il y a une rétroaction positive entre le courant de collecteur et la température qui peut induire une instabilité thermique [27] [28] [29] [30] [31] [32]. De plus, la réduction des capacités parasites des dispositifs actifs et l'augmentation du niveau d'intégration dans les systèmes RF est obtenue en diminuant par une réduction de la taille des composants et circuits qui a pour résultat d'augmenter la densité de puissance sur une puce.

Il est alors nécessaire, dans la phase de conception des dispositifs, de connaître précisément les caractéristiques électrothermiques de ces composants. Celles-ci peuvent être obtenues soit par simulation thermique 3D ou par l'expérimentation.

II.2 Simulation thermique

II.2.1 Simulation thermique par éléments finis

Au sein de laboratoire XLIM, le logiciel utilisé pour des simulations en 3D éléments finis est ANSYS. Cette simulation permet de calculer l'ensemble des champs, des potentiels et des gradients de température à l'intérieur du modèle. La démarche consiste dans un premier temps à modéliser la structure étudiée en 2D/3D, définir les propriétés des matériaux utilisés, appliquer un maillage adéquat et enfin définir les conditions aux limites nécessaires à la résolution du système.

Principalement, une température de référence et des densités de puissance sont appliquées. Eventuellement, les conductivités thermiques peuvent être définies comme non linéaires en

fonction de la température. Afin de diminuer les ressources et les temps de calcul qui pourraient s'avérer conséquents pour des structures complexes, il est préférable d'utiliser la symétrie des structures pour ne considérer qu'une moitié voire un quart de la structure globale. Un exemple de modélisation 3D d'un transistor mono-doigt SiGe est illustré sur Figure II. 1

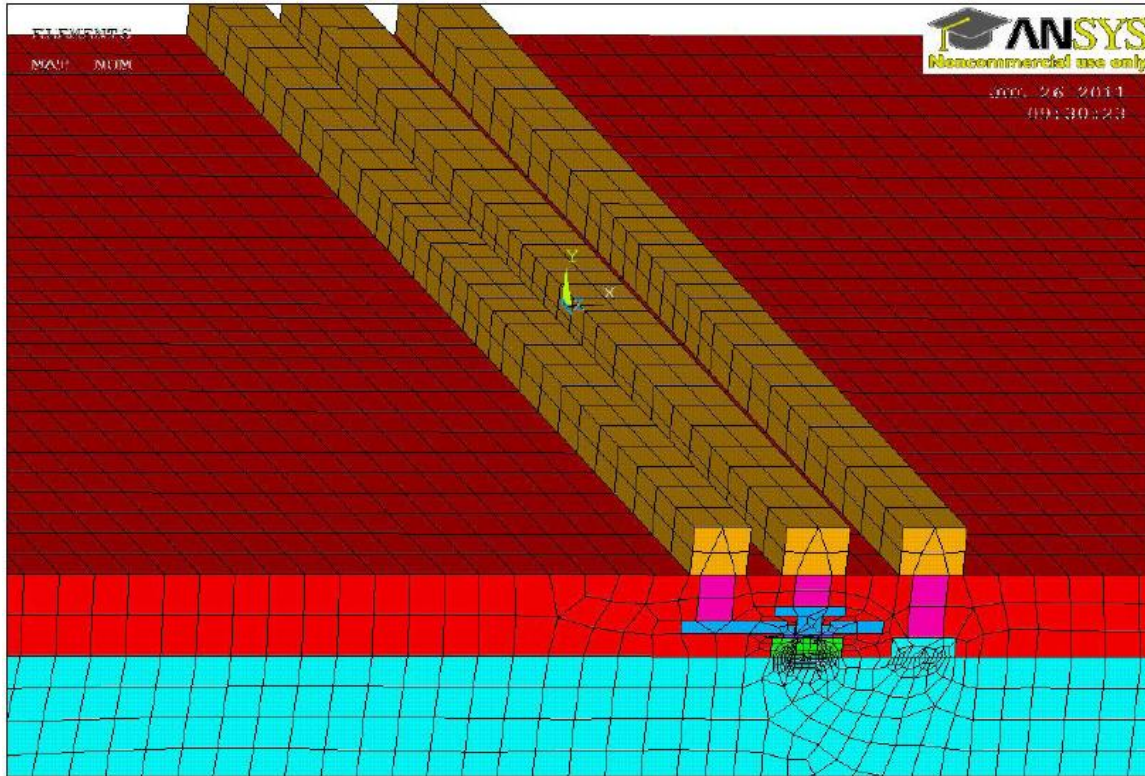


Figure II. 1- exemple de discrétisation appliqué à la modélisation d'un transistor SiGe

L'analyse physique 3D donne en général une bonne estimation de l'élévation de la température dans le composant même si certaines simplifications sont faites.

La manipulation et le traitement des résultats pour ce type de simulateur restent néanmoins assez contraignants pour une utilisation usuelle du fait d'un nombre important de données. Par ailleurs l'extraction directe d'un circuit thermique équivalent à partir d'une simulation qui nécessite autant de ressources/temps de calcul est difficilement envisageable pour une intégration au sein d'un simulateur circuit. La solution réside dans l'application de méthodes de réductions qui permet d'obtenir des résultats similaires avec un temps de calcul et des besoins en ressources nettement moindres.

II.2.2 Techniques de réduction

Les techniques de réduction sont largement employées dans le domaine de l'analyse de la dynamique des structures et de l'automatique. Le principe de la réduction consiste à générer un système de dimension nettement inférieur au système original tout en étant capable de le représenter de manière assez précise.

La méthode de superposition des modes [33] [34] [35] sont souvent utilisés pour la résolution de problèmes de dynamique des structures. Elles visent à identifier les modes dominants issus de la résolution de la valeur aux valeurs propres. L'obtention des modes dominants nécessite le calcul de l'ensemble des valeurs propres, mais cette étape est très coûteuse en termes de nombre d'opérations numériques à résoudre.

De même, il est impossible de connaître le nombre des valeurs propres pour obtenir une réponse précise. Enfin, la participation d'un vecteur propre à la solution finale dépend des propriétés dynamiques de l'excitation. Son comportement fréquentiel et sa distribution spatiale interviennent de façon importante dans la solution.

L'application des méthodes de réduction [36] [37] permettent d'éliminer les problèmes précédemment cités tout en conservant une bonne précision des résultats. Parmi ces méthodes, on peut citer la méthode de réduction utilisant les vecteurs de Ritz. L'approche faite par la superposition des vecteurs de Ritz utilise moins de ressources machine et de vecteurs. De plus, elle ne diffère des autres méthodes dérivées de cette approche que par leur technique d'orthogonalisation.

II.2.3 Méthode de réduction des vecteurs de Ritz

La méthode de réduction utilisée repose sur les vecteurs de Ritz [38] [39]. Le système constitué par l'équation de la chaleur (équation II.1) suivant la méthode des éléments finis :

$$M\{d\} + K\{d\} = F \quad \text{Équation II. 1}$$

Le but d'utilisation d'une méthode de réduction est de générer un système, de dimension plus faible, capable de reproduire avec précision le comportement du système global.

Le système ainsi établi définit les températures à tous les nœuds du maillage. Mais en général, seuls les nœuds où sont localisées les sources de puissance sont intéressants et nécessaires.

Une matrice de sélection de dimension $r \times n$ dont r est le nombre des nœuds retenus est définie :

$$Z_{thR}(\omega) = E^T \phi_m \psi \begin{bmatrix} \frac{1}{j\omega + \lambda_1} & \dots & 0 \\ \vdots & \ddots & \vdots \\ 0 & \dots & \frac{1}{j\omega + \lambda_m} \end{bmatrix} (E^T \phi_m \psi)^T \quad \text{Équation II. 2}$$

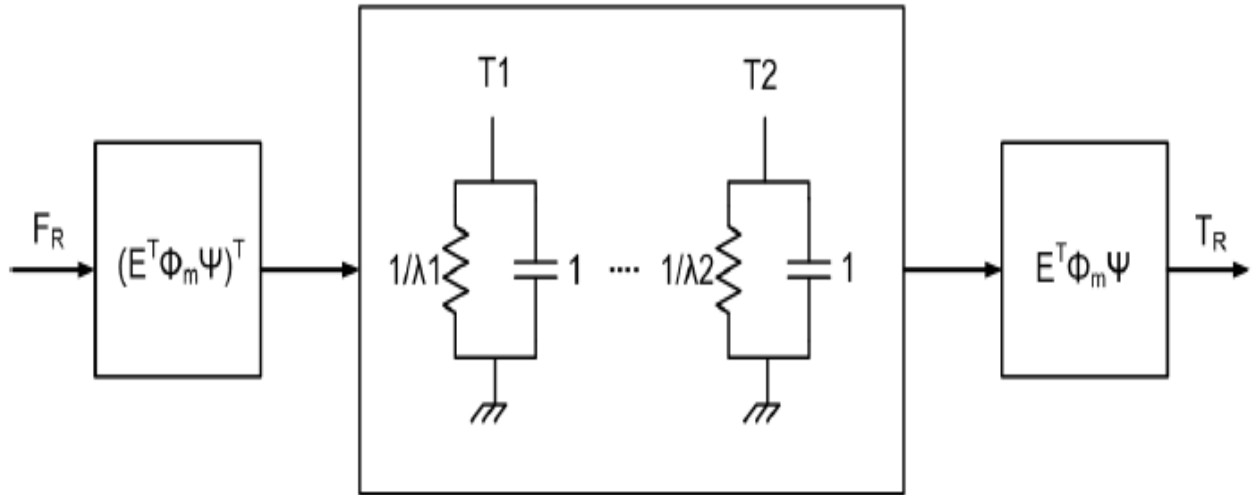


Figure II. 2- schéma bloc de l'impédance thermique réduite équivalente

La Figure II. 2 représente le schéma équivalent de l'impédance thermique [rxr] et d'ordre m. Dans le cadre des transistors multi-doigts avec des puissances dissipées suffisantes, pour que le couplage entre doigts engendre un écart du courant dans les doigts, la génération des vecteurs de Ritz et l'obtention de l'impédance thermique ne peut plus être considérée. Dans ce cas, la puissance n'est plus répartie de façon homogène. Pour rendre compte de ce phénomène, il est possible d'utiliser le théorème de superposition, puisque les termes de problème des équations résolues sont linéaires.

II.2.4 Implantation du modèle thermique réduit dans un simulateur des circuits électriques

L'implémentation du modèle électrique dans un simulateur a été réalisée au sein de l'IRCOM. L'algorithme a été codé en C-ANSI, en utilisant la librairie mathématique BLAS et LAPACK. Pour générer un fichier de format spice décrivant le circuit associé à l'impédance thermique comme le montre la Figure II. 3, le circuit équivalent SPICE est constitué de résistances $1/\lambda_{ij}$

en parallèles avec des capacités unitaires, des sources de courant commandées en courant et des sources de tension contrôlées en tension.

P_i décrit la puissance dissipée au nœud ou dans le doigt considéré

$A_i K l$ est le coefficient $A_i [K, l]$ de la matrice $A_i = E^T \phi_i \psi_i$

t_{ij} représente la température dans l'espace des vecteurs de Ritz

T_{ij} indique la contribution en température de l'injectée du nœud j au nœud i

T_i est la somme des contributions en température de toutes les puissances dissipées

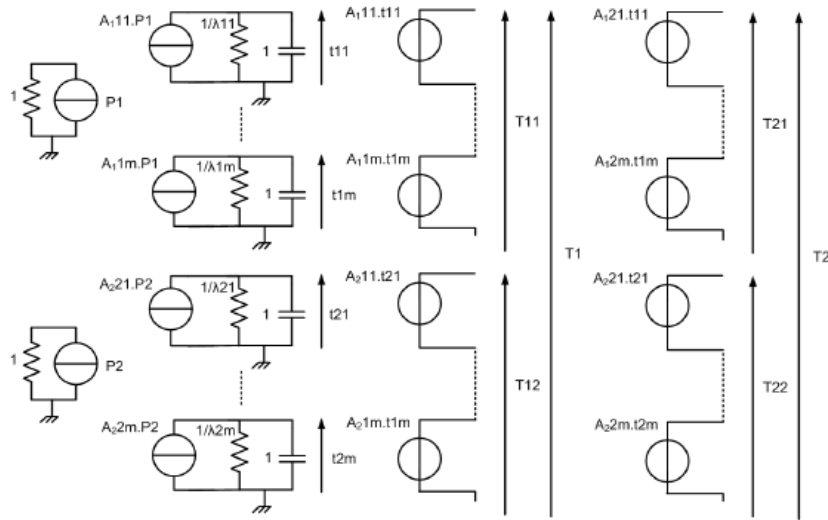


Figure II. 3-circuit équivalent SPICE de l'impédance thermique réduite par les vecteurs de Ritz avec 2 accès

II.2.5 Validation de la réduction par vecteur de Ritz

La comparaison de cette méthode de réduction avec des simulations d'ANSYS [13] donnent des résultats concordants et très efficaces. C'est une méthode qui est à présent couramment Utilisée dans le laboratoire lors d'élaboration de modèle thermique destiné à être couplé à un modèle électrique d'un composant.

Alain Xiong, a déjà comparé des simulations issues d'ANSYS et les résultats de la réduction sur un transistor AsGa multi doigts comme présente la Figure II. 4.

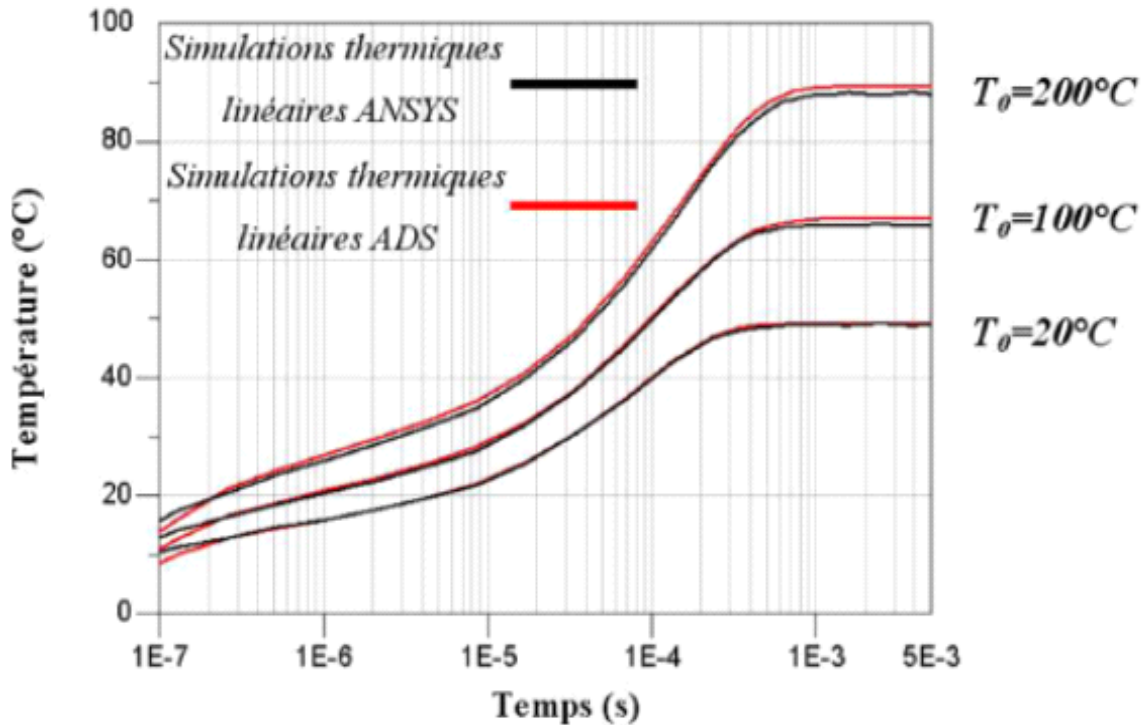


Figure II. 4-comparaison entre simulations linéaires ANSYS et modèles réduits par les vecteurs de Ritz sur un volume homogène de type AsGa [17]

II.3 Méthodes expérimentales de caractérisation thermique

La détermination expérimentale de l'impédance thermique des composants actifs reste une tâche difficile mais indispensable pour connaître la température des dispositifs. Pour connaître l'état thermique d'un composant en fonctionnement, on dénombre plusieurs techniques de caractérisation spécifiques. On peut distinguer deux grandes familles de techniques : les méthodes électriques et les méthodes optiques qui utilisent chacune un capteur sensible à la température au sein du transistor.

II.3.1 Méthodes optiques

II.3.1.1 Thermographie infrarouge

La thermographie infrarouge [40] [41] [42] est une méthode de mesure des rayonnements thermiques émis par un objet. Elle permet de dresser une cartographie des valeurs de température en tous les points de la scène observée.

Elle traduit la puissance de rayonnement en une grandeur électrique proportionnelle qui est par la suite elle-même traduite en indications visuelles et numériques. La loi de Planck et la loi de Wien donnent respectivement les courbes d'émission et la longueur d'onde correspondant à la luminance spectrale maximale d'un corps noir qui permet de relier la luminance à la température. Cette méthode est couramment utilisée car elle constitue une technique mature qui est bien maîtrisée.

II.3.1.2 Thermographie à cristaux liquides

Comme l'indique leur nom, les cristaux liquides [43] [44] [45] constituent un corps dont l'état est intermédiaire entre celui du cristal (solide dont les molécules sont ordonnées dans les 3 dimensions) et celui du liquide. De par leur nature, ils allient la fluidité du liquide et l'arrangement ordonné des molécules qui est propre au cristal de point de vue optique, cela présente deux avantages intéressants :

En dessous d'une certaine température, une onde optique polarisée garde sa cohérence après réfraction tout en subissant une rotation du plan de polarisation.

Si la température s'élève, à partir d'un certain seuil se produit une transition qui marque le passage de l'état dit nématique à l'état liquide. A partir de ce moment, l'onde optique polarisée est réfractée sans déphasage.

Si l'observation de l'onde optique polarisée réfractée est faite au moyen d'un analyseur croisé (filtre polarisé orthogonalement par rapport au polariseur), dans le premier cas on observera la réfraction lumineuse bien atténuée, dans le second cas on observera une zone parfaitement noire. Le composant, mis sous tension et recouvert d'une fine couche de cristaux liquides, est alors observé à l'aide d'un microscope optique. La limite entre les zones claires et les zones sombres marque l'isotherme de transition. En utilisant plusieurs cristaux de température de transition nématique isotrope différente, une cartographie des courbes isothermes peut être dressée. Cette méthode se caractérise par sa précision de l'ordre ± 0.3 °C.

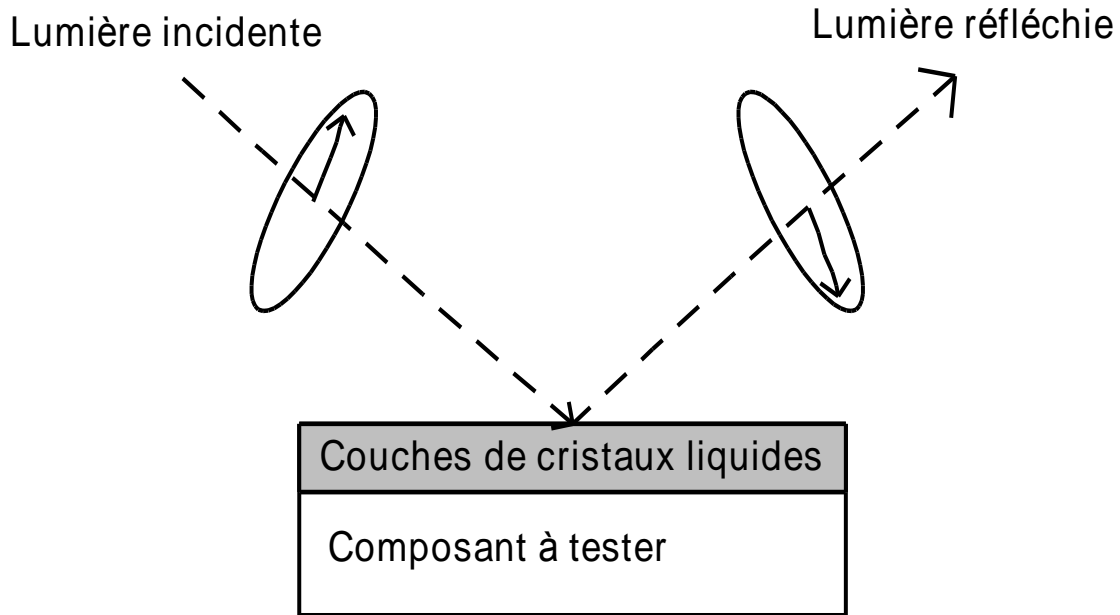


Figure II. 5- principe de la thermographie à cristaux liquides

II.3.1.3 Spectroscopie Raman

La spectroscopie Raman [46] [47] exploite le phénomène de diffusion inélastique de la lumière par l'analyse du champ diffusé d'un semi-conducteur. L'analyse se fait par excitation du matériau porté à un niveau énergétique virtuel par une puissante source lumineuse monochromatique de type laser, il réémet ensuite une radiation qui est collectée puis analysée par un détecteur adéquat. Cette radiation comporte deux types de signaux. Le premier très majoritaire correspond à la diffusion de Rayleigh : la radiation incidente est diffusée élastiquement sans changement d'énergie donc la longueur d'onde. Toutefois, des photons dans un nombre très limité de cas peuvent interagir avec la matière. Celle-ci absorbe ou cède de l'énergie aux photons incidents produisant ainsi les radiations Stokes (ou anti-Stokes). La variation d'énergie observée sur le photon renseigne alors sur les niveaux énergétiques de rotation et de vibration de la molécule concernée. Cette méthode présente des avantages comme :

- L'échantillon n'est pas dégradé. La méthode est non-destructive et non intrusive, ce qui permet de l'appliquer à des systèmes réels.
- Elle peut être utilisée dans un grand nombre de cas (matériaux hétérogènes,....)
- Elle est utilisable sur des échantillons de très petite (jusqu'à 10^{-18} m^3)
- Mais cette méthode risque causer des gênes :
 - Des réactions photochimiques (décomposition des substances colorées)
 - Des réactions multi photoniques

- Décomposition des échantillons par échauffement

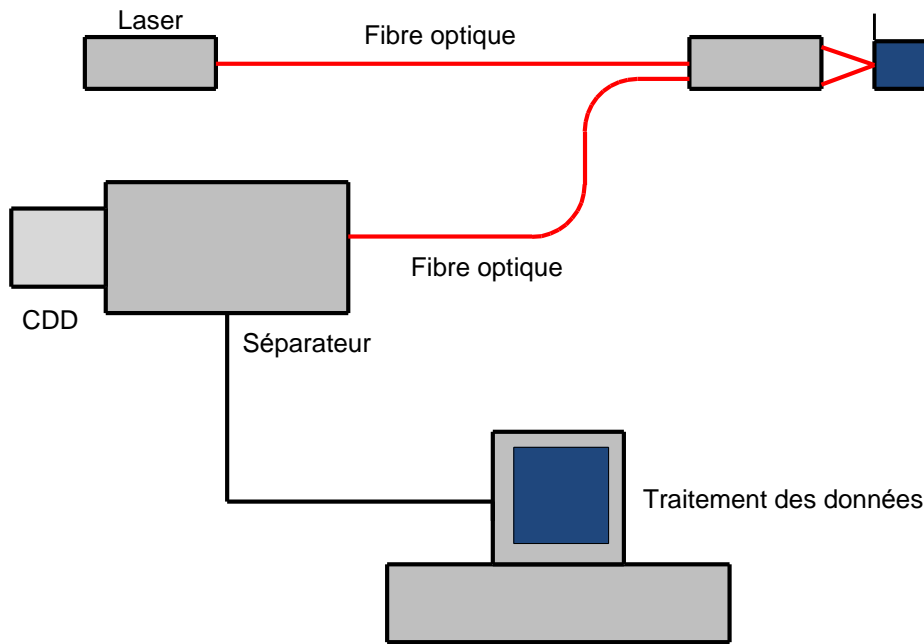


Figure II. 6- principe de la méthode spectroscopie Raman

II.3.1.4 Photo réflectance

La réflectométrie [48] est une méthode de diagnostic qui utilise les variations de l'indice de réflexion d'un matériau en fonction de la température pour remonter à cette dernière.

Le principe de cette méthode se base sur l'illumination de la surface par une source laser quasi monochromatique de puissance incidente P_i . En mesurant la puissance réfléchie P_r , on obtient la réflectivité de la surface du matériau ($R = \frac{P_r}{P_i}$), celle-ci est lié à la température par la

relation :

$$\frac{\Delta R}{R} = \frac{1}{R} \frac{dR}{dT} \Delta T \quad \text{Équation II. 3}$$

La résolution spatiale de cette méthode en constitue le principal avantage.

II.3.1.5 Thermo-élasticité

Cette méthode [49] utilise le principe de l'interférométrie optique qui consiste à séparer deux faisceaux provenant de la même source en réfléchissant l'un par un miroir et l'autre avec la surface du composant.

II.3.1.6 Interférométrie Speckle

Cette méthode appuie sur les irrégularités de formes présentées sur une surface. Cette rugosité surfacique est capable de varier en fonction de la température. A cause de sa moindre performance cette technique est souvent couplée aux autres techniques.

Le Tableau II. 1 résume les principales caractéristiques des méthodes optiques.

Méthodes	Thermographie IR	Thermographie CL	Spectroscopie Raman
Type de mesure	absolue	différentielle	absolue
Acquisition	100 μ s	10 ms	>1mn
Précision	<1°C	1.10 ⁻⁸ °C	5 °C
Gamme	500 °C	100 °C	>300 °C
Profondeur	surface	surface	Sous surface
Résolution	5 μ m	2 μ m	<1 μ m
Cartographie	2D	2D	ponctuel
Détérioration	non	oui	non
Méthodes	Thermo-réfectométrie	Thermo-élasticité	ESPI
Type de mesure	différentielle	différentielle	différentielle
Acquisition	Temps réel	Temps réel	-
Précision	1.10 ⁻⁸ °C	1 °C	5 °C
Gamme	100 °C	100 °C	-
Profondeur	surface	surface	surface
Résolution	1 μ m	1 μ m	-
Cartographie	ponctuel	ponctuel	ponctuel
Détérioration	non	oui	Non 2D

Tableau II. 1- résumé des caractéristiques des méthodes de mesure optiques

II.3.2 Problématique vis-à-vis des méthodes optiques

Précédemment, on a énoncé un inventaire des possibilités optiques actuelles visant à déterminer l'état thermique de fonctionnement du dispositif sous test. En visant à caractériser des TBH multi doigts AsGa en vue d'une application en puissance ; si on se réfère au Tableau

II. 1 pour les solutions de nature optique, la seule méthode qui pourrait être retenue est la spectroscopie Raman. Celle-ci permet si elle est couplée avec d'autres méthodes analytiques d'offrir la possibilité de mesure « in situ » contrairement aux autres méthodes optiques, ce qui est utile pour le modèle électrique du transistor. Toutefois si des couches de métallisation sont présentes en surface, cette méthode peut se révéler inefficace. De plus, ces méthodes exigent un équipement complexe et des échantillons bien préparés.

Finalement, on peut noter que le vrai thermomètre pour la mesure de la température d'une jonction TBH est la diode base-émetteur ce qui nous pousse à choisir une méthode électrique qui peut être appliquée sur n'importe quel échantillon permet des mesures « in situ ».

II.3.3 Méthodes de caractérisation électriques

Cette partie concerne la caractérisation thermique des composants par mesure des paramètres électriques. Dans la littérature, différentes techniques pour l'extraction de la résistance d'auto-échauffement thermique R_{TH} sont proposées [32] [50] [51] [52] [53]. Lorsque les modèles électrothermiques sont utilisés pour la caractérisation des composants RF et des circuits, la température constitue la troisième variable indépendante du modèle. La puissance instantanée varie au rythme de la RF et il est nécessaire de prendre en compte la dynamique thermique pour en déduire les variations de température du composant. Pour décrire ce comportement thermique, l'impédance thermique plutôt que la résistance thermique doit être caractérisée. En général, des techniques transitoires [54] [55] [56] [57] [58] et AC [59] [60] [61] sont utilisés pour l'extraction de l'impédance thermique. Nous présentons les méthodes de mesure utilisés au sein du laboratoire Xlim, une caractérisation par mesure en impulsion avec contrôle de la température par le biais d'un Chuck thermique et deux méthodes extraites avec des paramètres mesurés en BF dont une est publiée par A.Souza [62], au sein de département C²S², et l'autre a été mise en place pendant le cursus de cette thèse.

II.3.3.1 Mesures pulsées quasi-isothermes

Cette méthode de mesure [63] [64] s'applique aux transistors bipolaires. Pour déterminer la résistance thermique, il est nécessaire de connaître l'élévation de la température associée à la puissance dissipée :

$$R_{th} = \frac{T_j - T_{ambiante}}{P} = \frac{\Delta T}{P}$$

Équation II. 4

Pour disposer de ces deux informations, deux mesures sont nécessaires. Lors des mesures, le transistor est placé à l'intérieur d'une enceinte thermique de température T_c variable, et il est polarisé à froid ($I_{crepos}=0A$, $V_{crepos}=0V$). Les impulsions doivent être suffisamment brèves pour ne pas échauffer le transistor de façon à valider la relation $T_j=T_{chuck}$. La première étape de la méthode consiste à mesurer en impulsions la caractéristique $I_C(V_{be}, T_c)$ du composant pour une tension V_{ce0} fixée (Cf. Figure II. 7). La deuxième mesure s'effectue pour les mêmes conditions mais cette fois en continu.

Enfin, la superposition des courbes isothermes (ou quasi-isothermes) mesurées en impulsion avec la caractéristique en continu permet de déterminer la température de jonction de la puissance correspondante à chaque point d'intersection (Cf. Figure II. 8). Ceci permet de déterminer la résistance thermique R_{th} .

La capacité thermique C_{th} est obtenue à partir de mesure de la décroissance de V_{BE} quand une impulsion de courant de base est appliquée.

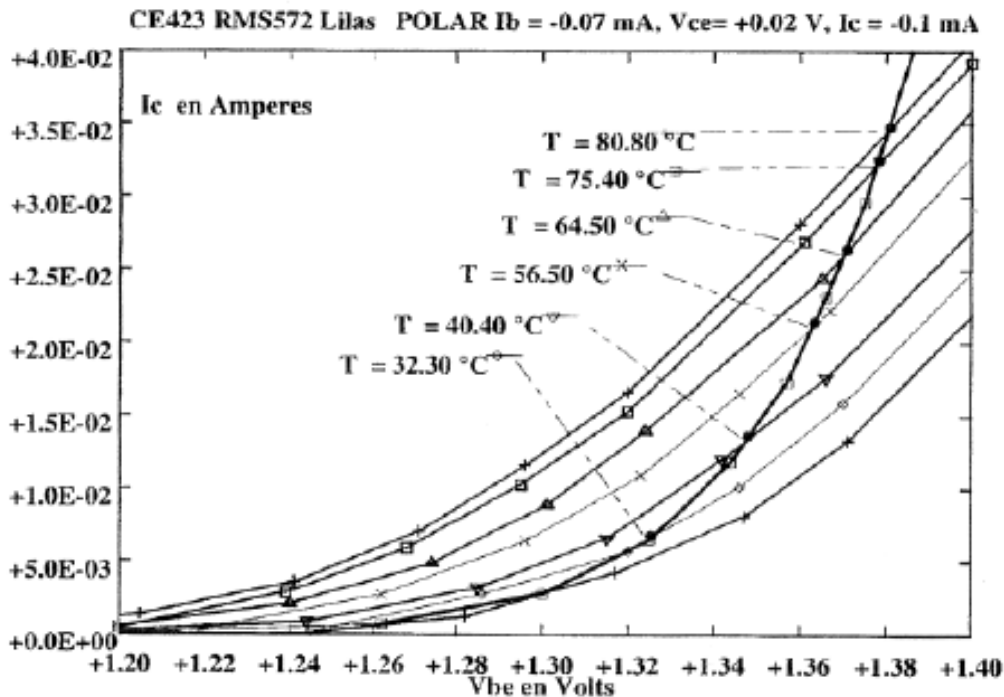


Figure II. 7-Evolution de la température T_j le long de la caractérisation continue $I_C(V_{be})$

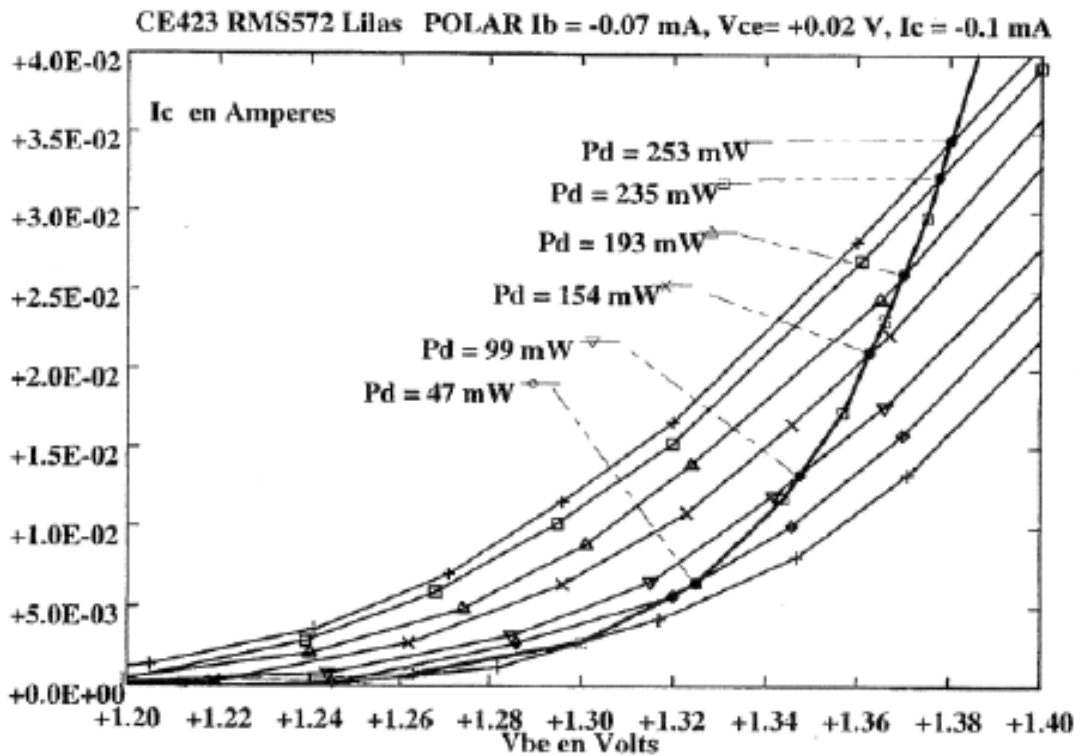


Figure II. 8- Evolution de la puissance dissipée le long de la caractéristique continue $I_C(V_{be})$ [65]

II.3.3.2 Extraction de l'impédance thermique par la mesure des paramètres petit signal en BF

Dès que le niveau de puissance dissipée est important, le phénomène d'auto-échauffement intervient sur l'ensemble des caractéristiques continues DC du composant, et par conséquent sur ses paramètres petit signal. L'auto-échauffement est un mécanisme de réalimentation thermique BF, perceptible dans les transistors bipolaires à hétérojonction sur substrat GaAs pour les fréquences allant de DC à quelques dizaines de mégahertz.

Sur la base de ce phénomène, deux méthodes de caractérisation de l'impédance thermique (Z_{TH}) à partir des mesures fréquentielles de paramètres petit signal en BF ont été mises au point au sein du département.

Avant de décrire l'extraction de Z_{TH} par ces deux méthodes, on va étudier l'impact que la thermique peut avoir sur les paramètres petit signal du transistor et notamment sur les paramètres hybrides.

II.3.3.3 Influence de l'auto-échauffement sur les paramètres petit signal

L'impédance thermique est une grandeur complexe qui varie en fonction de la fréquence. Par conséquent, la dispersion des paramètres petit signal du transistor dépendra de la fréquence du signal. Ces paramètres peuvent donc être utilisés pour la caractérisation expérimentale de Z_{TH} du composant.

Cette technique de caractérisation de l'impédance thermique peut paraître récente. Elle a cependant été développée dès les années 60 par Winkler [28]. Certains auteurs ont calculé des expressions plus ou moins sophistiquées pour relier la dispersion d'un paramètre petit signal donné à l'impédance thermique du dispositif. Parmi les méthodes basées sur des paramètres thermosensibles, on peut citer le gain en tension [66], le gain en courant [67], l'impédance d'entrée [62].

Les deux méthodes mises en place au sein de laboratoire Xlim, sont basées sur l'analyse des paramètres hybrides dont on va exploiter la sensibilité à la température pour remonter à l'impédance thermique.

En se basant sur la relation qui lie la température et la puissance instantanée avec l'impédance thermique :

$$\tilde{T} = \tilde{Z}_{TH}(\omega) \cdot \tilde{P} \quad \text{Équation II. 5}$$

Les dépendances non linéaires entre les courants, tensions et la température dans les transistors bipolaires sont décrites dans les relations II.5 et II.6 [62]

$$I_C = F_1(I_B, V_{CE}, T) \quad \text{Équation II. 5}$$

$$V_{BE} = F_1(I_B, V_{CE}, T) \quad \text{Équation II. 6}$$

Ces deux relations nous en servent pour calculer les 4 expressions des paramètres hybrides tel que :

$$h_{11} = \frac{h_{11ISO} + \varphi \tilde{Z}_{TH} V_{BE0} - \gamma \tilde{Z}_{TH} V_{CE0} h_{11ISO} + \varphi h_{21ISO} \tilde{Z}_{TH} V_{CE0}}{1 - \varphi \tilde{Z}_{TH} I_{B0} - \gamma \tilde{Z}_{TH} V_{CE0}} \quad \text{Équation II. 7}$$

$$h_{12} = \frac{h_{12ISO} + \varphi \tilde{Z}_{TH} I_{C0} - \gamma \tilde{Z}_{TH} V_{CE0} h_{12ISO} + \varphi h_{22ISO} \tilde{Z}_{TH} V_{CE0}}{1 - \varphi \tilde{Z}_{TH} I_{B0} - \gamma \tilde{Z}_{TH} V_{CE0}} \quad \text{Équation II. 8}$$

$$h_{21} = \frac{h_{21ISO} - \varphi \tilde{Z}_{TH} h_{21ISO} I_{B0} + \gamma \tilde{Z}_{TH} I_{B0} h_{11ISO} + \gamma \tilde{Z}_{TH} V_{BE0}}{1 - \varphi \tilde{Z}_{TH} I_{B0} - \gamma \tilde{Z}_{TH} V_{CE0}} \quad \text{Équation II. 9}$$

$$h_{22} = \frac{h_{22ISO} - \varphi \tilde{Z}_{TH} h_{22ISO} I_{B0} + \gamma \tilde{Z}_{TH} I_{B0} h_{12ISO} + \gamma \tilde{Z}_{TH} I_{C0}}{1 - \varphi \tilde{Z}_{TH} I_{B0} - \gamma \tilde{Z}_{TH} V_{CE0}} \quad \text{Équation II. 10}$$

Où :

- $h_{11ISO} = \left. \frac{\partial V_{BE}}{\partial I_B} \right|_{V_{CE}, T}$; $h_{12ISO} = \left. \frac{\partial V_{BE}}{\partial V_{CE}} \right|_{I_B, T}$; $h_{21ISO} = \left. \frac{\partial I_C}{\partial I_B} \right|_{V_{CE}, T}$ représentent les paramètres hybrides

obtenus à température constante

- $\varphi = \left. \frac{\partial V_{BE}}{\partial T} \right|_{I_B}$ représente le coefficient de variation thermique de la tension base-émetteur.

- $\gamma = \left. \frac{\partial I_C}{\partial T} \right|_{V_{CE}}$ correspond au coefficient de variation thermique du courant de collecteur

- \tilde{Z}_{TH} est l'impédance thermique.

Pour illustrer l'impact de l'auto-échauffement sur les paramètres hybrides, la Figure II. 9 présente les résultats obtenus pour les paramètres hybrides transformés à partir des paramètres S BF mesurés d'un TBH en technologie SiGe. Ce composant comporte une cellule de 2 doigts d'émetteur de 0.35x5.8 μm .

D'après la figure on note que les paramètres h_{11} et h_{12} sont les plus affectés par la variation de température. Cela est dû au fait que ces paramètres traduisent respectivement la variation de la tension base-émetteur en fonction du courant de base ou de la tension collecteur. Or la structure des transistors bipolaires implique un impact fort de la température sur cette tension base-émetteur. Intuitivement on peut donc s'attendre à cette variation. En revanche la température n'a que peu d'effet sur les paramètres h_{21} et h_{22} . La sensibilité de la méthode sera donc plus importante si l'on choisit l'un des deux paramètres h_{11} ou h_{12} pour caractériser le comportement thermique.

L'impédance thermique Z_{TH} peut être exprimée à partir des équations suivantes :

$$\tilde{Z}_{TH}(\omega) = \frac{h_{11} - h_{11ISO}}{\varphi \cdot (h_{21} \cdot V_{CE0} + h_{11} \cdot I_{B0} + V_{BE0})} \quad \text{Équation II. 11}$$

$$\tilde{Z}_{TH}(\omega) = \frac{h_{12} - h_{12ISO}}{\varphi (I_{C0} + h_{12} I_{B0} + h_{22ISO} V_{CE0}) + \gamma V_{CE0} (h_{12} - h_{12ISO})} \quad \text{Équation II. 12}$$

Les relations ci-dessus qui présentent l'impédance thermique en fonction des paramètres hybrides ont conduit à 2 méthodes électriques pour mesurer Z_{TH} au sein de laboratoire.

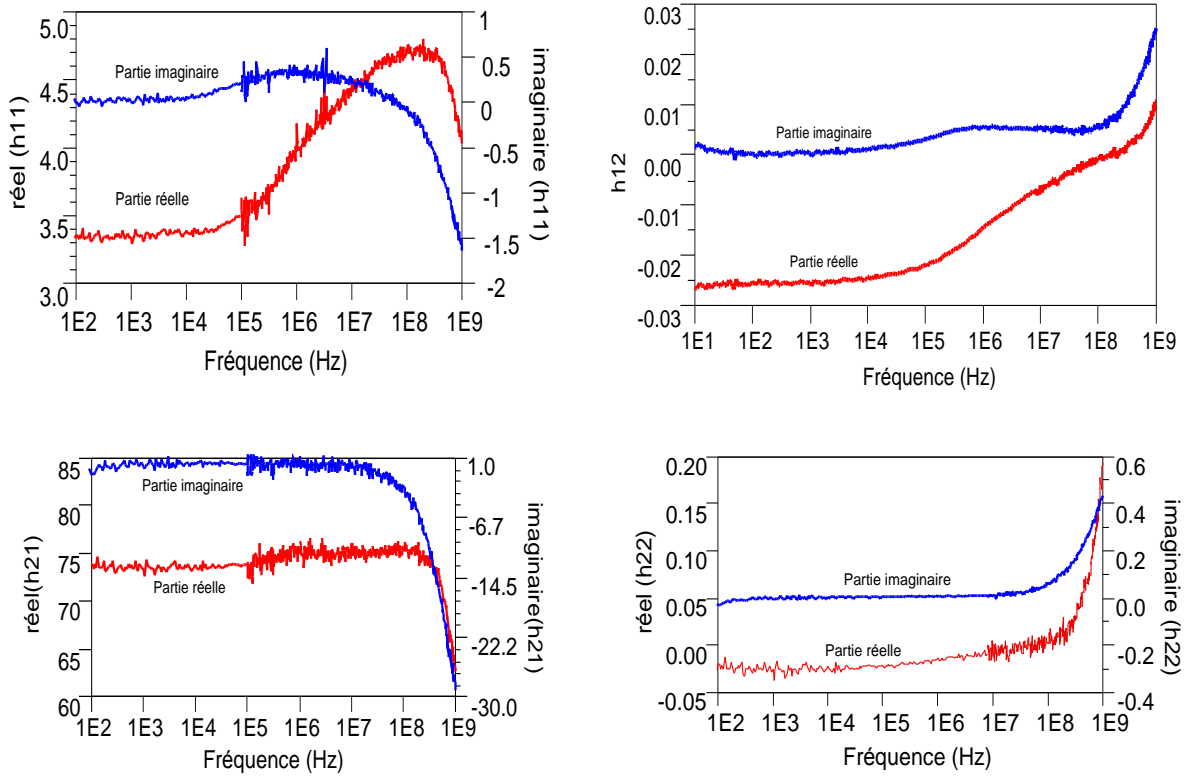


Figure II. 9-paramètres hybrides du transistor SiGe (2x0.35x5.8 μm)

II.3.3.4 Extraction de l'impédance thermique à partir de la mesure de l'impédance d'entrée Z_{in}

A. De Souza a mis en place une méthode expérimentale permettant d'exploiter la variation de h_{11} pour calculer Z_{TH} .

En effet l'impédance d'entrée du transistor peut s'écrire sous la forme [68]

$$\tilde{Z}_{in} = Z_{inISO} + \phi \cdot \tilde{Z}_{TH}(\omega) \cdot h_{fe} \cdot (V_{CE0} - R_L \cdot I_{C0}) \quad \text{Équation II. 13}$$

Où Z_{inISO} est le terme qui traduit ∂V_{be} par rapport à ∂i_b à température constante T_0 , h_{fe} représente le gain en courant petit signal et R_L est la résistance de charge.

A partir de l'équation II.13, l'extraction de l'impédance thermique nécessite deux étapes.

- La première consiste en la détermination de Z_{inISO} qui est obtenue en posant une condition particulière avec $R_L = \frac{V_{CE0}}{I_{C0}}$ telle que l'impédance d'entrée Z_{in} est égale à l'impédance iso thermique mesurée (Cf. Figure II. 10).

- La deuxième comporte la fixation de \tilde{V}_{ce} à zéro tout en court-circuitant la sortie avec une grande capacité et mettre la résistance de charge à zéro, la variation de la quantité $(V_{CE0} - R_L \cdot I_{C0})$ rend possible d'obtenir des variations de \tilde{Z}_{in} autour de Z_{inISO} et extraire donc $\tilde{Z}_{TH}(\omega)$ [42]

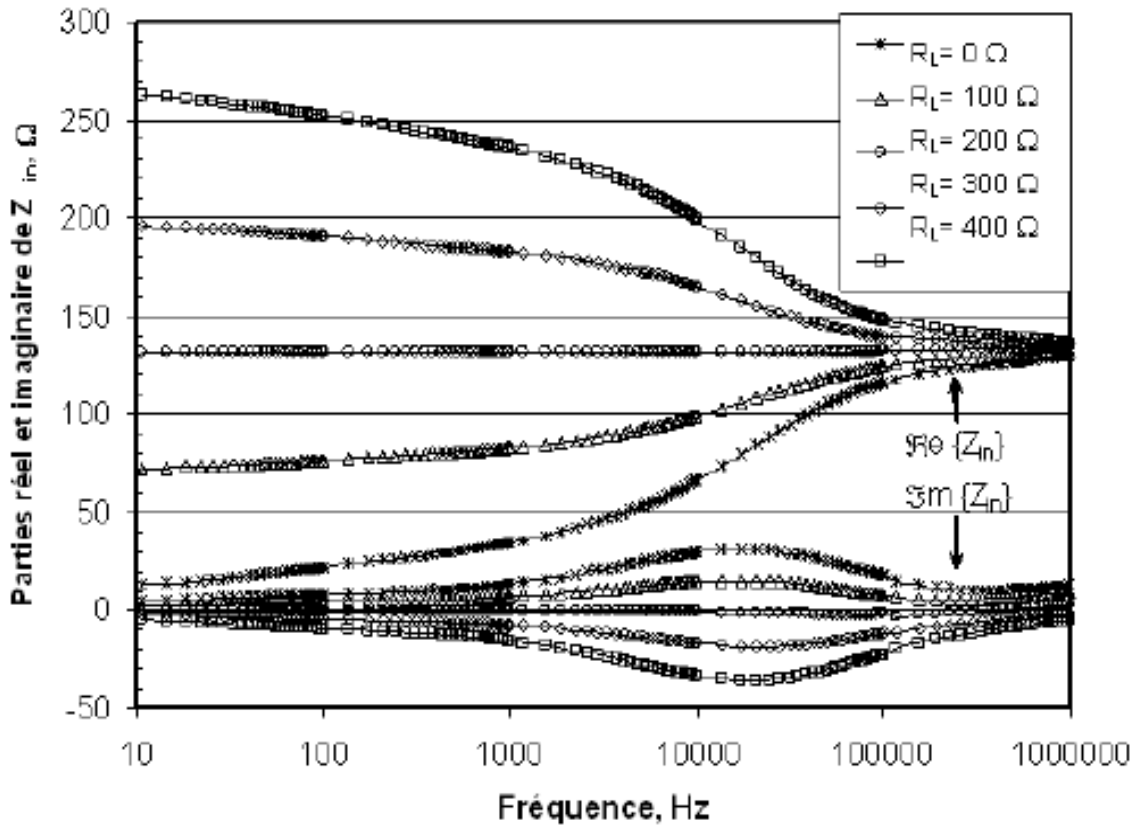


Figure II. 10- Z_{in} pour différentes valeurs de R_L [68]

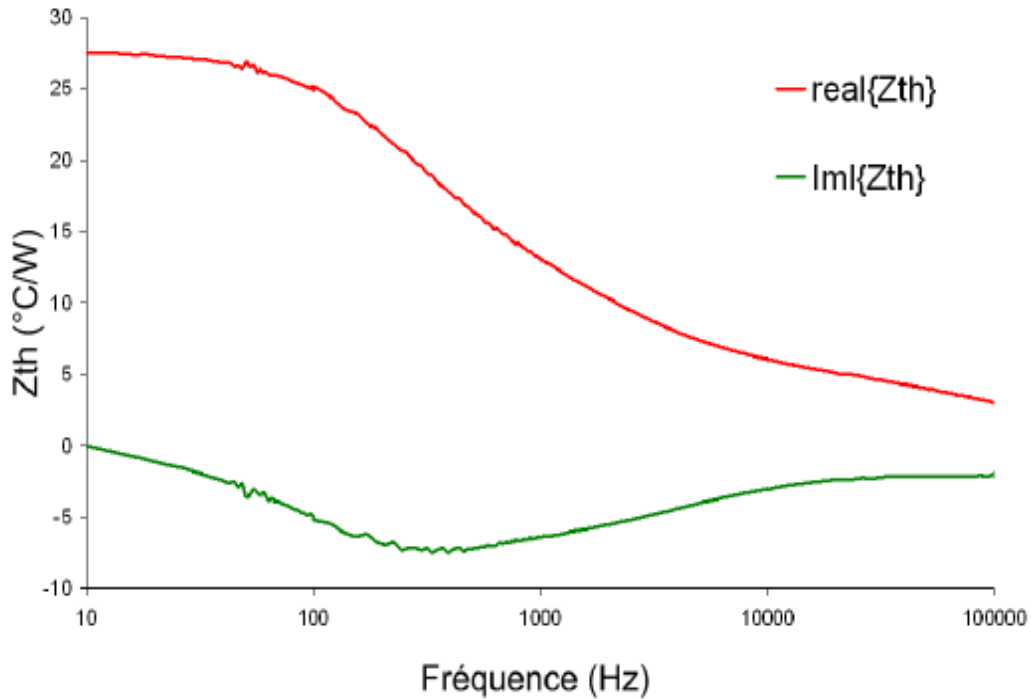


Figure II. 11- Impédance d’entrée extraite à partir de la mesure de l’impédance d’entrée pour un HBT AsGa 6x2x40 μm^2 [68]

Cette méthode présente plusieurs avantages comparée à la mesure électrique classique. Elle ne nécessite pas l’utilisation d’impulsions d’une part et le contrôle de la température d’autre part. Par contre, cette méthode pose une difficulté pour caractériser l’impédance thermique des transistors de grande taille où les impédances électrique et thermique sont très petites et donc très difficiles à mesurer. De plus, la condition isotherme ($R_L = \frac{V_{CE0}}{I_{C0}}$) est difficile à réaliser sur des transistors de grande taille car tous les doigts du transistor ne fonctionnent pas à la même température.

II.3.4 Extraction de l’impédance thermique avec la méthode h_{12}

II.3.4.1 Choix du paramètre h_{12}

L’observation des résultats de mesures IV et des paramètres [S] nous a orientés vers la « méthode h_{12} » pour différentes raisons. Tout d’abord, en examinant les résultats de mesures présentées à la Figure II. 12, nous pouvons noter que la pente (h_{12}) de la courbe V_{BE0} en fonction de V_{CE0} , pour différentes valeurs du courant de base, est modifiée par l’état thermique du composant. De plus, la comparaison entre le paramètre S_{12} isotherme, obtenus à partir d’un modèle électro thermique non-linéaire [69] et le paramètre S_{12} électro thermique

(simulation et mesure) de la Figure II. 13 présente une rétroaction thermique appréciable du DC jusqu'à 1 MHz. Cette méthode paraît judicieuse car nous avons juste besoin d'une mesure de paramètres [S] pour extraire l'impédance thermique suivant l'équation :

$$Z_{TH} \cong \frac{h_{12}(\omega)}{\varphi I_{C0} + \gamma h_{12}(\omega) V_{CE0}} \quad \text{Équation II. 14}$$

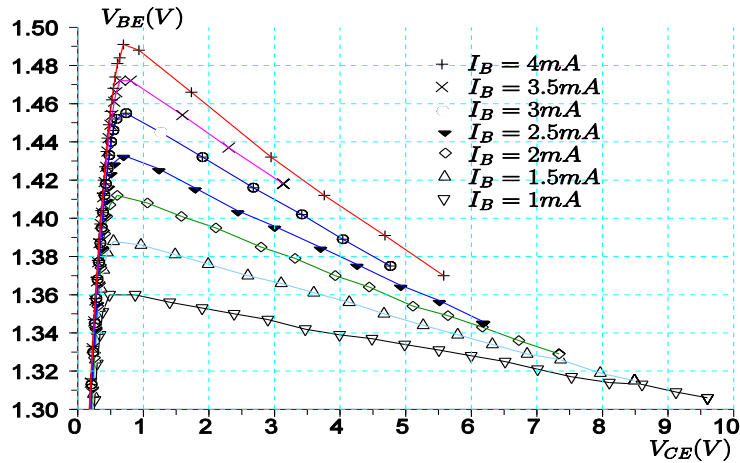


Figure II. 12- V_{BE} en fonction de V_{CE} mesurée en continu pour différentes valeurs de courant de base avec le transistor HBT ($3 \times 2 \times 2 \times 110 \mu m^2$) brasé sur capot KOVAR.

On doit noter que cette relation est ressortie du fait que h_{22ISO} et h_{12ISO} sont proches de zéro pour les fréquences qui sont de l'ordre de l'inverse de la constante de temps thermique. De plus, $\gamma h_{12}(\omega) V_{CE0}$ vaut $10^{-11} W/^{\circ}C$, qui est au moins cinq ordres plus petit que le terme I_{C0} .

Après approximation, compte tenu des termes respectifs cette équation s'écrit :

$$Z_{TH} \cong \frac{h_{12}(\omega)}{\varphi I_{C0}} \quad \text{Équation II. 15}$$

Cette relation prouve que le terme h_{12} est l'image directe de l'impédance thermique. Ainsi, suivant l'équation II.15, le seul paramètre à déterminer pour caractériser Z_{TH} est le coefficient thermique de base-émetteur φ , pour un courant de collecteur donné [62]. Ce coefficient correspond à la pente de V_{BE} en fonction de la température pour différents courants de base. Ce coefficient est un paramètre du transistor qui varie légèrement en fonction du courant du collecteur.

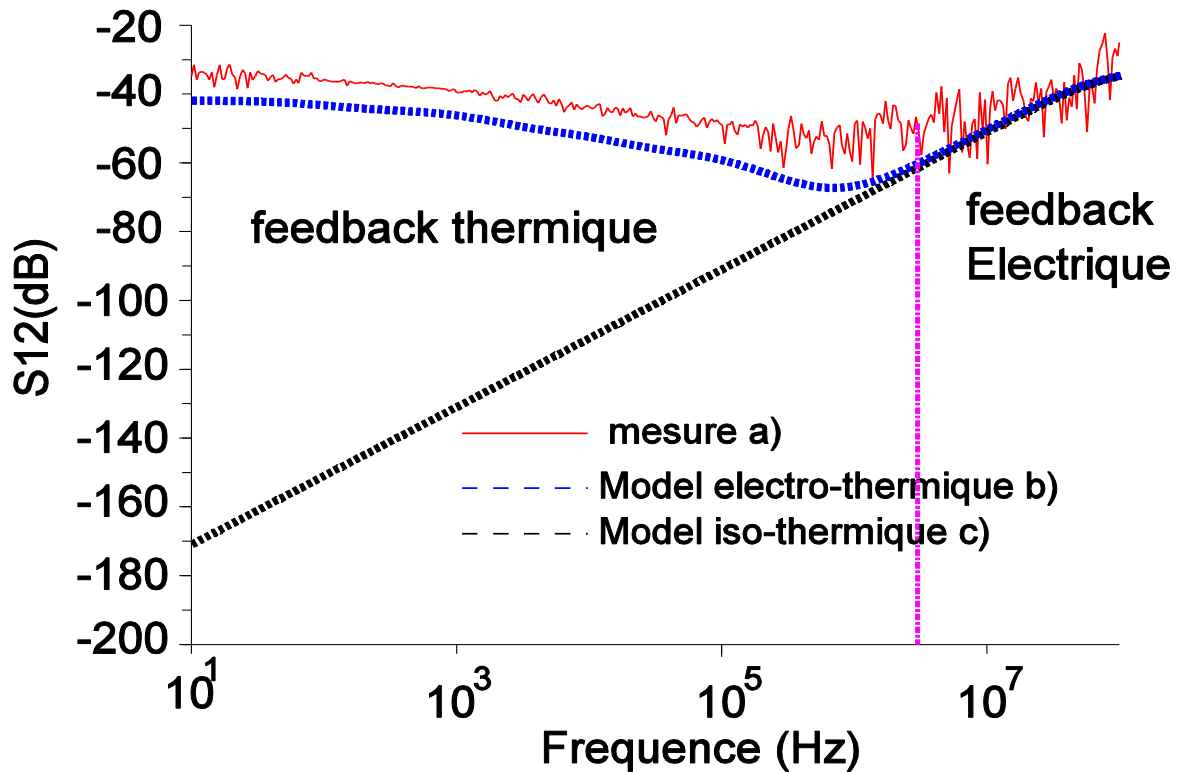


Figure II. 13- Paramètre S12 en fonction de la fréquence pour le transistor HBT 3x2x2x110 μm^2 montrant les réactions thermiques. A) S12 Mesuré. B) simulation de paramètre S12 avec $Z_{TH} \neq 0^\circ\text{C}$ simulation de S12 avec $Z_{TH} = 0$

II.3.4.2 Extraction de φ pour le transistor TBH de technologie AsGa

Comme déjà mentionné, φ représente la variation de la tension base-émetteur par degré Celsius, à courant de base constant :

$$\varphi = \left. \frac{\partial V_{BE}}{\partial T} \right|_{I_B}$$

Bien que plusieurs techniques de caractérisations existent [70] [71]. La caractérisation expérimentale de φ est réalisée en faisant varier la température du composant de façon contrôlée.

En principe, ceci n'est possible qu'en appliquant des impulsions de courant-tension dont la largeur est suffisamment faible pour que le composant n'ait pas le temps de convertir la puissance en augmentation substantielle de sa température.

Dans le cas des composants pour les applications très haute fréquences, tels que les transistors en technologie InP, ceci peut représenter une largeur maximale permise de quelques dizaines,

voire même quelques nanosecondes, ce qui représente un défi pour les bancs de mesures impulsionnels actuels.

Afin d'éviter cette restriction, nous avons procédé à une caractérisation en mode continu.

L'extraction de φ nécessite de tracer la caractéristique d'entrée du transistor I_B en fonction de V_{BE} à plusieurs températures. Les mesures effectuées en continu ont montré que l'élévation de la température due à la puissance dissipée occasionnée pour un balayage de V_{BE} pour différentes I_B . La Figure II. 14 montre les mesures d'entrée $I_B (V_{BE})$ à plusieurs températures de socle ont permis l'extraction de φ .

Après le traitement des mesures de la caractéristique d'entrée, V_{BE} peut être tracée en fonction de la température, comme le montre la Figure II. 15 , φ est le coefficient directeur de l'équation affine qui décrit $V_{BE}=f(T)$.

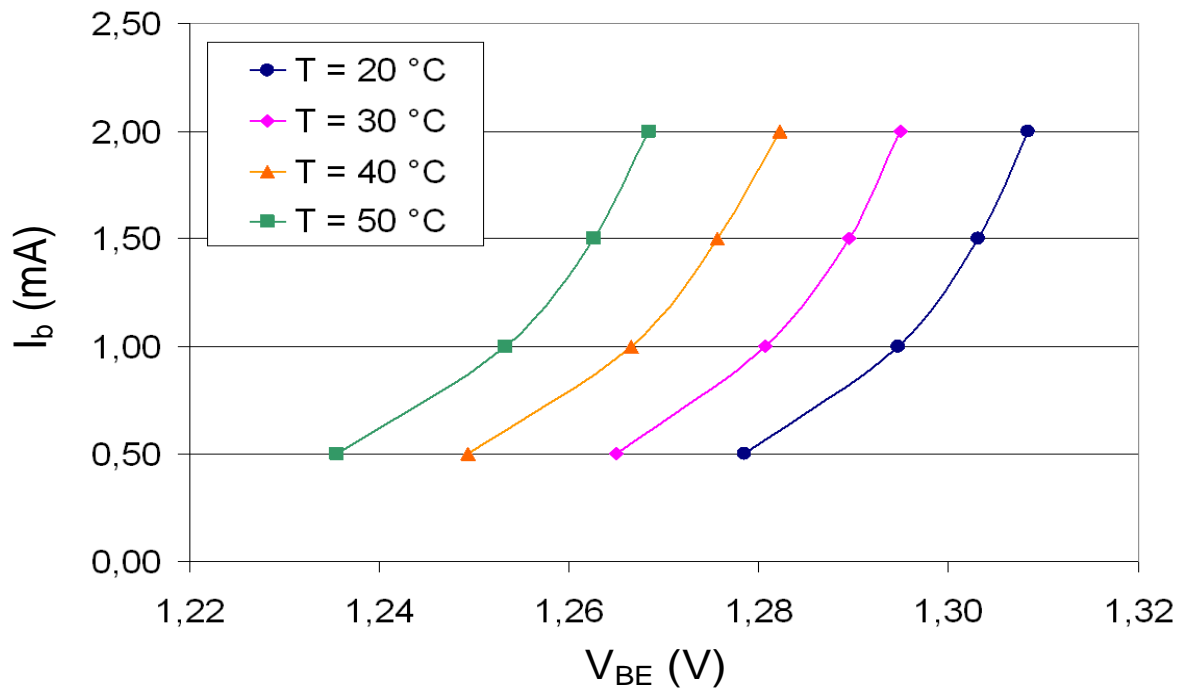


Figure II. 14- I_B en fonction de V_{BE} à $V_{CE}= 10$ v pour le transistor GaInP / GaAs HBT

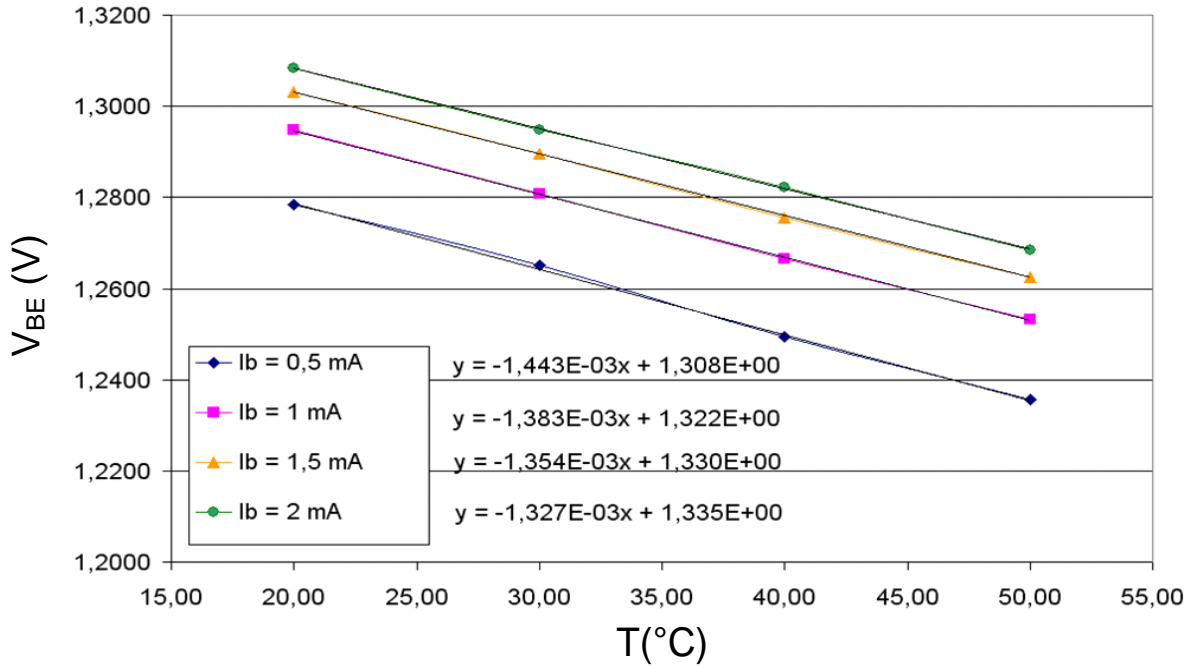


Figure II. 15- V_{BE} en fonction de T à I_B constant pour le transistor GaInP / GaAs HBT

Finalement, nous présentons la variation de ϕ en fonction du courant de base I_B :

I_B (mA)	ϕ (mV/°C)
0.5	-1.443
1	-1.383
1.5	-1.354
2	-1.327

Tableau II. 2- variation de ϕ en fonction du courant de base pour le transistor GaInP/GaAs

II.3.4.3 Influence de la taille des transistors

Comme déjà mentionné, plusieurs méthodes ont été développées dans la littérature, différents auteurs ont suggéré d'utiliser le gain en courant, le gain petit signal de tension ou l'impédance d'entrée comme des variables jouant le rôle d'un thermomètre. Cependant, pour obtenir des mesures fiables sur des transistors de différentes dimensions allant de $10 \mu\text{m}^2$ à $30000 \mu\text{m}^2$ pour les barrettes de puissance, nous devons trouver un paramètre indépendant de la taille de transistor. La méthode de l'impédance d'entrée s'est avéré très efficace pour les transistors de petite à moyenne taille [62] [72]. Toutefois, l'impédance d'entrée, pour des transistors de

grande taille, est faible (comme l'échelle est inversement proportionnelle à la taille du transistor) ce qui rend impossible l'extraction des variations d'impédance dues à des variations thermiques. En outre, la méthode nécessite la connaissance de l'impédance isotherme (h_{11ISO}) qui est obtenue par une charge spécifique du transistor [62]. Il a été démontré que cette charge spécifique ne peut être atteinte pour les grands transistors [72]. La méthode proposée dans [66] est également à peu près indépendante de la taille. Pourtant, elle s'appuie sur des conditions de charges externes. En revanche, la méthode proposée ici ne dépend que de la densité de courant de collecteur dans le transistor, à condition que la dépendance de l'impédance thermique avec la température puisse être négligée. C'est pourquoi nous avons choisi le paramètre h_{12} qui reste, en première approximation, indépendant de la taille du transistor.

En effet, à partir de la relation (II.15) nous pouvons remarquer que I_{C0} est proportionnel à la surface d'émetteur où $I_{C0} = J_{C0} A_E$ avec J_{C0} qui correspond à la densité de courant du collecteur. Par ailleurs, l'impédance thermique est quasiment inversement proportionnelle à l'aire de l'émetteur :

$Z_{TH} \cong \frac{Z_{thf}}{A_E}$, où Z_{thf} est l'impédance thermique par unité de surface qui ne dépend que de la topologie du transistor. Ainsi, le coefficient de rétroaction est approximé par:

$$h_{12} \cong \varphi \cdot J_{C0} \cdot Z_{thf} \quad \text{Équation II. 16}$$

En conséquence, pour une technologie de transistor donnée, h_{12} ne dépend que de la densité de courant de collecteur. Les mesures de h_{12} en fonction de la densité de courant en Figure II. 16 justifient cette hypothèse. Dans cette figure, la valeur de h_{12} est tracée en fonction de J_{C0} pour un transistor bi-cellules GaInP/GaAs $3 \times 2 \times 2 \times 110 \mu\text{m}^2$ [73] brasé sur un support kovar.

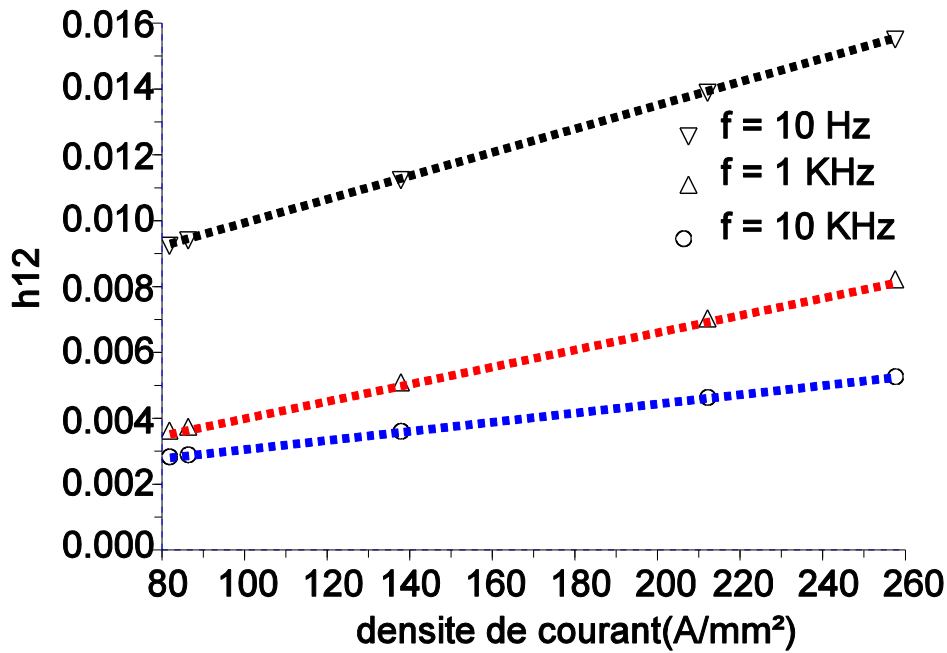


Figure II. 16- Paramètre h_{12} mesuré aux basses fréquences et tracé en fonction de la densité de courant pour le transistor GaInP / GaAs HBT ($A = E \rightarrow 3 \times 2 \times 2 \times 110 \mu m^2$)

La Figure II. 16 montre que le paramètre h_{12} varie linéairement en fonction de la densité de courant pour une fréquence donnée. De plus, la variation du paramètre h_{12} avec les fréquences présentées traduit la cohérence avec la variation de l'impédance thermique tracée en Figure II. 17.

II.3.4.4 Application de la méthode à la caractérisation de transistors sur AsGa

L'extraction de l'impédance thermique en basses fréquences a été effectuée sur plusieurs transistors de tailles et de densité de courant différente. Pour démontrer l'efficacité de notre méthode, nous avons choisi des transistors avec des différentes tailles : $3 \times 2 \times 2 \times 110 \mu m^2$ GaInP/GaAs (3 bi-cellules doigts de $2 \times 110 \mu m^2$), $6 \times 2 \times 40 \mu m^2$ GaInP/GaAs (3 bi-cellules doigts de $2 \times 40 \mu m^2$) et le grand transistor de $9 \times 2 \times 1 \times 100 \mu m^2$ GaInP/GaAs (9 bi-cellules doigts de $1 \times 100 \mu m^2$) brasés sur un support en cuivre. La Figure II. 14 montre que cette méthodologie n'est pas limitée par des critères contrairement aux autres méthodes (taille de composant, condition iso thermique..). L'impédance thermique peut être extraite pour chaque point de polarisation mesuré. Toutefois, il est préférable de choisir une densité de courant de

collecteur importante pour limiter le bruit de mesure présentée dans la Figure II. 17. De plus, l'impédance thermique mesurée a été comparée avec succès avec celle obtenue avec la méthode de simulation 3D des éléments finis [72] et de résistance thermique déterminée avec [74] comme indiqué dans [69]. Alors, comme déjà mentionné, la méthode ne dépend pas de la taille du transistor et de plus la gamme de fréquences, déjà à 10 MHz, peut facilement être étendu jusqu'à 100 MHz, qui permet de fournir les mêmes informations que les mesures temporelles avec des impulsions de 10 ns.

Cette méthode paraît très simple et efficace pour la mesure de l'impédance thermique de TBH. Elle s'appuie sur des mesures électriques de basse fréquence et peut donc être utilisée "in situ", même sur des transistors «packagés». La méthode proposée a été validée pour des transistors HBT de technologie AsGa, il nous reste à démontrer l'efficacité de cette méthode sur les autres technologies SiGe et InP.

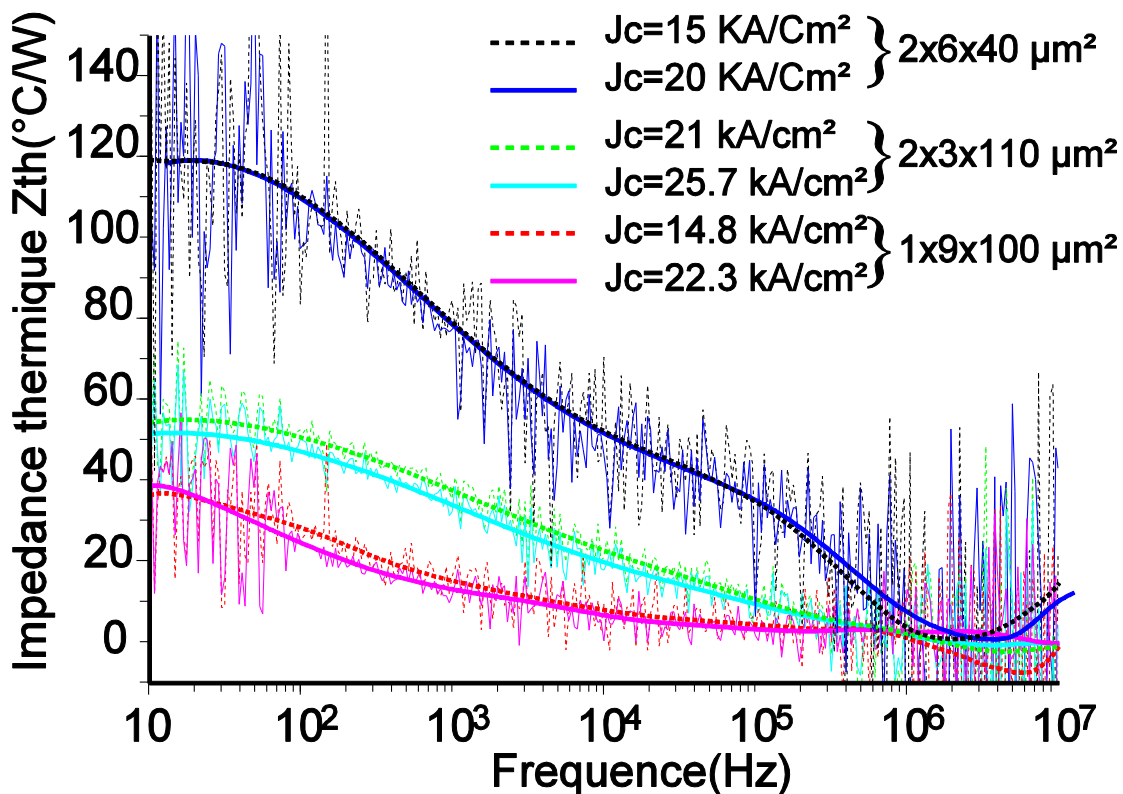


Figure II. 17 - Partie réelle de l'impédance thermique en fonction de la fréquence pour différentes valeurs de densité de courant de collecteur et diverses tailles de TBH

II.3.4.1 Analyse thermique de transistors HBT SiGe

L'augmentation de la température de jonction doit aussi être considérée pour les technologies avancées sur Silicium et notamment pour les transistors à hétérojonction SiGe en raison des densités de courant élevées requises dans ces dispositifs. Les profondes tranchées d'isolement qui sont normalement utilisées pour réduire les capacités parasites augmentent l'auto-échauffement, car la tranchée se compose d'oxyde de silicium (SiO_2) qui a une très faible conductivité thermique. Par ailleurs les dimensions nanométriques des transistors SiGe induisent des constantes de temps thermiques de faible valeur (de l'ordre de quelques dizaines de ns) dont l'identification nécessite une gamme de fréquence de mesure de quelques centaines de MHz. Il sera alors possible de caractériser complètement l'impédance thermique.

La caractérisation de ces transistors est réalisée à l'aide d'un VNA de la société Agilent qui permet la mesure des paramètres [S] dans la gamme 10Hz, 3GHz.

Le paramètre $S_{12}(w)$ à la Figure II. 18 démontre une rétroaction thermique du DC jusqu'à 200 MHz. Par ailleurs, le paramètre $S_{22}(w)$ à la Figure II. 19 tend vers $1/0^\circ$ à 200 MHz, ce qui démontre que la sortie du transistor se comporte comme un circuit ouvert à la fin de la rétroaction thermique et le début de la rétroaction électrique. Cela est dû au fait que la tension Early est très faible pour les HBT.

Cependant, dans la gamme de fréquence considérée il est nécessaire de valider les approximations qui ont été utilisées pour les transistors sur AsGa.

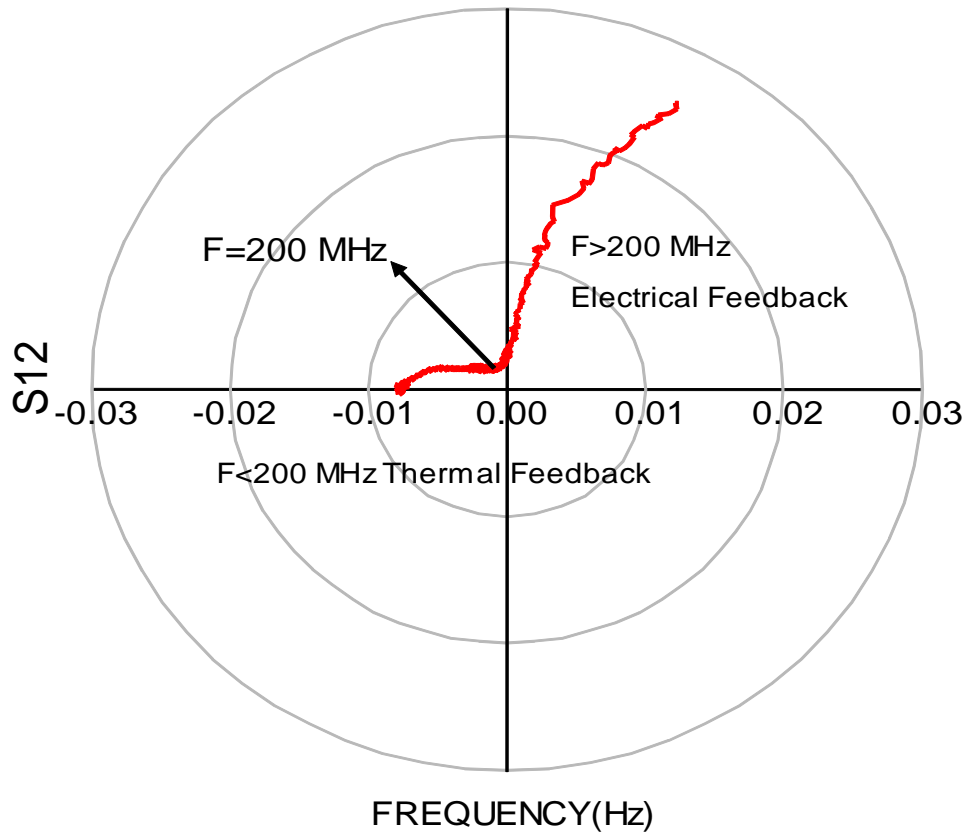


Figure II. 18- Paramètres S12 en fonction de la fréquence de 100 Hz à 3 GHz pour le transistor SiGe(2x0.35x5.8 μm^2) à température ambiante montrant la rétroaction thermique

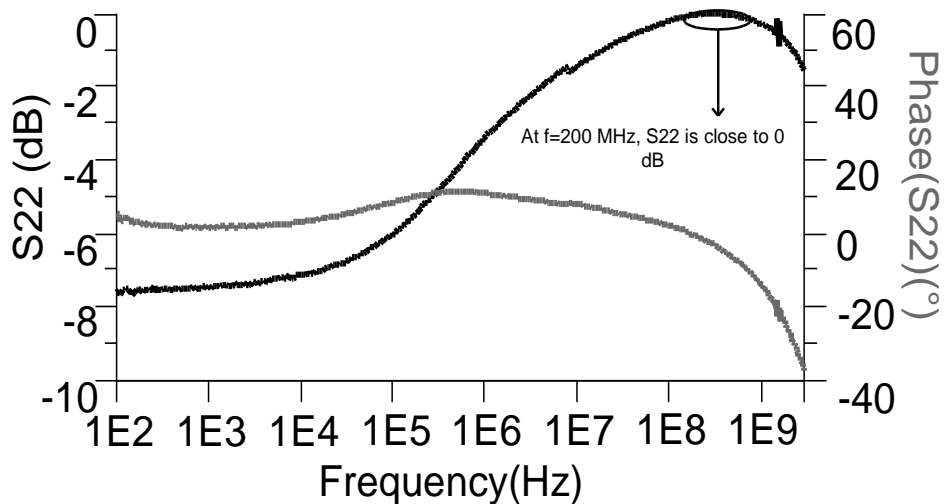


Figure II. 19- Paramètres S22 en fonction de la fréquence de 100 Hz à 3 GHz pour le transistor SiGe (2x0.35x5.8 μm^2) à température ambiante montrant que S22 mène à 0 dB lorsque la rétroaction thermique est terminée.

Puisque les constantes de temps thermiques présentés par le transistor SiGe sont petites, il

existe une gamme de fréquences où les contre-réactions électrique et thermique possèdent le même ordre de grandeur comme le montre la Figure II. 20 au-delà de 200 MHz.

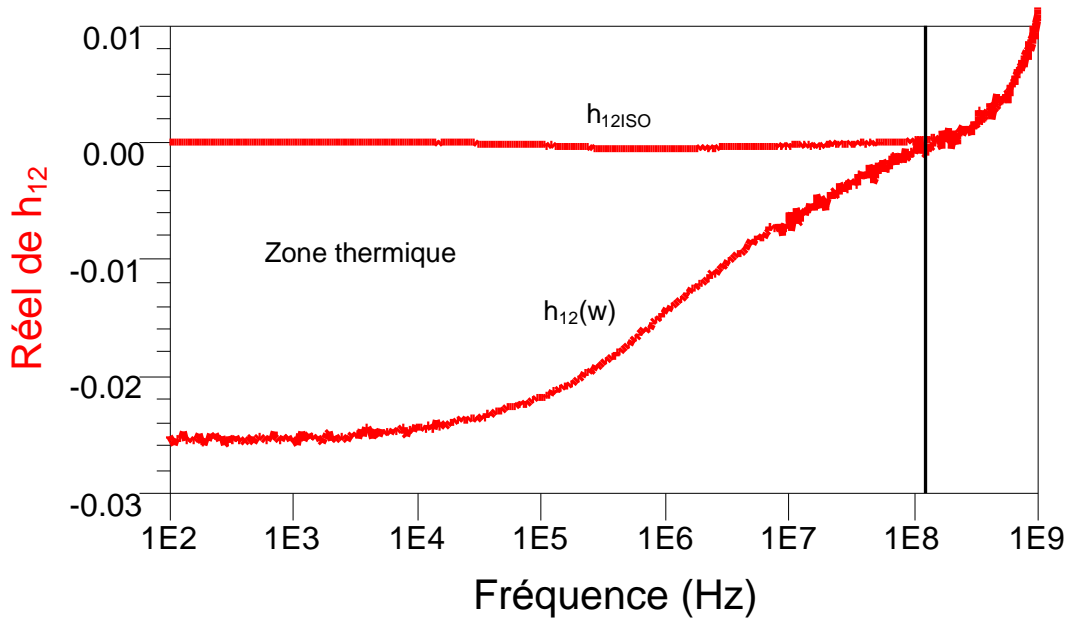


Figure II. 20- Paramètres $h_{12}(w)$ comparé à h_{12ISO} en fonction de la fréquence de 100 Hz à 1 GHz pour le transistor SiGe ($2 \times 0.35 \times 5.8 \mu m^2$) à température ambiante, h_{12ISO} extraite avec l'équation. Cette comparaison prouve que h_{12ISO} est égal à zéro jusqu'à 200 MHz, au-delà de 200 MHz, h_{12ISO} est égale à h_{12} .

Dans ce cas, nous devons prendre en compte les valeurs de h_{12ISO} et h_{22ISO} . Donc, La caractérisation de $Z_{TH}(w)$ du transistor SiGe dans la zone de fréquence au-dessus de 200 MHz nécessite l'utilisation de l'équation suivante :

$$\tilde{Z}_{TH}(w) = \frac{h_{12} - h_{12ISO}}{\phi(I_{C0} + h_{22ISO}V_{CE0}) + \gamma V_{CE0}(h_{12} - h_{12ISO})} \quad \text{Équation II. 17}$$

Dont le terme $h_{12}I_{B0}$ reste négligeable devant I_{C0} . Suivant cette équation, la caractérisation de Z_{TH} dans la zone électrique nécessite la détermination des paramètres, autre que le paramètre $h_{12}(w)$ et ϕ , le coefficient thermique du courant collecteur, les paramètres h_{12ISO} et h_{22ISO} .

Le coefficient thermique du courant est la pente de la courbe de courants collecteur par rapport à différentes températures de jonction pour une tension collecteur-émetteur choisie. Cette valeur vaut $0.03 \text{ mA}/^\circ\text{C}$ pour le transistor SiGe utilisé. Les paramètres h_{12ISO} et h_{22ISO} , sont déterminés, après calcul, par les relations suivantes :

$$h_{12ISO} \cong \frac{j r_{BE} C_{BC} w}{1 + j(C_{BC} + C_{BE}) r_{BE} w} \quad \text{Équation II. 18}$$

$$h_{22ISO} \cong j w C_{BC} (1 + h_{21ISO}) \quad \text{Équation II. 19}$$

Dont r_{BE} est la résistance base-émetteur du transistor, C_{BE} représente la capacité base-émetteur et C_{BC} la capacité base-collecteur. Ces paramètres ont été extraits en utilisant des paramètres [Y] transformés des paramètres S intrinsèques.

$$r_{BE} = \frac{1}{\text{Real}(Y_{11}+Y_{12})} \quad \text{Équation II. 20}$$

$$C_{BE} = \frac{\text{Im}(Y_{11}+Y_{12})}{w} \quad \text{Équation II. 21}$$

$$C_{BC} = \frac{-\text{Im}(Y_{12})}{w} \quad \text{Équation II. 22}$$

Néanmoins, Les tracés, dans la Figure II. 21, montrent une influence de l'auto-échauffement sur les paramètres [Y] d'entrée et de sortie ce qui prouve le choix de le considérer comme de paramètres sensibles pour caractériser l'impédance thermique dans la littérature [75] [76].

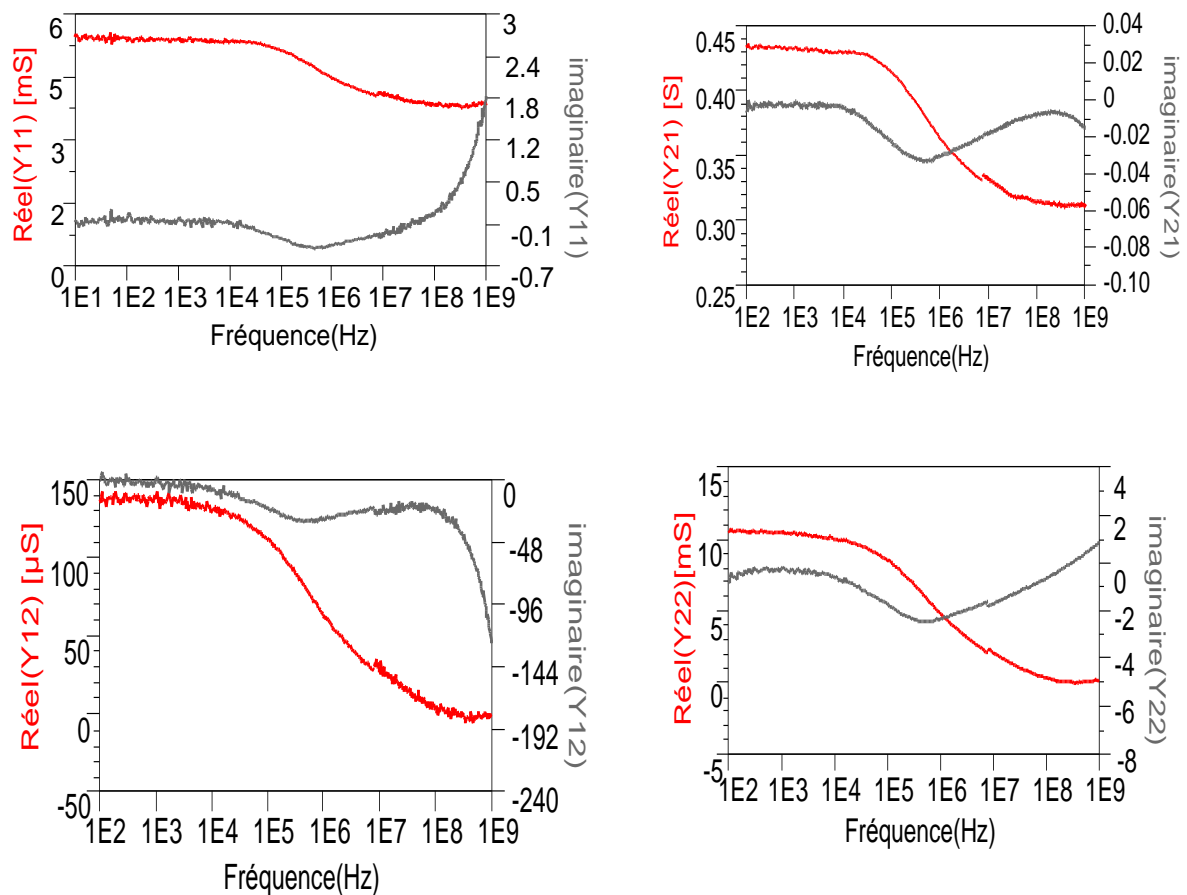
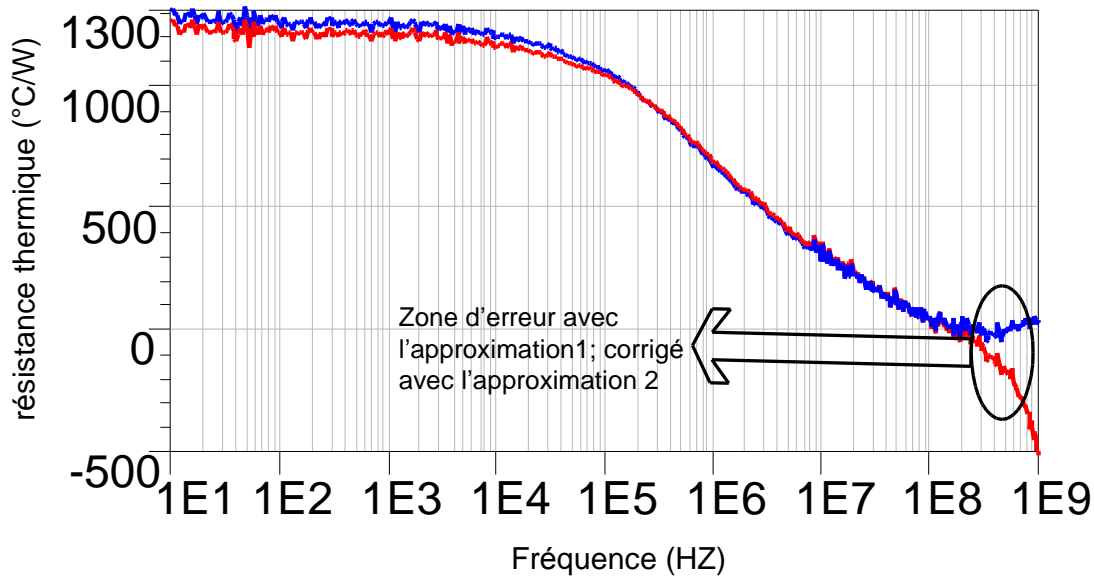


Figure II. 21- Paramètres [Y] en fonction de la fréquence de 100 Hz à 1 GHz pour le transistor SiGe (2x0.35x5.8 μm^2) à température ambiante

Enfin, la comparaison entre les équations II.15 et II.17 qui permettent la caractérisation de $Z_{TH(w)}$ amène aux mêmes résultats pour l'extraction de cette impédance dans la zone thermique, la relation II.17 fait la correction de la résistance thermique à hautes fréquences

(zone électrique) ce qui permet une modélisation correcte de l'impédance thermique sur une large bande de fréquences de 100 Hz jusqu'à 1 GHz (figure ci-dessous).



II.3.4.1.1 Résultats

Le transistor SiGe, à caractériser, est fabriqué par infineon [77] [78] dont la couche SiGe de base profonde et très dopé est intégrée par croissance épitaxiale sélective. L'émetteur et la base sont réalisés en poly silicium. Cette configuration présente des capacités parasites et des résistances de base extrinsèques très faibles. Ce transistor utilise une isolation par tranchée profonde (deep trench) et peu profonde (shallow trench) qui est courante dans les technologies HBT SiGe avancées. Cela permet une réduction 40 % de la capacité du substrat.

La fréquence de coupure f_T et la fréquence d'oscillation maximale f_{max} sont respectivement 200 GHz et 275 GHz pour cette technologie. La largeur d'émetteur est 0.35 μm et les résultats sont présentés pour deux doigts de transistor avec une longueur d'émetteur de 5.8 μm chacune ainsi que la surface totale d'émetteur vaut 4.06 μm^2 .

Afin de vérifier l'impact de l'auto-échauffement du transistor SiGe, des mesures IV-DC sont effectués, comme le montre la Figure II. 22, à température ambiante. Ces mesures ont été obtenues en polarisant le transistor à courant de base constant.

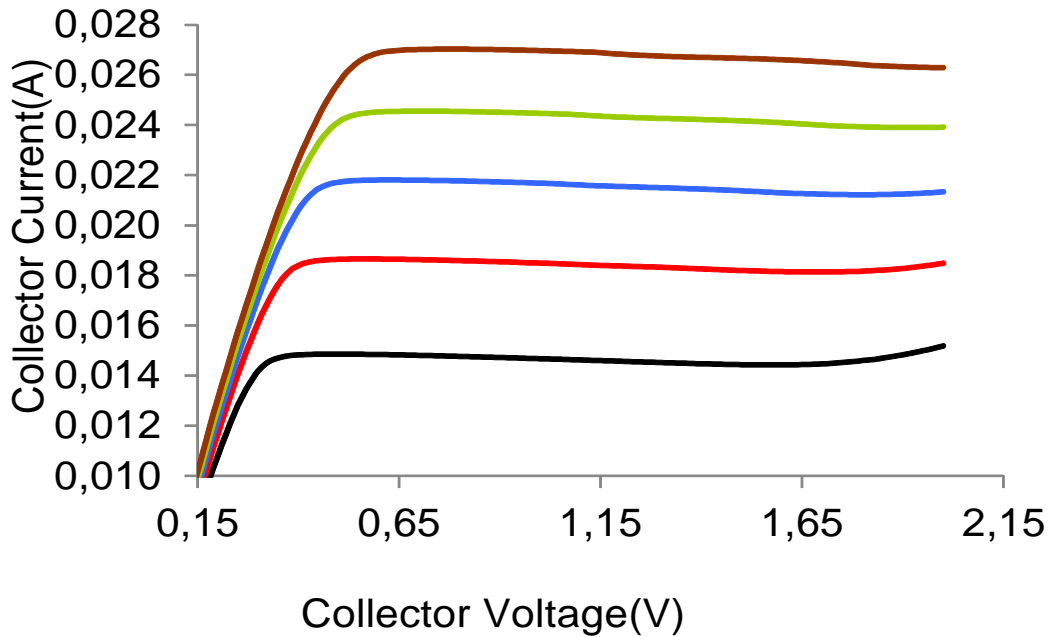


Figure II. 22- Caractéristiques I-V mesurés avec courants de base constante qui varie de 40 μA à 200 μA avec un pas de 40 μA pour le transistor SiGe de taille $(2 \times 0.35 \times 5.8 \mu\text{m}^2)$ à température ambiante.

A la Figure II. 23, le tracé de V_{BE} en fonction de V_{CE} à différents courant de base montre que la pente est modifiée par l'auto-échauffement. Lorsque le courant de base est augmenté, l'effet d'auto-échauffement augmente. Cette pente joue donc le rôle d'un vrai thermomètre qui donnera donc des informations sur la température.

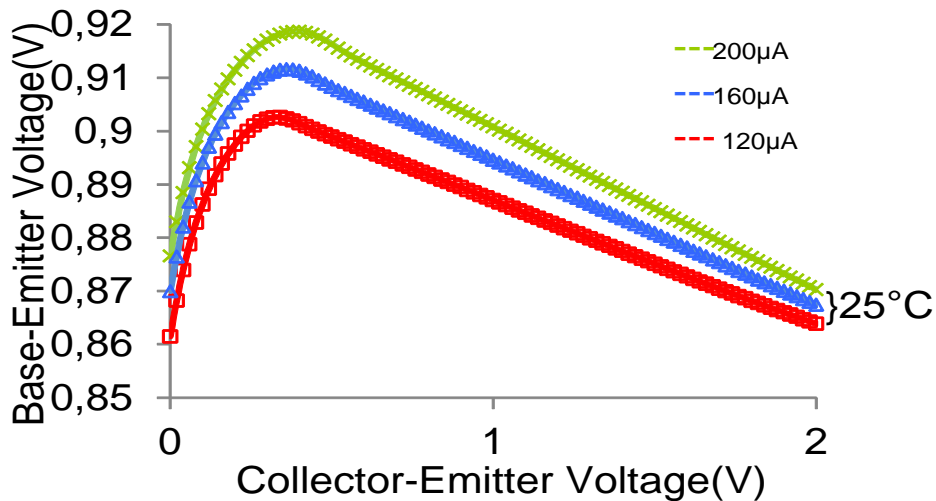


Figure II. 23- V_{BE} en fonction de V_{CE} pour différents valeurs de courant de base montrant l'effet d'auto-échauffement dans le transistor SiGe

C'est l'approche adoptée par R.H. Winkler [28] pour déterminer la résistance thermique des transistors bipolaires. Nous proposons ici son extension au régime thermique dynamique par la mesure des paramètres [S] en basse fréquence du DC à 1GHz.

Comme nous l'avons mentionné précédemment, une caractérisation complète de $Z_{TH}(w)$ de 100 Hz à 1 GHz qui comporte les deux zones thermiques et électriques nécessite l'utilisation de la relation II.17 cette relation entraîne la détermination des paramètres $h_{12}(w)$, h_{12ISO} , γ et φ .

Pour déterminer le paramètre φ nous avons mesuré la caractéristique $I_b(V_{be})$ en continu à différentes températures de chuck. A partir de ces caractéristiques représentées à la Figure II. 24, on obtient les tracés de $V_{be}(T)$ pour différentes valeurs du courant de base représentées à la Figure II. 25.

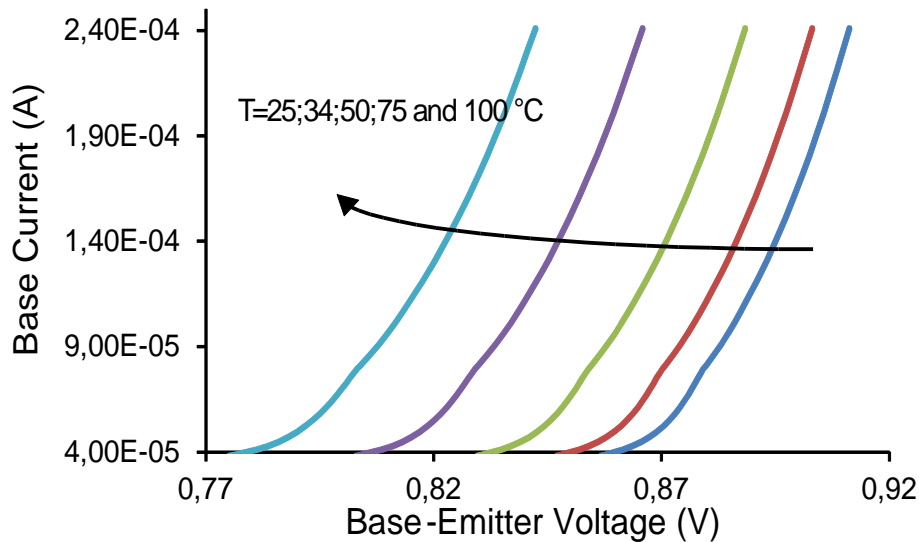


Figure II. 24- courant de base en fonction de tension base-émetteur pour un transistor SiGe ($2 \times 0.35 \times 5.8 \mu\text{m}^2$) à différentes températures

La pente de ces caractéristiques nous fournit les valeurs de φ en fonction du courant I_b et de la température. Ces valeurs sont résumées dans le Tableau II. 3

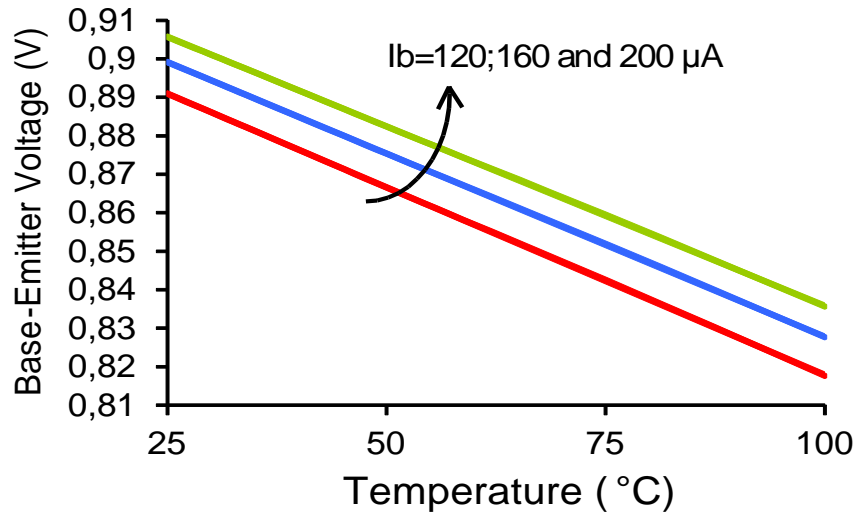


Figure II. 25- Tension base-émetteur mesurée en fonction de température avec différents courants de base pour le transistor SiGe ($2 \times 0.35 \times 5.8 \mu\text{m}^2$)

I_B (μA)	φ ($\text{mV}/^\circ\text{C}$)
120	-0.975
160	-0.95
200	-0.93

Tableau II. 3- variation de φ en fonction du courant de base pour le transistor SiGe

En utilisant les valeurs expérimentales des paramètres déjà cités $h_{12}(w)$, $h_{12\text{ISO}}$, γ et φ ; l'impédance thermique extraite pour le transistor TBH SiGe de taille $2 \times 0.35 \times 5.8 \mu\text{m}^2$ est présenté dans la Figure II. 26. Cette figure montre que la dynamique thermique s'étend jusqu'à une fréquence de l'ordre de 200MHz ce qui traduit des constantes de temps thermiques de l'ordre de quelques ns. La phase de $Z_{\text{TH}}(w)$ tend vers 90° à la fréquence de 200 MHz où les phénomènes électriques se manifestent. Cette valeur coïncide avec celle publiée dans [76] alors qu'une valeur égale à 45° est obtenue dans [75]. Une simulation avec un modèle d'ordre réduit obtenu à partir d'une simulation physique 3D a été réalisée, cette simulation montre que la phase atteint 90° dans la partie isotherme donc dans les fréquences élevées.

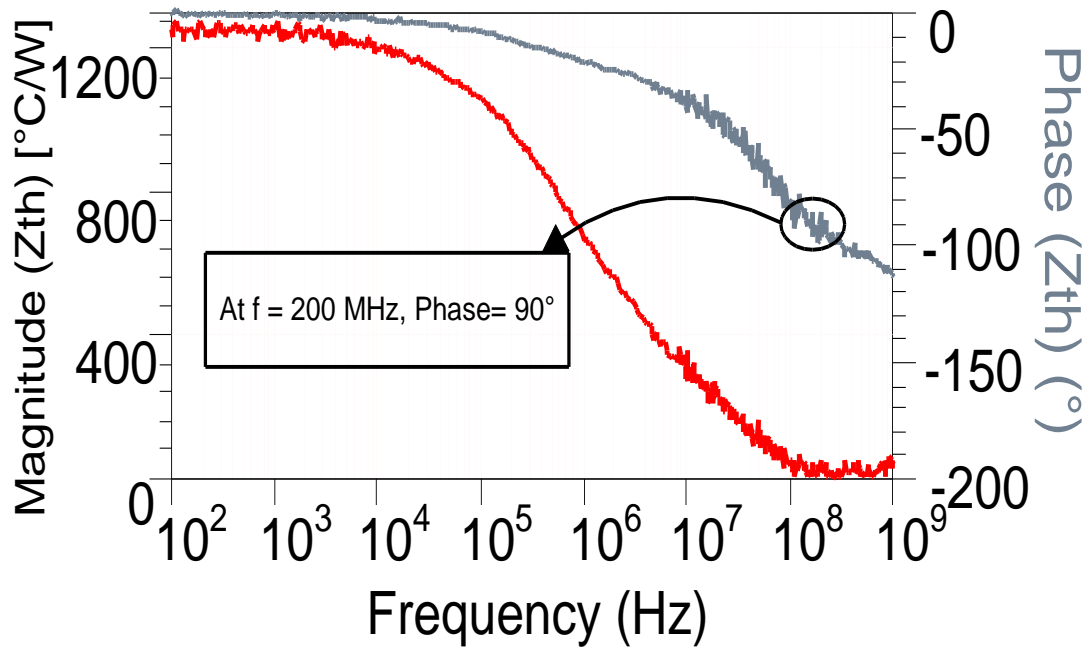


Figure II. 26- impédance thermique (amplitude et phase) extrait avec le transistor SiGe ($2 \times 0.35 \times 5.8 \mu\text{m}^2$) à température ambiante de 100 Hz à 1 GHz en utilisant les relations II.43 et II.45

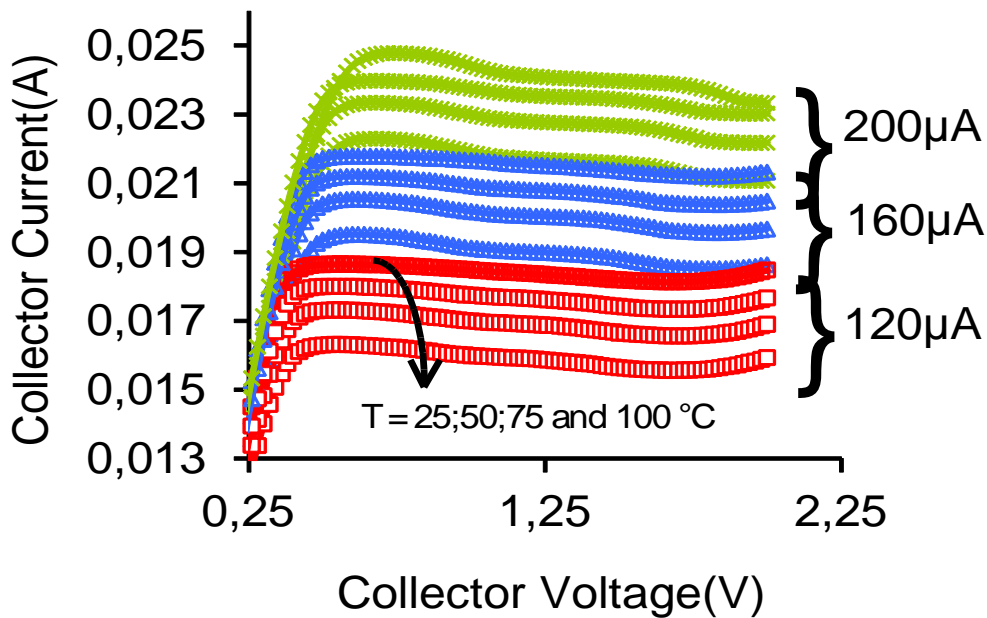


Figure II.27- Caractéristiques I-V avec une polarisation du courant de base constant balayé à partir de $120 \mu\text{A}$ à $200 \mu\text{A}$ avec un pas de $40 \mu\text{A}$ pour le transistor SiGe ($2 \times 0.35 \times 5.8 \mu\text{m}^2$) à différentes températures de substrat.

II.3.4.1.2 Influence de la température sur l'impédance thermique

Les caractéristiques de sortie et les caractéristiques V_{BE} par rapport à V_{CE} du dispositif ont été mesurées à trois températures différentes du substrat (25, 75 et 100 ° C) dans une configuration « Emetteur Commun » avec un asservissement de la température de chuck de ± 2 ° C.

Les caractéristiques de sortie I_C-V_{CE} , représentées à la Figure II.27, montrent que l'augmentation de la température du substrat entraîne une légère diminution du courant de collecteur.

En revanche, la caractéristique $V_{BE}-V_{CE}$, représentée à la Figure II. 28, et la pente dV_{be}/dV_{ce} représentée à la Figure II. 29 montrent la double dépendance du coefficient de rétroaction à la densité de courant et à la température. Pour une polarisation donnée nous pourrions donc en déduire la variation de l'impédance thermique en fonction de la température. La mesure du paramètre $S_{12}(\omega)$ à différentes températures, représentée à la Figure II. 30 permet par ailleurs d'extraire le comportement dynamique thermique en fonction de la température.

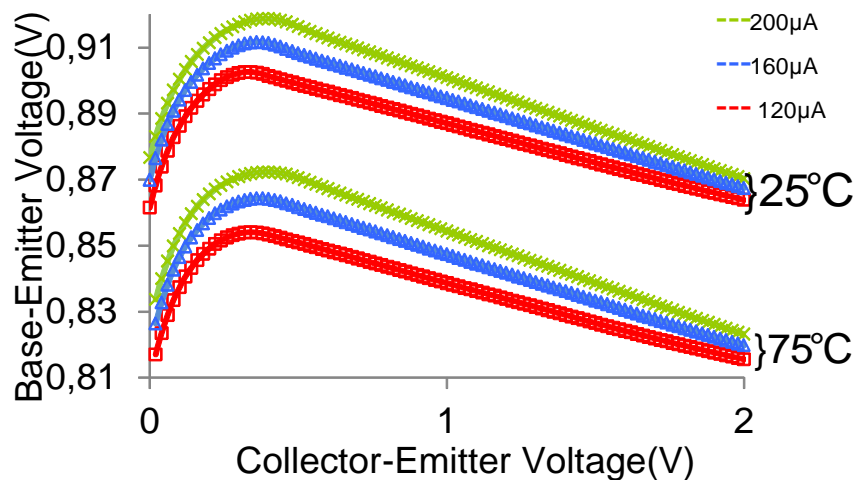


Figure II. 28- Caractéristiques $V_{BE}-V_{CE}$ pour le transistor SiGe ($2 \times 0.35 \times 5.8 \mu m^2$) avec $T_1=25$ °C et $T_2=75$ °C

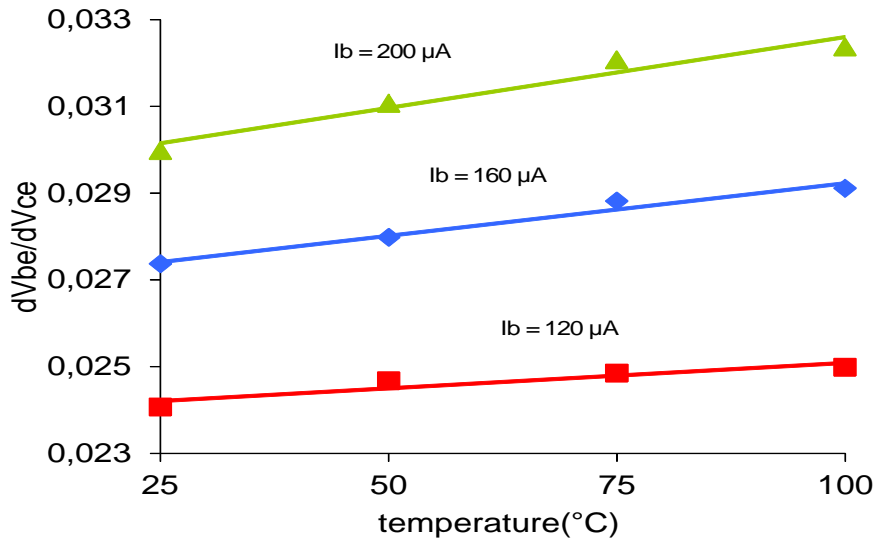


Figure II. 29- pente des courbes $V_{BE}-V_{CE}$ pour le transistor SiGe ($2 \times 0.35 \times 5.8 \mu m^2$) avec différentes températures du substrat

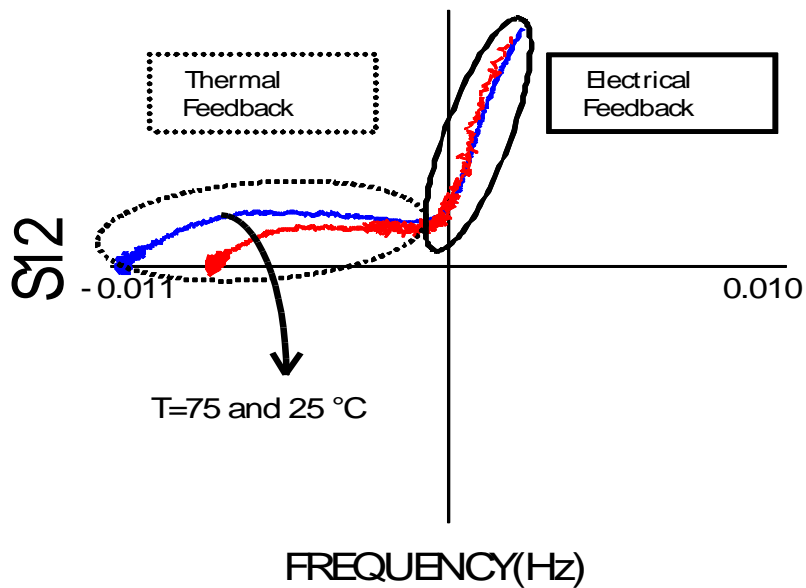


Figure II. 30- Paramètre $S_{12}(w)$ en fonction de la fréquence de 100 Hz à 1 GHz pour le transistor SiGe ($2 \times 0.35 \times 5.8 \mu m^2$) à différentes températures montrant la dépendance du paramètre de contre-réaction à la variation de la température.

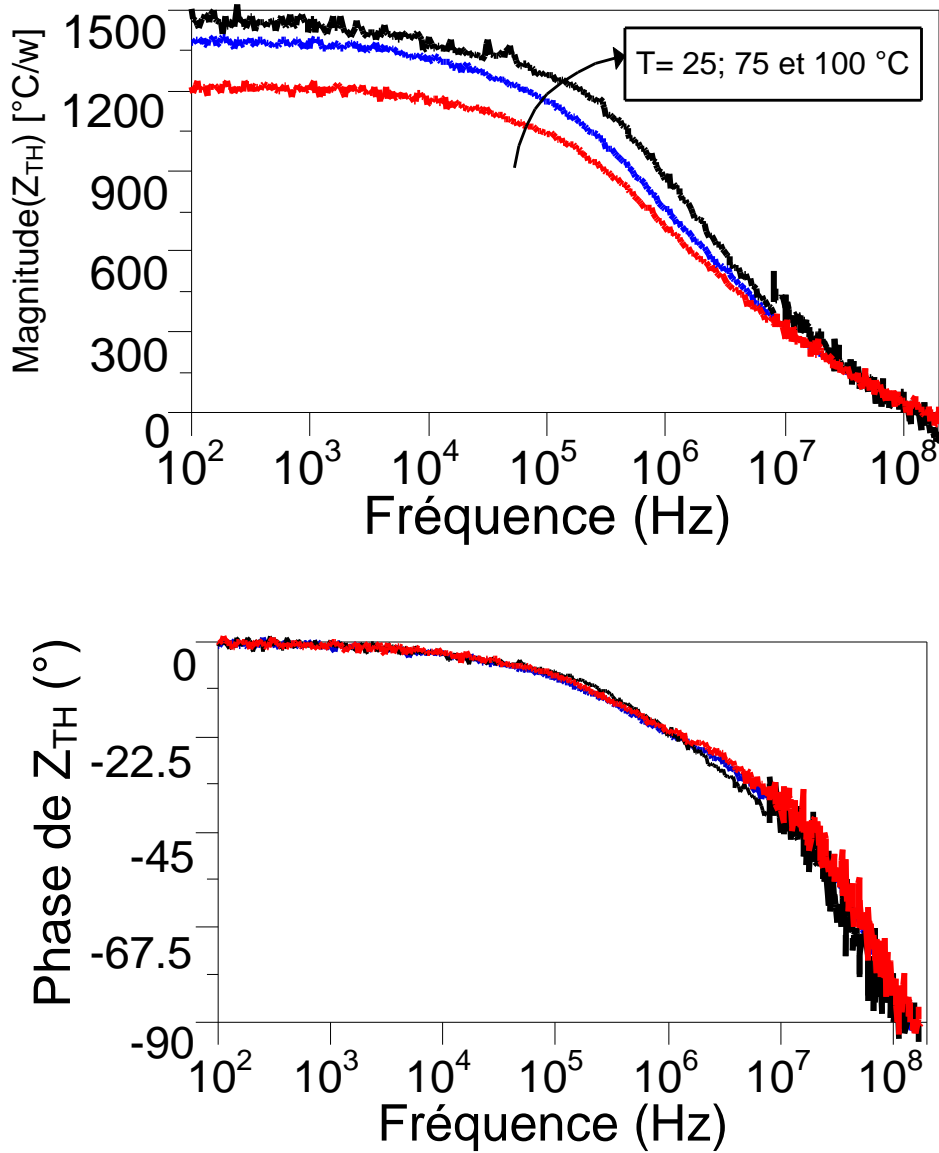


Figure II. 31- impédance thermique $Z_{TH}(w)$ extraite pour le transistor SiGe ($2 \times 0.35 \times 5.8 \mu\text{m}^2$) à différentes températures montrant que R_{TH} est bien affectée par l'augmentation de températures.

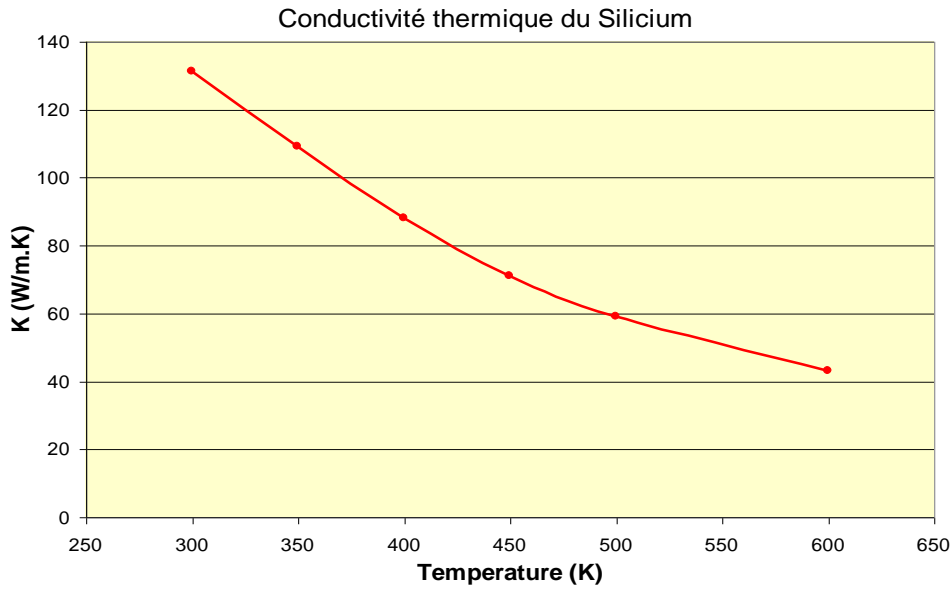


Figure II. 32- conductivité thermique du silicium

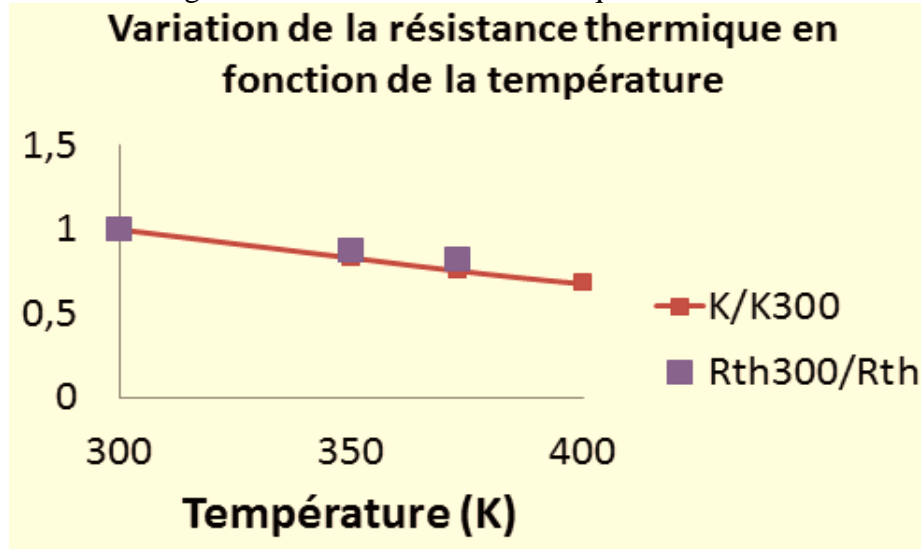


Figure II. 33- Variation de la résistance thermique en fonction de la température pour le transistor SiGe ($2 \times 0.35 \times 5.8 \mu\text{m}^2$)

En plus, le matériau Si est très sensible à la variation de la température où sa conductivité thermique non linéaire chute avec l'augmentation de température (Cf. Figure II. 32). Cette diminution rend la dissipation dans le transistor SiGe faible. La variation de la résistance thermique en fonction de la température est décrite dans la Figure II. 33 où un accord est montré entre la chute de conductivité et de la résistance thermique.

Enfin, le Tableau II. 4 montre les valeurs de la résistance thermique obtenues avec la variation des températures représenté dans la Figure II. 31. Ces valeurs sont similaires à celles extraites avec les mesures statiques I-V.

Température du substrat	T= 25 °C	T= 75 °C	T= 100 °C
Résistance thermique	1230 °C/W	1420 °C/W	1500 °C/W

Tableau II. 4- Résistance thermique extraite pour le transistor SiGe (2x0.35x5.8 μm^2) à différentes températures

II.3.4.1.3 Simulation de la résistance thermique sous ANSYS

La structure 2D d'un transistor SiGe B7HF200 est réalisée par M. Dieng, doctorant au sein de laboratoire C²S², dans le cadre d'une étude thermique de transistors SiGe fabriqués par Infineon. L'objectif est d'extraire la résistance thermique simulé par ANSYS pour comparer à celle caractérisé par la méthode h_{12} . L'étude se porte sur le transistor de la filière TBH SiGe de 2 doigts d'émetteur de largeur de 0.35 μm .

Pour simplifier la structure, concernant la métallisation on a juste utilisé les contacts entre les collecteurs, les autres dissipateurs thermiques sont négligés pour réduire le nombre de maille et le pas de calcul. Cela va influencée sur la température donc sur la valeur de la résistance thermique.

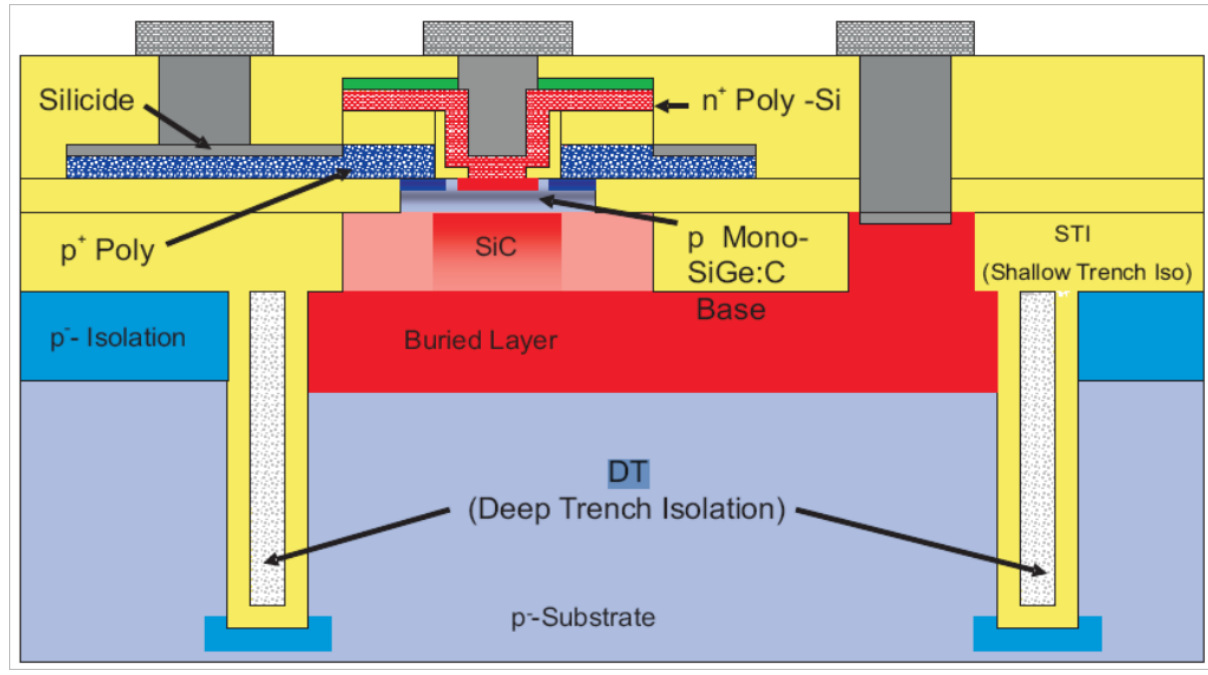
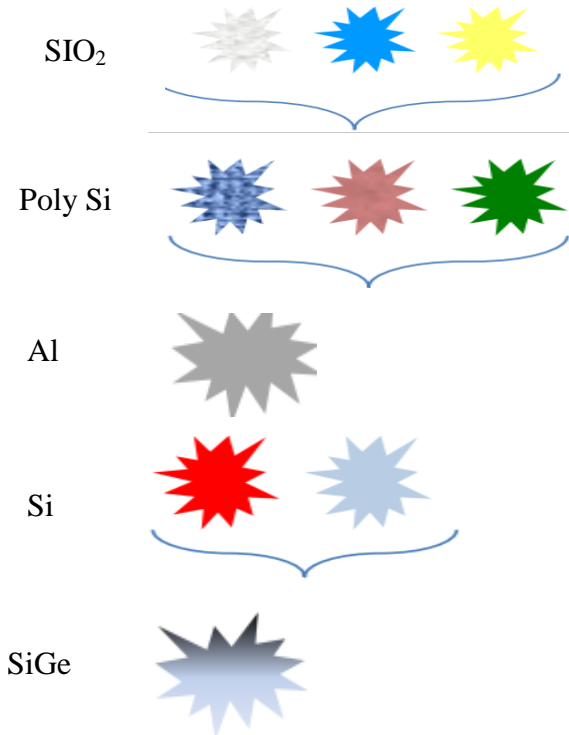


Figure II. 34-structure de transistor SiGe infineon B7HF200



Certaines couches telles que le Deep Trench Isolation et le STI sont aussi considérées comme des parties intégrantes du substrat car leur influence thermique peut être négligée. Le dernier point qu'on a remarqué est dû aux emplacements des sources chaleurs, leurs positions « exactes » sont très importantes pour la précision de la résistance thermique. La moitié du transistor est modélisé dans le logiciel, mais on applique une condition de Symétrie au niveau de l'axe. On a utilisé la moitié de structure avec une puissance de 0.5W ce qui correspond à la simulation d'un transistor complet avec P=1W.

La zone de dissipation de chaleur est prise avec conscience, comme la montre la Figure II. 35 en raison de son importance dans la précision de la résistance thermique.

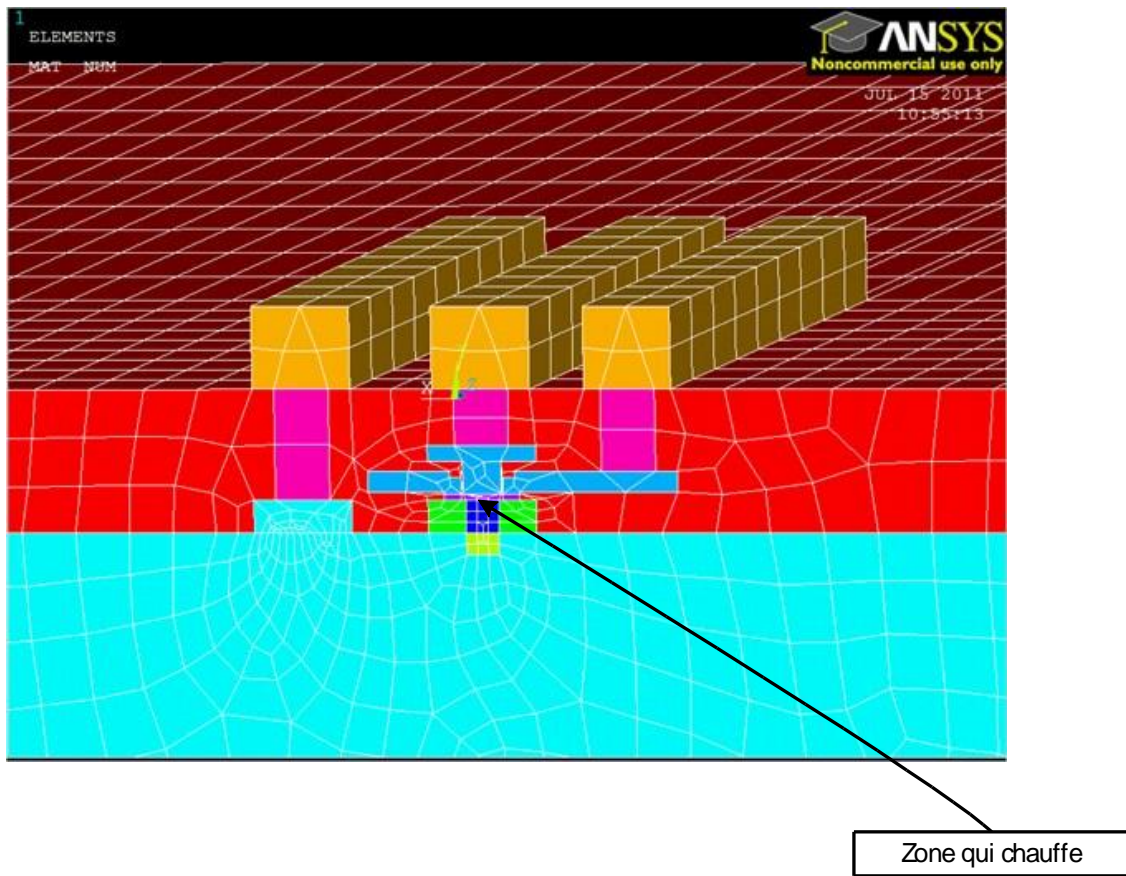


Figure II. 35- coupe de la structure montrant la zone de dissipation

Lorsque tous les doigts sont alimentés, il est possible de donner une résistance thermique équivalente du transistor qui le caractérise vis à vis de la puissance injectée et de l'élévation de température.

$$R_{TH} = \frac{\Delta T}{P_{diss}}$$

Équation II. 23

Si on injecte une puissance totale dans la structure égale à 1W (soit une densité de puissance de 0.833 W/mm dans chaque doigt), alors la température relevée au point le plus chaud de la structure moins la température de socle, nous donne la résistance thermique équivalente.

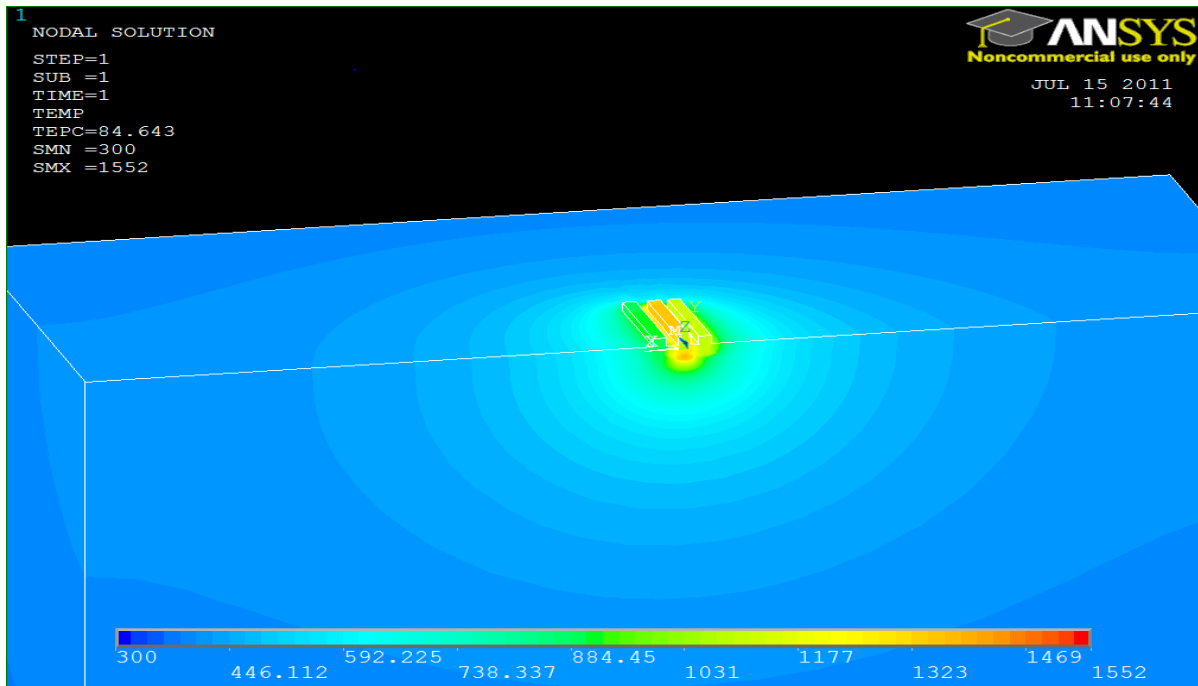


Figure II. 36- répartition de la chaleur dans la structure avec $T_{\text{socle}} = 27^\circ\text{C}$

La résistance thermique équivalente du transistor qui le caractérise vis-à-vis de la puissance injectée et de l'élévation de température, est alors 1258°C/W .

Cette valeur est très proche aux mesures de la résistance thermique caractérisée par la méthode h12 ($R_{\text{TH}}=1271^\circ\text{C/W}$).

II.3.4.1.4 Modélisation de $Z_{\text{TH}}(w)$

Afin d'intégrer l'impédance thermique dans un logiciel de conception assistée par ordinateur, le meilleur moyen est d'obtenir un circuit électrique équivalent du comportement thermique. Deux configurations principales de ce circuit équivalent sont utilisées. L'association de condensateurs en parallèles et des résistances en série permet de prendre en compte les différentes constantes de temps impliquées d'une manière simple. Cependant, cette configuration ne peut pas directement associée à la configuration géométrique du transistor. Sinon, la configuration en échelle résistance-condensateur permet d'associer une cellule à une partie de la structure. Le circuit proposé dans [75] fait usage de cette dernière configuration. Par ailleurs, les auteurs proposent une expression récursive des résistances et des condensateurs individuels qui mènent à bien connaître l'augmentation de la température. C'est l'approche adoptée ici, à cause du nombre réduit de paramètres nécessaires pour modéliser l'impédance thermique mesurée. Toutefois, une légère modification a été introduite afin d'assurer que la valeur de l'impédance thermique tend vers zéro et que la phase est $-\pi/2$

à haute fréquences, comme prévu par les mesures [76]. Cette modification consiste à mettre une capacité thermique en tête sur la partie transitoire du circuit comme il montre la Figure II. 37. L'impédance thermique modélisée et mesurée, représenté sur la Figure II. 38, montre un très bon ajustage des données. Aussi, il faut noter que le circuit résultant est approprié pour l'analyse transitoire d'une manière très efficace.

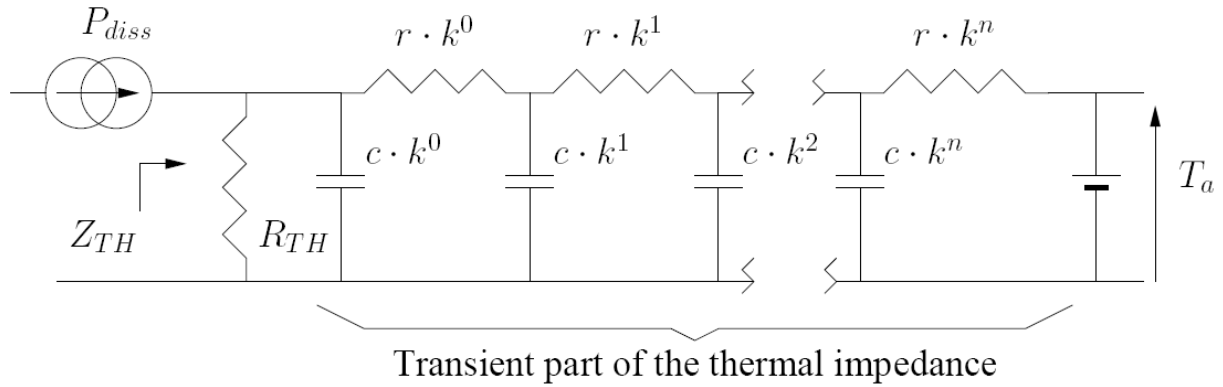


Figure II. 37- Circuit équivalent utilisé pour ajuster l'impédance thermique mesurée

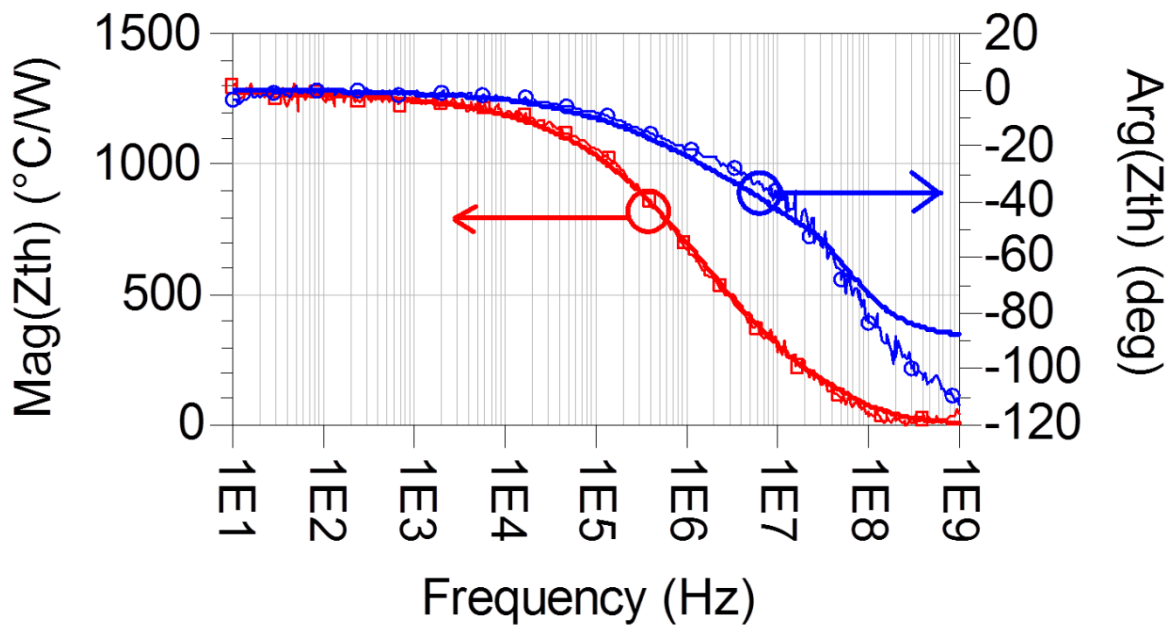


Figure II. 38- Comparaison de l'impédance thermique mesurée et modélisée du TBH SiGe ($2 \times 0.35 \times 5.8 \mu\text{m}^2$). 8 cellules sont utilisées pour la modélisation avec les paramètres suivants : $k=2$; $r = 300 \text{ }^\circ\text{C/W}$; $c = 19.10^{-12} \text{ J/}^\circ\text{C}$; $R_{TH} = 1271 \text{ }^\circ\text{C/W}$.

II.3.4.1.5 Modèle électrothermique non linéaire de TBH SiGe

La conception de circuits intégrés à haute vitesse s'appuie fortement sur la simulation de circuits et nécessite des modèles succinctes de transistor. Les concepteurs de circuits intégrés sont souvent confrontés à la complexité du modèle contre l'efficacité de la simulation. Il est hautement souhaitable d'avoir deux types de modèles. Une version simplifiée pour les simulations rapides et les tâches de conception de circuits et une version détaillée pour l'évaluation des technologies et l'optimisation de la structure du composant.

Un modèle non linéaire électro thermique du transistor est mis en place par Alaa Saleh, ancien doctorant au laboratoire Xlim. La plupart des modèles rapporté comme VBIC, MEXTRAM et HICUM sont très complexes et ont un grand nombre de paramètres [79]. Ce modèle proposé ne cible pas la description de nombreux phénomènes physiques qui prennent place dans le composant. L'objectif du modèle proposé est de fournir une prévision suffisamment précise sur les principaux aspects électro-thermiques afin de permettre une simulation rapide et efficace. Un modèle déjà signalé dans [69], [80] a été amélioré, et appliqué ici à la modélisation électro thermique non linéaire de TBH SiGe de Technologies Infineon. Le modèle thermique avec plusieurs cellules, déjà décrit dans le paragraphe précédent, a été intégré dans le modèle électrothermique.

Le modèle électrothermique TBH utilisée est basé sur une topologie hybride π comme illustré dans la Figure II. 39.

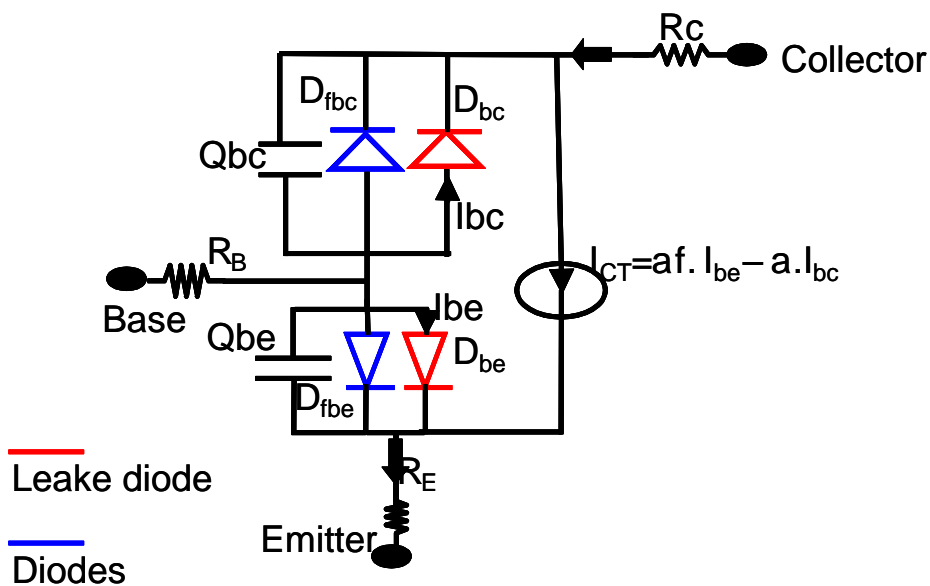
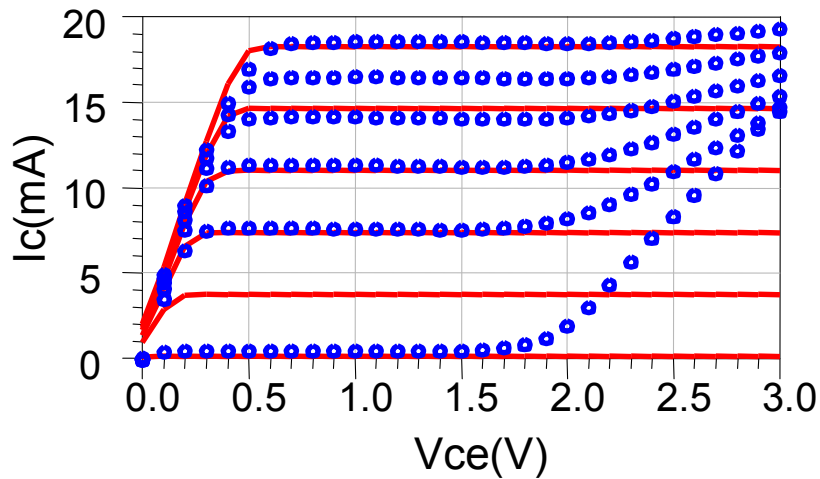


Figure II. 39- topologie du modèle

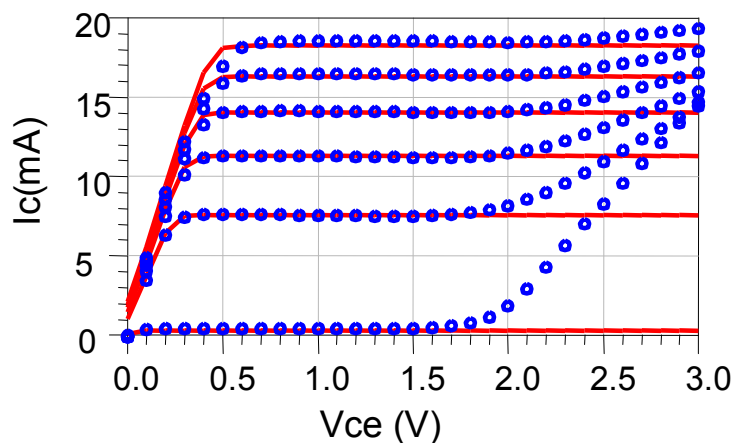
Les équations de ce modèle ont été déjà rapportés et appliquées à la modélisation de TBH GaAs dans [69] et [80]. La partie intrinsèque du circuit équivalent est décrit par quatre diodes et une source de courant commandée. Ce modèle utilise une description physique des charges base-émetteur et base-collecteur qui rend leur formulation complexe et nécessite un nombre important des paramètres.

II.3.4.1.5.1 Caractéristiques IV

Les Figure II. 40 (a et b) montrent les caractéristiques I-V DC mesurée, en utilisant le « KEITHLEY 4200 », système de caractérisation des semi-conducteurs, et simulées dans le cas de gain de courant constant (a) et le gain de courant dépendant de courant de collecteur (b). Ces figures illustrent le bon fit des caractéristiques IV dans le modèle.



(a)



(b)

Figure II. 40- caractéristiques IV simulés avec un gain de courant constant (a) et un gain de courant variable (b)

II.3.4.1.5.2 Fréquence de coupure

La détermination des fréquences de coupure et en particulier la fréquence de transition est très importante. L'augmentation de la capacité base- collecteur à l'égard du courant de collecteur permet la modélisation de la saturation de fréquence de la transition avec un courant de collecteur élevé (effet Kirk), comme illustré dans la Figure II. 41.

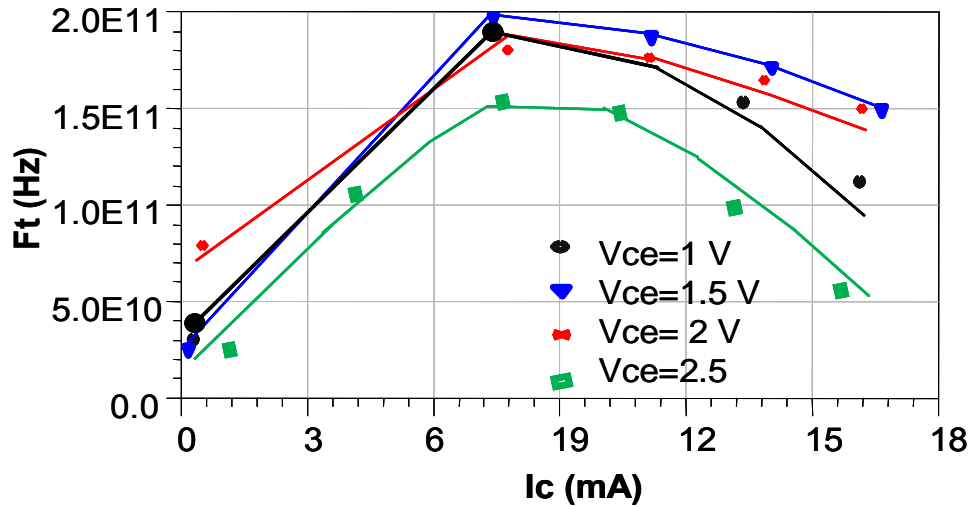


Figure II. 41- fréquence de transition en fonction de courant collecteur
L'augmentation de la capacité base- collecteur par rapport à la tension base-collecteur permet un bon ajustement de la saturation de fréquence de la transition à la tension base-collecteur élevé comme le montre la Figure II. 42.

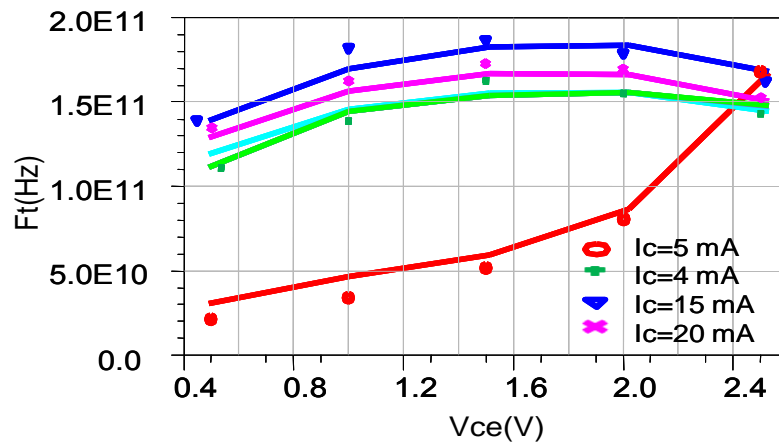


Figure II. 42- fréquence de transition en fonction de tension collecteur-émetteur

II.3.4.1.5.3 Dépendance du modèle en température

Afin d'améliorer la modélisation thermique, une mesure I_c vs V_{ce} est effectuée pour différentes températures de Chuck.

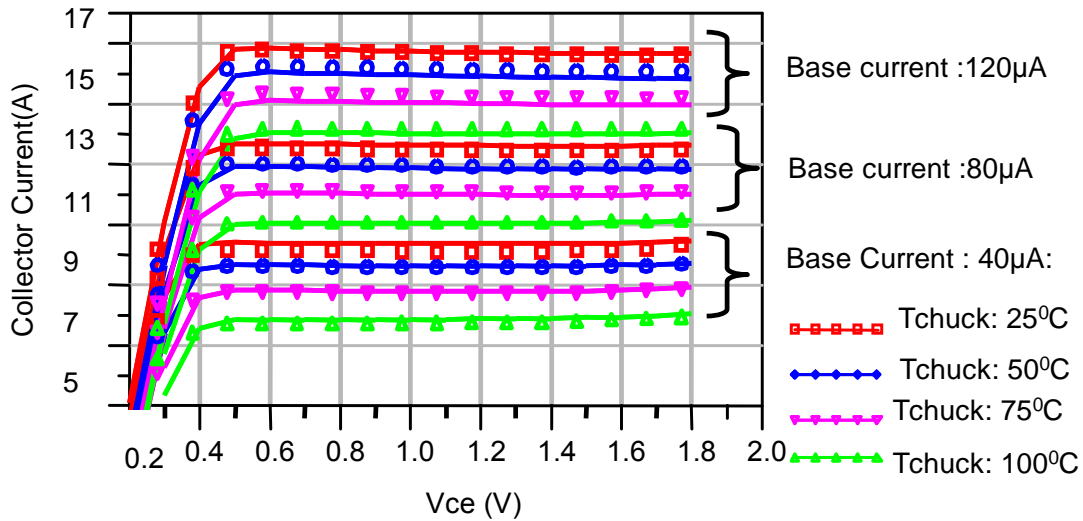


Figure II. 43- Ic vs Vce simulés pour différentes températures

La Figure II. 43 montre que le courant de collecteur chute par rapport à la température de Chuck, cependant le courant de collecteur ne diminue pas lorsque la tension du collecteur augmente et par conséquent la température de jonction. On peut conclure que le courant de fuite augmente par rapport à la température. La variation de courant de fuite par rapport à la température de chuck est décrit avec l'équation suivante :

$$I_{sfe} = I_{sfe0} * \exp\left(\frac{-K.(T_{FE}-T_{chuck})}{q.N_{FE}.vt}\right) * \exp\left(\frac{V_{be}}{N_{FE}.vt}\right) \quad \text{Équation II. 24}$$

Dont I_{sfe0}, T_{FE}, N_{FE} sont constantes.

Le courant de saturation de la diode de fuite augmente par rapport à la température de Chuck.

II.3.4.1.5.4 Validation petit signal du modèle non linéaire

Le modèle extrait est validé avec des mesures paramètres [S] petit signal. Ces mesures sont effectuées avec l'analyseur vectoriel E5061B dans la gamme des fréquences [50 Hz-3 GHz]. Les paramètres S simulés et mesurés (Cf. Figure II. 44) présentent une très bonne concordance et des réponses fréquentielles cohérentes concernant la variation des constantes de temps dû aux effets thermiques ce qui prouve l'efficacité de la modélisation thermique.

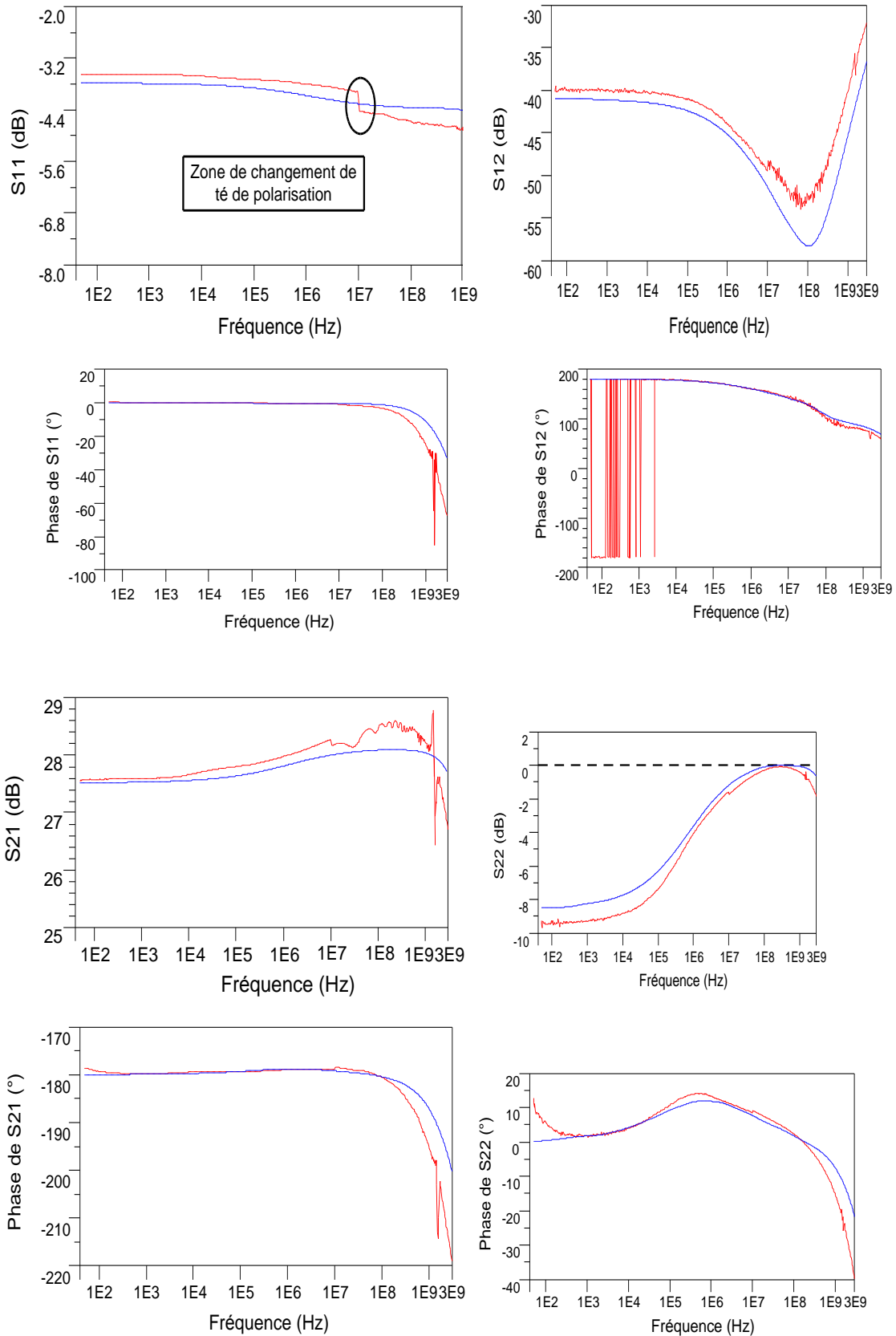


Figure II. 44- paramètres [S] mesure/modèle de SiGe $2 \times 0.35 \times 5.8 \mu\text{m}^2$ montrant un bon accord entre le modèle et le mesure tout en intégrant le modèle thermique extraite avec la méthode h12

II.3.4.1 Analyse thermique sur la technologie InP

Une étude statique et dynamique de transistor InP de différentes tailles a été faite dans le but de prouver que la méthode h_{12} est applicable sur la technologie InP. De même que pour les autres technologies, les caractéristiques de sortie I-V ont été mesurées (Cf. Figure II. 45), la caractéristique V_{BE} - V_{CE} , vu dans la Figure II. 46 montre que la pente « h_{12} » est bien affectée par l'auto-échauffement. La mesure des paramètres S BF montre que cette technologie présente une contre-réaction thermique avec le paramètre $S_{12}(w)$ ce qui rend la méthode h_{12} capable d'étudier le comportement thermique de transistor InP.

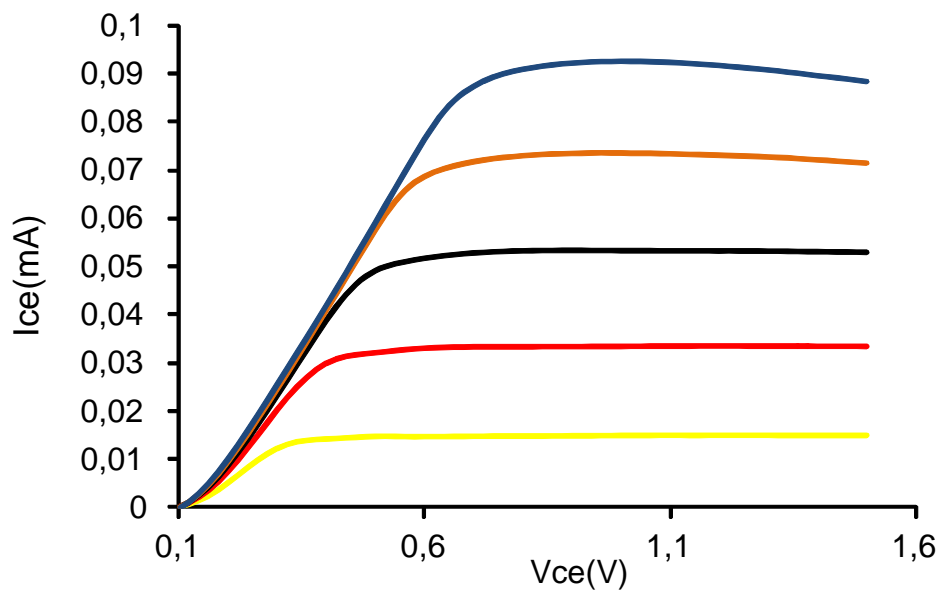


Figure II. 45- Caractéristiques I-V mesurés avec courants de base constante qui varie de 60 μA à 3 mA avec un pas de 60 μA pour le transistor InP de taille ($2 \times 0.35 \times 5.8 \mu m^2$) à température ambiante.

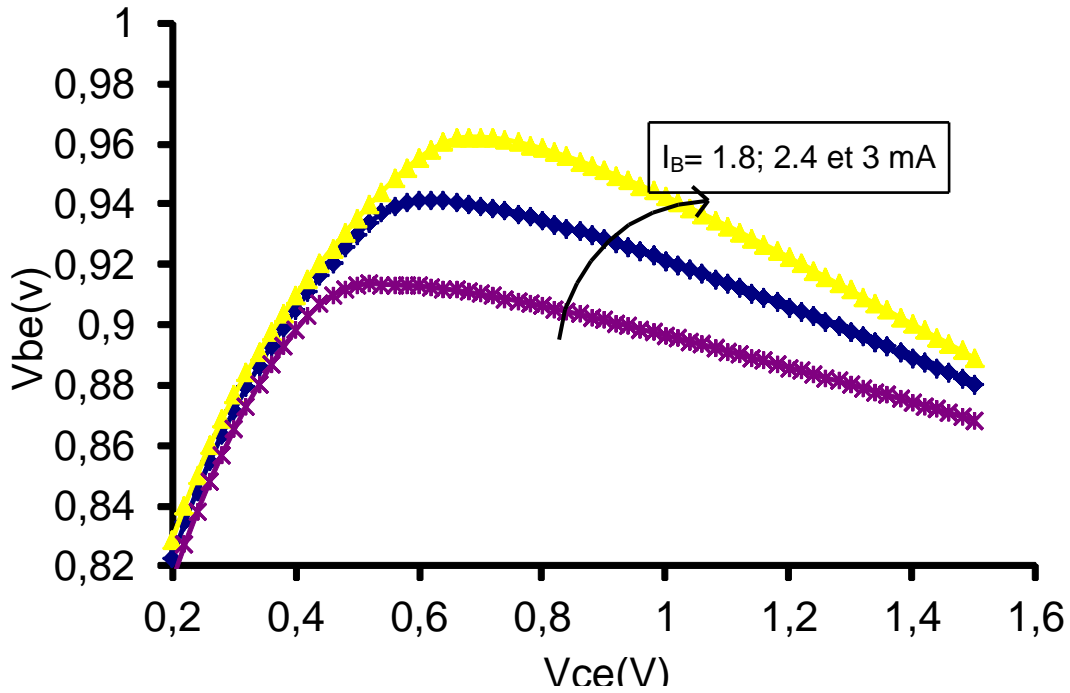
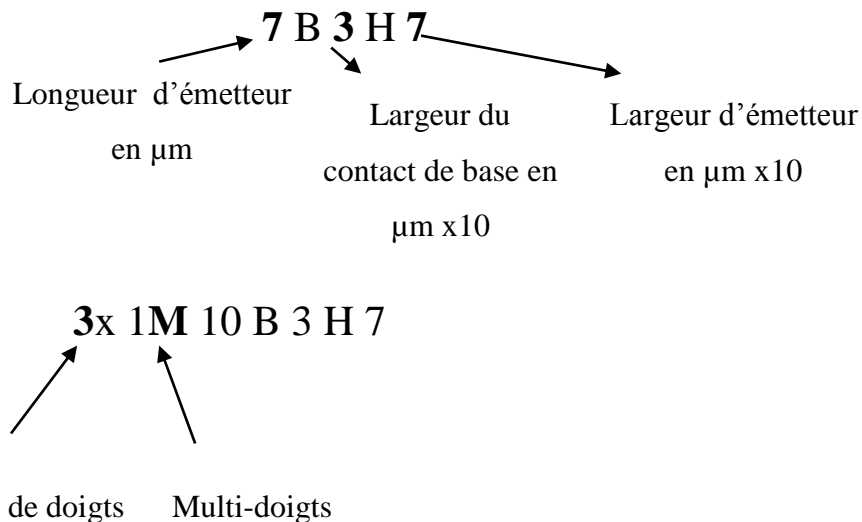


Figure II. 46- Caractéristiques V_{BE} - V_{CE} pour le transistor InP ($2 \times 0.35 \times 5.8 \mu\text{m}^2$) à $T=25^\circ\text{C}$

L'extraction de l'impédance thermique avec la technologie InP est faite sur plusieurs transistors, fabriqués par 3-5 Lab, de différentes tailles : 7b3h7, 10b3h7 et 3x1M10b3h7. Les paramètres S BF ont été réalisés avec plusieurs densités de courant collecteur. Avec la technologie InP, la méthode prouve encore qu'elle est capable d'extraire le comportement thermique pour les transistors à différentes tailles.



Nous choisissons de montrer l'impédance thermique du transistor 3x1M10b3h7 de grande taille. Pour différents courants de collecteur donné et le paramètre technologique du transistor φ qui vaut $-0.9 \text{ mV}/^\circ\text{C}$, l'impédance thermique $Z_{TH(w)}$ obtenue est montrée à la Figure II.

47. La méthode utilisée permet la mesure de Z_{TH} pour n'importe quel point de polarisation mesuré.

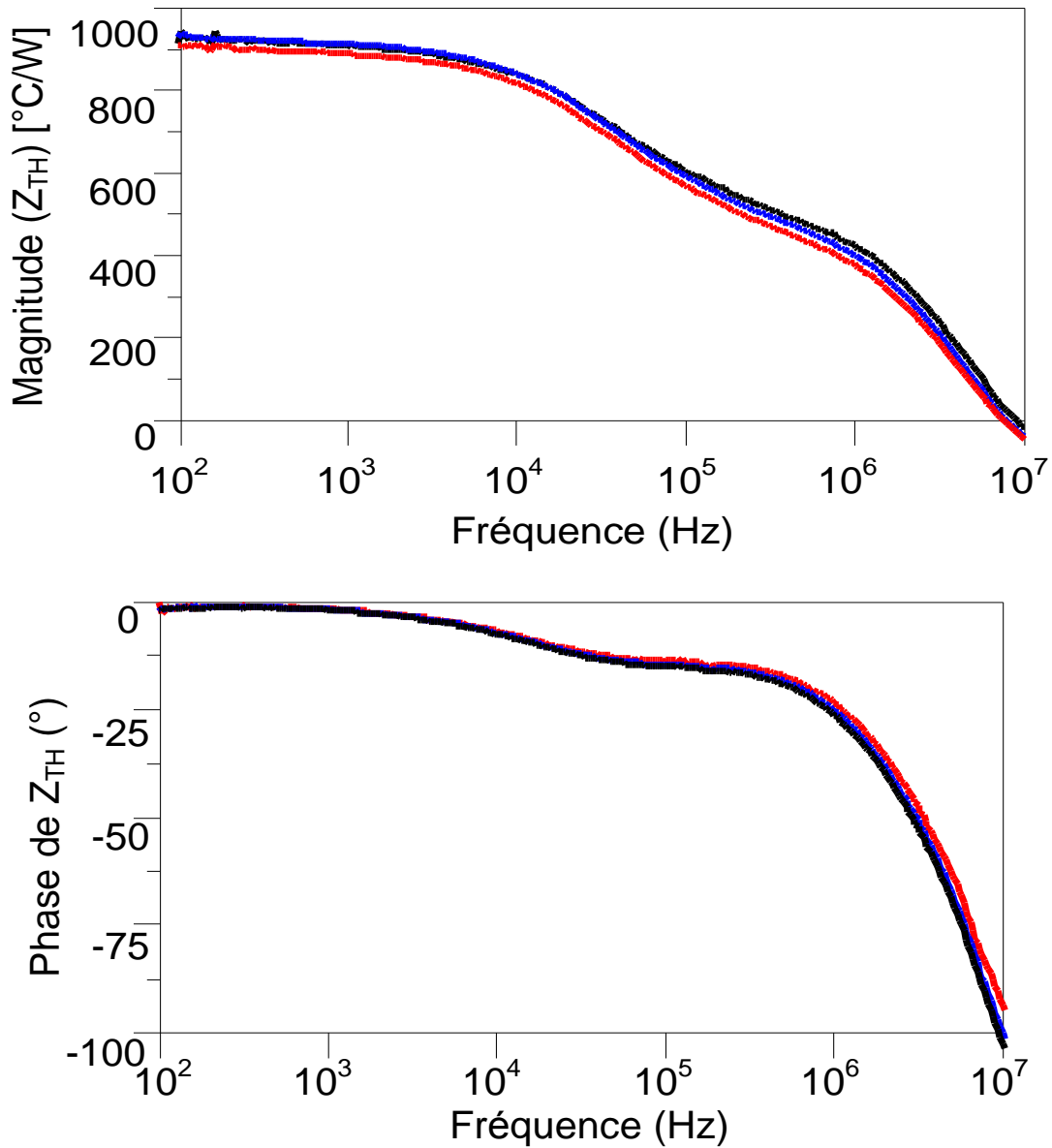


Figure II. 47-- impédance thermique (amplitude et phase) extrait avec le transistor InP 3x1M10b3h7 à température ambiante de 100 Hz à 10 MHz

Une comparaison des résistances thermiques extraites pour les différentes tailles de transistor InP est faite avec celles fournies par, Virginie Nodjiadjim, du laboratoire 3-5 lab. Les résistances thermiques extraites pour différentes tailles de transistors InP ont été comparés à celles fournies par le laboratoire III-V lab. Une description succincte de la méthode de caractérisation de la résistance thermique utilisée par ce laboratoire se trouve dans la référence suivante [81].

TBH	Surface d'émetteur (μm^2)	$R_{\text{TH}}(3-5 \text{ lab})$	$R_{\text{TH}}(h_{12})$
7B3H7	3.7	2690	2500
10B3H7	5.5	2220	1950
3x1M10B3H7	16.4	1070	970

Tableau II. 5-résistances thermiques extraites pour un transistor InP de différentes tailles avec deux méthodes de caractérisation

La différence entre les valeurs fournies par 3-5 lab (statique) et nos valeurs (dynamique) des résistances thermiques (Cf. Tableau II. 5) présente une incertitude de $\pm 5 \%$.

II.4 Conclusion

Une méthode précise mais très simple pour la mesure de l'impédance thermique de TBH, avec différentes technologies, a été proposée. Elle s'appuie sur des mesures électriques de basses fréquences et peut être donc utilisée « in situ », même sur les transistors en boîtier. Dans ce chapitre une analyse approfondie du comportement thermique des TBH SiGe a été réalisée. Elle a mis en évidence l'influence de constantes de temps thermiques de très faible valeur qui interviennent dans cette technologie. De plus, cette méthode permet une investigation de la dépendance de l'impédance thermique à la température. Par ailleurs, un modèle CAO a été obtenu, qui peut facilement être mis en œuvre pour la simulation des circuits tels que les amplificateurs de puissance ou les convertisseurs analogiques-numériques (ADC). Enfin cette méthode a été validée pour les technologies de HBT sur AsGa ou InP.

Il faut remarquer, que même si les mesures thermiques par des méthodes électriques sont également appropriées pour d'autres technologies comme le GaN HEMT, la rétroaction thermique n'est pas présente dans le FET.

III. CHAPITRE 3 : CARACTERISATION DES EFFETS DISPERSIFS DES TRANSISTORS HEMT GAN

III.1 Introduction

La technologie nitrure de gallium (GaN) a démontré des propriétés exceptionnelles pour l'amplification de puissance (PA) Radio Fréquence (RF). Toutefois, le potentiel des transistors GaN à effet de champ est encore limité par les effets thermiques et de pièges. Ces effets ajoutent à l'effet de champ fondamental des phénomènes non linéaires qui doivent être pris en compte dans les modèles électriques, afin de réaliser des simulations fiables. Comme déjà mentionné, il y a donc un réel besoin pour des outils, des bancs et des méthodes de caractérisation qui seront capables d'identifier et de quantifier, avec précision, ces phénomènes [82]. Dans ce domaine, des efforts considérables pour développer des bancs d'essai pour la caractérisation des dispositifs RF ont été réalisées dans le monde entier. Les bancs de test développés : mesure des caractéristiques IV, des paramètres [S], en CW ou en mode pulsé, les caractérisations de type « load pull » permettent d'extraire les paramètres fondamentaux des modèles dédiés au fonctionnement RF. Cependant, dans la plupart de ces modèles les effets parasites ne sont pas pleinement pris en compte, et quand ils le sont, l'information sur la dynamique de ces effets est absente. Les mesures BF, sur la technologie GaN, visent à combler l'écart entre les mesures de dispersion LF et des mesures RF de façon unifiée.

Avant d'exposer les résultats obtenus à partir du banc développé au cours de ce travail, il s'avère utile de rappeler les propriétés et les performances des transistors HEMT sur Nitrure de Gallium.

III.2 Nitrure de gallium

III.2.1 Propriétés physiques

Le nitrure de gallium est un semi-conducteur III-V, caractérisé par une très grande largeur de bande interdite (3,4eV). Il présente donc un potentiel de fonctionnement à haute température. Ce matériau a une conductivité thermique certes plus faible que le carbure de silicium (SiC), mais tout de même trois fois plus élevée que l'Arséniure de Gallium (AsGa). De plus, le nitrure de gallium peut être déposé sur un autre substrat (faute de disponibilité de substrat de GaN). Le carbure de Silicium SiC est actuellement le substrat le plus utilisé pour des applications RF de haute performance. L'ensemble présente une meilleure conductivité

thermique ; ce qui est déterminant pour des applications de puissance. Ce semi-conducteur présente également un champ de claquage élevé plus élevé que celui de l'arséniure de gallium. Ce critère permet une utilisation à des fortes puissances en polarisant à des fortes tensions [83]. Le nitrure de gallium offre également la possibilité de réaliser des hétérojonctions avec l'AlN et l'AlGaIn, permettant la fabrication de transistors HEMTs avec de très fortes mobilités. Un fonctionnement aux hautes fréquences est donc possible. Tous ces paramètres physiques du nitrure de gallium en font un candidat sérieux pour des applications à de plus fortes puissances et plus hautes fréquences que celles réalisées aujourd'hui, notamment en technologie LDMOS Si. Le Tableau III. 1 représente les principales caractéristiques électriques et thermiques des principaux matériaux utilisés pour la réalisation de transistors hyperfréquences.

	Si	AsGa	GaN	SiC
E_g (eV) (Bande interdite)	1.1	1.43	3.39	2.86
μ_n (cm²/V.s) (Mobilité des électrons)	1400	8500	900 à 1300	700
E_c (10⁶V/cm) (Champ électrique d'avalanche)	0.3	0.4	3.3	3
ϵ_r	11.8	12.8	9	10
V_{sat}(10⁷ cm/s)	1	1	2	2
K (W/(cm.K)) (Conductivité thermique)	1.5	0.5	1.5	4.9

Tableau III. 1: Principaux paramètres physiques des principaux matériaux utilisés dans la fabrication des transistors de puissance RF.

Ce matériau a aussi une grande vitesse de saturation à des niveaux de champ électriques importants ce qui influe sur le courant de sortie du transistor et sur la puissance [84]. D'autre

part, ce matériau se caractérise par une conductivité thermique de l'ordre de celle du Silicium et sa croissance peut se faire sur des substrats SiC, ce qui facilite le « management thermique » des dispositifs élaborés. Le matériau GaN n'est pas encore mature à l'heure actuelle et présente de nombreux effets parasites.

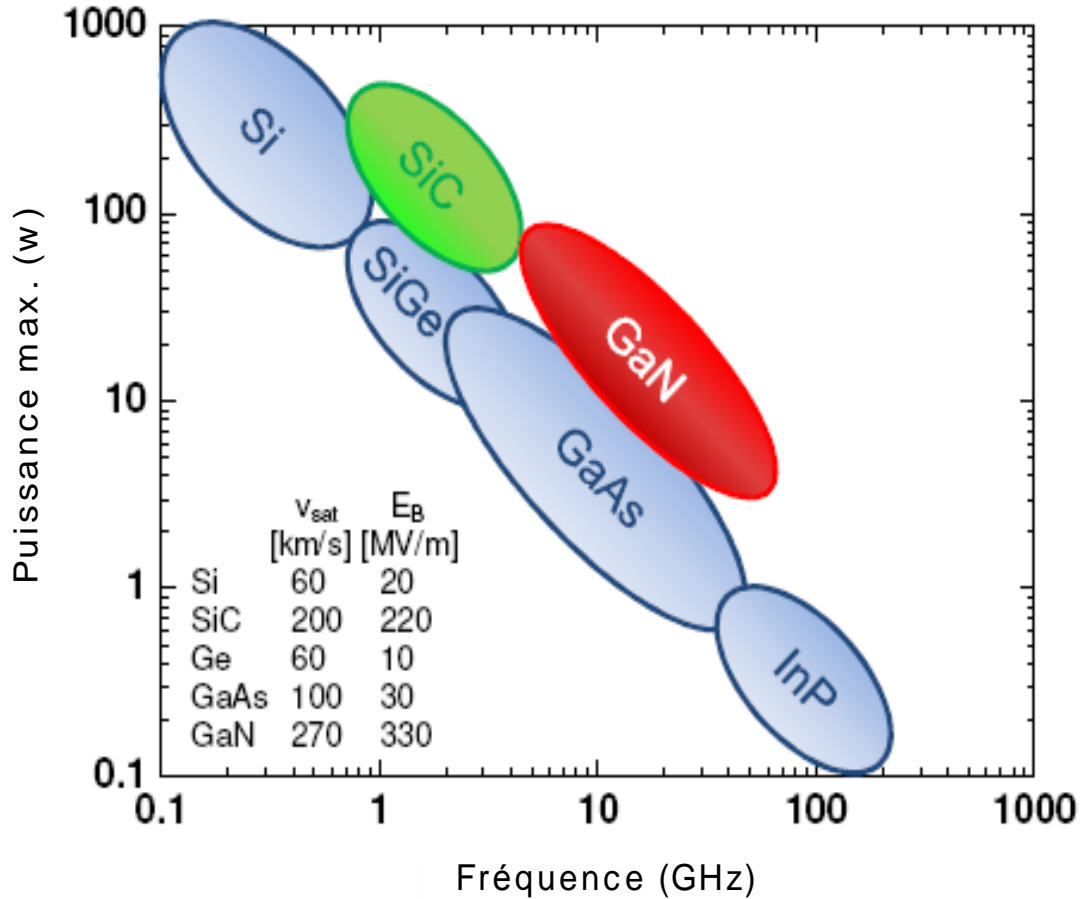


Figure III. 1- comparaison entre différents matériaux montrant la maturité de GaN

III.2.2 Figures de mérites

Le choix du composant RF en fonction de l'utilisation et des performances envisagées demeure crucial pour les applications micro-ondes de puissance. C'est dans ce but que diverses figures de mérite ont été élaborées.

Les deux figures de mérite les plus représentatives [85] [86] sont les figures de mérite Johnson (notée *Johnson's Figure of Merit*) et Baliga (notée *baliga's Figure of Merit*) qui ont pour définitions :

$$JFM = \frac{E_c \cdot V_s}{2\pi} \quad \text{Équation III. 1}$$

$$BFM = \epsilon_r \cdot \mu_n \cdot E_c^3 \quad \text{Équation III. 2}$$

Dans la littérature, ces figures de mérite sont généralement normalisées par rapport au Silicium. Elles sont alors nommées *JFMratio*, *BFMratio* :

Matériau	JFMratio	BFMratio
Si	1	1
AsGa	2.6	15.6
GaN	22	652
SiC	20	423.7

Tableau III. 2-figures de mérites des différentes technologies grand gap utilisées dans les applications micro-ondes de puissances

Les valeurs des facteurs de mérite normalisés, présentés dans le Tableau III. 2, sont calculées à partir des valeurs du Tableau III. 1. D'après ce tableau, le BFM ratio, qui privilégie la puissance, les matériaux grand gap (et tout particulièrement le matériau GaN) paraissent les meilleurs pour des applications de puissance RF. La figure de mérite de Baliga mesure aussi les capacités de commutation des composants.

III.2.3 Etat de l'art du transistor HEMT GaN

La technologie sur nitrure de gallium est en constant développement. Beaucoup de résultats ont été publiés chaque année avec des réalisations de transistors de plus en plus performants. Le Tableau III. 3 recense l'état de l'art des transistors HEMTs sur nitrure de gallium portés à ce jour à notre connaissance.

Laboratoire	Substrat	Fréquence (GHz)	Densité de puissance (W/mm)	Puissance de sortie (W)	PAE	Tension de drain	Commentaire	Date de publication	Réf
MACOM Technology Solutions	SiC	2	5.2	130	58%	36V	7x3.5m m CMC package	Sept. 2009	[87]

IMEC	Si	2	9	10	40%	50V	-	Jun 2010	[88]
Univ. California	SiC	4	13.1	2	72%	48V		Sept. 2009	[89]
CREE	SiC	4	41.4	10	60%	135V	Double Field Plate	Jun 2006	[90]
CREE	SiC	4 8	32.2 30.6	8 7.5	54.8 % 49.6 %	120V 120V	Passivati on + Field Plate	Mars 2004	[91]
Nat. Key Lab.	SiC	8	6.6	36.5	40.1 %	35V	Field Plate	Oct. 2008	[92]
Air Force Res. Lab.	CVD Diam ant	10	2.08	0.63	44.1 %	25- 30V	-	Fev. 2010	[93]
Cornell Univ.	Diam ant SiC	10	2.79 3.29	0.7 0.67	47% 31%	25V 20V	-	Nov. 2007	[94]
CNRS	Si	10	2.9	0.87	20%	30V	(001) Si	Juil.2 010	[95]
Cornell Univ.	SiC	10	16.5	2.47	47%	60V	Extensio n de grille	Janv. 2004	[96]
Cornell Univ.	SiC	10	17.5	1.75	61%	55V	AlSiN Passivati on	Oct. 2010	[97]
Univ. California	SiC	10	19	-	48%	78V	-	Mars 2009	[98]
TriQuint SC	SiC	10 35	5.6 4.5	2.24 0.9	67% 51%	30V 20V	-	Jun 2007	[99]
Tiger/Pico giga	SiC	18	5.1	0.51	20%	35V	Passivati on	Janv. 2006	[100]

HRL Lab.		30	10	1.5	40%	42V	N+ source contact	Août 2008	[101]
Northrop Grumman	SiC	40	3.6	1.44	36.6 %	28V	0.2 um T-gate	Mai 2010	[102]
UCSB	-	40	10.5	1.57	34%	30V	Passivati on	Nov. 2005	[103]
3-5 Lab	SiC	10	10.3	6.7	50%	30 V	AlinN Passivati on	Janua ry 2010	[104]
3-5 Lab	SiC	10	4	43	52%	25 V	-	Mai 2010	[2]

Tableau III. 3 : Etat de l'art des transistors HEMT en nitrure de gallium.

Ce tableau montre que ce matériau allié à la structure HEMT est très intéressant, il présente des avantages significatifs par rapport aux autres technologies de composants. Ainsi, pour des rendements en puissance ajoutée identiques on obtient des puissances de l'ordre de 3 à 10 fois plus élevées que dans les PHEMT AsGa (densité de puissance en moyenne de 1W/mm). D'ailleurs nous pourrions noter que les problèmes thermiques restent les mêmes entre les structures AsGa et GaN. En effet, comme nous l'avons vu précédemment le SiC a une conductivité thermique supérieure à l'AsGa cependant comme nous le constatons la puissance est 3 à 10 fois plus élevée. La difficulté reste donc la même et tend même à s'aggraver. Afin de palier à ces difficultés récurrentes, certains fabricants limitent la puissance de sortie de leurs composants évitant ainsi des problèmes thermiques trop importants. En effet les composants commerciaux doivent maintenir un niveau de fiabilité acceptable pour le client. Ceci explique donc les importantes différences constatées sur les densités de puissances à une fréquence donnée obtenues dans ce tableau. Il faut donc différencier les composants commerciaux qui doivent tenir des spécificités de fiabilité et les composants de laboratoire qui doivent démontrer les capacités maximales du composant.

Nous précisons que ce tableau présente des composants de laboratoire mais aussi des composants commerciaux couvrant une large bande de fréquence (de la bande S à la bande Ka). Cette technologie est donc capable de remplacer toutes les autres technologies existantes dans ces bandes de fréquences.

III.3 Effets limitatifs du transistor HEMT GaN

III.3.1 Effets thermiques dans le transistor HEMT GaN

Les caractéristiques essentielles d'un bon composant de puissance sont: une haute température admissible par le matériau, une grande conductivité thermique et un rendement important.

Les transistors HEMTs à base AlGaN/GaN ont des potentialités remarquables en termes de génération de puissance aux fréquences micro- ondes. Cependant, cette forte génération de puissance va entraîner une grande densité de puissance sur une surface minimale alors un échauffement important du transistor, par conséquent la mobilité et la vitesse de saturation des porteurs vont diminuer à leur tour entraînant une diminution de la puissance de sortie et de la fréquence de transition (F_t). La conséquence directe de cette baisse de valeur de la fréquence de transition est la diminution du gain en courant.

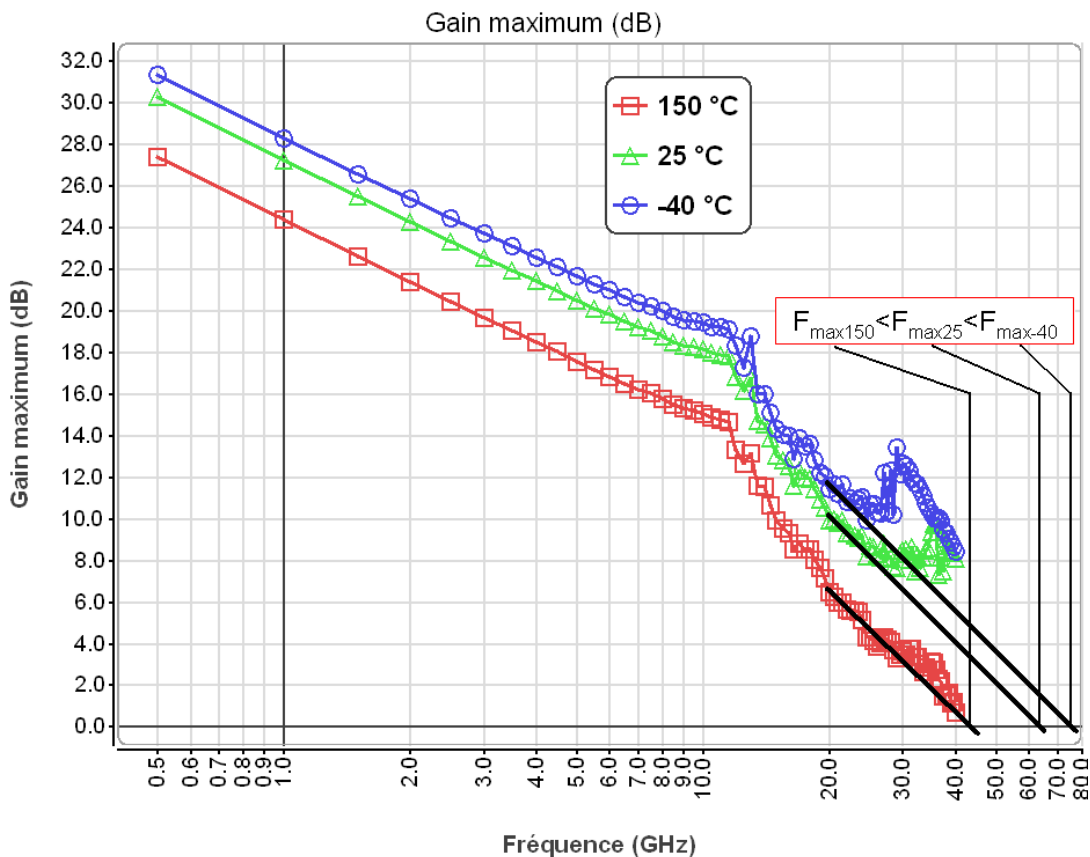


Figure III. 2- Influence de la température sur la fréquence maximale d'oscillation [105].

A la Figure III. 2, on constate une diminution significative du gain maximum en fonction de la température. Aux basses fréquences le gain maximum est réduit de 4dB pour une température variant de -40°C à 150°C .

Par ailleurs l'impact de l'échauffement apparaît clairement sur les caractéristiques de sortie d'un transistor HEMT AlGaIn/GaN. La Figure III. 3 représente le réseau caractéristique de sortie I-V pour différentes valeurs de V_{gs} obtenus avec différentes températures de socle ($-20, 25, 100^{\circ}\text{C}$), On observe une baisse du courant de drain lorsque la température augmente sur les caractéristiques à $V_{gs} > -1,5\text{V}$. La réduction est importante pour une tension V_{gs} nulle. Cependant pour des tensions inférieures à $-1,5\text{V}$ l'effet thermique s'inverse. Cette inversion est due à un décalage de la tension de seuil du transistor qui dépend de l'état des pièges ionisés dans la structure.

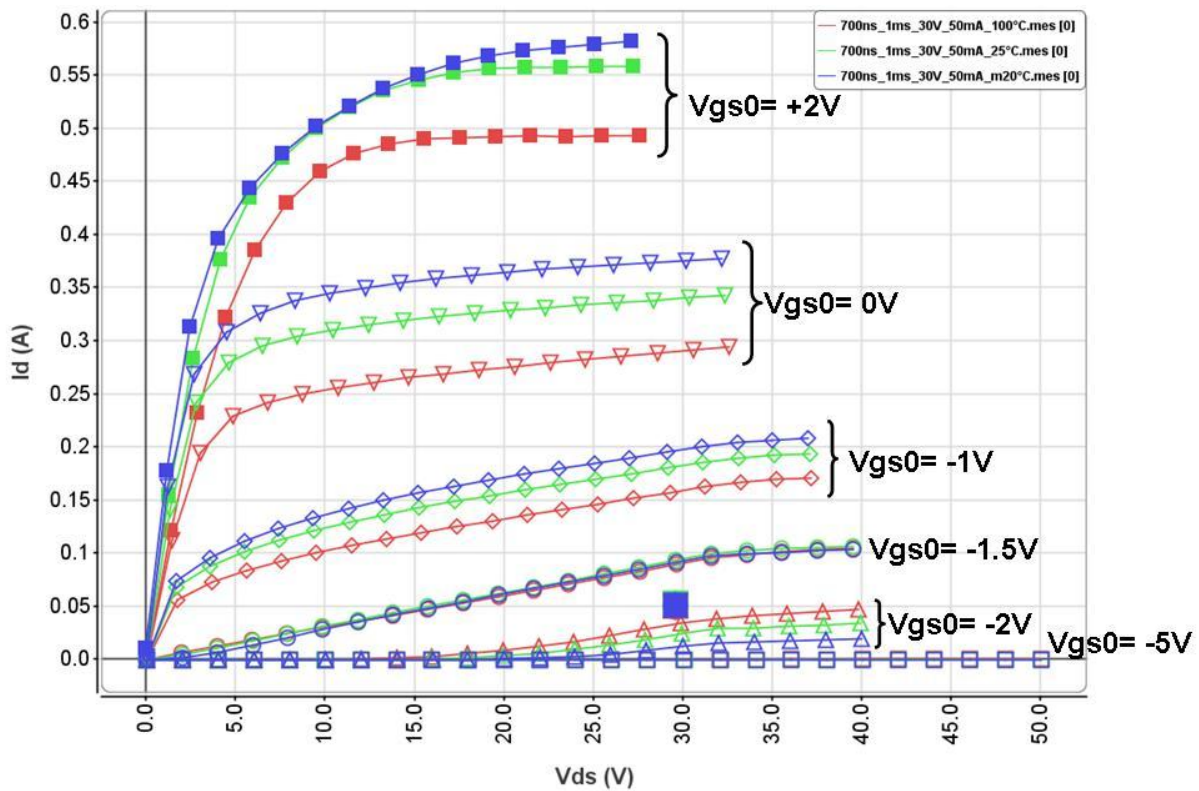


Figure III. 3- Influence de la température ambiante ($-20, 25$ et 100°C) sur le courant de sortie du transistor HEMT $8 \times 75 \mu\text{m}$ pour une même polarisation $V_{ds0} = 30\text{V}$ $I_{d0} = 50\text{mA}$.

Donc, Les effets de la température sur les caractéristiques des semi-conducteurs sont non négligeables. Les paramètres principalement influencés par la température sont :

- La largeur de la bande interdite ; décroît avec la température. D'où une réduction de la tension de claquage quand la température augmente.

- La mobilité ; qui diminue avec la température.
- La conductivité thermique ; qui varie sensiblement en fonction de la température pour les différents matériaux AsGa , GaN et SiC. Cette variation peut être obtenue grâce à la formule suivante :

$$K(T) = K_0 \cdot \left(\frac{T}{300}\right)^a \quad \text{Équation III. 3}$$

Où a est un paramètre de l'équation qui présente -1.35 pour AsGa, GaN et -1.5 pour SiC. La conductivité thermique du carbure de silicium est largement supérieure à celles des autres matériaux. La conductivité thermique du GaN est supérieure à celle de l'AsGa et son association, avec un substrat d'accueil SiC permet d'améliorer ses performances thermiques.

Finalement, La conductivité thermique d'un matériau traduit sa capacité à dissiper la chaleur. Or, la résistance thermique (notée R_{TH}) est inversement proportionnelle à la conductivité thermique R_{th} ($W.K^{-1}$),

$$R_{TH} = \frac{\Delta T}{P_{diss}} \quad \text{Équation III. 4}$$

Où ΔT est l'élévation la température en K, P_{diss} est la puissance dissipée en W. On voit donc que la résistance thermique est directement liée à la puissance dissipée. Cela signifie qu'une forte conductivité thermique du matériau permet l'évacuation de la puissance dissipée (sous forme de chaleur) sans échauffement important de celui-ci.

Donc la caractérisation fiable de la résistance thermique permet de connaître le plus précisément possible la température de fonctionnement du transistor

III.3.2 Les effets des pièges

III.3.2.1 Origine

Depuis la création du tout premier transistor en technologie GaN, des progrès importants ont été réalisés dans la technologie de conception de ces transistors HEMTs de puissance [106]. Les transistors AlGaIn/GaN HEMTs ont reçu beaucoup d'attention du fait de leurs hautes potentialités en puissance et en fréquence grâce à leur champ de claquage élevé et leur grande largeur de bande interdite. Le principal obstacle à la progression des performances a été et reste encore aujourd'hui le contrôle des densités de pièges dans le transistor [107] [108] [109] [110]. En effet, bien que l'amélioration de la qualité des matériaux soit essentielle à

l'obtention d'un dispositif de haute puissance, les effets de pièges restent toujours présents dans les transistors HEMTs et doivent être étudiés afin d'essayer de comprendre leurs mécanismes.

Les différents types de défauts présents dans l'épitaxie sont à l'origine des effets de pièges, et en particulier la présence d'impuretés dans le réseau cristallin, la présence de densités élevées de dislocations, qui sont des défauts cristallographiques, ou l'existence de liaisons pendantes aux surfaces libres des transistors. D'un point de vue électrique, ces impuretés génèrent des états énergétiques situés dans la bande interdite du matériau semi-conducteur qui peuvent être occupés par des porteurs libres. L'énergie d'activation est le niveau d'énergie d'un piège par rapport à la bande de conduction ou de valence, selon les conventions. Ces porteurs sont alors retenus pendant un temps donné (temps de réémission) dans ces niveaux d'énergie ; d'où le nom de pièges donné à ces états.

Nous distinguons deux types de pièges : les donneurs et les accepteurs. Un piège de type donneur peut être soit positif soit neutre. Un piège de type accepteur peut être soit négatif soit neutre.

-Un piège de type donneur est chargé positivement (ionisé) lorsqu'il est vide, et neutre quand il est rempli. Un donneur rempli (neutre) peut émettre un électron ou capturer un trou. Un donneur vide (positif) peut capturer un électron ou émettre un trou.

- Un piège de type accepteur est neutre quand il est vide, et chargé négativement quand il est rempli d'un électron. Un accepteur plein peut émettre un électron ou capturer un trou. Un accepteur vide peut capturer un électron ou émettre un trou [16].

Plus le gap du semi-conducteur est grand et plus il offre la possibilité à des pièges de se former sur des niveaux d'énergie compris dans la bande interdite. Ces pièges ont la faculté de capturer ou d'émettre un électron ou un trou avec des constantes de temps diverses. Ces effets de pièges ont donc des conséquences sur le courant de drain, provoquant des effets transitoires de ce dernier [111].

Selon O. Mitrofanov [112] [113], trois modes d'émission d'électrons piégés sont répertoriés lorsqu'un champ électrique est appliqué :

- L'effet tunnel direct (DT) : si les bandes sont suffisamment inclinées, l'électron piégé peut passer directement par effet tunnel direct à la bande de conduction.
- L'effet phonon tunnel assisté (PAT) : l'électron piégé acquiert de l'énergie grâce au champ appliqué puis traverse une mince barrière jusqu'à la bande de conduction.

- L'effet par ionisation thermique (PF) : l'électron piégé acquiert ainsi assez d'énergie pour passer directement au niveau de la bande de conduction.

De ce fait, la réémission des électrons piégés est fortement influencée par le champ électrique appliqué.

III.3.2.2 Caractéristiques I-V

Normalement, La méthode de mesure en régime I (V) pulsé permet de mettre en évidence ces phénomènes de pièges. En effet, c'est le point de polarisation de repos qui fixe, d'une part, l'état thermique et, d'autre part, l'état des pièges pour toute la mesure des caractéristiques I (V).

D'un point de vue électrique, les pièges peuvent être séparés en deux familles : ceux qui réagissent à des changements de polarisation de grille, générant les effets dits de « gate-lag », et ceux qui réagissent à des changements de polarisation de drain, générant les effets dits de « drain-lag ».

Tout d'abord, lors des mesures pulsées, les transistors sont mesurés pour un point de polarisation ($V_{gsq}=V_{dsq}=0V$). Comme l'émission des charges est très lente par rapport à leur capture, le courant instantané mesuré au cours des impulsions dépend soit de la tension au repos ou soit de la tension instantanée (V_{gsi} , V_{dsi})

Les différentes combinaisons de points polarisations sont:

- ($V_{gsq} = 0V$, $V_{dsq} = 0V$)
- ($V_{gsq} = V_p$, $V_{dsq} = 0V$)
- ($V_{gsq} = V_p$, $V_{dsq} = 25V$)

III.3.2.2.1 Mise en évidence de la tension de polarisation V_{gs0} sur les effets de pièges

Pour mettre en évidence l'altération des performances des transistors HEMTs AlInN/GaN due aux effets de « gate-lag », on réalise deux jeux de mesures différents à puissance dissipée nulle et à température ambiante constante.

Tout d'abord, la première série de mesures consiste à réaliser un réseau I(V) pour lequel le transistor est polarisé de la manière suivante : $V_{gs0} = V_{ds0} = 0V$. Ensuite, on polarise le même transistor avec $V_{ds0} = 0V$, mais $V_{gs0} = -5V$. La durée et la période des impulsions sont respectivement de 600 ns et 10 μs afin de minimiser l'auto-échauffement.

Lorsqu'on compare les réseaux de sortie (Cf. Figure III. 4), nous observons une différence très importante au niveau de l'amplitude du courant de sortie. Le courant de drain chute environ de 95 mA pour V_{gs} égal à 0V. On observe également une augmentation de la tension de coude ($\Delta V = 2V$) L'augmentation de cette tension de coude et la baisse du courant de sortie entraînent une diminution de l'excursion du cycle de charge. Quand V_{gs} diminue, la différence entre les réseaux $I(V)$ diminue. Pour V_{gs} égale à -3 v, on observe que le courant de drain chute environ de 20 mA. Lorsque V_{gs} s'approche de la tension de pincement, la différence entre les réseaux $I(V)$ est moins importante.

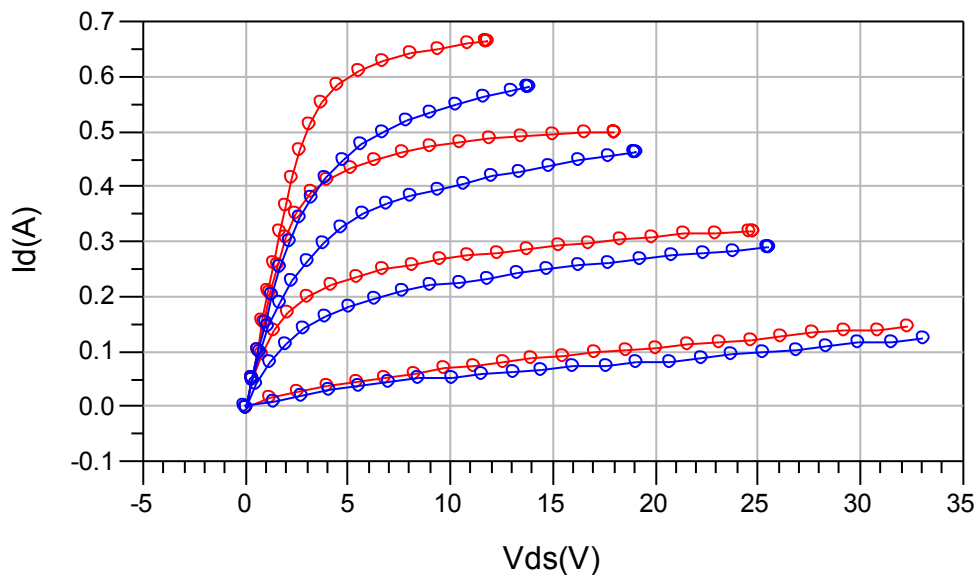


Figure III. 4- Influence de la tension de grille sur un transistor HEMT InAlN/GaN $8 \times 75 \mu m$ avec une puissance dissipée nulle, V_{gs} variant de 0V à -3V par pas de 1V, $V_{gs0} = 0V$ (courbe rouge), $V_{gs0} = -5V$ (courbe bleue)

III.3.2.2.2 Mise en évidence de la tension de polarisation V_{ds0} sur les effets de pièges

Pour mettre en évidence le phénomène de « drain-lag » des transistors HEMTs AlInN/GaN, on réalise deux jeux de mesures différentes à puissance dissipée nulle.

Tout d'abord, on réalise une première série de mesures pour lesquelles le transistor est polarisé de la manière suivante : $V_{gs0} = V_p = -5V$ et $V_{ds0} = 0V$, puis on polarise le même transistor avec $V_{ds0} = 25V$ tout en gardant la même durée et la période des impulsions déjà utilisés en « gate-lag ».

Lorsque on superpose les deux réseaux de sortie (Cf. Figure III. 5), on remarque une diminution de la tension de coude ($\Delta V = 1.2V$) et une diminution du courant de 19 mA dans

la zone 0-20V. L'augmentation de cette tension de coude et la baisse du courant de sortie entraînent une diminution de l'excursion du cycle de charge ($\Delta V = 2.2$ V, $\Delta I = 19$ mA), cela signifie une baisse de la puissance de sortie.

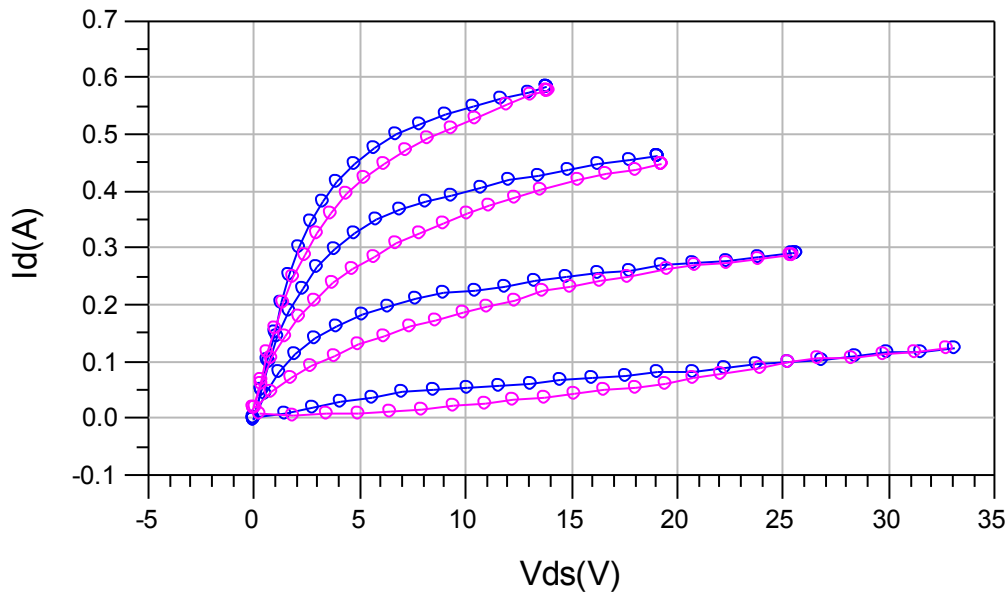


Figure III. 5- Influence de la tension de drain sur un transistor HEMT InAlN/GaN $8 \times 75 \mu\text{m}$ avec une puissance dissipée nulle, V_{gs} variant de 0V à -3V par pas de 1V, $V_{ds} = 0$ V (courbe bleue), $V_{ds} = 25$ V (courbe violet)

D'un point de vue physique, les pièges peuvent être séparés par leur position physique dans le composant. Les pièges sont principalement trouvés en surface au-dessus de la couche donneuse, et dans le buffer, sous le canal.

Or ces points de vues ne sont pas contradictoires : en effet, il est admis pour les technologies conventionnelles III-V que les pièges de surface sont généralement à l'origine du « gate-lag », et ceux de buffer généralement à l'origine du « drain-lag » [114] [115] [116].

III.3.2.3 Caractéristiques RF

L'impact des effets de pièges se traduit lors du fonctionnement des transistors en grand signal par une diminution de la puissance et de la PAE, ainsi que des temps d'établissement lors de la commutation ou de lors de fonctionnements en impulsions.

D'après la Figure III. 6, il faut noter l'impact des pièges sur le courant moyen de sortie. Cette décroissance de courant lorsque la puissance augmente est significative. Elle ne peut pas être analysée par un quelconque effet thermique. , Elle est due à la nature asymétrique des processus de capture et d'émission de charge par les pièges. Leur état de charge augmentant aussi lorsque la puissance augmente. On note que les deux effets de lag ont chacun un impact

sur le courant [16]. Etant donné que ces effets sont encore souvent importants dans les HEMTs GaN, il est important de pouvoir les modéliser.

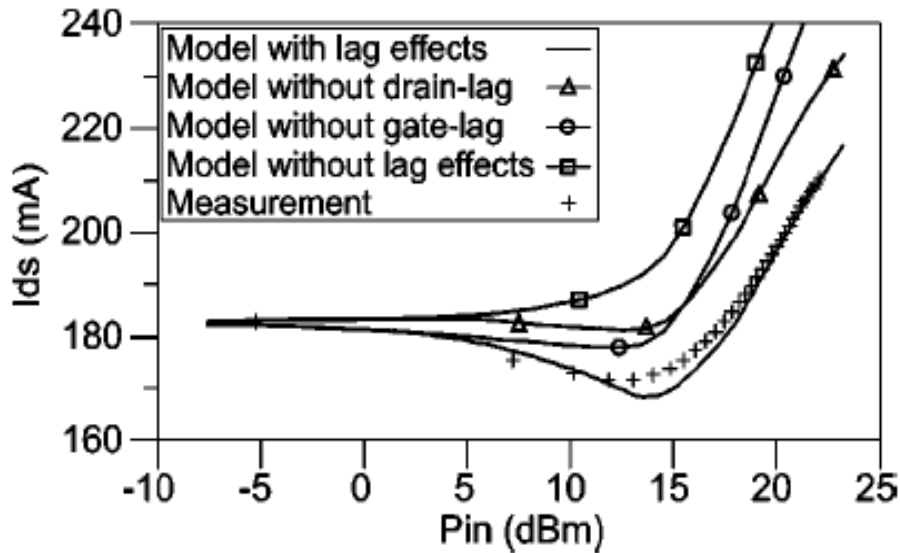


Figure III. 6- Courant moyen mesuré et simulé sur l'impédance optimale en ne prenant pas en compte les effets de pièges, en prenant en compte l'effet gate-lag seulement, le drain-lag seulement et en prenant en compte les deux effets gate-lag et drain-lag ensemble (croix : mesures, lignes continues : simulations) [16]

III.3.2.4 Modélisation

Ce travail réalisé par O.Jardel consiste à développer et mettre en place un modèle de pièges dont le but est de décrire l'influence des pièges sur les caractéristiques en puissance des transistors en bande X. Les pièges sont modélisés en ajoutant une contribution à la tension V_{gs} qui module le courant. Les sous-circuits de pièges sont intercalés dans le circuit électrique entre le port de grille et la source de courant.

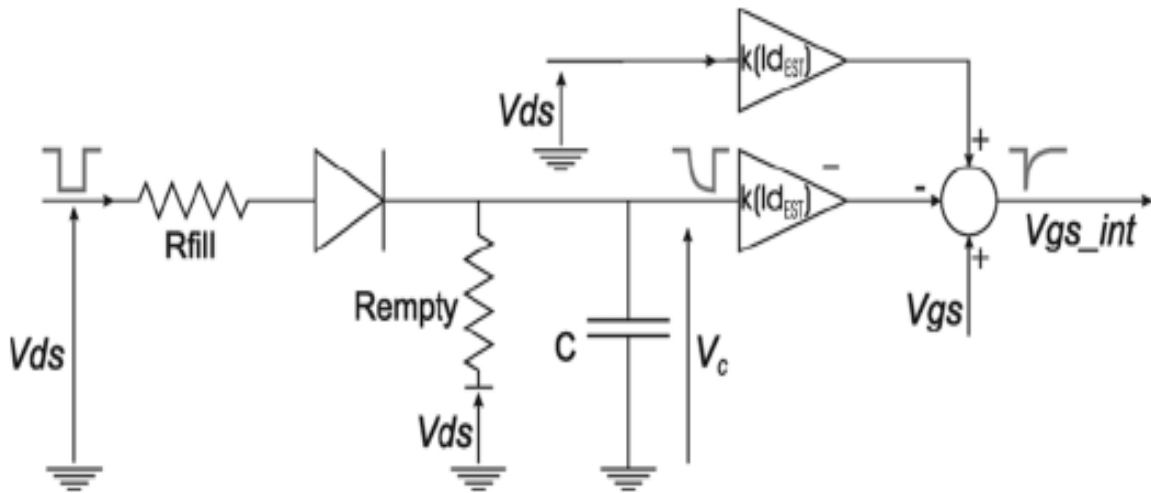


Figure III. 7- Schématique de modèle « drain-lag »

Ils permettent de modifier la tension V_{gs} en y ajoutant les transitoires dus aux phénomènes de « gate-lag » et de « drain-lag ». Les deux circuits fonctionnent comme des détecteurs d'enveloppe [12]. Ce modèle électrothermique, reproduit correctement les caractéristiques RF en CW. Cependant il reste difficile de déterminer les régimes transitoires de capture et d'émission à partir des caractéristiques I-V ou RF mesurées en impulsion. De plus afin de représenter complètement le fonctionnement du transistor il est nécessaire que le modèle puisse couvrir toute la bande de fréquence, notamment la bande basse. C'est la condition pour que le modèle puisse présenter des résultats cohérents quel que soit le type de test réalisé : I-V DC et en impulsion, Load Pull RF et paramètres [S] sur toute la bande de fréquence (DC-40GHz). Les deux premières caractérisations sont généralement cohérentes. Il reste à analyser le troisième type de caractérisation.

III.4 Identification par la mesure des paramètres [S] BF

III.4.1 Méthodes d'identification des défauts

La spectroscopie de défaut est un processus très important qui nous permet de comprendre le mécanisme de transport des porteurs de charge des hétéros structures et les contacts Schottky. L'analyse de l'état des défauts permet de contrôler les transformations électroniques provoquées par les modifications mécaniques, chimiques et morphologiques. Dans le cas d'une jonction Schottky, les mesures de la capacité de la jonction peuvent être effectuées en

fonction de la température, la tension de polarisation et de la fréquence afin de mieux étudier la présence des défauts.

Des nombreuses méthodes de caractérisation de niveaux profonds permettent de détecter les pièges dans un composant à la base de spectroscopie : la spectroscopie de transitoire de capacité DLTS (deep level transient spectroscopy) et la spectroscopie d'admittance.

La DLTS est une technique qui a été proposée par [117]. Elle est basée sur la spectroscopie des transitoires de capacité, liés aux niveaux profonds. C'est une technique qui permet de séparer entre les pièges à majoritaires ou à minoritaires, d'obtenir des informations concernant leurs concentrations, les niveaux énergétiques et les sections efficaces de capture de pièges. De plus, elle permet d'analyser les phénomènes de de pièges pour un large domaine des énergies d'activation et elle est applicable aux niveaux radiatifs et non radiatifs. Le principe de la DLTS consiste dans l'analyse de l'émission et de la capture des pièges associés aux variations de la capacité d'une jonction P-n ou d'une diode Schottky.

Cela est réalisé par un remplissage et vidage répétitif des pièges à l'aide des tensions de polarisations positives et/ou négatives appliquées à l'échantillon. Par contre, cette méthode n'est pas capable de détecter la variation de l'ordre de 10^{-3} induite par l'émission et la capture des électrons [118] donc une amélioration est faite sur cette technique où elle aboutit à mettre au point la technique « CDLTS » (conductance deep level transient spectroscopy) dont l'atout majeur est la possibilité de localisation des piège dans le transistor.

La spectroscopie d'admittance [119] permet de déterminer le taux d'émission thermique des porteurs de charge pour les états de défauts. Les mesures de capacité –tension (C-V) sont utiles pour l'obtention d'une concentration de défaut. Les états de défauts peuvent être étudiés en mesurant la fréquence de l'admittance complexe de la jonction. La tension alternative avec la fréquence $f = \omega/2\pi$ est appliquée à l'hétérojonction ou au contact Schottky.

La réponse à ce signal est l'admittance : $Y = G + j\omega C$, est déterminée expérimentalement. G est la conductance, C la capacité et ω est la fréquence angulaire. Ceci est appliqué pour vérifier la chute de tension. Dans notre manuscrit, une méthode analogue à la spectroscopie d'admittance est utilisée pour déterminer les concentrations de défauts. Le principe est de réaliser des mesures des paramètres [S] BF et le convertir en paramètres Y. le paramètre Y22, admittance de sortie, pour arriver à déterminer. Les mesures de la conductance (Gd) et de la susceptance peuvent être effectuées en fonction de la fréquence, la tension de polarisation et la température afin de mieux étudier la présence des défauts.

III.4.2 Application au HEMT GaN 8x75 μm de technologie AlGaN

Le banc de mesure développé au cours de ce travail a été utilisé pour l'analyse des performances de HEMT AlGaN/GaN sur SiC fabriqués par la société UMS. Ce transistor a été monté sur une plaque provenant de la technologie GH25, cette technologie est basée sur un transistor en quart de micron et offre une pleine capacité MMIC. Ce processus de 0.25 mm est principalement dédié à l'application de puissance en dessous de 20 GHz. Il présente des performances en bande X dans les conditions pulsées sur un transistor avec une largeur de grille allant de 0.1 à 1 mm. La densité de puissance est obtenue autour de 6 W/mm et un rendement au-dessus de 55 % [120].

III.4.2.1 Mise en évidence de l'effet « Kink »

La mesure des caractéristiques courant tension des transistors HEMT AlGaN/GaN testés – représentée à la Figure III. 8 fait apparaître une augmentation soudaine de la conductance de sortie du transistor lorsque la tension drain source appliquée augmente. Cet effet est désigné sous le nom d'effet « Kink » et a été décrit par de nombreux auteurs [121] [122] [123] [77] [124] [125].

Dans sa thèse, G. Mougnot a procédé à une investigation approfondie du phénomène à l'aide de série de mesures I-V réalisées dans différentes conditions. Il a ainsi montré que l'effet « Kink » n'apparaît pas à la première mesure du transistor ni lorsque l'on autorise un temps de relaxation entre chaque courbe mesurée à $V_{gs}=\text{cte}$ (temps de relaxation de l'ordre de plusieurs heures). En revanche si le transistor est mesuré une nouvelle fois tout de suite après un premier balayage en V_{DS} cet effet « Kink » est particulièrement prononcé. Par ailleurs une mesure de la caractéristique I-V en impulsions à partir d'un point de repos « chaud » ($V_{DS0}=25\text{V}$; $V_{GS0}=-1\text{V}$) Figure III. 8 montre la disparition de cet effet « Kink ». Enfin la mesure des caractéristiques en fonction de la température fait apparaître une augmentation du courant pour des tensions proches du pincement et une diminution de ce courant à fort V_{GS} .

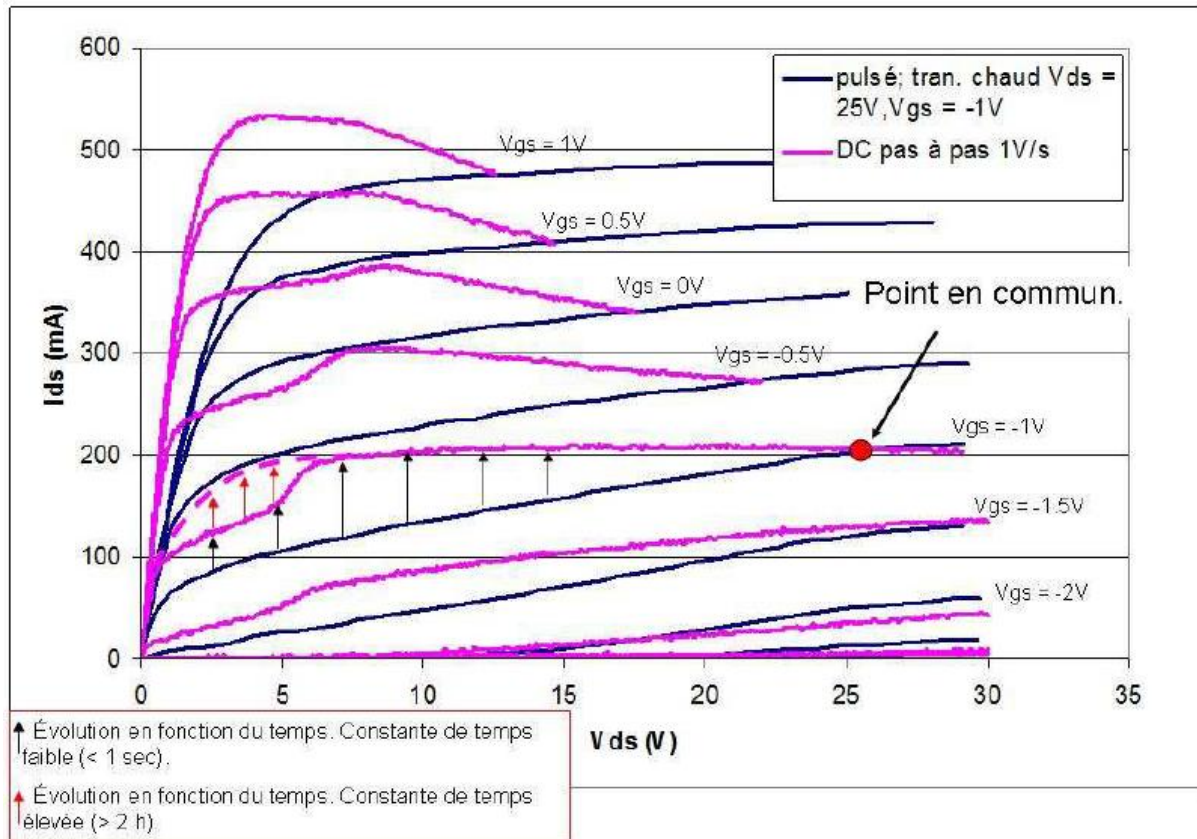


Figure III. 8- Comparaison de réseaux mesurés en DC avec différents temps de relaxation entre chaque courbe et d'un réseau mesuré en impulsion à « chaud » [105]

Le comportement du transistor peut s'expliquer par la présence d'impuretés de type donneur sous la grille, dans la couche barrière, avec des niveaux d'énergie profonds [126]. Au repos ($V_{DS}=0$), et après un temps de relaxation suffisamment long les pièges donneurs ne sont pas ionisés. En présence d'un champ électrique suffisant les donneurs sont ionisés provoquant l'apparition d'une charge positive sous la grille qui produit une augmentation de la densité de charge dans le canal et en conséquence du courant. Lorsque la tension V_{DS} est ramenée à 0, les pièges sont chargés positivement et doivent capturer des électrons pour redevenir neutres. La constante de temps de capture est inversement proportionnelle à la densité d'électrons, au taux de capture et au nombre d'états disponibles. Si les pièges sont localisés sous la grille dans la barrière d'AlGaN, celle-ci étant déplétée, la densité d'électrons est extrêmement faible et de fait la constante de temps de capture peut atteindre les temps observés en mesure (>1h) pour la relaxation des pièges. Cette analyse est confirmée par le comportement thermique au voisinage du pincement où une augmentation de la température conduit à une augmentation du nombre de pièges ionisés positivement et par là même à une augmentation du courant.

Enfin on constate à l'examen des caractéristiques I-V la présence également de pièges de surface et de substrat et qui conduisent au phénomène « gate lag » ou de « drain lag » déjà mentionnés.

La mesure des paramètres petits signaux basses fréquences doit nous renseigner sur la dynamique de ces derniers types de pièges. En revanche, compte tenu des constantes de temps mises en jeu pour les phénomènes de « Kink », cette mesure ne nous apportera pas d'informations complémentaires sur la dynamique de l'effet « Kink ».

III.4.2.2 Mesure des caractéristiques basse fréquence

On a pu constater au paragraphe précédent que la caractérisation I-V des effets de pièges dans les transistors AlGa_N/Ga_N conduit à des résultats intéressants qui peuvent être confrontés à différentes hypothèses. Cette caractérisation amène d'ores et déjà des informations sur les dynamiques très lentes des effets de pièges telles que celles mises en jeu par l'effet « Kink ». Par contre, il reste à réaliser la caractérisation de la dépendance en fréquence des pièges de surface et de buffer. La mesure des paramètres S BF a été réalisée pour de nombreux points de polarisation. La Figure III. 9 montre les trois points de polarisations pour lesquels les paramètres S sont analysés. Ils correspondent aux situations de « pré-Kink » (point A) et « post- Kink » (points B et C).

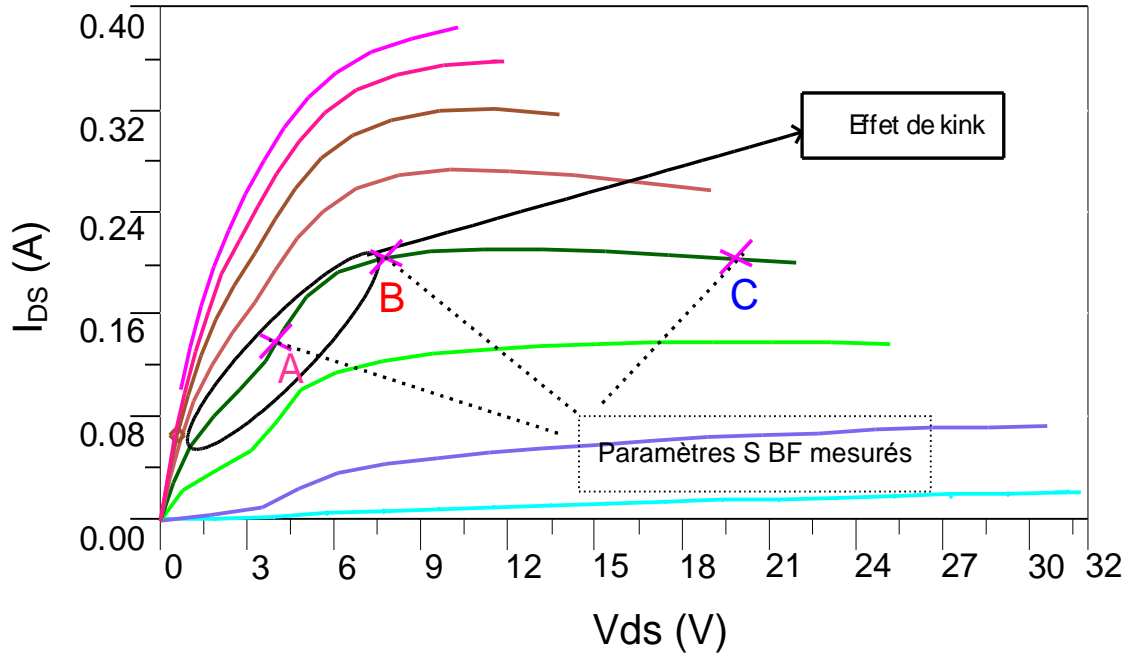


Figure III. 9- tracé représentant les points de polarisations choisis pour la mesure des paramètres S BF avec $V_{GS} = -1$ v et différentes V_{DS} suivant les positions suivantes : A : durant l'effet de kink (couleur violet), B : fin d'effet de kink (couleur rouge) et C : après l'effet de kink avec V_{ds} importante (couleur bleu)

Les paramètres S_{21} et S_{22} sont représentés aux Figure III. 10 et Figure III. 11. Les phénomènes de dispersion observés correspondent à des fréquences dont l'ordre de grandeur est de quelques centaines de Hz à une centaine de kHz et donc à des constantes de temps de l'ordre de la milliseconde. Comme on pouvait s'y attendre, les constantes de temps associées à l'effet Kink n'apparaissent pas sur ces graphiques et la dispersion observée correspond aux pièges de surface et de buffer.

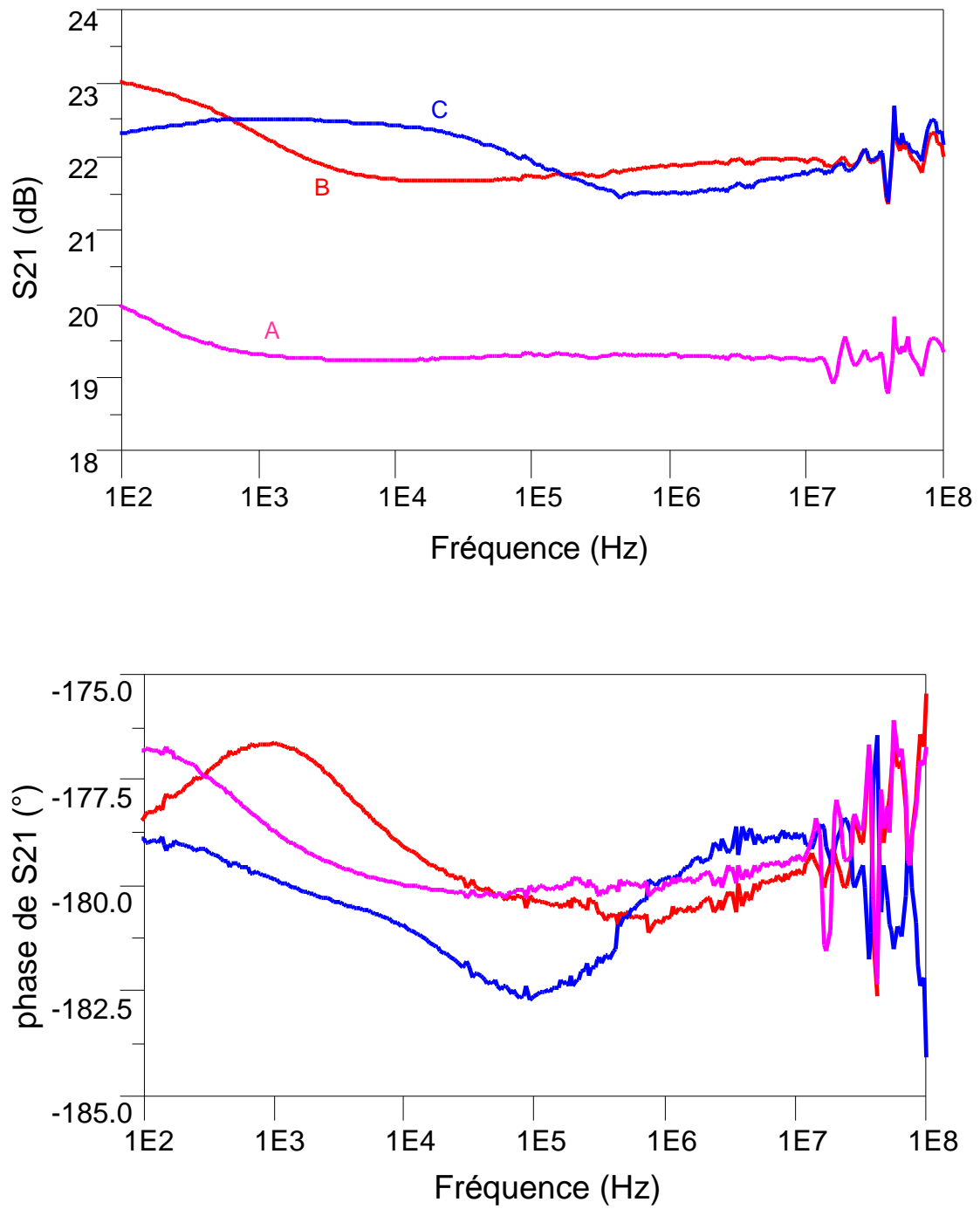


Figure III. 10- Paramètre S21 du transistor AlGaIn/GaN 8x75 μm à 25 $^{\circ}\text{C}$ pour $V_{gs}=-1$ v et $V_{ds} = 4$ v (violet) ; 8 v (rouge) et $V_{ds} = 20$ v (bleu)

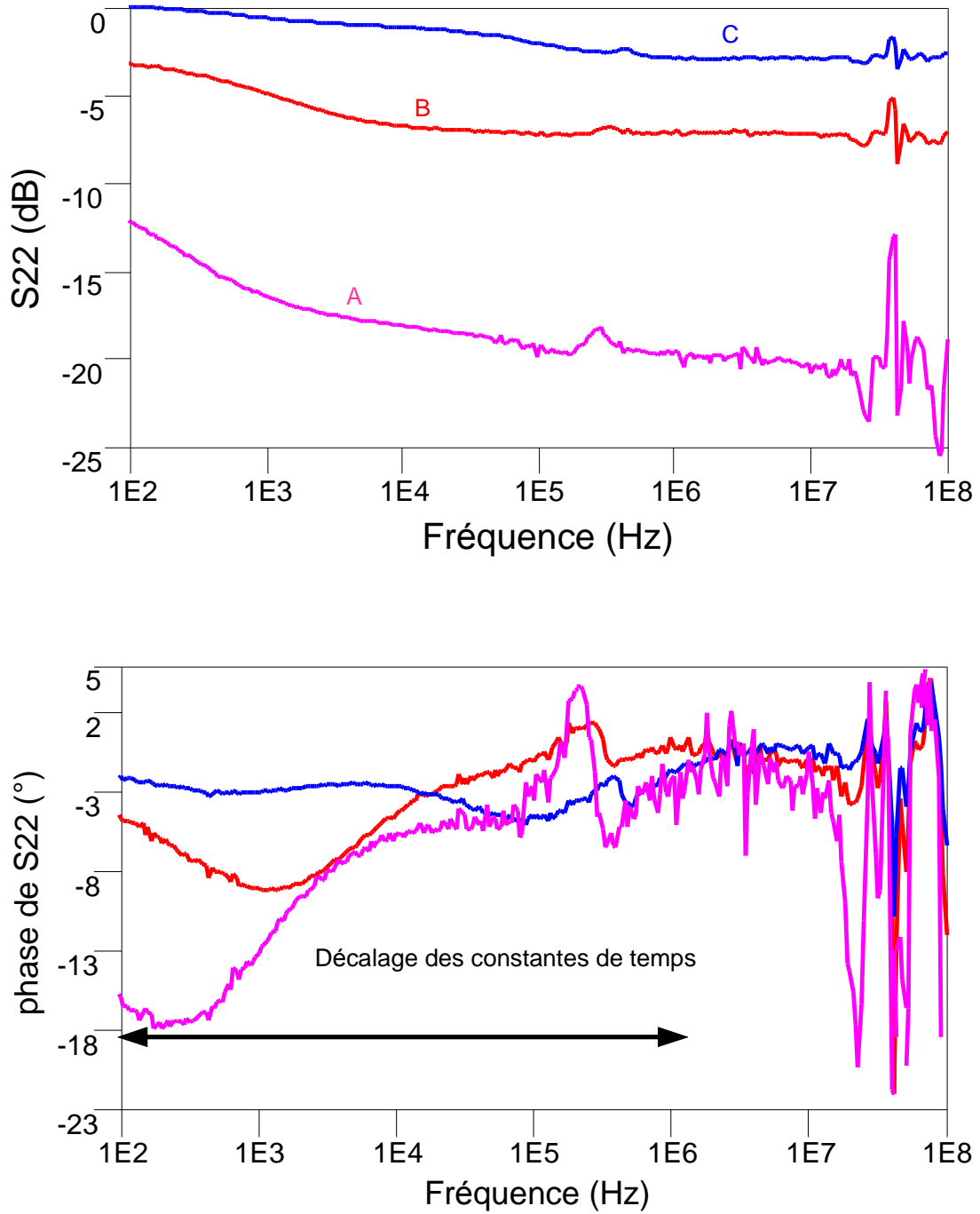


Figure III. 11- paramètre S21 du transistor AlGaIn/GaN 8x75 μm à 25 °C pour V_{gs}=-1 v et V_{ds} = 4 v (violet) ; 8 v (rouge) et V_{ds} = 20 v (bleu)

Les transconductance et conductance de sortie du transistor sont extraites de ces mesures, à partir des équations suivantes.

$$G_m = \sqrt{(\Re^2 + \Im^2)[1 + (wC_{gs}R_{gs})^2]} \quad \text{Équation III. 5}$$

Avec $\Re = \Re\{Y_{21}\} - \Re\{Y_{12}\}$ et $\Im = \Im\{Y_{21}\} - \Im\{Y_{12}\}$

$$C_{gs} = \frac{\Im\{Y_{11}\} + \Im\{Y_{12}\}}{w} \left[1 + \frac{(\Im\{Y_{11}\} + \Im\{Y_{12}\})^2}{(\Re\{Y_{11}\} + \Re\{Y_{12}\})^2} \right] \quad \text{Équation III. 6}$$

$$R_{gs} = \frac{\Re\{Y_{11}\} + \Re\{Y_{12}\}}{wC_{gs}(\Im\{Y_{11}\} + \Im\{Y_{12}\})} \quad \text{Équation III. 7}$$

Ils sont représentés aux Figure III. 12 et Figure III. 13. On constate, à l'examen de ces caractéristiques, une dispersion limitée de la transconductance pour les points présentés. La conductance de sortie présente, quant à elle, une dispersion plus importante dénotant la présence de pièges de buffer. Il reste à confronter ce type de mesures aux mesures plus classiques sur les performances RF des HEMT AlGaN/GaN.

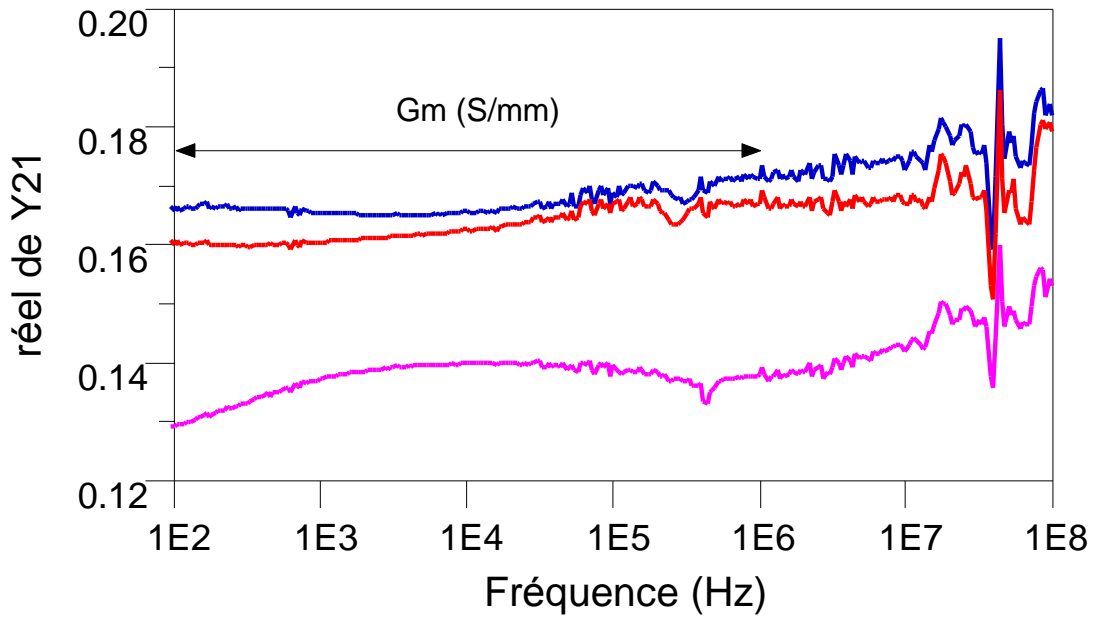


Figure III. 12-réel du paramètre Y21 qui décrit la transconductance (Gm) du transistor en BF

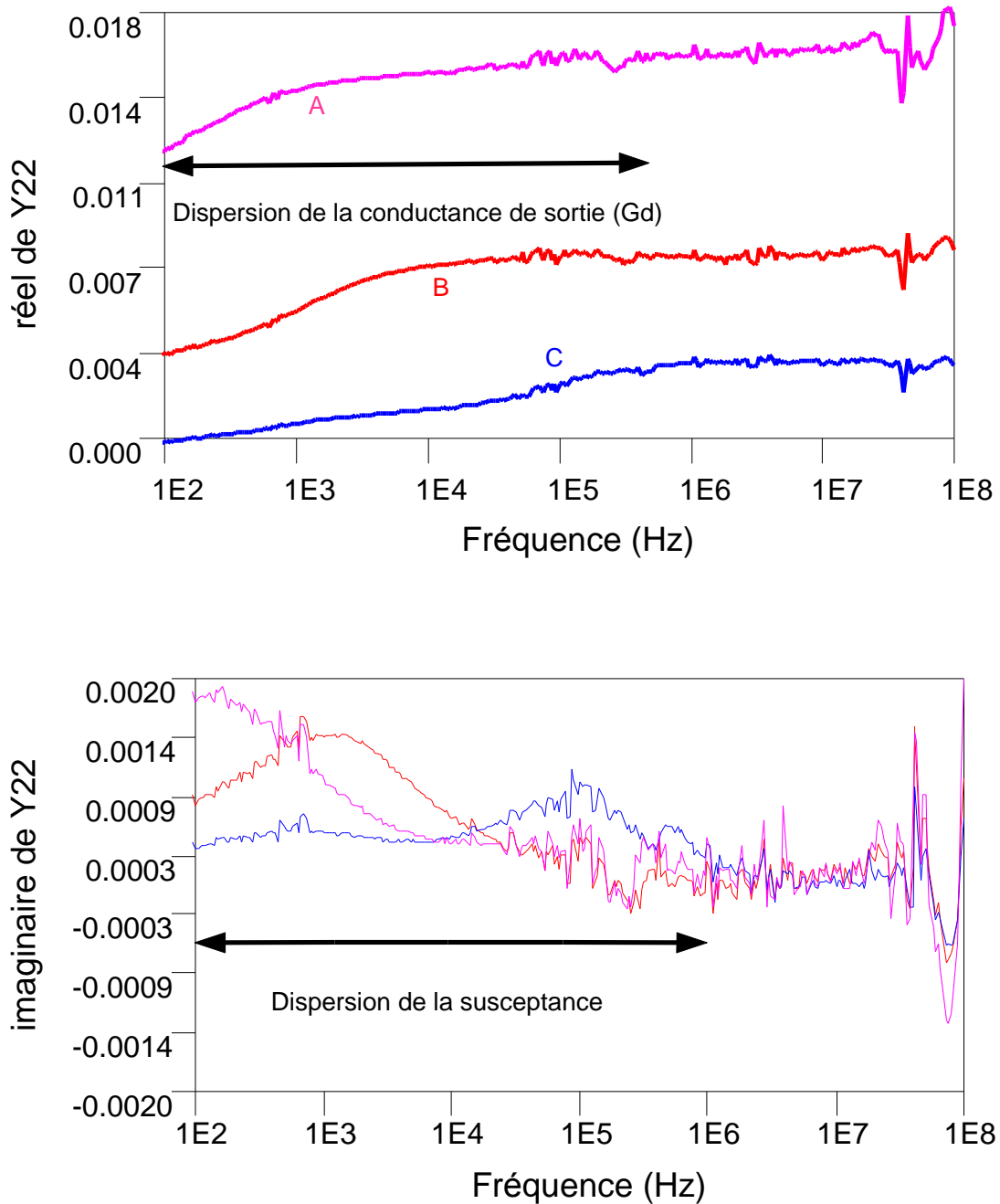


Figure III. 13-paramètre Y22 (réel/imaginaire) qui décrit la conductance de sortie et la susceptance du transistor

III.4.2.3 Discussion

La caractérisation de la dispersion doit être confrontée aux résultats obtenus au travers d'autres types de caractérisation. Le modèle du transistor caractérisé a été développé par G. Mouginot. Il intègre la description des pièges selon le modèle décrit dans le chapitre 1. Les coefficients « Amplitude_GL » et « Amplitude_DL » permettent de moduler l'impact des

pièges sur les différentes caractéristiques. Lors de cette expérience ils ont été ajustés pour décrire correctement les caractéristiques I-V mesurées en impulsion, les paramètres S mesurés en RF ($f > 1\text{GHz}$) et les caractéristiques mesurées en Load-Pull CW ou impulsionnel. Les mesures de dispersion en Basse Fréquence, réalisées dans le cadre de ce travail n'avaient pas été prises en compte lors de l'élaboration du modèle.

Cependant, lors des mesures réalisées en Load Pull impulsionnel, la comparaison des formes mesurée et simulée du courant de drain moyen au cours du temps, révèle un écart notable entre les performances mesurées et simulées. En effet bien que la forme qualitative du courant moyen de drain soit la même en simulation et en mesure, on constate, à l'examen de la Figure III. 14, des amplitudes de transitoires plus importantes en mesure qu'en simulation. Les mesures effectuées par G. Mouginot montrent que ces transitoires sont dus aux pièges et non à la thermique. Les courbes de la Figure III. 14 suggèrent donc que la quantité de pièges pris en compte dans la modélisation est insuffisante.

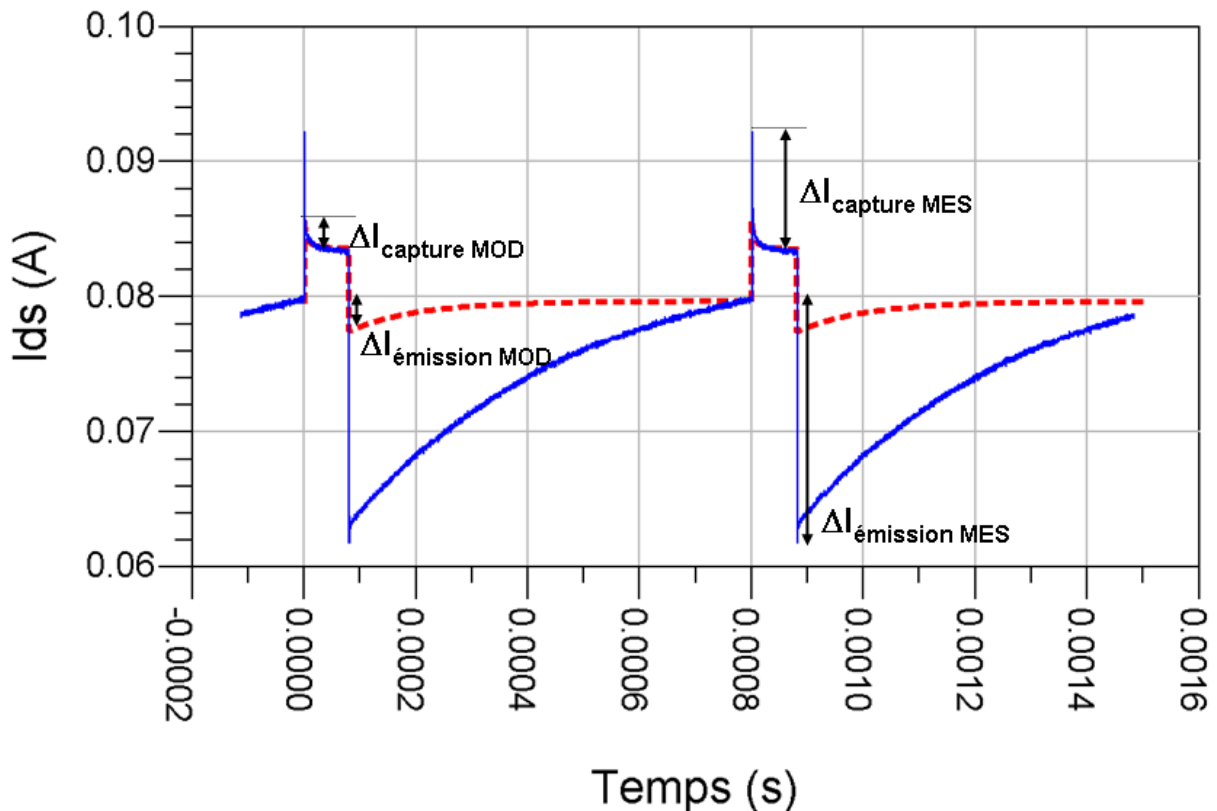


Figure III. 14- Mesure (trait continu bleu)/Simulation (trait pointillé rouge) du courant moyen de drain à $P_{in}=8.9\text{ dBm}$ pour un transistor $8 \times 75\ \mu\text{m}$ AlGaIn/GaN HEMT polarisé en continu $V_{ds0}=30\text{V}$, $I_{ds0}=80\text{mA}$. (Impulsion $80\ \mu\text{s}$, période $800\ \mu\text{s}$).

Pour confirmer cette hypothèse nous avons effectué des mesures de paramètres S BF à l'aide du banc mis au point au cours de ce travail. Les résultats obtenus pour un point de polarisation en classe AB ($V_{ds0} = 35$ V, $I_{ds0} = 48$ mA) sont donnés à la Figure III. 15 .

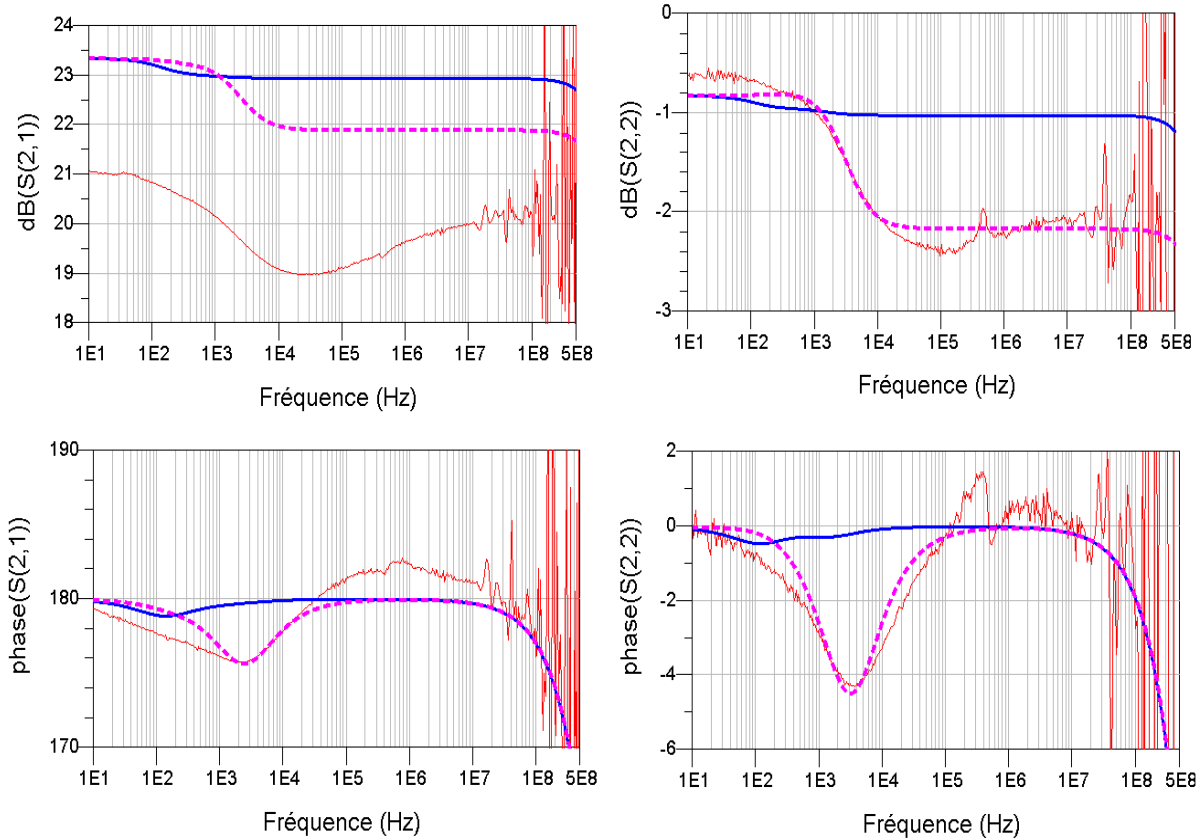


Figure III. 15- Mesure (trait continu rouge)/simulations (trait continu bleu : modèle initial; trait pointillé violet : modèle ajusté aux mesures) des paramètres S_{21} et S_{22} , en module et phase, dans la bande 10 Hz à 500 MHz pour un transistor $8 \times 75 \mu\text{m}$ AlGaIn/GaN HEMT polarisé en continu $V_{ds0}=35\text{V}$, $I_{ds0}=48\text{mA}$.

La Figure III. 15 présente également les résultats obtenus en mesure et en simulation sur un transistor $8 \times 75 \mu\text{m}$ AlGaIn/GaN HEMT polarisé en continu dans la bande 10 Hz – 500 MHz. Deux résultats de simulation sont visibles. Le premier résultat est obtenu en trait bleu continu sur les graphiques et correspond à la rétro-simulation du transistor sans réajustement. Le transistor correspond donc à celui que nous avons extrait précédemment lors de notre étude. Ainsi, en comparant ces résultats de simulation aux résultats de mesures, nous observons un certain manque de dynamique en ce qui concerne la simulation, les amplitudes simulées sont négligeables en comparaison aux résultats de mesures. Néanmoins, malgré la différence d'amplitude, nous constatons une allure identique des courbes mesurées et simulées en

fonction de la fréquence, avec un léger décalage sur la fréquence de résonance observée. Cela confirme l'observation précédente sur la forme du courant de drain moyen en Load Pull impulsionnel.

Nous avons donc procédé à un réglage du modèle de piège présenté dans le chapitre 1. Les résultats sont donnés à la Figure III. 15, en traits pointillés violets. Au cours de ce réglage, nous nous sommes aperçus que les paramètres du modèle de « gate-lag » influent sur les résultats du S_{21} et les paramètres du modèle de « drain-lag » sur les résultats du S_{22} . De cette façon, nous avons pu aisément obtenir des résultats de simulations plus proches des mesures, ceci en augmentant l'amplitude des pièges simulés (*amplitude_GL* ; *amplitude_DL*) et en ajustant la résistance permettant d'ajuster la constante de temps d'émission des pièges simulés (*Rviderapide*).

Cette deuxième comparaison mesures/simulations nous permet de confirmer un de points faibles du modèle. Ce modèle ne simule pas assez les effets des pièges, la quantité de pièges pris en compte est bien trop faible par rapport à ce que nous observons en mesure. Avec les nouvelles valeurs des paramètres de pièges nous pouvons décrire correctement la forme du courant de drain en impulsion. Cependant, dans ces conditions la puissance de sortie et le rendement obtenus en simulation pendant l'impulsion RF sont trop faibles. Nous nous heurtons donc à un problème de cohérence entre les différentes mesures réalisées ; c'est-à-dire :

- Mesures I-V en impulsions de 500ns
- Mesures Load-Pull CW ou impulsionnelle
- Mesures de dispersion en BF

A notre connaissance c'est la première fois que ce type de comparaison est effectué et que cette incohérence est mise à jour. L'explication n'est pas encore très claire mais pourrait venir du fait que la durée des impulsions utilisées pour établir le modèle I-V (500ns) est trop importante pour et correspond en fait à une quantité de pièges ionisés importante.

III.5 Application au HEMT en technologie AlInN/GaN

III.5.1 Présentation de la technologie AlInN/GaN

Suite à l'idée de Kuzmik en 2001 [127], les composants HEMTs à base de AlInN/GaN pour des applications de puissance à haute fréquence sont devenus le sujet de nouvelles recherches dans plusieurs laboratoires. Dans le HEMT, le flux de porteurs de charges dans le canal est réalisé par un gaz bidimensionnel d'électrons, leur déplacement engendre le courant en sortie du transistor. Pour la structure AlGaN/GaN, les charges sont confinées dans « un puits de potentiel » créé à l'hétérojonction entre les couches, c'est le canal de conduction. Cette structure permet d'atteindre une densité de l'ordre de $1.0 \times 10^{13} \text{cm}^{-2}$ pour le gaz d'électrons à deux dimensions (2DEG) confinés à l'hétéro interface. Par ailleurs, la structure AlInN/GaN présente une densité d'électrons de l'ordre de $2.7 \times 10^{13} \text{cm}^{-2}$, ce qui la rend très intéressante pour la réalisation de composants délivrant de forts courants et de fortes puissances en RF.

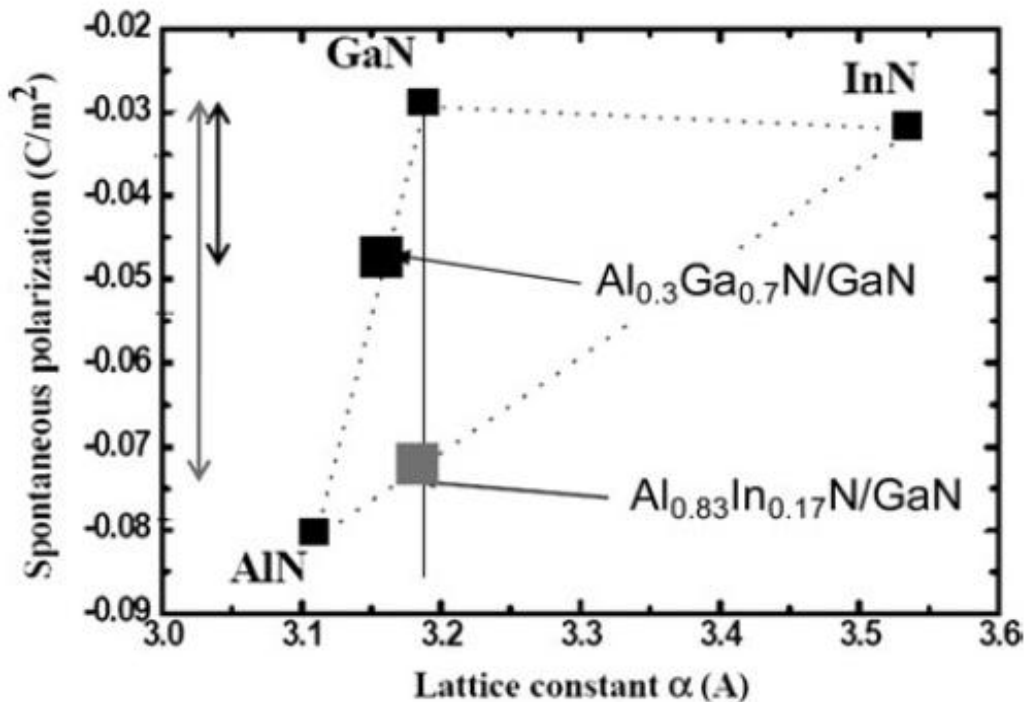


Figure III. 16- Polarisation spontanée par rapport à la constante du réseau

Les structures HEMTs à base AlInN/GaN ont deux principaux avantages par rapport aux structures HEMTs AlGaN/GaN :

- Le premier avantage : la charge induite par la polarisation spontanée est presque trois fois plus élevée, ce qui permet une meilleure densité de courant.
- Le deuxième avantage : comme Al_{0,83}In_{0,17}N et GaN sont en treillis adapté, il n'y a pas de contraintes mécaniques dans les structures épitaxiales. Ces contraintes mécaniques sont nuisibles à la fiabilité du dispositif et peuvent être à l'origine de phénomènes de piégeages dans les transistors [128].

Gonshoreck a démontré qu'une mince couche d'AlN ($e_{\text{AlN}} \approx 1\text{nm}$) permet d'augmenter la densité de porteur dans le canal. On observe dans le Tableau III. 4 suivant les performances dues à l'alliage.

	$\Delta P_0(\text{cm}^{-2})$	$P_{\text{piezo}}(\text{cm}^{-2})$	$n_S(\text{cm}^{-2})$
Al _{0,3} Ga _{0,7} N/GaN	$-1,56.10^{-2}$	$-9,8.10^{-3}$	$1,56.10^{13}$
In _{0,17} Al _{0,83} N/GaN	$-3,7.10^{-2}$	0	$2,73.10^{13}$

Tableau III. 4-Polarisation et densité de porteur

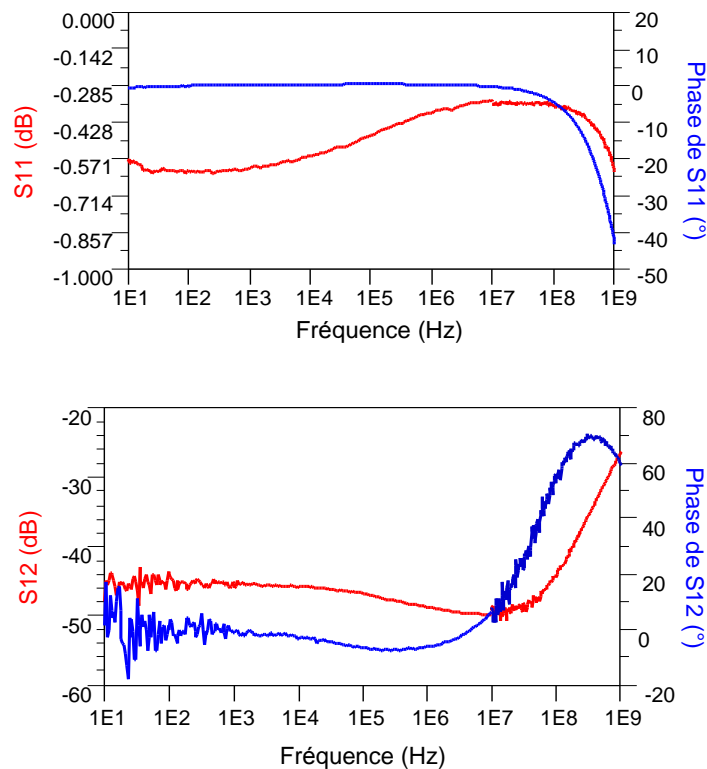
L'alliage AlInN/GaN est un choix qui permet de fonctionner à des fréquences de travail élevées et à des puissances importantes. L'étude de ces matériaux a débuté en 2005. Les composants HEMTs à base d'AlInN provenant de III-V Lab présentent des performances notables qui permettent de confirmer la compétitivité de l'AlInN/GaN vis-à-vis l'AlGaN/GaN dans la bande S, C et X [129]. [130] présente une caractérisation grand signal pour des transistors avec cette technologie où ils délivrent une densité de puissance de 10,8 W/mm avec un rendement de 60 % à 3,5 GHz ; 6,6 W/mm avec un rendement de 39 % à 10,24 GHz et 4,2 W/mm avec un rendement de 43% à 18 GHz.

Le banc de mesure mis au point au cours de ce travail, nous a permis d'investiguer les caractéristiques de cette technologie et notamment les caractéristiques vis-à-vis des effets de pièges.

III.5.2 Mesures des paramètres [S] BF pour le transistor AlInN/GaN 8x75

Les transistors mesurés ont été fabriqués au laboratoire 3-5 Lab. L'épithaxie des différentes couches de matériau est réalisée à partir du substrat SiC par la méthode de dépôt en phase vapeur d'organométalliques basse pression (LPMOCVD) en utilisant un réacteur de 2 pouces(Inch). Les hétérostructures consistent en une couche isolante de GaN de 1.7 μm , une couche espaceur AlN d'épaisseur 1 nm et une couche AlInN non dopé avec environ 18 % d'indium [130].

Les mesures des quatre paramètres [S] ont été réalisées en basse fréquence sur des transistors AlInN/GaN de 8x75 μm de développement de grille dans la gamme de fréquences [10 Hz, 1 GHz] (cf. Figure III. 17). La Figure III. 17 montre la dispersion importante des coefficients de sortie (S21 et S22) en fonction de la fréquence différemment aux celles d'entrée (S11 et S22). De plus, ces paramètres (S21 et S22) nous permettent de caractériser la transconductance (G_m) et la conductance de sortie G_d en utilisant les paramètres [Y] transformés à partir des paramètres S mesurés.



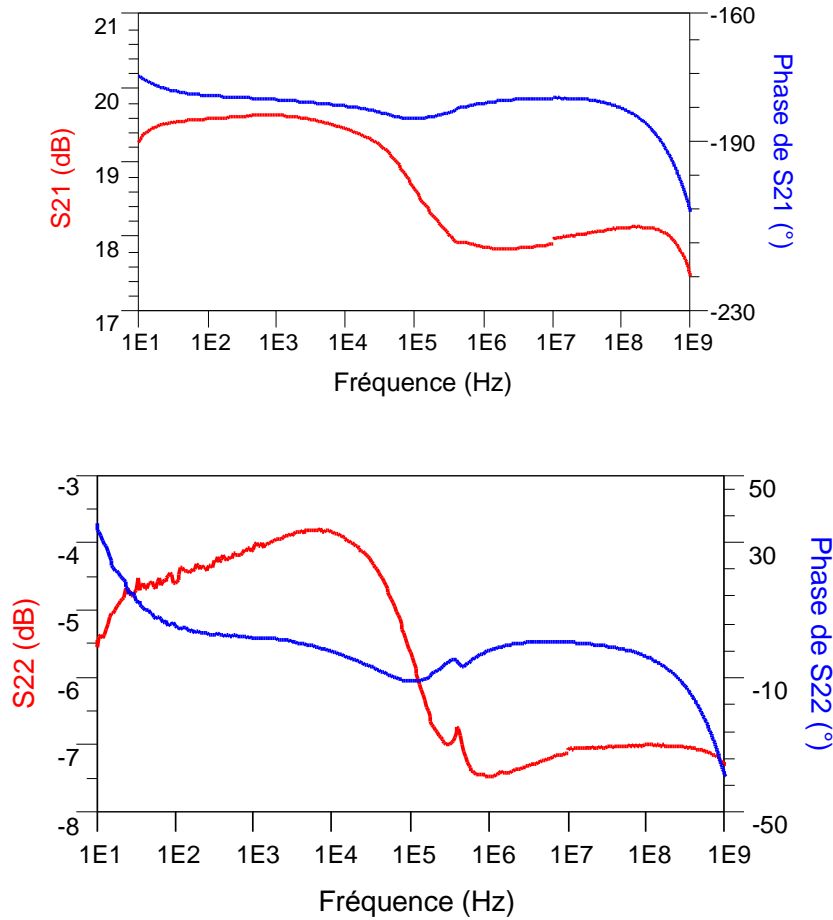


Figure III. 17-Paramètres [S] mesurés sur des transistors AlInN/GaN de 8x75µm de développement de grille dans la gamme de fréquences [10 Hz, 1 GHz] ($V_{gs} = -3V$, $V_{ds} = 20V$)

III.5.3 Analyse du comportement thermique

La mesure des paramètres [S] en basse fréquence permet l'identification de paramètres clés des transistors tels que la résistance à l'état « ON » du transistor. Ce paramètre est essentiel dans les applications de commutation et sa détermination en fonction de la température permet par ailleurs d'ajuster finement le modèle électrothermique du transistor. Par ailleurs il constitue un paramètre permettant de remonter à la détermination de la température dans le canal. Compte tenu des phénomènes de pièges la détermination de cette résistance peut être entachée d'erreur. C'est pourquoi sa mesure en régime « petit signal » doit permettre de lever les indéterminations.

Par définition (équation III.8), R_{on} est l'inverse de la pente, c'est à dire la dérivée du courant de drain par rapport à V_{ds} , dans la zone ohmique.

$$R_{on} = \left(\frac{\partial I_{DS}}{\partial V_{DS}} \right)^{-1} \quad \text{Équation III. 8}$$

Elle est obtenue pour de faibles variations de la tension de drain lorsque le transistor conduit (ici à $V_{gs}=0V$). La mesure des paramètres-[S] permet donc d'accéder indirectement à R_{ON} . Cette dernière suit une loi de variation linéaire en fonction de la température. Les paramètres-[S] sont mesurés en polarisation continu pour une polarisation de repos $V_{gs}=V_{ds}=0V$, pour une fréquence allant de 10 Hz à 3 GHz. L'asservissement thermique est assuré par le socle. Nous présentons ici une variation de $-25^{\circ}C$ à $125^{\circ}C$.

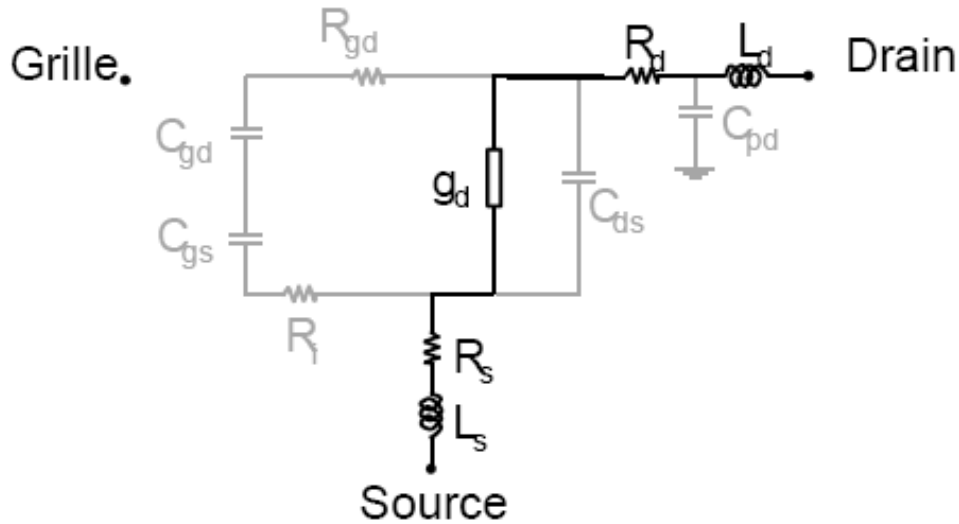


Figure III. 18-schéma petit signal du transistor

A partir de la mesure des paramètres-[S], nous procédons à l'extraction des paramètres-[Y] et nous nous intéressons plus particulièrement à $Re(Y_{22})$. Dans les conditions de polarisation présentées précédemment et à la fréquence de 500MHz, le schéma petit-signal du transistor se limite à l'association en série des résistances d'accès de source, de drain et de la conductance de sortie (Figure III. 18). En effet pour $V_{GS}=V_{DS}=0V$ les valeurs des capacités extraites sont $C_{GS}=0,65pF$, $C_{GD}=0,5pF$ et $C_{DS}=0,13pF$; ce qui correspond, à 500 MHz, à des impédances supérieures à 1 k Ω , contre quelques ohms sur le chemin principal, nous permettant ainsi les simplifications proposées.

Nous pouvons donc donner la relation (équation III.9) entre les différents paramètres de ce schéma simplifié:

$$\frac{1}{Re(Y_{22})} = R_s + \frac{1}{g_d} + R_D = R_{on} \quad \text{Équation III. 9}$$

Les composants utilisés sont des HEMTs AlInN/GaN à déplétion (naturellement ON), de développement $8x75x0,25 \mu m$ avec une largeur de grille de $75 \mu m$ et une longueur de $0,25 \mu m$ fabriqués dans le laboratoire III-V Lab. Les mesures de la partie réelle de

l'admittance de sortie sont présentées à la Figure III. 19, pour des températures de socle variant de -25°C à 125°C par pas de 50°C.

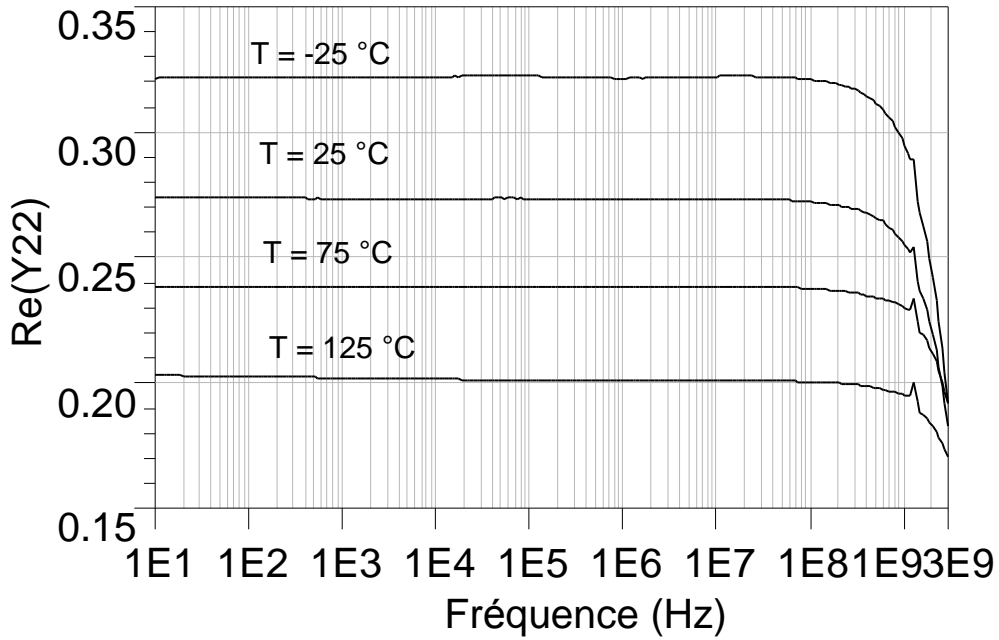


Figure III. 19- Re(Y22) de 10 Hz jusqu'à 3 GHz avec différentes températures du socle (T= -25 °C, 25 °C, 75 °C et 125 °C)

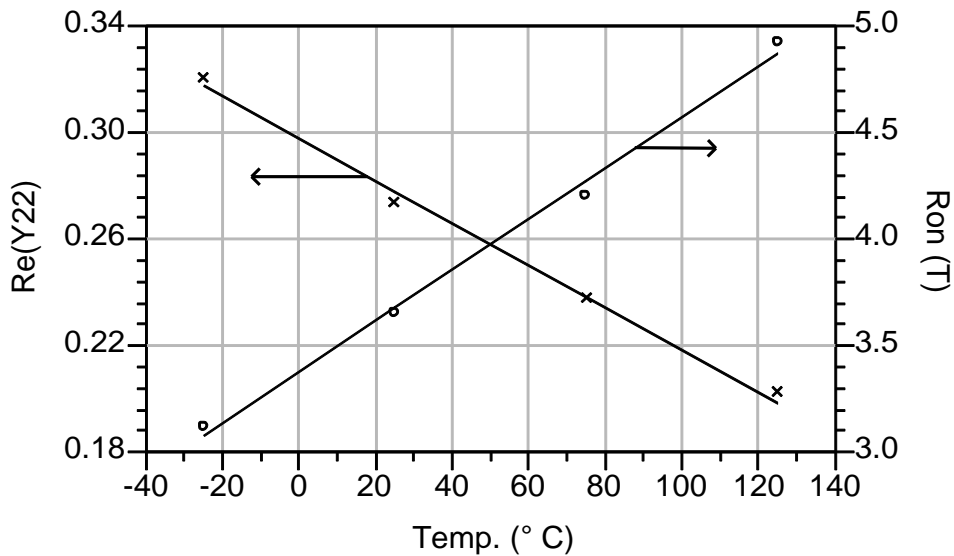


Figure III. 20- partie réelle de Y22 et la résistance Ron correspondant en fonction de la température de socle

Les valeurs ainsi relevées sont ensuite implémentées dans le modèle du transistor, fait par G. Callet, doctorant Xlim, suivant une loi de variation linéaire des paramètres RON et IDSS

(courant de drain en saturation, à $V_{gs}=0V$). Afin de valider le comportement du composant, nous avons choisi de comparer ces résultats à des mesures IV réalisées en impulsions pour limiter l'auto-échauffement du composant. La largeur d'impulsion choisie est de 600ns et le rapport cyclique est de 0,5%. La comparaison entre le modèle et la mesure est réalisée pour les courbes à $V_{gs}=0V$ pour différentes températures (cf. Figure III. 21). La bonne concordance observée en mode ON ($V_{gs}=0V$) valide cette méthode de caractérisation thermique pour des applications de commutation.

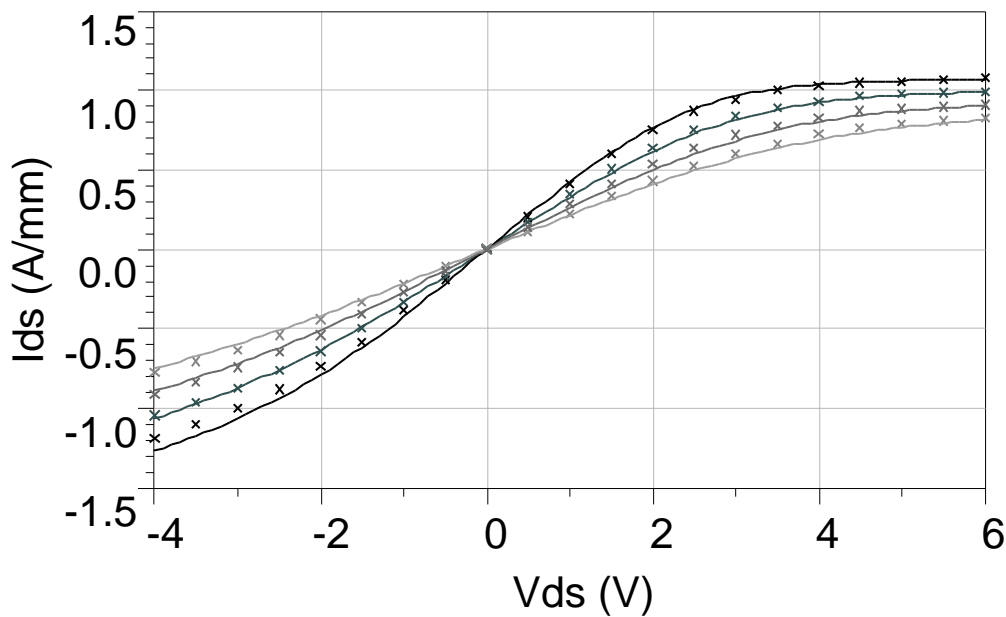


Figure III. 21- Comparaison de la méthode de paramètres-[S], implémentée dans le modèle, proposée ici avec une mesure réalisée en impulsion.

Donc, La méthode de caractérisation de $R_{ON}(T)$ développée ici présente l'intérêt majeur d'être réalisée à puissance dissipée nulle, contrairement aux méthodes existantes, et n'entraîne donc pas d'auto-échauffement. De plus, elle est parfaitement sans risque et reproductible puisqu'elle ne suscite aucun vieillissement prématuré du composant. Elle permet également de s'affranchir des phénomènes de pièges inhérents à la technologie nitrure de gallium.

Pour conclure cette partie de caractérisation thermique des transistors HEMT GaN, il faut noter que la loi de variation de $R_{ON}(T)$ constitue la base d'une méthode électrique (méthode 3omega) de détermination des propriétés thermiques des transistors HEMT GaN.

III.5.4 Analyse des phénomènes dispersifs dans le transistor HEMT AlInN/GaN 8x75

La caractérisation des HEMT AlInN/GaN à l'aide des paramètres [S] en basse fréquence permet, non seulement une identification des pièges mais aussi d'ajuster les paramètres du modèle proposé dans la thèse d'Olivier Jardel. En effet les mesures I-V en impulsion ou encore les mesures RF ne permettent pas d'extraire les paramètres du modèle avec une grande précision. En effet ces mesures sont très peu sensibles aux variations de ces paramètres, notamment les constantes de temps de capture et d'émission.

L'analyse présentée dans ce mémoire porte sur un transistor HEMT AlInN/GaN de développement 8x75 μm de grille fabriqué par 3-5 Lab. Les caractéristiques I-V mesurées en impulsion et en DC sont données à la Figure III. 22. On peut constater, à l'examen de ces caractéristiques, que le transistor est le siège d'effets dispersifs dus aux pièges et à l'auto-échauffement.

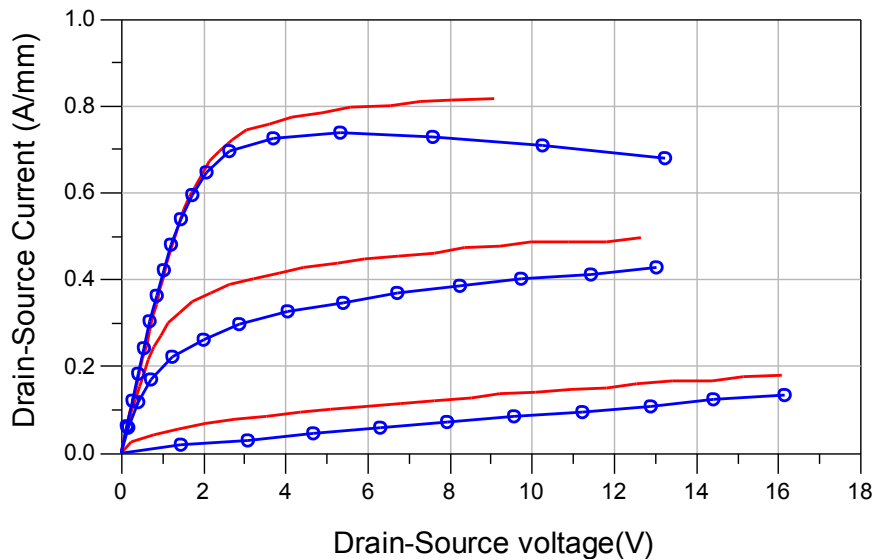


Figure III. 22- comparaison des caractéristiques IV en continu (bleu) et IV en impulsion (rouge) de transistor AlInN/GaN 8x75 pour V_{gs} qui varie de -3 à -1 avec un pas de 1 v

III.5.4.1 Mesures réalisées

III.5.4.1.1 Influence de points de polarisation sur le comportement de Gd

Plusieurs séries de mesures ont été réalisées : en fonction de la tension de polarisation et en fonction de la température. Dans un premier temps, la température a été maintenue constante à 25 °C (température ambiante), puis les tensions V_{ds} ont été balayées tout en gardant la tension V_{gs} constante à -3 v. il faut noter que l'élévation de température relative au point de polarisation est de l'ordre de 10 °C pour les points de polarisation considérés entre 5 et 20 V. Comme la résistance thermique correspond à ce transistor vaut 18 °C/W, nous avons donc supposé que l'auto-échauffement est négligeable.

La conductance de sortie Gd du DC aux RF extraite avec différentes tensions de drain est donné à la Figure III. 23 comme la partie réelle de l'admittance de sortie, présente une fréquence de transition qui varie d'environ deux ordres de grandeur lorsque la tension de drain augmente de 5 V à 15 V. La susceptance (B), dans les mêmes conditions de polarisation que la conductance, présente un maximum qui augmente avec la tension de polarisation comme la conductance de sortie.

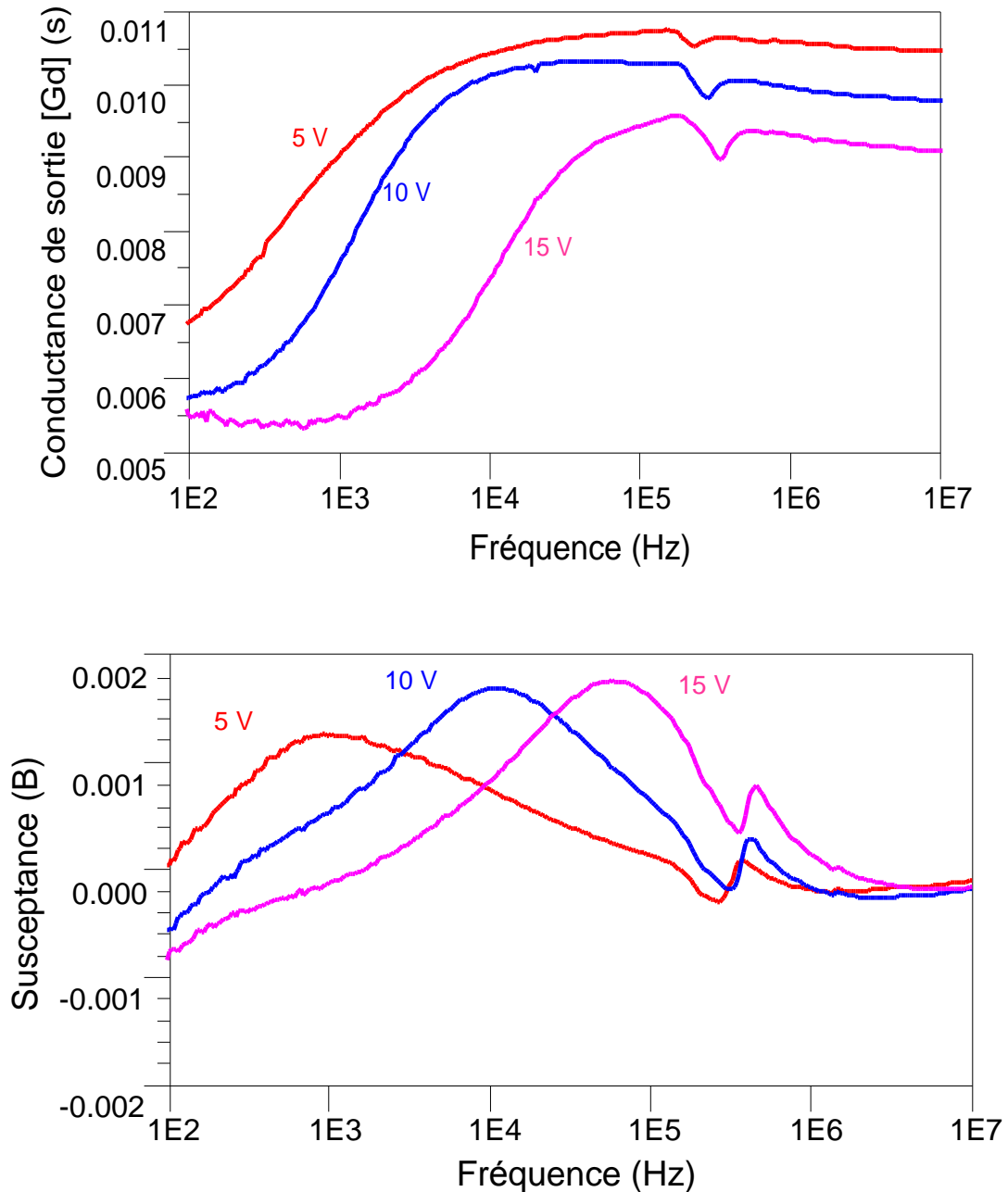


Figure III. 23- conductance de sortie et susceptance de transistor AlInN/GaN mesurés à 25 °C pour trois tensions de drain

Par ailleurs, le coefficient de transfert S_{21} , représenté dans la Figure III. 24, peut aussi noter que la fréquence de transition entre DC et RF varie aussi avec la tension de drain. La variation de S_{21} est proche de 2 dB qui peut être due soit à des pièges soit à l'auto-échauffement du transistor.

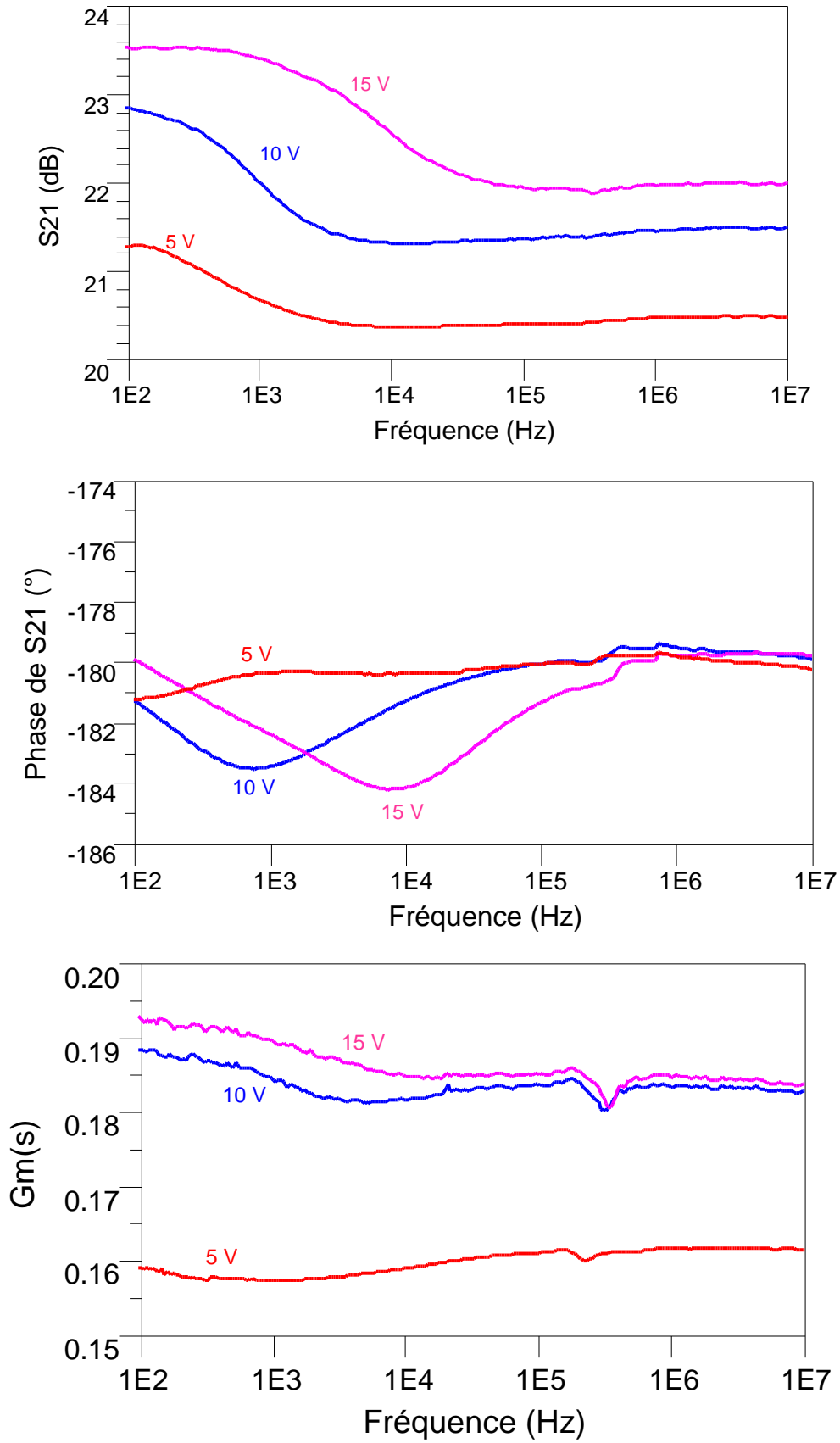


Figure III. 24-paramètre S₂₁ (amplitude et phase) et la transconductance de transistor AlInN/GaN 8x75 μm mesuré à 25 °C pour trois tensions de drain

Une comparaison des valeurs de la conductance de sortie dans les trois configurations de mesure a été réalisée, i.e : G_{DC} , à partir des valeurs IV DC, $G_{pulsé}$ à partir des valeurs IV pulsées et G_{RF} à partir de mesure des paramètres [S]. Ces valeurs sont résumées dans le Tableau III. 5 où on peut remarquer que les mesures de la conductance de sortie en impulsion est très voisine de celle mesurée en DC, mais diffère de façon importante de celle mesurée en RF.

V_{ds}	G_{DC} (ms)	$G_{pulsé}$ (ms)	G_{RF} (ms)
5 V	6	6.21	10
10 V	5.2	5.31	9.5
15 V	4.8	4.67	9

Tableau III. 5-comparaison de la conductance de sortie du transistor 8x75 μm avec les trois configurations DC, Impulsion, RF.

III.5.4.1.2 Influence de la température

Enfin, la dépendance en température de la conductance de sortie et du coefficient de transmission S21 a été vérifiée pour un nombre limité de valeurs de température (25 °C, 75 °C, 125°C) avec une tension de drain de 15 v.

Les résultats de la conductance de sortie en fonction de la température sont présentés dans la Figure III. 25 où on observe que la fréquence de transition augmente à nouveau avec l'augmentation de la température. Cela confirme que les pièges sont le principal responsable de dispersion de la conductance de sortie, comme le taux d'émission augmente fortement avec la température. Tous ces résultats renforcent l'hypothèse de la dépendance des pièges qui sont très sensibles à la tension de drain et à la température.

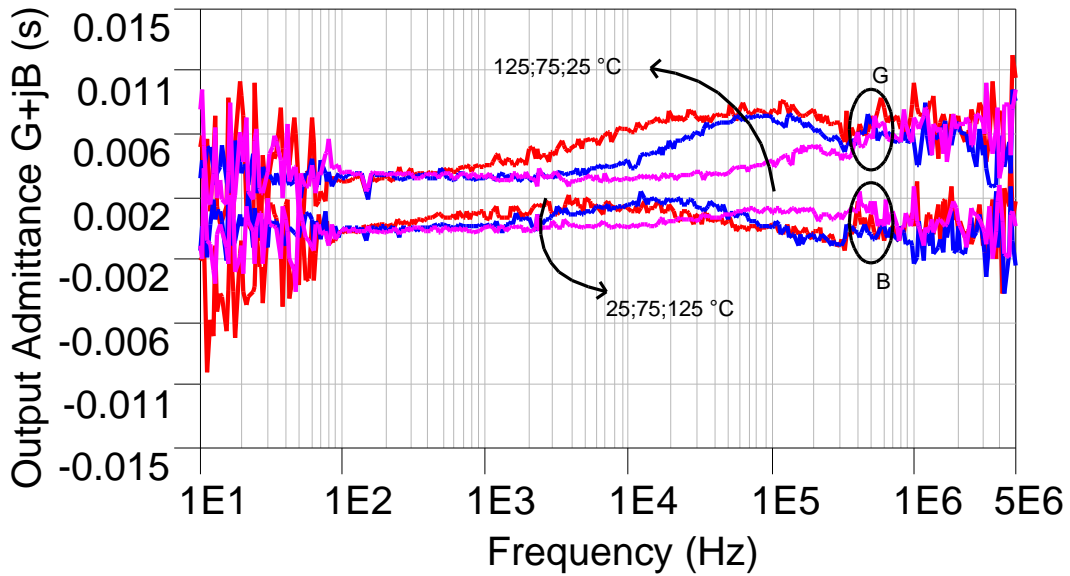


Figure III. 25- conductance de sortie et susceptance de transistor AlInN/GaN mesurés à une tension de drain constante (15 v) et pour trois températures (25 °C, 75 °C et 125 °C)
 D'abord, la diminution de l'amplitude du S21 à basses fréquences, représenté dans la Figure III. 26, est d'environ 1.6 dB lorsque la température s'élève de 25 °C à 125 °C. À très basses fréquences, la diminution d'amplitude de S21, qui apparait à 25 °C, disparaît pour des températures plus élevées. Jusqu'à présent, aucune explication de ce phénomène n'est disponible et d'autres investigations sont nécessaires.

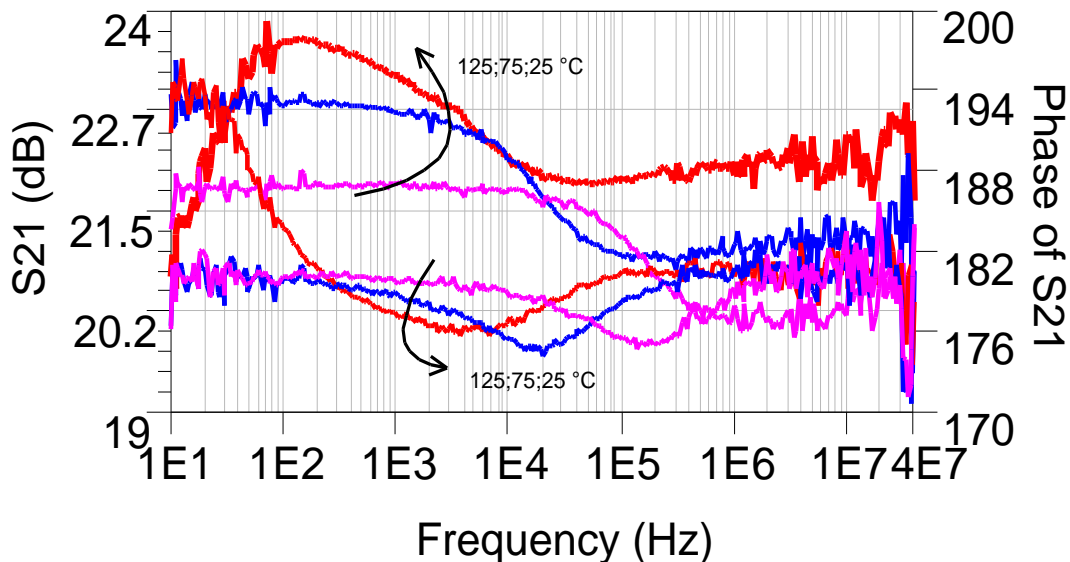


Figure III. 26- paramètre S21 (amplitude et phase) de transistor AlInN/GaN mesurés à une tension de drain constante (15 v) et pour trois températures (25 °C, 75 °C et 125 °C)

III.5.4.1.3 Mesure de bruit basse fréquence

La mesure du bruit est réalisée dans la gamme de fréquence 100 Hz-1 MHz en utilisant la technique d'amplification trans-impédance. Cette configuration permet de mesurer la densité spectrale de bruit de courant (S_{ID}). Par conséquent, nous essayons de corrélérer les mesures précédentes avec les résultats de mesure de bruit. Le produit de la densité spectrale avec la fréquence est tracé en fonction de fréquences. Ce genre de mesure présente un maximum des fréquences correspondant à la génération-recombinaison des constantes de temps de pièges. Selon la Figure III. 27, la variation des tensions de drain présente une transition des fréquences mais dans le sens inverse de celles vues avec la conductance de sortie !!!!! Jusqu'à présent nous n'avons pas arrivé à investiguer ce résultat.

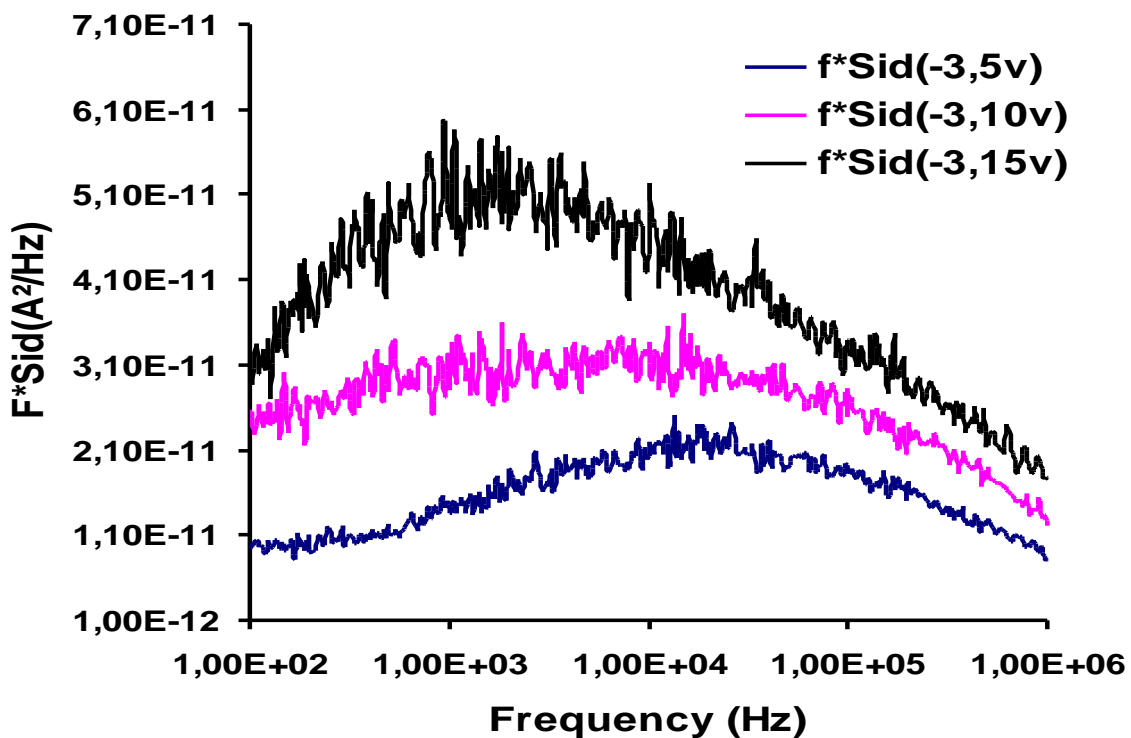


Figure III. 27- mesure de la densité spectrale de bruit du courant à la sortie de transistor AlInN/GaN 8x75 μm

III.5.4.2 Discussion

III.5.4.2.1 Dynamique des pièges

L'évolution dynamique des pièges constitue un paramètre important pour le comportement des transistors en régime RF impulsionnel ou en présence de signaux modulés dans la mesure

où cette dynamique influence les phénomènes de mémoire dans les circuits. Pour déterminer cette évolution nous nous basons sur l'équation de génération-recombinaison de Shockley-Read-Hall (équation SRH) qui s'écrit pour des pièges à électrons :

$$\frac{df_T}{dt} = nC_n(1 - f_T) - e_n f_T \quad \text{Équation III. 10}$$

- Où : $f_T = \frac{n_T}{N_T}$ est le rapport entre le nombre de pièges ionisés n_T et la densité totale de pièges N_T . Elle représente la probabilité d'occupation d'un piège,
- n est la densité d'électrons libres susceptibles d'être piégés,
- C_n est le taux de capture (cm^3/s)
- e_n est le taux d'émission des électrons piégés (s^{-1}).

A l'équilibre on a $\frac{df_{T0}}{dt} = 0$ ce qui donne le taux d'occupation des pièges pour une polarisation continue.

$$f_{T0} = \frac{n_0 C_n}{n_0 C_n + e_n} \quad \text{Équation III. 11}$$

qui dépend de n_0 , nombre d'électrons susceptibles d'être piégés et qui représente la densité d'électrons dans le buffer notamment. Cette densité augmente très fortement avec la tension V_{DS} appliquée.

On peut représenter la quantité de pièges ionisés par la charge d'un condensateur qui se charge et se décharge au rythme des tensions drain-source ou grille-source appliquées. Kunihiro [131] a montré que, dans l'hypothèse de Boltzmann, l'équation d'évolution de la charge de cette capacité peut se mettre sous la forme :

$$\frac{d\Delta Q_T}{dt} = -I_S \left\{ \exp\left(\frac{q\Delta Q_T}{C_T kT}\right) - 1 \right\} - \frac{\Delta Q_T}{R_T C_T} \quad \text{Équation III. 12}$$

où

$$I_S = qN_T \omega_0 f_{T0} (1 - f_{T0})$$

$$\omega_0 = e_n + n_0 C_n = \frac{1}{R_T C_T}$$

Le premier terme de cette équation représente le phénomène de capture d'un électron alors que le second correspond au phénomène de réémission des électrons piégés. L'analogie de cette équation avec un circuit à diode a conduit O. Jardel [16] à représenter la dynamique des pièges sous la forme du circuit déjà présenté dans le premier chapitre et dont l'effet fondamental est rappelé à la figure suivante :

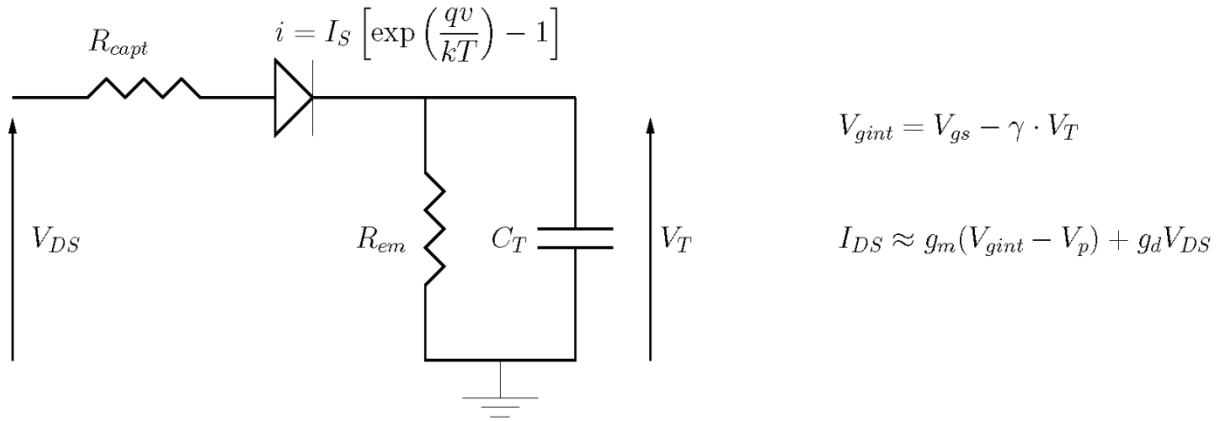


Figure III. 28- Représentation simplifiée de la dynamique des pièges.

Les équations simplifiées du courant avec les effets de piège sont données à la Figure III. 28. En régime de petit signal elles conduisent à l'expression suivante pour l'admittance de sortie

$$Y_d = g_d - \gamma \cdot \frac{R_{em}}{R_{em} + R_{cap} + kT/qI_S} \cdot \frac{1}{1 + j\omega\tau} = g_{dRF} - \Delta g_d \cdot \frac{1}{1 + j\omega\tau} = \frac{g_{dRF} - \Delta g_d + g_{dRF}(\omega\tau)^2 - j\omega\Delta g_d}{1 + (\omega\tau)^2}$$

où $\tau = \frac{R_{em}(R_{cap} + kT/qI_S)}{R_{em} + R_{cap} + kT/qI_S}$ et $\Delta g_d = \frac{g_m \cdot \gamma \cdot R_{em}}{R_{em} + R_{cap} + kT/qI_S}$ Équation III. 13

La forme de l'admittance de sortie est donnée à la Figure III. 29. On constate à l'examen de cette figure que le modèle de piège (simplifié) traduit correctement la forme mesurée sur les transistors présentée à la Figure III. 23.

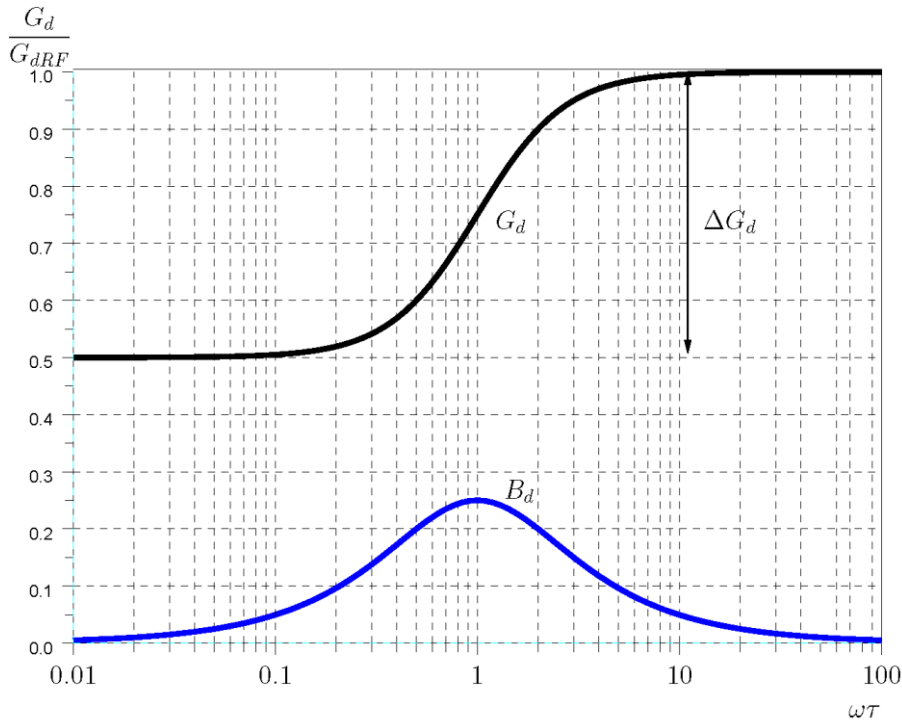


Figure III. 29- Allure théorique de l'admittance de sortie due aux pièges.

III.5.4.2.2 Modélisation non linéaire

En utilisant le modèle mis en place pour le transistor AlInN/GaN qui inclut le modèle des pièges, déjà cité dans notre manuscrit, nous avons choisi de comparer le paramètre Y_{22} simulé avec celle mesuré par notre banc de mesure BF pour un seul point de polarisation ($V_{gs}=-3$ v, $V_{ds}=15$ v).

Le modèle des pièges prend en compte l'effet de « drain-lag » avec les définitions de son amplitude et deux constantes de temps qui sont initialement :

- $MAG_{DL} = 0.003$
- $\tau_{emission_1} = 12 \mu s$
- $\tau_{emission_2} = 3.5 ms$

La Figure III. 30, en utilisant ces valeurs, montre une différence importante entre modèle et mesure accordée au réel et imaginaire de l'admittance de sortie. On voit que la différence entre $G_{d_{DC}mesuré}$ et $G_{d_{RF}mesuré}$ vaut 0.004 s, cette différence n'a pas été prise en compte avec le modèle. Un ajustement de l'amplitude et des constantes d'émission de drain lag a été fait pour être le plus proche possible de résultat de mesure.

Donc, pour assurer un bon accord entre les deux courbes, il était nécessaire de décroître les valeurs de constantes de temps et d'augmenter l'amplitude de drain lag, cette diminution des constantes de temps permet de décaler la fréquence de transition de $G_{d_{DC}}$ vers $G_{d_{RF}}$, vers les hautes fréquences.

Les nouvelles valeurs trouvées pour assurer un bon accord entre le modèle et la mesure sont les suivantes:

- $MAG_{DL} = 0.02$
- $\tau_{emission_1} = 7 \mu s$
- $\tau_{emission_2} = 22 \mu s$

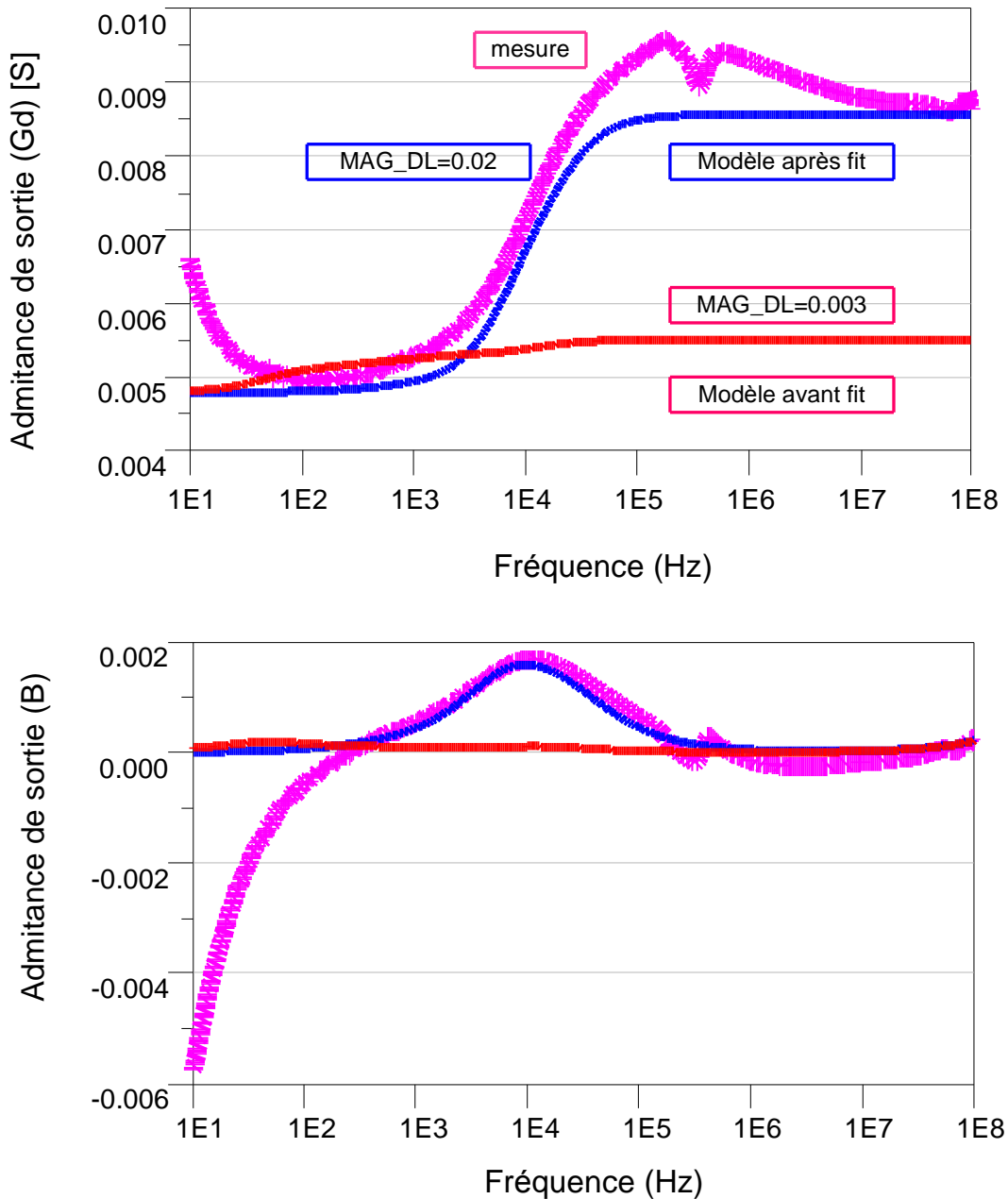


Figure III. 30- Admittance de sortie ($Y_{22}=G_d+jB$) mesuré (violet) et simulé (rouge : avant le fit et bleu : après le fit) pour un point de polarisation ($V_{gs}=-3$ V, $V_{ds}= 15$ V)

En se basant sur les nouvelles valeurs des paramètres de drain-lag, on a réalisé une simulation des paramètres [S] pour voir l'influence de ce changement sur le paramètre S_{22} . On doit rappeler qu'une désactivation de paramètre G_{d_aux} a été faite, ce paramètre représente un circuit ajouté dans le modèle pour avoir un bon fit entre modèle et mesure avant ce changement. On constate à l'examen des courbes d'amplitude et de phase de S_{22} que l'ajustement des paramètres du modèle de piège permet une bonne description de l'admittance de sortie depuis le continu jusqu'à 40 GHz.

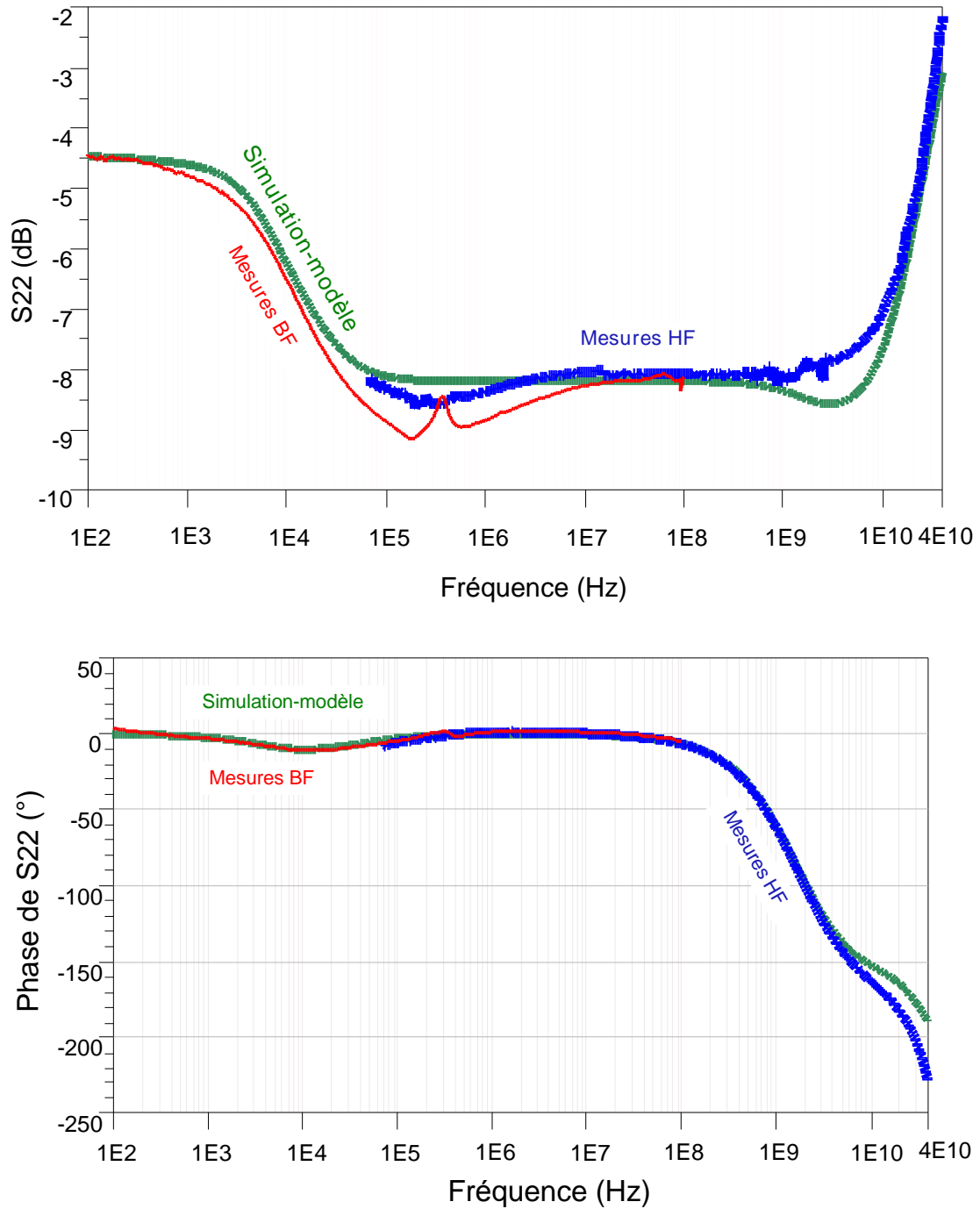


Figure III. 31- Paramètre S22 (module et phase) simulé et mesuré pour un point de polarisation (-3 V, 15 V) rouge : mesure avec le banc BF (E5061B), bleu : mesure avec le banc HF (Anritsu-vector star 40 GHz et vert : simulation modèle de DC jusqu'à 40 GHz avec le changement des paramètres faites en drain-lag.

III.5.4.3 Limitations du modèle

La discussion présentée dans le paragraphe précédent a mis en évidence la possibilité d'ajuster la forme de l'admittance de sortie en fonction de la fréquence pour un point de polarisation donné. Cependant les mesures effectuées sur le transistor montrent une augmentation de la fréquence des transitions des pièges en fonction de la tension de polarisation V_{DS} . Cette augmentation de plusieurs ordres de grandeur est due :

- A l'augmentation de la densité de pièges ionisés avec l'augmentation de la tension V_{DS} qui résulte du fait qu'en augmentant le champ au sein du canal on injecte plus d'électrons dans le buffer qui sont susceptibles d'être piégés. On montre, à partir de l'équation SRH, que la fréquence de transition est quasiment proportionnelle à la probabilité d'occupation des pièges à l'équilibre.
- A un effet Poole-Frenkel ; en effet la fréquence de transition est aussi proportionnelle au taux d'émission des pièges e_n . Ce dernier est considérablement augmenté en présence de champ électrique grâce à l'effet Poole Frenkel [132].

Aucun de ces phénomènes physiques n'est actuellement incorporé dans le modèle de pièges. Par ailleurs la variation en fonction de la température n'est actuellement pas prise en compte. Enfin les mesures grand signal réalisées en impulsion indiquent une incohérence entre les niveaux de pièges observés en impulsions I-V, en RF et en paramètres S BF. Cette incohérence reste encore à éclaircir.

III.6 Conclusion

Dans ce chapitre, nous avons décrit les propriétés de GaN et les effets dispersifs présentés dans le HEMT. Grâce aux mesures des paramètres [S] BF, une analyse des effets dispersifs ont été effectuée afin de quantifier précisément leur présence dans cette plage des fréquences. Une identification de paramètre clé de transistor pour l'estimation de la température de canal (paramètre R_{on}) a été faite avec la mesure de l'admittance de sortie (Y_{22}). Une technique électrique reposée sur la méthode de spectroscopie d'admittance a été utilisée pour caractériser les effets des pièges dans les deux technologies AlGaIn et AlInN. Pour la technologie AlGaIn, une analyse de l'effet de « Kink » a été effectuée dont le but est d'apporter des informations dynamiques sur cet effet. Une corrélation avec l'investigation, faite dans la thèse de G. Mouginot pour cet effet avec la technique IV, est mise en place.

Pour le HEMT AlInN/GaN, la caractérisation à l'aide des paramètres [S] BF, surtout l'analyse de la dispersion détectée par la conductance et la susceptance de sortie, permet non seulement une identification des pièges avec précision mais encore un ajustage de modèle des pièges où les autres techniques (mesure RF et IV) de caractérisation ne permettent pas d'extraire les paramètres du modèle avec une grande précision. De plus, cette caractérisation a mis en place des phénomènes physiques par la dispersion de la conductance de sortie en passant de DC aux RF et de transition des fréquences avec la variation de tension de polarisation de drain et de la température dû aux pièges et l'effet de Pool-Frenkel. Ce phénomène n'a été jamais pris en compte dans la modélisation des effets de pièges, sauf Kunihiro qui a analysé la transition des fréquences dû à la température.

CONCLUSION GENERALE

Dans ce rapport, nous avons mis en place une méthodologie de mesure des paramètres [S] basses fréquences. Ce système de mesure a été motivé par un besoin d'améliorer la compréhension des phénomènes liés à la mesure et la caractérisation de la dispersion à basses fréquences dans les transistors bipolaires (TBH) et les transistors HEMT GaN. La validation de ce système, par la complémentarité des autres systèmes au sein de laboratoire C²S², permet une large analyse du comportement de transistor de la très BF jusqu'à domaine millimétrique 40 GHz.

Un important travail de caractérisation des effets thermiques a été fait sur les transistors TBH de différentes technologies. Une méthode précise pour la mesure de l'impédance thermique de TBH a été proposée [133]. Elle s'appuie sur des mesures électriques de basses fréquences et peut être donc utilisée « in situ », même sur les transistors en boîtier. Une analyse approfondie du comportement thermique des TBH SiGe a été réalisée. Un modèle CAO a été obtenu, qui peut facilement être mis en œuvre pour la simulation des circuits tels que les amplificateurs de puissance ou les convertisseurs analogiques-numériques (ADC). L'intégration de ce modèle thermique dans un modèle électrothermique non linéaire sous ADS permet une validation petit signal du modèle dans la range des fréquences DC jusqu'à 1 GHz.

D'autre part, une caractérisation des effets thermiques et pièges a été effectuée sur les transistors HEMT GaN avec les deux technologies AlGaIn et AlInN.

Une estimation précise de la température de canal des transistors HEMT GaN est essentielle pour l'extrapolation des constantes de temps associées à l'activation des mécanismes de défaillance par la température ainsi que la compréhension de la physique derrière la dégradation du composant. Une identification de paramètre clé de cette estimation, R_{on} , est faite avec les mesures des paramètres [S] BF.

La caractérisation des effets des pièges a été réalisée en utilisant la méthode de spectroscopie d'admittance. Une analyse dont le but est d'apporter des informations dynamiques de l'effet Kink dans les transistors HEMT GaN de technologie AlGaIn a été effectuée, une corrélation avec l'investigation importante de cet effet, dans la thèse de G. Mougnot, est mise en place.

Conclusion générale

Pour le HEMT AlInN/GaN, la caractérisation à l'aide des paramètres [S] BF permet, non seulement une identification des pièges avec précision mais encore un ajustage de modèle des pièges où les autres techniques (mesure RF et IV) de caractérisation ne permettent pas d'extraire les paramètres du modèle avec une grande précision. Les mesures, avec ces techniques, sont très peu sensibles aux variations de ces paramètres, notamment les constantes de temps de capture et d'émission. De plus, cette caractérisation a mis en place un autre phénomène de dispersion de la conductance de sortie en passant de DC aux RF et de transition des fréquences avec la variation de tension de polarisation de drain et de la température dû aux pièges. Ce phénomène n'a été jamais pris en compte dans la modélisation des effets de pièges, sauf kunihiro qui a analysé la transition des fréquences dû à la température.

Finalement, les mesures des paramètres [S] ont permis d'obtenir des caractérisations très précises dans la plage des fréquences dans laquelle les effets dispersifs interviennent mais une simulation physique est manquée, à cause de temps, afin de coupler avec les résultats pour comprendre mieux les phénomènes électriques mis en jeu.

BIBLIOGRAPHIE

- [1] O. Jardel, R. Sommet, J.P. Teyssier, and R.Quéré, "Nonlinear characterization and modeling of dispersive effects in highfrequency power transistors," Université de Limoges, communication interne 2011.
- [2] S. Piotrowicz, Z. Ouarch, E. Chartier, R. Aubry, G. Callet, D. Floriot, J. Jacquet, O. Jardel, E. Morvan, T. Reveyrand, N. Sarazin, S. Delage , "43W, 52% PAE X-Band AlGa_N/Ga_N HEMTs MMIC Amplifiers," in *Microwave Symposium Digest (MTT), 2010 IEEE MTT-S International*, 2010, p. 1.
- [3] J. Faraj, "développement et validation d'un banc de caractérisation de transistors de puissance en mode temporel impulsionnel," Université de Limoges, Limoges, PhD dissertation 2010.
- [4] Teyssier J. P.; Campovecchio M.; Sommet C.; Portilla J. and Quere R., "A pulsed S-parameters measurement setup for the non-linear characterization of FETs and bipolar power transistors," in *Proc. 23rd European Microwave Conf*, 1993, pp. 489-493.
- [5] J.-P. Teyssier, "Caractérisation en impulsions des transistors micro-ondes : application à la modélisation non-linéaire pour la CAO des circuits," Université de Limoges, Limoges, PhD dissertation 1994.
- [6] C. Charbonniaud, "Caractérisation et modélisation électrothermique non linéaire de transistors à effet de champ GaN pour l'amplification de puissance micro-onde," Université de Limoges, Limoges, PhD dissertation 2005.
- [7] G. Callet, O. Jardel, N. Sarazin, E. Morvan, M. DiForte-Poisson, M. Ouall, E. Chartier, T. Reveyrand, J.-P. Teyssier, S. Piotrowicz, R. Quéré, and S. Delage, "Study of microwave performances of AlInN/GaN and AlGa_N/Ga_N HEMT devices up to 18 GHz," in *Heterostructure Technologie*, 2009.
- [8] Y. Takayama, "A New Load-Pull Characterization Method for Microwave Power Transistors," in *Proc. IEEE-MTT-S Int. Microwave Symp*, 1976, pp. 218-220.
- [9] D. Barataud, "Etude et conception de systèmes de caractérisation fonctionnelle dans le domaine temporel de transistors de puissance radiofréquences et microondes,"

Bibliographie

- Université de Limoges, Limoges, PhD dissertation 1998.
- [10] T. Gasseling, "Caractérisation non linéaire avancée de transistors de puissance pour la validation de leur modèle CAO," Université de Limoges, Limoges, PhD dissertation 2003.
- [11] De Groote F.; Jardel O.; Teyssier J.-P.; Gasseling T.; Verspecht J.; Mallette V. and Tsironis C., "On-wafer time domain load-pull optimization of transistor load cycle with the new multi-harmonic MPT tuner," in *Proc. 69th ARFTG*, 2007, pp. 1-6.
- [12] Jardel O.; De Groote F.; Reveyrand T.; Jacquet J.-C.; Charbonniaud C.; Teyssier J.-P.; Floriot D. and Quere R., "An Electrothermal Model for AlGaIn/GaN Power HEMTs Including Trapping Effects to Improve Large-Signal Simulation Results on High VSWR," *IEEE Trans. MTT*, vol. 55, no. 12, pp. 2660-2669, Dec. 2007.
- [13] A. Lisboa de Souza, "Caractérisation Expérimentale et Modélisation Cyclostationnaire des Sources de Bruit BF dans les Composants Semi-conducteurs pour la CAO des Circuits MMIC Non Linéaires," Université de Limoges, Limoges, PhD dissertation 2008.
- [14] J.-C. Nallatamby, M. Prigent, M. Camiade, A. Sion, C. Gourdon, and J. Obregon, "An advanced low-frequency noise model of GaInP-GaAs HBT for accurate prediction of phase noise in oscillators," *IEEE Trans. on MTT*, vol. 53, no. 5, pp. 1601-1612, May 2005.
- [15] A. Lyoubi, "Métrologie et Modélisation du bruit basse fréquence dans les transistors à effet de champ : application à la CAO des sources dans les systèmes de communication," Université de Limoges, Limoges, PhD dissertation 2002.
- [16] O. Jardel, "Contribution à la modélisation des transistors pour l'amplification de puissance aux fréquences microondes. Développement d'un nouveau modèle Électrothermique de HEMT AlGaIn/GaN incluant les effets de pièges," Université de Limoges, Limoges, PhD dissertation 2007.
- [17] A. Xiong, "Modélisation électrothermique distribuée avec loi d'échelle de TBH multi-doigts destinés aux applications RF de puissance," Université de Limoges, Limoges, PhD dissertation 2008.
- [18] Hewlet Packard. HP 4195A operation manuel, Agilent technologies.
- [19] Picosecond Pulse labs. (2009, June) picosecond. [Online].
<http://www.picosecond.com/objects/5541A%20SPEC-4040036.pdf>

Bibliographie

- [20] Agilent. (2007) cp literature agilent. [Online].
<http://cp.literature.agilent.com/litweb/pdf/E3634-90010.pdf>
- [21] Agilent. (2009) cp literature agilent. [Online].
<http://cp.literature.agilent.com/litweb/pdf/5968-7355EN.pdf>
- [22] A. Lord. ekv-Cascade MicroTech Europe. [Online].
http://ekv.epfl.ch/files/content/sites/ekv/files/mos-ak/wroclaw/MOS-AK_AL.pdf
- [23] D. Rytting, "Calibration and Error Correction Techniques for Network Analysis," *IEEE MTT*, 2007.
- [24] A. G. Morgan ; N. M. Ridler and M. J. Salter, "Generalized adaptive calibration schemes for precision RF vector network analyzer measurements," *IEEE Trans. on Instrumentation and Measurement*, vol. 52, no. 4, pp. 1266-1272, Aug 2003.
- [25] Agilent. (2010) home agilent. [Online].
<http://www.home.agilent.com/agilent/techSupport.jsp?pid=1668980&pageMode=MN&cc=AW&lc=eng>
- [26] J.-S. Rieh, B. Jagannathan, H. Chen, K. T. Schonenberg, D. Angell, A. Chinthakindi, J. Florkey, F. Golan, D. Greenberg, S.-J. Jeng, M. Khater, F. Pagette, C. Schnabel, P. Smith, A. Stricker, K. Vaed, R. Volant, D. Ahlgren, and G. Freeman, "SiGe HBT's with cut-off frequency of 350 GHz," in *IEDM Tech. Dig.*, 2002, pp. 771-774.
- [27] C. G. Thornton and C. D. Simmons, "A new high current mode of transistor operation," *IRE Trans. Electron Devices*, vol. ED-5, pp. 6–10, Jan 1958.
- [28] R. H. Winkler, "Thermal properties of high-power transistors," *IEEE Trans. Electron Devices*, vol. 14, pp. 260–263, May 1967.
- [29] C. Popescu, "Self heating and thermal runaway phenomena in semiconductor devices," *Solid-State Electron.*, vol. 13, pp. 441-450, 1970.
- [30] R. P. Arnold and D. S. Zoroglu, "A quantitative study of emitter ballasting," *IEEE Trans. Electron Devices*, vol. 21, pp. 385-391, July 1974.
- [31] N. Nenadovic', V. d'Alessandro, F. Tamigi, A. Rossi, A. Griffio, L. K. Nanver, and J. W. Slotboom, "Thermal instability in two-finger bipolar transistors," in *Proc. ESSDERC*, 2003, pp. 203–206.
- [32] N. Nenadovic', V. d'Alessandro, L. K. Nanver, F. Tamigi, N. Rinaldi, and J.W.

Bibliographie

- Slotboom, "A back-wafer contacted silicon-on-glass integrated bipolar process, part II—A novel analysis of thermal breakdown," *IEEE Trans. Electron Devices*, vol. 51, pp. 51-62, Janv. 2004.
- [33] COOK R.D., MALKUS D.S., PLESHA M.E., "Concepts and application of finite element analysis," *John Wiley&sons*, vol. Third Edition, p. 16, 1989.
- [34] TZER J.and VU-QUOC L., "A rational formulation of thermal Circuit models for electrothermal simulation-Part II: Model Reduction techniques," *IEEE Trans. Circuit and Systems*, vol. 43, no. 9, pp. 733-744, Sept. 1996.
- [35] "Ansys Theory Reference : Analysis tools", 001099, 9th ed. SAS IP,Inc,chap 15.11.,.
- [36] WILSON E.L., YUAN M.-Y., "Dynamic analysis by direct superpositon of Ritz vectors," *Earthquake Eng. Structural Dynamics*, vol. 10, no. 6, pp. 813-821, Nov 1982.
- [37] CRAIG R.R., HALE A.L., "Block-Krylov component synthesis method for structural model reduction," *Journal Guidance, Control, and Dynamics*, vol. 11, no. 6, pp. 562-570, 1987.
- [38] R. Sommet, D. Lopez, and R. Quere, "From 3d thermal simulation of hbt devices to their thermal model integration into circuit simulators via Ritz vectors reduction technique," in *Thermal and Thermomechanical Phenomena in Electronic Systems I THERM 2002*, 2002, pp. 22-28.
- [39] E. Wilson and M.W.Yuan, "Dynamic analysis by direct superposition of ritz vectors," *Earthquake Eng. Structural Dynamics*, vol. 10, no. 6, pp. 813-821, 1982.
- [40] A. Sarua, H. Ji, M. Kuball, M. Uren, T. Martin, K. Hilton, and R. Balmer, "Integrated micro-raman/infrared thermography probe for monitoring of self-heating in algan/gan transistor structures," *IEEE Trans. Electron Devices*, vol. 53, no. 10, pp. 2438-2447, Oct 2006.
- [41] X. Maldague, *Theory and Practice of Infrared Technology for Nondestructive Testing.*: Wiley, 2001.
- [42] LEWIS S.H., "Infrared microscopy as applied to failure analysis of P-DIP device," in *24th Annual Proc. IRPS*, 1986, pp. 99-101.
- [43] STEPHENS C.E., SINNADURAI E.N., "A surface température limit detector using nematic liquid crystal with an application to micorcircuits," *Journal Applied*

Bibliographie

- Physics*, vol. 7, pp. 641-643.
- [44] C. Lee and J. Park, "Temperature measurement of visible light-emitting diodes using nematic liquid crystal thermography with laser illumination," *IEEE Photonics Technology Letters*, vol. 16, no. 7, pp. 1706-1708, July 2004.
- [45] K. Azar, B. J.R., and M. V.P., "Liquid crystal imaging for temperature measurement of electronics devices," in *IEEE Semiconductor Thermal Measurement and Management Symp*, 1991, pp. 23-33.
- [46] C. V. Raman, "A new radiation," *Indian Journal of Physics*, no. 2, 1928.
- [47] R. Aubry and et al., "Temperature measurement in algan/gan high-electron-mobility transistors using micro-raman scattering spectroscopy," *EPJ. Applied Physics*, vol. 30, no. 2, pp. 77-82, 2005.
- [48] GRAUBY S., FORGET B.C., HOLE S. and FOURNIER D., "High resolution photothermal imaging of high frequency phenomena using a visible camera associated with a multi channel lock-in scheme," *Review of scientific instruments*, vol. 70, no. 9, pp. 3603-3608, Sept 1999.
- [49] S. Dilhaire, T. Phan, E. Schaub, and W. Claeys, "Laser probes and methodology for thermal analysis at micrometric scale. application to microelectronics," *Revue générale de thermique*, vol. 37, no. 1, pp. 49-59, January 1998.
- [50] H. Tran, M. Schröter, D. J. Walkey, and T. J. Smy, "Simultaneous extraction of thermal and emitter series resistances in bipolar transistors," in *Proc. BCTM*, 1997, pp. 170-173.
- [51] J.-S. Rieh, D. Greenberg, B. Jagannathan, G. Freeman, and S. Subbanna, "Measurement and modeling of thermal resistance of high speed SiGe heterojunction bipolar transistors," in *Proc. Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems*, 2001, pp. 110-113.
- [52] M. Pfof, V. Kubrak, and P. Brenner, "A practical method to extract the thermal resistance for heterojunction bipolar transistors," in *Proc. ESSDERC*, 2003, pp. 335-338.
- [53] T. Vanhoucke, H. M. J. Boots, and W. D. van Noort, "Revised method for extraction of the thermal resistance applied to bulk and SOI SiGe HBTs," *IEEE Electron Device Letters*, vol. 25, no. 3, pp. 150-152, Mar 2004.
- [54] R. C. Joy and E. S. Schlig, "Thermal properties of very fast transistors," *IEEE*

Bibliographie

- Trans. Electron Devices*, vol. 17, no. 8, pp. 586–594, Aug 1970.
- [55] R. M. Fox and S.-G. Lee, "Predictive modeling of thermal effects in BJT's," in *Proc. BCTM*, 1991, pp. 89–92.
- [56] P. R. Ganci, J.-J. J. Hajjar, T. Clark, P. Humphries, J. Lapham, and D. Buss, "Self heating in high performance bipolar transistors fabricated on SOI substrates," in *IEDM Tech. Dig.*, 1992, pp. 417–420.
- [57] D. T. Zweidinger, R. M. Fox, J. S. Brodsky, T. Jung, and S. G. Lee, "Thermal impedance extraction for bipolar transistors," *IEEE Trans. Electron Devices*, vol. 43, no. 2, pp. 342–346, Feb 1996.
- [58] D. J. Walkey, T. J. Smy, D. Marchesan, T. Hai, C. Reimer, T. C. Kleckner, M. K. Jackson, M. Schröter, and J. R. Long, "Extraction and modeling of thermal behavior in trench isolated bipolar structures," in *Proc. BCTM*, 1999, pp. 97–100.
- [59] R. M. Fox and S. G. Lee, "Thermal parameter extraction for bipolar circuit modeling," *Electronics Letters*, vol. 27, no. 19, pp. 1719–1720, Sept 1991.
- [60] Fox and Lee, "Scalable small-signal model for BJT self-heating," *IEEE Electron Device Letters*, vol. 12, no. 12, pp. 649–651, Dec 1991.
- [61] S. F. Shams, C. C. McAndrew, L. Ik-Sung, and A. Zlotnicka, "SiGe HBT self-heating modeling and characterization from AC data," in *Proc. BCTM*, 2002, pp. 92–95.
- [62] A. de Souza, J.-C. Nallatamby, M. Prigent, and R. Quere, "Dynamic impact of self-heating on input impedance of bipolar transistors," *Electronics Letters*, vol. 42, no. 13, pp. 777–778, June 2006.
- [63] M. Adlerstein and M. Zaitlin, "Thermal resistance measurements for algaas/gaas heterojunction bipolar transistors," *IEEE Trans. Electron Devices*, vol. 38, no. 6, pp. 1553–1554, June 1991.
- [64] J. Sofia, "Analysis of thermal transient data with synthesized dynamic models for semiconductor devices," in *Semiconductor Thermal Measurement and Management Symposium, 1994. SEMI-THERM X., Proceedings of 1994 IEEE/CPMT 10th*, 1994, pp. 78–85.
- [65] C. Chang, "Amélioration de modèles électrothermiques de composants de puissance de type TBH ou pHEMT et application à la conception optimale de modules actifs pour les radars," Université de Limoges, Limoges, PhD dissertation 3-2004, 2004.

Bibliographie

- [66] S.V Cherepko, J.M. Hwang, W.R. Curtice, "Effects of bias and load conditions on dynamic self heating effects of bipolar transistors," in *Microwave Symposium Digest, 2004, IEEE-MTTS International*, 2004, pp. 47-50.
- [67] O. Mueller, "Internal thermal feedback in four poles especially in transistors," *IEEE Proceedings*, vol. 52, no. 8, pp. 924-930, Aug 1964.
- [68] A. Lisboa de Souza, "Caractérisation Expérimentale et Modélisation Cyclostationnaire des Sources de Bruit BF dans les Composants Semiconducteurs pour la CAO des Circuits MMIC Non Linéaires," Université de Limoges, Limoges, PhD dissertation 25_2008, 2008.
- [69] A. Xiong, R. Sommet, O. Jardel, T. Gasseling, A. L. De Souza, R. Quere, and S. Rochette, "An electrothermal model of high power hbt's for high efficiency l/s band amplifiers," in *EuMW2008*, 2008, pp. 318-321.
- [70] J. Sofia, "Analysis of thermal transient data with synthesized dynamic models for semiconductor devices," in *Semiconductor Thermal Measurement and Management Symposium, 1994. SEMI-THERM X., Proceedings of 1994 IEEE/CPMT 10th*, 1994, pp. 78-85.
- [71] M. Rencz, "New possibilities in the thermal evaluation, offered by transient testing," *Microelectronics journal*, vol. 34, no. 3, pp. 171-177, 2003.
- [72] R. Sommet, A. L. de Souza, A. Xiong, J. Obregaon, J.-C. Nallatamby, M. Prigent and R. Quere, "On the Determination of the Thermal Impedance of Microwave Bipolar Transistors," in *ITHERM*, 2010.
- [73] Floriot D., Jacquet J.-C., Chartier E., Coupât J.-M., Eudeline P., Auxemery P., Blanck H., "Thermal management of power HBT in pulsed operating mode," in *Gallium Arsenide and Other Semiconductor Application Symposium, 2005. GAAS 2005. European*, 2005, p. 541.
- [74] Peyretailade T., Perez M., Mons S., Sommet R., Auxemery Ph., Lalaurie J.C., Quere R., "A pulsed-measurement based electrothermal model of HBT with thermal stability prediction capabilities," in *Microwave Symposium Digest, 1997., IEEE MTT-S International*, 1997, pp. 1515-1518.
- [75] Sahoo A. K., Fregonese S., Zimmer T. and Malbert N., "Thermal Impedance Modeling of Si-Ge HBTs From Low-Frequency Small-Signal Measurements," *IEEE Electron device Letters*, vol. 32, no. 2, pp. 119-121, Feb 2011.

Bibliographie

- [76] Shams S. F., MacAndrew C. C., Lim I.-S. and Zlotnicka A., "SiGe HBT self-heating modeling and characterization from AC data," in *Proc. Bipolar/BiCMOS Circuits and Technology Meeting the 2002*, 2002, pp. 92-95.
- [77] T. Meister, H. Knapp, H. Schafer, K. Aufinger, R. Stengl, S. Boguth, R. Schreiter, M. Rest, W. Perndl, M. Wurzer, T. Bottner, and J. Bock, "High-speed sige hbt technology and applications to mm-wave circuits," in *Silicon Monolithic Integrated Circuit in RF Systems, Digest of Papers, 2004 Topical Meeting*, 2004, pp. 61-64.
- [78] S. Trotta, H. Knapp, K. Aufinger, T. Meister, J. Bock, B. Dehlink, W. Simburger, and A. Scholtz, "An 84 ghz bandwidth and 20 db gain broadband amplifier in sige bipolar technology," *IEEE Solid-State Circuits*, vol. 42, no. 10, pp. 2099 –2106, Oct 2007.
- [79] H.C. de Graaff, "State of the Art in Compact Modelling with Emphasis on Bipolar RF Circuit Design," in *Delft University of Technology, Solid-State Device Research Conference, 1997. Proceeding of the 27th European*, 1997, pp. 14-23.
- [80] O. Jardel, R. Quere, S. Heckmann, H. Bousbia, D. Barataud, E. Chartier, D. Floriot, "An Electrothermal Model for GaInP/GaAs Power HBTs with Enhanced Convergence Capabilities," in *European Microwave Integrated Circuits Conference*, 2006, pp. 296-299.
- [81] W. Liu, et al., "Thermal properties and thermal instabilities of InP-based HBTs," *IEEE Trans. Electron Devices*, vol. 43, no. 3, pp. 388-395, Mar 1996.
- [82] O. Jardel, G. Callet, J. Dufraisse, N. Sarazin, E. Chartier, T. Reveyrand, M. Oualli, D. Lancereau, M.A. Di Forte Poisson, S. Piotrowicz, E. Morvan, S.L. Delage, "Performances of AlInN/GaN HEMTs for power applications at microwave frequencies," in *Microwave Integrated Circuit Conference (Eumic)*, Paris, 2010, pp. 49-52.
- [83] Nima Ghalichechian, "Silicon Carbide Overview of Physical Properties and Thin Film Deposition," in *Solid State Electronics Fall*, 2002.
- [84] H.MATHIEU, *physique de semi-conducteur et des composants électroniques*, 5th ed.: Dunod.
- [85] B. J. Baliga, "Power semiconductor device figure of merit for high-frequency applications," *IEEE Electron Device Letters*, vol. 10, no. 10, pp. 455-457, Oct 1989.
- [86] E. O. Johnson, "Physical limitations on frequency and power parameters of

Bibliographie

- transistors," in *IRE International Convention Record*, Mar 1965, pp. 27-34.
- [87] A. Mkhitarian, V. Ngo, F. Baltac, X. Huoping, "200W discrete GaN HEMT power device in a 7x7mm CMC package," in *EuMIC*, 2009, pp. 97-100.
- [88] F. Medjdoub, D. Marcon, J. Das, J. Derluyn, K. Cheng, S. Degroote, M. Germain, S. Decoutere, "Preliminary reliability at 50V of state-of-the-art RF power GaN-on-Si HEMTs," in *Device Research Conference (DRC)*, 2010, pp. 195-196.
- [89] R. Chu, Z. Chen, Y. Pei, S. Newman, S. P. DenBaars, U. K. Mishra, "MOCVD-Grown AlGa_N Buffer GaN HEMTs With V-Gates for Microwave Power Applications," *IEEE Electron Device Letters*, vol. 30, no. 9, pp. 910-912, Sep. 2009.
- [90] Y.F. Wu, M. Moore, A. Saxler, T. Wisleder, P. Parikh, "40W/mm Double Field plated GaN HEMTs," in *Device Research Conference 64th*, 2006, pp. 151-152.
- [91] Y.F. Wu, A. Saxler, M. Moore, P. Smith, S. Sheppard, P.M. Chavarkar, T., "30W/mm GaN HEMTs by field plate optimization," *IEEE Electron Device Letters*, vol. 25, no. 3, pp. 117-119, Mars 2004.
- [92] ShiChang Zhong, Tangsheng Chen, Chunjiang Ren, Gang Jiao, Chen Chen, Kai Shao, Naibin Yang, "AlGa_N/GaN HEMT with over 110W Output Power for X-band," in *Microwave Integrated Circuit Conference (EuMIC)*, 2008, pp. 91-94.
- [93] K.D. Chabak, J.K. Gillespie, V. Miller, A. Crespo, J. Roussos, M. Trejo, and all, "Full-Wafer Characterization of AlGa_N/GaN HEMTs on Free-Standing CVD Diamond Substrates," *IEEE Electron Device Letters*, vol. 31, no. 2, pp. 99-101, Feb 2010.
- [94] J.G. Felbinger, M.V.S. Chandra, S. Yunju, L.F. Eastman, J. Wasserbauer, and all, "Comparison of GaN HEMTs on Diamond and SiC Substrates," *IEEE Electron Device Letters*, vol. Vol.28, no. 11, pp. 948-950, Nov 2007.
- [95] J.C. Gerbedoen, A. Soltani, S. Joblot, J.C. De Jaeger, C. Gaquière, Y. Cordier, F. Semond, "AlGa_N/GaN HEMTs on (001) Silicon Substrate With Power Density Performance of 2.9 W/mm at 10 GHz," *IEEE Trans. Electron Devices*, vol. 57, no. 7, pp. 1497-1503, July 2011.
- [96] R. Thompson, T. Prunty, V. Kaper, J.R. Shealy, "Performance of the AlGa_N HEMT structure with a gate extension," *IEEE Trans. on Electron Devices*, vol. 51, no. 2, pp. 292-295, Feb 2004.
- [97] E. Harvard, R. Brown, and J. R. Shealy, "Performance of AlGa_N/GaN High-

Bibliographie

- Electron Mobility Transistors With AlSiN Passivation," *IEEE Trans. on Electron Devices*, vol. 58, no. 1, pp. 87-94, Janv 2011.
- [98] Z. Chen, Y. Pei, S. Newman, R. Chu, D. Brown, R. Chung, S. Keller, S.P. Denbaars, S. Nakamura, U.K. Mishra, "Growth of AlGaIn/GaN heterojunction field effect transistors on semi-insulating GaN using an AlGaIn interlayer," *Applied Physics Letters*, vol. 94, no. 11, pp. 112108-112108-3, Mar 2009.
- [99] M.Y. Kao, C. Lee, R. Hajji, P. Saunier, H.Q. Tserng, "AlGaIn/GaN HEMTs with PAE of 53% at 35 GHz for HPA and multi-function MMIC applications," in *Microwave Symposium Dig., IEEE MTTs International*, 2007, pp. 627-629.
- [100] D. Ducattau, A. Minko, V. Hoël, E. Morvan, E. Delbos, B. Grimbert, and all, "Output power density of 5.1W/mm at 18 GHz with an AlGaIn/GaN HEMT on Si substrate," *IEEE Electron Device Letters*, vol. 27, no. 1, pp. 7-9, Jan 2006.
- [101] J.S. Moon, D. Wong, M. Hu, P. Hashimoto, M. Antcliffe, C. McGuire, M. Micovic, and P. Willadson, "55% PAE and High Power Ka-Band GaN HEMTs With Linearized Transconductance via n+ GaN Source Contact Ledge," *IEEE Electron Device Letters*, vol. 29, no. 8, pp. 834-837, Aug 2008.
- [102] B. Heying, W.-B. Luo, I. Smorchkova, S. Din, and M. Wojtowicz, "Reliable GaN HEMTs for High Frequency Applications," in *Microwave Symposium Dig., IEEE MTTs International*, 2010, pp. 1218-1221.
- [103] T. Palacios, A. Chakraborty, S. Rajan, C. Poblenz, S. Keller, S.P. Denbaars, J.S. Speck, U.K. Mishra, "High-power AlGaIn/GaN HEMTs for Ka-band applications," *IEEE Electron Device Letters*, vol. 26, no. 11, pp. 781-783, Nov 2005.
- [104] N. Sarazin, E. Morvan, M.A. di Forte Poisson, M. Oualli, C. Gaquiere, O. Jardel, O. Drisse, M. Tordjman, M. Magis, and S.L. Delage, "AlInN/AlN/GaN HEMT Technology on SiC With 10-W/mm and 50% PAE at 10 GHz," *IEEE Electron Device Letters*, vol. 31, no. 1, pp. 11-13, Jan 2010.
- [105] G. Mouginot, "Potentialités des transistors HEMT AlGaIn-GaN pour l'amplification large bande de fréquence ; effets limitatifs et modélisation," Université de Limoges, Limoges, Phd dissertation 2011.
- [106] J. C. Zolper, "Progress toward ultra-wideband AlGaIn/GaN MMICs," *Solid-State Electron*, vol. 43, no. 8, pp. 1479-1482, Aug 1999.
- [107] A. Tarakji, G. Simin, N. Ilinskaya, X. Hu, A. Kumar, A. Koudymov, J. Zhang, M.

Bibliographie

- A. Khan, M. S. Shur and R. Gaska, "Mechanism of radiofrequency current collapse in GaN-AlGa_N field-effect transistors," *Applied Physics Letters*, vol. 78, no. 15, pp. 2169-2171, 2001.
- [108] G. Simin, A. Koudymov, A. Tarakji, X. Hu, J. Yang, M. A. Khan, M. S. Shur and R. Gaska, "Induced strain mechanism of current collapse in AlGa_N/Ga_N heterostructure field-effect transistors," *Applied Physics Letters*, vol. 79, no. 16, pp. 2651-2653, 2001.
- [109] C. Nguyen, N. X. Nguyen and D. E. Grider, "Drain current compression in Ga_N MODFETs under large-signal modulation at microwave frequencies," *Electronics Letters*, vol. 35, no. 16, pp. 1380-1382, Aug 1999.
- [110] I. Daumiller, D. Theron, C. Gaquiere, A. Vescan, R. Dietrich, A. Wieszt, H. Leier, R. Vetry, U. K. Mishra, I. P. Smorchkova, N. X. Nguyen, and E. Kohn, "Current instabilities in Ga_N-based devices," *IEEE Electron Device Letters*, vol. 22, no. 2, pp. 62-64, Feb 2001.
- [111] Z. Ouarch, "Caractérisation et modélisation des effets de pièges et thermiques des transistors a effet de champ sur AsGa : Application à la simulation de la dynamique lente des circuits nonlinéaires micro-ondes," Université de Limoges, Limoges, PhD dissertation Janv. 1999.
- [112] O. Mitrofanov and M. Manfra, "Poole-Frenkel electron emission from the traps in AlGa_N/Ga_N transistors," *Journal Applied Physics*, vol. 95, no. 11, pp. 6414-6419, June 2004.
- [113] O. Mitrofanov and M. Manfra, "Mechanisms of gate lag in Ga_N/AlGa_N/Ga_N high electron mobility transistors," *Superlattices Microstructures*, vol. 34, no. 1-2, pp. 33-53, Dec 2003.
- [114] W. Mickanin, P. Canfield, E. Finchem, and B. Odekirk, "Frequency-dependent transients in GaAs MESFETs: Process, geometry, and material effects," in *GaAs IC Symposium Dig.*, 1989, pp. 211-214.
- [115] R. Yeats, D. C. D'Avanzo, K. Chan, N. Fernandez, T. W. Taylor, C. Vogel, "Gate slow transients in GaAs MESFETs-causes, cures, and impact on circuits," in *IEDM Tech. Dig.*, 1988, pp. 842-845.
- [116] J. C. Huang, G. S. Jackson, S. Shanfield, A. Saledas, C. Weichert, "An AlGaAs/InGaAs pseudomorphic high electron mobility transistor with improved

Bibliographie

- breakdown voltage for X and Ku-band power applications," *IEEE Trans. Microwave Theory Techniques*, vol. 41, no. 5, pp. 752-759, May 1993.
- [117] D.V. Lang, "Deep-level transient spectroscopy: A new method to characterize traps in semiconductors," *Journal of Applied Physics*, vol. 45, no. 7, pp. 3023-3029, Jul 1974.
- [118] I.D. Hawkins and A.R. Peaker, "capacitance and conductance deep level transient spectroscopy in field-effect transistors," *Journal of Applied Physics*, vol. 48, no. 3, pp. 227-229, Jan 1986.
- [119] D.L. Losee, "Admittance Spectroscopy of Deep Impurity Levels: ZnTe Schottky Barriers," *Applied Physics Letters*, vol. 21, no. 2, pp. 54-56, Jul 1972.
- [120] H. Blanck, J. Thorpe, and all, "industrial GaN FET technology," *International Journal of Microwave and Wireless Technologies*, vol. 2, no. 1, pp. 21-32, March 2010.
- [121] A. Siligaris, G. Dambrine, F. Danneville, "Non-Linear Modeling of the Kink Effect in Deep Sub-micron SOI MOSFET," in *12th GAAs Symposium*, Amsterdam, 2004, pp. 47-50.
- [122] T. Zimmer, D.O. Bodi, J.M. Dumas, N. Labat, A. Touboul and Y. Danto, "Kink effect in HEMT structures: A trap-related semiquantitative model and an empirical approach for SPICE simulation," *Solid-State Electron*, vol. 35, no. 10, pp. 1543-1548, 1992.
- [123] W. Kruppa and J.B. Boos, "Examination of the kink effect in In-AlAs/InGaAs/InP HEMT's using sinusoidal and transient excitation," *IEEE Trans. on Electron Devices*, vol. 42, no. 10, pp. 1717-1723, Oct 1995.
- [124] M.H. Somerville and al, "Direct Correlation Between Impact Ionization and the Kink Effect in InAlAs/InGaAs HEMT's," *IEEE Electron Device Letters*, vol. 17, no. 10, pp. 473-475, Oct 1996.
- [125] K. Horio, A. Wakabayashi, "Numerical Analysis of Surface-State Effects on Kink Phenomena of GaAs MESFETs," *IEEE Trans. on Electron Devices*, vol. 47, no. 12, pp. 2270-2276, Dec 2000.
- [126] Mustapha Fakir, "Analysis of the physical mechanisms limiting performance and reliability of GaN based HEMTs," Université de Bordeaux, Bordeaux, PH.D. dissertation 2009.

Bibliographie

- [127] J. Kuzmik, "Power electronics on InAlN/(In)GaN: Prospect for a record performance," *IEEE Electron Device Letters*, vol. 22, no. 11, pp. 510-512, Nov 2001.
- [128] M. Gonschorek, J.F.Carlin, E. Feltin, M.A Py, M. Grandjean, "High electron mobility lattice-matched AlInN/GaN field effect transistor heterostructures," *Applied Physics Letters*, vol. 89, no. 6, pp. 062106-062106-3, Aug 2006.
- [129] [sarazin] N. Sarazin, O. Jardel, E. Morvan, R. Aubry, M. Laurent, M. Magis, M. Tordjman, M. Alloui, O. Drisse, J. Di Persio, M. A. di Poisson, S. L. Delage, N. Vellas, C. Gaquière, and D. Theron, "X-band power characterization of alinn/aln/gan hemt grown on sic substrate," *Electronics Letters*, vol. 43, no. 23, Nov 2007.
- [130] O. Jardel, G. Callet, J. Dufraisse, N. Sarazin, E. Chartier, T. Reveyrand, M. Oualli, D. Lancereau, M. A. Di Forte Poisson, S. Piotrowicz, E. Morvan, and S. L. Delage, "Performances of alinn/gan hemts for power applications at microwave frequencies," in *Proc. European Microwave Integrated Circuits Conf.(EuMIC)*, 2010, pp. 49-52.
- [131] K. Kunihiro and Y. Ohno, "A large signal equivalent circuit model for substrate-Induced Drain-lag phenomena of HJFET's," *IEEE Trans. on Electron Devices*, vol. 1342, no. 9, p. 1336, Sept. 1996.
- [132] G. Vincent, A. Chantre, and D. Bois, "Electric filed effect on the thermal emission of traps in semiconductor junctions," *Journal of Applied Physics*, vol. 50, no. 8, pp. 5484-5487, Aug 1979.

Bibliographie

[133] A. El Rafei, R. Sommet, and R. Quere, "Electrical measurement of the thermal impedance of bipolar transistors," *Electron Device Letters, IEEE*, vol. 31, no. 9, pp. 939–941, September 2010.

LISTE DE PUBLICATIONS

A. El-Rafei, R. Sommet, and R. Quere, “Electrical measurement of the thermal impedance of bipolar transistors,” IEEE electron device letters, vol. 31, no. 9, September 2010.

A. El-Rafei, A. Saleh, R. Sommet, J.M. Nebus, and R. Quere, “Experimental characterization and modeling of the thermal behavior of SiGe HBTs,” IEEE Trans. on electron devices, ID: TED-2011-08-0883-R (Publication soumise).

A. El-Rafei, G. Callet, G. Mougnot, J. Faraj, S. Laurent, M. Prigent, R. Quere, “DC (10 Hz) to RF (40 GHz) output conduction extraction by S-parameters measurements for in-depth characterization of AlInN/GaN HEMTS, focusing on low frequency dispersion effects, ” EuMW2011, Manchester, October 2011.

A. El Rafei, G. Callet, R. Sommet, J. Faraj, S. Laurent, R. Quere, “Caractérisation électrique de l’impédance thermique de transistors Bipolaires, ” JNM 2011, BREST, Mai 2011.

A. Saleh, A. El-Rafei, R. Sommet, J.M. Nebus, and R. Quere, “Compact RF Non Linear Electro Thermal Model of SiGe HBT For The Design of Broadband ADC’s,” International Journal of Microwave and Wireless Technologies (to be published).

G. Callet, J. Faraj, A. El Rafei, O. Jardel, J. C. Jacquet, J.P. Teyssier, E. Morvan, S. Piotrowicz, R. Quere, “ Electrothermal and Large-Signal Modeling of Switchmode AlGaIn/GaN HEMTs, ” EuMW2010, Paris, 2010.

G. Callet, J. Faraj, A. El Rafei, O. Jardel, J. C. Jacquet, J.P. Teyssier, E. Morvan, S. Piotrowicz, R. Quere, “ Modèle électrothermique et grand signal de transistor HEMTs en technologie AlGaIn/GaN pour applications de commutateurs ” JNM 2011, BREST, Mai 2011.

J. Faraj, G. Callet, O. Jardel, A. El-Rafei, R. Quéré, J-P. Teyssier, “Time Domain Large Signal Characterization of AlGaIn/GaN HEMTs Operating in Switchmode”, IEEE (MTT-S) Microwave Theory and Techniques Society (En cours de revision).

Analyse des effets dispersifs dans les transistors radiofréquences par mesures électriques

Résumé

Les amplificateurs de puissance (PA) sont des éléments clés des terminaux de télécommunications et de radar aux radios fréquences. Le potentiel des PA est limité par des phénomènes de dispersion. Dans ce contexte, nous intéressons à la caractérisation des phénomènes thermiques dans les transistors TBH de différentes technologies (AsGa, SiGe et InP) et la caractérisation des effets thermiques et pièges dans les transistors HEMT à base GaN (AlGaN et AlInN) en basses fréquences. Un banc de mesure des paramètres S basse fréquences [10 Hz, 40 GHz] siège des phénomènes parasites non linéaires qu'il faut prendre en compte pour pouvoir réaliser des simulations fiables, est mis en place. Une méthode précise et simple pour la mesure de l'impédance thermique de TBH réalisés avec différentes technologies a été proposée. Cette méthode s'appuie sur des mesures électriques basses fréquences. Une étude approfondie de la caractérisation des phénomènes de dispersion basse fréquences (BF) dans les transistors HEMT à base GaN a été menée. Les effets de pièges sont étudiés pour les deux technologies (AlGaN/GaN et AlInN/GaN) avec la méthode de la spectroscopie d'admittance afin de quantifier les pièges de niveaux profonds.

Mots clés: HBT, paramètres-S, impédance thermique, température, HEMT, thermique, pièges, spectroscopie d'admittance.

Analysis of dispersive effects in radio-frequency transistors with electrical measurement

Abstract

Power amplifiers (PAs) are key elements of telecommunications and radar front ends at radio frequencies. The potential of the PA is limited by the phenomena of dispersion.

In this context, we are interested in the characterization of thermal phenomena in the HBT transistors of different technology (GaAs, InP and SiGe) and characterization of thermal and traps effects in HEMT transistors based on GaN (AlGaN and AlInN) at low frequencies. A bench for low frequency S-parameters measurement [10 Hz, 40 GHz] is set up to enable us to study the behavior of the new components in the frequency range seat of nonlinear parasitic phenomena. A simple, yet accurate, method to experimentally characterize the thermal impedance of Hetero junction Bipolar Transistors (HBT) with different technologies proposed. This method relies on low frequency S-parameters measurements. A detailed study has been initiated to characterize the phenomena of low frequency dispersion in the HEMT transistors based on GaN. The thermal and traps effects are studied for both technologies (AlGaN/GaN and AlInN/GaN) with the method of admittance spectroscopy to quantify the levels of deep traps.

Key Words: HBT, S-Parameters, thermal impedance, temperature, HEMT, traps, admittance spectroscopy

XLIM - UMR CNRS n°6172

123, avenue Albert Thomas – 87060 LIMOGES CEDEX