

UNIVERSITÉ DE LIMOGES

ÉCOLE DOCTORALE Sciences et Ingénierie pour l'information

FACULTÉ DES SCIENCES ET TECHNIQUES

Année : 2011

Thèse N° 65-2011

Thèse

pour obtenir le grade de

DOCTEUR DE L'UNIVERSITÉ DE LIMOGES

Discipline : **Électronique des Hautes Fréquences, Photonique et Systèmes**

présentée et soutenue par

Guillaume CALLET

le 2 décembre 2011

Caractérisation et Modélisation de Transistors HEMT AlGa_N/Ga_N et InAlN/GaN pour l'Amplification de puissance en Radio-Fréquences

Thèse dirigée par **Raymond QUÉRÉ** et **Jean-Pierre TEYSSIER**

JURY :

Michel CAMPOVECCHIO	Professeur, Université de Limoges	Président
Jean-Louis CAZAUX	Ingénieur Thales Alénia-Space	Rapporteur
Christophe GAQUIERE	Professeur, Université de Lille 1	Rapporteur
Jean-Luc GAUTIER	Professeur, ENSEA	Examineur
Stéphane PIOTROWICZ	Ingénieur III-V Lab	Examineur
Raymond QUÉRÉ	Professeur, Université de Limoges	Examineur
Geoffroy SOUBERCAZE-PUN	Ingénieur CNES	Examineur
Raphaël SOMMET	Chargé de recherche CNRS, Université de Limoges	Invité
Olivier JARDEL	Ingénieur III-V Lab	Invité

“Tu sais, tu peux toujours additionner deux mauvaises idées ... ca ne fera jamais une bonne idée.”

Bludzee [1]

Á ma famille et mes amis.

Remerciements

Ces travaux se sont déroulés dans le cadre du laboratoire MITIC, structure commune réalisée entre le laboratoire XLIM de l'Université de Limoges et III-V Lab.

Je remercie Monsieur Dominique Cros de m'avoir permis d'effectuer cette thèse avec le laboratoire XLIM. Je remercie le Professeur Raymond Quéré de m'avoir accueilli dans l'équipe Circuits Composants Signaux et Systèmes qu'il dirige et d'avoir supervisé mes travaux en tant que directeur de thèse. Avec l'aide de Jean-Pierre Teyssier et de Raphaël Sommet, ils ont su diriger et orienter ces travaux avec une patience et une disponibilité dont je leur suis particulièrement reconnaissant.

Je tiens à remercier Messieurs Dominique Pons et Sylvain Delage pour leur accueil au sein l'équipe Micro-électronique GaN du III-V Lab, je les remercie de la confiance et l'intérêt qu'ils ont portés à mes travaux depuis plus de trois ans. Je remercie tout particulièrement Stéphane Piotrowicz pour son encadrement et son expérience qui m'ont permis de découvrir et d'apprécier la recherche industrielle au III-V Lab. Je remercie également Olivier Jardel pour ses conseils professionnels et parfois personnels dispensés avec une patience incomparable.

Mes sincères remerciements vont à Messieurs Christophe Gaquière, Professeur à l'Université de Lille 1, et Jean-Louis Cazaux, Ingénieur chez Thales Alénia Space, qui ont accepté la responsabilité d'évaluer ce travail en leur qualité de rapporteurs.

Je témoigne ma reconnaissance à Messieurs Michel Campovecchio, Professeur à l'Université de Limoges, Jean-Luc Gautier, Professeur à l'ENSEA, Geoffroy Soubercaze-Pun, Ingénieur au CNES à Toulouse, et Raphael Sommet, Chargé de Recherche au CNRS pour avoir accepté de prendre part à ce jury en tant qu'examineurs.

Enfin j'adresse mes sincères remerciements à l'ensemble de l'équipe Micro-électronique GaN et à mes collègues de bureau de Marcoussis ainsi qu'au département C^2S^2 et plus particulièrement aux équipes de mesures et aux permanents des sites Brive la Gaillarde et de Limoges pour leur accueil sur leurs sites respectifs. Chacun a contribué à la constitution d'une ambiance de recherche agréable et passionnante.

Avec un clin d'œil tout particulier aux thésards et stagiaires : Olivier, David, Ronan, Jad, Sylvain, Florent, Adeline, Alaing, Michele, Mage, Piero, Cedric, Gwenael, Mourad, Mikael, Sarah, Virginie, Anne ... J'en oublie qui m'en voudront certainement mais ils ont l'habitude.

Je remercie également ma famille et mes collocs pour m'avoir poussé à m'accrocher (comme ils me l'avaient promis) et pour les voyages et les moments de décompression passés ensemble.

Un grand merci à Marie-Claude, Pascale et particulièrement à Hélène sans qui rien n'aurait été possible.

Table des matières

Table des matières	1
Table des figures	5
Liste des tableaux	16
Introduction générale	19
Chapitre 1 : Evolution et potentialités des transistors HEMTs à base de Nitrure de Gallium	22
1.1 Introduction	23
1.2 Transistors utilisés en amplification de puissance à hautes fréquences	24
1.2.1 Transistors bipolaires	24
1.2.2 Généralités sur le transistor bipolaire	24
1.2.3 Applications et effet limitatifs	27
1.3 Transistors à effet de champ	28
1.3.1 Historique et principes de fonctionnement	28
1.3.2 Le transistor MESFET	29
1.3.3 Le transistor LDMOS	30
1.3.4 Le transistor HEMT	31
1.3.5 Le transistor pHEMT	32
1.3.6 Conclusion	32
1.4 Choix des matériaux	33
1.4.1 Caractéristiques physiques et électriques - comparaison GaAs / GaN	33
1.4.1.1 Influence des paramètres des matériaux sur les caractéristiques électriques des hétérostructures	34
1.4.1.2 Dissipation thermique dans les composants	36
1.4.2 Spécification de la technologie HEMT	38
1.4.2.1 Propriétés cristallographiques [2],[3]	38
1.4.2.2 Choix de l'hétérojonction	45
1.5 Performances des composants actuels	45
1.5.1 Effets limitatifs	45
1.5.1.1 Les effets de pièges	45
1.5.1.2 La tension de claquage	48
1.5.1.3 L'effet thermique	49
1.5.1.4 Courant de fuite en polarisation inverse de la diode grille-source	49
1.5.2 Performances actuelles - État de l'art	50
1.6 Conclusion	52
Chapitre 2 : Instrumentation et méthodes de caractérisation	54
2.1 Introduction	55
2.2 Bancs et méthodes usuelles de mesures	55
2.2.1 Le banc de mesure en impulsions	55
2.2.1.1 Intérêts du banc I-V impulsif	57
2.2.1.2 Méthode de caractérisation de pièges	60

2.2.1.3	Mesure petit signal impulsionnelle (Paramètres-[S] pulsés)	62
2.2.1.4	Discussion	64
2.2.2	Le banc de mesure grand signal (Load pull temporel)	64
2.2.2.1	Principes fondamentaux du <i>load-pull</i> temporel	65
2.2.2.2	Application en régime d'amplification de puissance	66
2.2.2.3	Application en régime de commutateur de puissance	70
2.2.3	Le banc de mesure basse fréquence (BF)	80
2.2.3.1	Intérêt de la mesure BF	81
2.2.3.2	Discussion	83
2.2.4	Conclusion	84
2.3	Méthodes de caractérisation thermique	84
2.3.1	Intérêt de la caractérisation thermique	84
2.3.2	Mesure de la résistance à l'état <i>-ON</i> en fonction de la température	85
2.3.3	Méthodes existantes pour la mesure de l'impédance thermique	87
2.3.4	La méthode 3ω	89
2.3.4.1	Introduction	89
2.3.4.2	Etude théorique	91
2.3.4.3	Cas du HEMT	95
2.3.4.4	Protocole expérimental :	101
2.3.4.5	Traitement des résultats	103
2.3.5	Discussion	105
2.4	Conclusion	106

Chapitre 3 : Modélisation non-linéaire électrothermique 108

3.1	Introduction	109
3.2	Principes fondamentaux de la modélisation des transistors HEMTs	109
3.3	Modélisation linéaire	112
3.3.1	Extraction du modèle petit signal	113
3.3.1.1	Extraction des paramètres extrinsèques / intrinsèques	113
3.3.1.2	Détermination des paramètres extrinsèques / intrinsèques pour le $8 \times 75 \mu m$ AlGaIn/GaN	114
3.3.2	Source de courant	116
3.3.2.1	Définition de la source de courant	116
3.3.2.2	Détermination des paramètres de la source de courant	118
3.3.3	Facteur d'échelle du modèle	120
3.3.3.1	Intérêts et principes élémentaires	120
3.3.3.2	Lois extraites	121
3.3.3.3	Applications	127
3.4	Modélisation non-linéaire	128
3.4.1	Extraction des capacités non-linéaires	128
3.4.2	Validation du modèle	131
3.4.2.1	Étude petit signal	131
3.4.2.2	Etude grand signal	132
3.5	Modélisation de l'effet thermique	139
3.5.1	Méthode d'intégration	140
3.5.2	Prévision du comportement thermique grand signal	140

3.6	Conclusion	141
Chapitre 4 : Conception d'un amplificateur à base de HEMTs InAlN/GaN en bande Ka		143
4.1	Introduction	144
4.2	Conception d'un amplificateur à base de HEMT InAlN/GaN	144
4.2.1	Spécifications de l'amplificateur	144
4.2.2	Extraction du modèle utilisé	147
4.2.3	Réalisation / simulations	148
4.2.3.1	Conception du combineur de sortie	149
4.2.3.2	Conception de l'inter-étage	152
4.2.3.3	Conception du distributeur d'entrée	154
4.2.4	Simulation de l'amplificateur	157
4.2.4.1	Simulation petit signal	158
4.2.4.2	Simulation grand signal	160
4.2.5	Etude de la stabilité	162
4.3	Réalisation et fabrication de l'amplificateur	164
4.3.1	Montage de l'amplificateur	164
4.3.2	Mesures avant réglages	164
4.3.2.1	Mesures petit signal	165
4.3.2.2	Mesures grand signal	165
4.3.3	Mesures après réglages	167
4.3.3.1	Rétro-simulations	167
4.3.3.2	Modifications et mesures finales	169
4.4	Analyse thermique	171
4.5	Conclusion	172
Conclusion Générale		173
Bibliographie		186
Annexes		187
	Nomenclature	188
	Publications et communications relatives à ce travail	189

Table des figures

1.1	Gammes et appellations des différentes bandes radio fréquences (RF) et micro-ondes.	23
1.2	Montage élémentaire et polarisation a) d'un transistor bipolaire « émetteur commun », b) d'un transistor à effet de champ	24
1.3	Schéma de structure d'un transistor bipolaire (NPN) récapitulant le bilan des porteurs intervenant dans un montage « émetteur commun ».	25
1.4	Structure et diagramme de bande d'un TBH InGaP/GaAs.	26
1.5	Exemple de coupe d'un transistor bipolaire à hétérojonction GaInP/GaAs	27
1.6	Schéma de fonctionnement d'un transistor à effet de champ de type MESFET (contrôle de la largeur de canal par la grille Schottky métal-semiconducteur)	29
1.7	Exemple de coupe d'un transistor MESFET sur substrat GaAs.	30
1.8	Exemple de coupe d'un transistor LDMOS.	30
1.9	Exemple d'épitaxie d'un transistor HEMT AlGaN/GaN.	31
1.10	Exemple d'épitaxie d'un transistor pHEMT GaAs.	32
1.11	Graphes recensant les matériaux existants utilisés pour l'amplification de puissance en hyperfréquences.	33
1.12	Variation de la vitesse de dérive des électrons dans le GaN et le GaAs en fonction du champ électrique [4].	35
1.13	Exemple de maille de nitrure de gallium hexagonale, la géométrie « wurtzite » présentée ici est non contrainte mécaniquement.	38
1.14	Polarisation spontanée en fonction du paramètre de maille α . Les composants $In_{0,17}Al_{0,83}N/GaN$ et $Al_{0,7}Ga_{0,3}N/GaN$ sont marqués par des points.	39
1.15	Comparaison des combinaisons AlGaN/GaN et InAlN/GaN, recensement des polarisations spontanées et piézoélectriques ainsi que des efforts intervenant à l'hétérojonction des deux alliages.	40
1.16	Variation de la hauteur de conduction en fonction de la polarisation de grille, vue en coupe sous la grille. Pour $V_{gs} = 0 V$, le canal est formé, le gaz 2DEG peut donc circuler. Pour $V_{gs} = -3 V$ le puits de potentiel a disparu, le transistor est donc « pincé ».	43
1.17	Répartition des charges, du champ électrique et diagramme d'énergie d'une structure HEMT InAlN/GaN simple.	44
1.18	Mise en évidence du phénomène de drain-lag, et des phases de capture et d'émission au court d'une impulsion relative négative sur l'accès de drain.	47
1.19	Mise en évidence du phénomène de gate-lag, et des phases de capture et d'émission au court d'une impulsion relative positive sur l'accès de grille.	48
1.20	Coupe d'un composant mettant en évidence les traitements de surface tels que la passivation et la plaque de champ de source.	49
1.21	Vitesse de dérive des porteurs dans les semi-conducteurs GaN en fonction du champ électrique pour différentes températures.	50
1.22	Coupe du transistor HEMT à base d'InAlN/GaN étudié par la suite.	51
1.23	Comparaison des performances RF d'amplificateurs de puissance aux bandes K et Ka utilisant des transistors de différentes technologies.	53
2.1	Schéma de montage du banc IV en impulsion, associé à un analyseur de réseau permettant une étude petit signal en impulsion.	56

2.2	Principe d'élévation de la température relative à la polarisation de repos V_0 et instantanée V_{inst} . La largeur d'impulsion τ étant très inférieure devant la période P , la température du composant peut être considérée constante à $T = T_0$	58
2.3	Réseau IV à V_{GS} constant pour une polarisation de repos $V_{gs0} = V_{ds0} = 0V$, a) pour un composant AlGaIn/GaN, le réseau est donné pour $V_{gsi} = 0V$ à $-10V$ par pas de $1V$; b) d'un composant InAlN/GaN, le réseau est donné pour $V_{gsi} = 0V$ à $-9V$ par pas de $1V$	59
2.4	Schéma explicatif des pertes de puissances liées au gate-lag et au drain-lag pour différentes polarisation de repos, (1) $V_{GS0} = 0V$ et $V_{DS0} = 0V$, (2) $V_{GS0} = V_p$ et $V_{DS0} = 0V$ et (3) $V_{GS0} = V_p$ et $V_{DS0} = 25V$	61
2.5	Tracé des mesures de pièges, à $V_{GS} = +1V$, entre a) un composant AlGaIn/GaN, b) et un composant InAlN/GaN aux points de polarisation de repos (1), (2) et (3).	61
2.6	Schéma de principe de mesure systématique des paramètres-[S] en impulsions associé la mesure I-V en impulsions.	62
2.7	Tracé des mesures de paramètres-[S] réalisées en classe AB pour a) un composant HEMT AlGaIn/GaN ($V_{DS} = 25V$ et $I_{DS} = 120mA$) et b) un composant HEMT InAlN/GaN ($V_{DS} = 20V$ et $I_{DS} = 120mA$).	63
2.8	Tracé des mesures de gain maximum pour a) un composant HEMT AlGaIn/GaN ($V_{DS} = 25V$ et $I_{DS} = 120mA$) et b) un composant HEMT InAlN/GaN ($V_{DS} = 20V$ et $I_{DS} = 120mA$)	64
2.9	Schéma de montage du banc load-pull temporel, utilisant un système d'analyseur de réseau vectoriel non-linéaire basé sur un LSNA.	65
2.10	Mesures load-pull obtenues à $2GHz$ en acquisition monocoup pour a) d'une barrette de puissance AlGaIn/GaN sur une impédance de charge $Z_{charge} = 46 + 15.j$ correspondant à l'optimum de PAE et b) d'une barrette de puissance InAlN/GaN sur une impédance de charge $Z_{charge} = 52 - 40.j$ correspondant à l'optimum de PAE.	67
2.11	Mesures load-pull obtenues à $10GHz$ en DC/CW pour a) un composant AlGaIn/GaN sur une impédance de charge $Z_{charge} = 18,3 + 38,7.j$ correspondant à l'optimum de PAE et b) un composant InAlN/GaN sur une impédance de charge $Z_{charge} = 11,4 + 24.j$ correspondant à l'optimum de PAE.	69
2.12	Mesures load-pull obtenues à $18GHz$ en CW pour a) un composant AlGaIn/GaN sur une impédance de charge $Z_{charge} = 9,6 + 15,8.j$ correspondant à l'optimum de PAE et b) un composant InAlN/GaN sur une impédance de charge $Z_{charge} = 12,4 + 14,1.j$ correspondant à l'optimum de PAE.	71
2.13	Caractéristique IV d'un composant pour application de commutation, à $V_{GS} = 0V$ le composant est à l'état <i>Transistor-ON</i> , pour $V_{GS} < V_p$ il est à l'état <i>Transistor-OFF</i>	72
2.14	Photos de transistor a) à grille déporté utilisé dans le cas d'applications de commutateur en configuration parallèle et b) à source commune utilisés dans les applications d'amplification de puissance et de commutateur en configuration série.	72

2.15	Banc utilisé pour la mesure des formes d'ondes temporelles en mode d'excitation par le drain.	73
2.16	Formes d'ondes temporelles des courants / tensions de grille et de drain, pour différents niveaux de puissance $P_e = 7, 17, 25$ et $30dBm$	74
2.17	Cycles de charges extrinsèques en mode <i>transistor-ON</i> pour a) un composant HEMT AlGaIn/GaN pour $P_e = 7, 17, 25$ et $30 dBm$, b) un composant HEMT InAlN/GaN pour $P_e = 11, 16, 20 dBm$	74
2.18	Evolution du coefficient de reflexion de drain Γ_{drain} pour une augmentation de la puissance d'entrée P_e allant de $7dBm$ à $30dBm$ en mode <i>Transistor-ON</i> pour a) le composant AlGaIn/GaN et b) le composant InAlN/GaN. . .	75
2.19	Cycles de charges extrinsèques en mode <i>transistor-OFF</i> pour a) un composant HEMT AlGaIn/GaN à $V_{GS} = -15V$ pour $P_e = 7, 15, 24$ et $30 dBm$, b) un composant HEMT InAlN/GaN à $V_{GS} = -10V$ pour $P_e = 4, 20, 29, et 31,5 dBm$	76
2.20	Evolution du coefficient de reflexion de drain Γ_{drain} pour une augmentation de la puissance d'entrée P_e allant de $7dBm$ à $30dBm$ en mode <i>Transistor-OFF</i> pour a) le composant AlGaIn/GaN et b) le composant InAlN/GaN. .	76
2.21	Cycles de charge extrinsèques à $V_{GS} = -15V$, pour les trois impédances imposées par le tuner : court circuit (CC), circuit ouvert (CO), et 50Ω . Les niveaux de puissance imposés sont $P_e = 7, 15, 24$ et $30 dBm$	77
2.22	Tension de repos V_{DS} en fonction de la puissance d'entrée P_e , pour un composant AlGaIn/GaN à l'état Transistor-OFF pour différentes impédances RF contrôlées par le tuner.	78
2.23	Cycles de charge extrinsèques à $V_{GS} = -15V$, pour les trois impédances imposées par le tuner : court circuit (CC), circuit ouvert (CO), et 50Ω . Les niveaux de puissance imposés sont $P_e = 9, 19, 30$ et $35 dBm$	78
2.24	Courant de repos I_{DS} en fonction de la puissance d'entrée P_e , pour un composant AlGaIn/GaN à l'état <i>Transistor-OFF</i> pour différentes impédances RF contrôlées par le tuner.	79
2.25	Evolution du coefficient de reflexion de drain Γ_{drain} pour une augmentation de la puissance d'entrée P_e allant de $7dBm$ à $30dBm$ en mode <i>Transistor-OFF</i> pour a) un impédance $Z_{DRAIN} = 1M\Omega$ et b) un impédance $Z_{DRAIN} = 10\Omega$	80
2.26	Schéma de montage du banc de mesure de paramètres-[S] basses fréquences.	81
2.27	Comparaison du réseau IV mesuré en impulsions (triangle) et IV en continu (croix) pour $V_{GS} = -4$ à $0V$ avec un pas de $1V$	82
2.28	Résultats de l'étude petit signal basse fréquence en fonction de la tension de polarisation. a) Tracé des parties réelles et imaginaires de l'admittance de sortie Y_{22} . b) Tracé du module et de la phase du coefficient de transmission S_{21}	83
2.29	Résultats de l'étude petit signal basse fréquence en fonction de la température. a) Tracé des parties réelles et imaginaires de l'admittance de sortie Y_{22} . b) Tracé du module et de la phase du coefficient de transmission S_{21}	84
2.30	Schéma petit signal équivalent du transistor (en gris). A $V_{GS} = V_{DS} = 0V$ et en basses fréquences, le schéma équivalent se résume à la mise en série de l'accès de drain, de source et de la conductance de sortie (en noir). . . .	86

2.31	a) Partie réelle de l'admittance de sortie et b) valeurs de $R_{ON}(T)$ calculées pour une variation de température $T = -25, 25, 75$ et $125^{\circ}C$	87
2.32	Comparaison de la méthode des paramètres-[S], intégrée au modèle, avec une mesure réalisée en impulsion.	87
2.33	Application de la méthode de coïncidence du courant de drain entre la mesure de $V_{GS} = 0V$ en DC à $T = T_{ambiante} = 22^{\circ}C$ (triangles noir) et la mesure de $V_{GS} = 0V$ en impulsions à $T = 100^{\circ}C$ (cercles gris).	88
2.34	Variation du courant de drain au cours d'une impulsion $V_{DS} = 6V$, $I_{DS} = 510mA$. La variation du courant dépend directement de l'impédance thermique. Le pic observé à $10\mu s$ perturbe l'extraction des constantes de temps de l'impédance thermique.	89
2.35	Échantillons réalisés pour la mesure de diélectriques grâce à la méthode 3ω . a) Vue de l'échantillon en perspective, les <i>pads</i> permettent la connexion des sondes de courant et tension (+) et (-) . b) Vue en coupe du diélectrique. Un courant AC à la pulsation ω chauffe la ligne métallique à la fréquence 2ω , la tension mesurée à 3ω permet de calculer la conductivité thermique du diélectrique.	90
2.36	Schéma du pont de Wheatstone, utilisant le R_{ON} du composant comme unique résistance dépendant de la température du montage	91
2.37	Schéma électrique du pont de Wheatstone a) au fondamental, utilisant le GBF comme unique source d'excitation du circuit, et b) au 3^{eme} harmonique, le transistor est le seul composant du montage à générer un signal à cette fréquence du fait de son impédance thermique.	92
2.38	Circuit de Thévenin équivalent au 3^{eme} harmonique.	93
2.39	Évolution de l'impédance thermique d'un transistor $8x75\mu m$ AlGaIn/GaN en fonction du temps, simulée grâce à une méthode d'éléments finis. Les constantes de temps du modèle utilisant les 5 cellules RC sont portées à gauche.	96
2.40	a) Circuit thermique permettant de définir la température du composant en fonction de la puissance dissipée instantanée. b) Simulation de l'impédance thermique issue du circuit dans le domaine fréquentiel.	96
2.41	a) Partie réelle de l'impédance thermique pour différentes amplitudes de V_{DS} , et b) sa partie imaginaire comparées à la simulation du circuit thermique connu (symboles).	98
2.42	Comparaison entre l'impédance thermique connue du circuit thermique en fonction de la fréquence f_0 (croix noirs) et son extraction par la méthode 3ω en fonction de la fréquence $2.f_0$ (trait plein gris).	98
2.43	Comparaison entre la valeur du décalage calculé en fonction de l'amplitude d'excitation V_{DS} , superposé à une fonction polynomiale de type $y = a.x^3 + b.x^2 + c.x + d$	98
2.44	a) Partie réelle de l'impédance thermique pour différentes amplitudes de V_{DS} , et b) sa partie imaginaire comparées à la simulation du circuit thermique connu (symboles).	99
2.45	Comparaison entre l'impédance thermique connue du circuit thermique en fonction de la fréquence f_0 (croix noirs) et son extraction par la méthode 3ω en fonction de la fréquence $2.f_0$ (trait plein gris).	100

2.46	Spectre du signal aux bornes du transistor. La variation du 3 ^{eme} harmonique qui est généré dépend directement de l'impédance thermique. .	100
2.47	Gain et phase de l'amplificateur différentiel utilisé pour la récupération du signal V_{DIFF}	102
2.48	Schéma de montage du banc de mesure conçu pour mesurer l'impédance thermique Z_{TH} par la méthode 3ω	103
2.49	a) Variation de la tension mesuré $V_{DIFF3\omega}$ pour différentes valeurs d'excitation $V_{DS} = 0,5; 0,4; 0,3$ et $0,2V$ en fonction de la fréquence. b) Amplitude du signal mesuré à 3ω , à $100Hz$ (marqueurs) superposée à une loi de variation cubique en fonction de la tension V_{DS}	104
2.50	Variation de $V_{DIFF3\omega}$ la valeurs d'excitation retenue $V_{DS} = 300mV$ en fonction de la fréquence.	104
3.1	Identification des paramètres intrinsèques et extrinsèques issus de la structure physique du HEMT et utilisés dans la modélisation phénoménologique.	110
3.2	Schéma petit signal du transistor HEMT pour un point de polarisation de repos donné.	110
3.3	Chronologie des étapes de la modélisation de HEMT utilisé pour l'amplification de puissance et de commutation. L'extraction du modèle linéaire est commune aux deux applications, mais diverge pour l'extraction du modèle non-linéaire.	111
3.4	Photo d'un composant $8x75\mu m$ en technologie coplanaire. Le plan 1 est celui formé par les sondes de mesure RF, le plan 2 correspond à celui pour lequel le modèle est déterminé.	113
3.5	Comparaison mesure (symboles) / modèle (trait plein) des paramètres-[S] pour une gamme de fréquence allant de 2GHz à 40GHz, au point de polarisation $P_0 : V_{DS} = 5V, I_{DS} = 50mA$	115
3.6	Comparaison mesure (symboles) / modèle (trait plein) du gain maximum (MSG/MAG) pour une gamme de fréquence allant de 2GHz à 40GHz, au point de polarisation $P_0 : V_{DS} = 5V, I_{DS} = 50mA$	115
3.7	Comportement des fonctions $genp(x)$ ligne, $H_{asympt}(x, 1, 5)$ pointillés gris et $L_{asympt}(x, 1, 5)$ en pointillés noir; dans l'encadré $L_{asympt}(x, 1, 5)$ pour différentes valeurs de $x = 0, 1$ en pointillés noir, $x = 0, 5$ en pointillés gris et $x = 1$ ligne.	117
3.8	Comparaison mesures (symboles) / modèle (trait plein) des réseaux réalisés en impulsions ($V_{DS0} = V_{GS0} = 0V$), a) $I_{DS}(V_{DS})$ pour $-20 < V_{DS} < 30V$ à V_{GS} constant allant de $-10V$ à $+1V$ par pas de $1V$ et b) $I_{DS}(V_{GS})$ pour $-10 < V_{GS} < +2V$ à V_{DS} constant allant de $-4V$ à $+10V$ par pas de $1V$. .	119
3.9	Comparaison mesures (symboles) / modèle (trait plein) des dérivées partielles de I_{DS} , a) en fonction de V_{DS} (conductance de sortie g_d) donnée pour $-15 < V_{DS} < 10V$ à V_{GS} constant allant de $-10V$ à $+1V$ par pas de $1V$; b) en fonction de V_{GS} . (transconductance g_m) donnée pour $-10V < V_{GS} < +1V$ à V_{DS} constant allant de $-4V$ à $+10V$	119
3.10	Comparaison mesure (symboles) / modèle (trait plein) du courant de grille I_{GS} en fonction de la tension de drain V_{DS} à V_{GS} constant allant de $V_{GS} = +1V$ à $V_{GS} = -1V$ par pas de $0,5V$	120

3.11	Empreinte du composant énumérant les différents paramètres étudiés dans ce paragraphe, ici $n = 8$, $w = 250\mu m$ et $L_G = 0,7\mu m$	121
3.12	Empreintes du a) composant référence : $8 \times 250 \times 0,7 \mu m^2$ et b) du composant étudié pour une variation de $N : 4 \times 250 \times 0,7 \mu m^2$	123
3.13	Empreintes du a) composant référence : $8 \times 250 \times 0,7 \mu m^2$ et b) du composant étudié pour une variation de $W : 8 \times 400 \times 0,7 \mu m^2$	125
3.14	Empreinte du a) composant référence : $8 \times 250 \times 0,7 \mu m^2$ et b) du composant étudié pour une variation de $L_G : 8 \times 250 \times 0,5 \mu m^2$	126
3.15	Evolution de la fréquence de transition F_t pour une variation de la longueur de grille L_G pour des composants HEMTs AlGaIn/GaN et InAlN/GaN réalisés au III-V Lab.	127
3.16	Empreinte de la conception réalisée à partir du composant HEMT InAlN/GaN de développement $4 \times 40 \times 0,15 \mu m^2$	128
3.17	Simulation des performances petit signal du composant HEMT $4 \times 50 \times 0,15 \mu m^2$. Présentation des coefficients de reflexion d'entrée et de sortie illustrant l'adaptation en puissance, ainsi que le gain maximum et le facteur de stabilité k	128
3.18	Comparaison mesures (symboles) / modèles (traits pleins) des capacités a) C_{GS} en fonction de V_{GS} , b) C_{GD} en fonction de V_{GD} et c) C_{DS} en fonction de V_{DS} et paramétré par la tension de polarisation de grille V_{GS-DC}	130
3.19	Repérage des points P_1 , P_2 , P_3 et P_4 retenus pour la comparaison mesures/modèle.	131
3.20	Comparaison entre la mesure (symboles) et le modèle (traits pleins) des paramètres-[S] au point de polarisation P_1 , <i>transistor-ON</i> pour $V_{DS} > 0V$	132
3.21	Comparaison entre la mesure (symboles) et le modèle (traits pleins) des paramètres-[S] au point de polarisation P_2 , <i>transistor-ON</i> pour $V_{DS} < 0V$	132
3.22	Comparaison entre la mesure (symboles) et le modèle (traits pleins) des paramètres-[S] au point de polarisation P_3 , <i>transistor-OFF</i> pour $V_{DS} > 0V$	133
3.23	Comparaison entre la mesure (symboles) et le modèle (traits pleins) des paramètres-[S] au point de polarisation P_4 , <i>transistor-OFF</i> pour $V_{DS} < 0V$	133
3.24	Configuration du banc utilisé pour la mesure du coefficient de reflexion de drain, permettant l'acquisition des formes d'ondes temporelles.	134
3.25	Cycles de charges extrinsèques mesurés et simulés pour un balayage de la puissance d'entrée $P_e = 7, 15, 24$ et $30 dBm$ a) en mode transistor-ON ($V_{GS} = 0V$) et b) en mode transistor-OFF ($V_{GS} = -15V$).	134
3.26	Réseau I-V simulé en gris pour une variation de VDS allant de +1V à -15V par pas de 1V et cycles de charges intrinsèques simulés en mode <i>transistor-ON</i> et <i>-OFF</i> pour une puissance d'entrée $P_e = 32 dBm$	135
3.27	Comparaison mesures (symboles)/ modèle (traits pleins) du phénomène d'autopolarisation de la tension de drain V_{DS} en fonction de la puissance d'entrée pour les trois impédances RF de grille $Z_G = CC, 50\Omega$ et CO	135
3.28	Cycles de charges extrinsèques mesurés et simulés a) pour un balayage de la puissance d'entrée $P_e = 7, 15, 24$ et $30 dBm$ en mode transistor-ON ($V_{GS} = 0V$) et b) pour un balayage de la puissance d'entrée $P_e = 7, 15$ et $24 dBm$ en mode transistor-OFF ($V_{GS} = -15V$).	136

3.29	Réseau I-V simulé en gris pour une variation de V_{DS} allant de $+1V$ à $-15V$ par pas de $1V$ et cycles de charges intrinsèques simulés en mode <i>transistor-ON</i> et <i>-OFF</i> pour une puissance d'entrée $P_e = 32 dBm$	136
3.30	Comparaison mesures (symboles) / modèle (traits pleins) du phénomène d'autopolarisation du courant de drain I_{DS} en fonction de la puissance d'entrée pour les trois impédances RF de grille $Z_G = CC, 50\Omega$ et CO	137
3.31	Comparaison mesures (symboles) / modèle (traits pleins) entre les coefficients de réflexion dans les deux modes de fonctionnement, <i>transistor-OFF</i> ($V_{GS} = -15V$) et <i>transistor-ON</i> ($V_{GS} = 0V$).	138
3.32	Schéma équivalent d'un montage de commutation en configuration parallèle, a) lorsque le composant est à l'état <i>transistor-ON</i> le commutateur isole la charge et b) lorsqu'il est à l'état <i>transistor-OFF</i> le commutateur favorise le transfert du signal RF à la charge.	138
3.33	a) Schéma de montage du modèle de transistor en configuration parallèle à la charge. b) Remplacement du composant par un dipôle d'impédance Z mesuré.	139
3.34	Comparaison des pertes d'insertion et de l'isolation liés aux coefficients de réflexion de drain mesurés (symboles) et simulés (traits pleins) en fonction de la puissance disponible issue de la source RF.	139
3.35	Comparaison mesures / modèle des courbes à I_{DS} en fonction de V_{DS} à $V_{GS} = 0V$, pour une variation de la température de socle allant de $-25^\circ C$ à $125^\circ C$ par pas de $50^\circ C$	140
3.36	Cycles de charges intrinsèques de drain simulés pour une variation de température $T = -25, 25, 75$ et $125^\circ C$ à un niveau de puissance d'entrée $P_e = 32dBm$	141
3.37	Variation des coefficients de réflexion Γ_{Drain} simulés pour les quatre températures étudiées et un balayage de puissance P_e allant de 10 à $36dbm$	141
4.1	Schéma de principe du report de transistors par procédé <i>flip-chip</i> sur AlN.	145
4.2	Variation du gain maximum mesuré pour deux transistors InAlN/GaN; l'un de 8 doigts de grille et l'autre de 4 doigts, pour une polarisation de $V_{DS} = 15V$ et $I_{DS} = 100mA/mm$. La diminution du développement total du composant (respectivement $600 \mu m$ et $300 \mu m$) entraîne un décalage de la limite MSG/MAG vers les fréquences supérieures, et une augmentation du gain disponible maximum à $26GHz$ (respectivement $7 dB$ et $9 dB$).	145
4.3	a) Empreinte du support accueillant le transistor micro-ruban, b) modélisation associée comprenant l'inductance de contact <i>flip-chip</i> ainsi que les 15 <i>vias</i> en parallèle.	149
4.4	Coefficient de réflexion d'entrée et de sortie pour une gamme de fréquence de 2 à $40GHz$, pour la polarisation retenue pour l'application $V_{DS} = 18V$, $I_{DS} = 80mA$. Les marqueurs indiquent les impédances d'entrée Z_{11} et de sortie Z_{22} à $f_0 = 26GHz$ présentées par le transistor unitaire.	150
4.5	Layout du circuit de sortie synthétisé comprenant un circuit d'équilibrage, l'accès de polarisation de drain du deuxième étage et un circuit de stabilisation raccordable. Les portions de circuit validés à l'aide de <i>Momentum</i> sont hachurées.	151

4.6	Résultat de simulation paramètres-[S] du circuit de sortie, a) impédances présentées à la sortie des transistors du 2 ^{ème} étage dans la bande de fréquence [25 – 27GHz], le carré correspond à l'impédance souhaité Z_{22}^* ; b) amplitude du coefficient de reflexion de sortie S_{22}	152
4.7	Pertes du circuit de sortie simulées autour de la fréquence de fonctionnement $f_0 = 26GHz$	152
4.8	Layout de l'inter-étage (2 voies vers 2). Les différents sous-circuits permettant d'assurer différentes fonctions telles que la polarisation, l'isolation DC, la stabilité, ou le filtrage des sous-harmoniques sont indiqués. Les portions de circuit validées à l'aide de <i>Momentum</i> sont hachurées.	153
4.9	Performances simulées en petit signal de l'inter-étage, a) impédance présentée en sortie des transistors du 1 ^{er} étage (l'impédance recherchée Z_{22}^* est marquée par un carré), ainsi que celle présentée à l'entrée de ceux du 2 ^{ème} étage (l'impédance recherchée Z_{22}^* est marquée par un rond) sur la bande de fréquence [25 – 27GHz]; b) amplitude du coefficient d'entrée Γ_{11} et de sortie Γ_{22}	155
4.10	Pertes de l'inter-étage simulées autour de la fréquence de fonctionnement $f_0 = 26GHz$	155
4.11	Layout du distributeur (1 voie vers 2) d'entrée. Les différents sous-circuits permettant d'assurer la polarisation, l'isolation DC, la stabilité ainsi que le filtrage des sous-harmoniques sont indiqués. Les portions de circuit validés à l'aide de <i>Momentum</i> sont hachurées.	156
4.12	Résultat de simulation paramètres-[S] du circuit d'entrée, a) impédances présentées à l'entrée des transistors du 1 ^{er} étage dans la bande de fréquence [25 – 27GHz], les carrés correspondent à l'impédance souhaitée Z_{22}^* ; b) amplitude du coefficient de reflexion d'entrée S_{11}	157
4.13	Pertes simulées du circuit d'entrée autour de la fréquence de fonctionnement $f_0 = 26GHz$	157
4.14	Layout de l'amplificateur complet comprenant les transistors 4x75 μm ainsi que les différents composant passifs montés en surface. Dimensions $L = 20,7cm$ et $l = 10cm$	158
4.15	Résultats de simulations de paramètres-[S] de l'amplificateur complet. a) Module des coefficients de reflexion d'entrée S_{11} , et de sortie S_{22} ; b) Module du coefficient de transmission S_{21} dans la bande de fréquence [25GHz - 27GHz].	159
4.16	Influence de la connexion des circuits de stabilité dans 4 configurations différentes sur le facteur Rollett. a) Sur une large bande de fréquence [DC – 30GHz]; b) Zoom du autour de la fréquence de fonctionnement [25GHz - 27GHz].	160
4.17	Influence de la connexion des circuits de stabilité dans 4 configurations différentes sur le coefficient de transmission S_{21}	160
4.18	Résultats de simulations d'équilibrage harmonique de l'amplificateur complet au voisinage de f_0 pour un balayage de puissance d'entrée RF allant de 20 à 26dBm par pas de 2dBm. a) Gain en puissance calculé en dB (le gain linéaire G_{lin} est représenté en pointillés); b) rendement en puissance ajoutée (PAE) présentée en pourcents; c) puissance de sortie délivrée en dBm et d) puissance de sortie en Watts.	161

4.19	Nœuds utilisés pour l'analyse de la stabilité réalisée avec STAN.	163
4.20	Diagrammes de pôles et de zéros obtenus dans les conditions de fonctionnement : $V_{DS1} = 18V$, $V_{DS2} = 20V$, $f_0 = 26GHz$ et $P_{disp} = 26dBm$. Ces diagrammes illustrent les données extraites pour une perturbation, sur une bande de fréquence de $2GHz$, a) du 1 ^{er} étage (nœud N_1) et b) du 2 ^{eme} étage (nœud N_2).	163
4.21	Maquette de fabrication du pied de test comprenant l'amplificateur, les circuits de polarisation ainsi que les accès RF d'entrée et de sortie.	164
4.22	Pied de test fabriqué et utilisé lors des mesures préliminaires. Ses dimensions sont $L = 2,5cm$, $l = 3cm$, $h = 1,5cm$	165
4.23	a) Module du coefficient de reflexion d'entrée S_{11} (en gris) et de sortie S_{22} (en noir) et b) coefficient de transmission S_{21} . Les mesures sont représentées par les symboles et les simulations par des traits pleins.	165
4.24	Schéma de montage du banc utilisé pour caractériser l'amplificateur en fonctionnement non-linéaire.	166
4.25	Performances mesurées pour un balayage de puissance d'entrée $P_{in} = 3$ à $26dBm$ à la fréquence $f_0 = 26GHz$. a) Gain en puissance de l'amplificateur diminuant jusqu'à $G = 5dB$ (soit $4dB$ de compression); b) rendement en puissance ajouté atteignant une valeur maximum de $PAE = 11\%$; c) puissance de sortie en dBm $P_{out} = 31,05dBm$; d) puissance de sortie en Watts $P_{out} = 1,27W$	166
4.26	Motif de test utilisé afin de réaliser une caractérisation du transistor $4x75\mu m$ monté par procédé <i>flip-chip</i>	167
4.27	Comparaison du gain entre la mesures (symboles) de paramètres-[S] réalisée du transistor $4x75\mu m$ monté en <i>flip-chip</i> et le modèle simulé (traits pleins) pour une polarisation $V_{DS} = 20V$, $I_{DS} = 75mA$. b) Comparaison avec le modèle utilisant une correction de la modélisation des vias de la surface d'accueil du transistor.	168
4.28	<i>Layout</i> de l'empreinte d'accueil du transistor. La zone contenant les vias est maillée et simulée sous <i>Designer Ansoft</i>	168
4.29	Modèle de l'empreinte corrigée utilisant une répartition des vias sur deux lignes espacés par des portions de lignes micro-rubans.	169
4.30	Comparaison entre la mesure (symboles) de l'amplificateur et la simulation utilisant le modèle corrigé (traits pleins) en petit signal.	169
4.31	Résultats de simulations d'équilibrage harmonique de l'amplificateur complet au voisinage de f_0 pour un balayage de puissance d'entrée RF allant de 20 à $26dBm$ par pas de $2dB$. a) Gain en puissance calculé en dB (le gain linéaire G_{lin} est représenté en pointillés); b) rendement en puissance ajouté (PAE) présentée en pourcents; c) puissance de sortie délivrée en dBm et d) puissance de sortie en Watts.	170
4.32	<i>Layout</i> final de l'amplificateur incluant les carrés qui permettent un affinage manuel de l'adaptation.	170
4.33	Etude de la dissipation thermique, d'un transistor $4x75\mu m$, réalisée sous Ansys. a) Empilement des couches du transistors monté en <i>flip-chip</i> sur AlN; b) diffusion thermique du composant, polarisé à $V_{DS} = 20V$ et $I_{DS} = 80mA$, à proximité des doigts de grille.	171

Liste des tableaux

1.1	Paramètres électriques principaux des alliages III-V étudiés (GaAs et GaN) donnés pour des matériaux intrinsèques non dopés à 300K.	34
1.2	Paramètres thermiques de différents matériaux communément utilisés pour les HEMTs ainsi que leur substrat.	37
1.3	Polarisation et calcul théorique de la densité de porteurs dans l'InAlN/GaN et l'AlGaN/GaN.	45
2.1	Paramètres statiques des composants HEMTs AlGaN/GaN et InAlN/GaN déterminés à partir de la caractérisation IV de sortie de ces deux composants.	58
2.2	Report des valeurs calculées de gate-lag et drain-lag, obtenues par comparaison relative des courbes à $V_{GS} = +1V$	62
2.3	Report des valeurs issues de la mesure du gain maximum pour un composant AlGaN/GaN et un InAlN/GaN.	64
2.4	Comparaison des performances de puissances mesurées à 2GHz pour une impédance optimale de PAE, a) pour une barrette de puissance AlGaN/GaN et b) une barrette de puissance InAlN/GaN.	68
2.5	Comparaison des performances de puissances mesurées à 10GHz pour une impédance optimale de PAE, a) pour un composant unitaire $8 \times 75 \mu m$ à base d'AlGaN/GaN et b) un composant unitaire $8 \times 75 \mu m$ à base d'InAlN/GaN.	70
2.6	Comparaison des performances de puissances mesurées à 18GHz pour une impédance optimale de PAE, a) pour un composant unitaire $8 \times 75 \mu m$ à base d'AlGaN/GaN et b) un composant unitaire $8 \times 75 \mu m$ à base d'InAlN/GaN.	70
2.7	Comparaison des valeurs du module du coefficient de reflexion de drain Γ_{drain} à l'état <i>Transistor-ON</i> pour une puissance d'entrée $P_e = 20dBm$	75
2.8	Comparaison des valeurs du module du coefficient de reflexion de drain Γ_{drain} à l'état <i>Transistor-OFF</i> pour une puissance d'entrée $P_e = 30dBm$	76
2.9	Comparaison des valeurs du module du coefficient de reflexion de drain Γ_{drain} à l'état <i>Transistor-OFF</i> pour une puissance d'entrée $P_e = 30dBm$	79
2.10	Valeurs de g_{d-DC} et g_{d-RF} calculées à partir de l'équation 2.2 définit dans le chapitre 2.	82
2.11	Valeur des paramètres mesurés intervenant dans le pont de Wheatstone	104
3.1	Valeurs des paramètres extrinsèques et intrinsèques du modèle petit signal extrait de 2GHz à 40GHz au point de polarisation $P_0 : V_{DS} = 5V, I_{DS} = 50mA$	115
3.2	Valeurs des paramètres de la source de courant pour le transistor $8 \times 75 \mu m$ HEMT GaN étudié.	119
3.3	Valeurs des diodes D_{GS} et D_{GD} pour le $8 \times 75 \mu m$ HEMT GaN étudié.	120
3.4	Valeurs des paramètres extrinsèques et intrinsèques extraits pour le composant référence ($8 \times 250 \times 0,7$) à la polarisation $V_{DS} = 20V, I_{DS} = 50mA$. Ces paramètres serviront de référence pour l'étude suivante correspondant aux variations du développement d'un composant $N \times W \times L_G$. Les valeurs de cette table serviront de références pour les variations ultérieures.	122
3.5	Valeurs des paramètres extrinsèques et intrinsèques extraites pour le composant $4 \times 250 \times 0,7 \mu m^2$ à la polarisation $V_{DS} = 20V, I_{DS} = 50mA$. Le coefficient multiplicateur illustre les variations de chaque paramètre dû à la variation de N , leurs valeurs sont à rapprocher de $\Delta N = 0,5$	124

3.6	Valeurs des paramètres extrinsèques et intrinsèques extraites pour le composant $8 \times 400 \times 0,7 \mu m^2$ à la polarisation $V_{DS} = 20V, I_{DS} = 155mA$. Le coefficient multiplicateur illustre les variations de chaque paramètre dû à la variation de W , leurs valeurs sont à rapprocher de $\Delta W = 1,6$	125
3.7	Valeurs des paramètres extrinsèques et intrinsèques extraites pour le composant $8 \times 250 \times 0,5 \mu m^2$ à la polarisation $V_{DS} = 20V, I_{DS} = 96mA$. Le coefficient multiplicateur illustre les variations de chaque paramètre dû à la variation de L_G , leurs valeurs sont à rapprocher de $\Delta L_G = 0,7$ ou son inverse $\Delta L_G^{-1} = 1,4$	126
3.8	Valeurs des paramètres utilisés dans les équations de C_{gs}, C_{ds}, C_{gd} pour le composant HEMT à base de GaN de développement $8 \times 75 \mu m$	130
4.1	Table d'analyse permettant d'estimer la puissance aux bornes de chaque étage, et ainsi de réaliser un bilan de puissance préliminaire de l'amplificateur total. Ce bilan est illustré par l'architecture retenue pour ces travaux, utilisant 4 transistors répartis sur 2 étages. L'adaptation d'impédance à été réalisée de manière à présenter 50Ω à l'entrée et à la sortie de l'amplificateur. ($Z_0 = 50\Omega$)	146
4.2	Valeurs des paramètres extrinsèques et intrinsèques du transistor $4 \times 75 \mu m$ extraites pour une polarisation $V_{DS} = 18V$ et $I_{DS} = 80mA$. A titre indicatif, le coefficient multiplicateur donne le rapport d'échelle existant avec les valeurs extraites, à cette même polarisation, pour le transistor $8 \times 75 \mu m$	147
4.3	Valeurs des paramètres de la source de courant pour le transistor $4 \times 75 \mu m$. Le coefficient multiplicateur correspond aux règles d'échelles appliquées sur le transistor $8 \times 75 \mu m$	148
4.4	Valeurs des paramètres des capacités non-linéaires C_{gs} et C_{gd} pour le transistor $4 \times 75 \mu m$. Le coefficient multiplicateur correspond au facteur d'échelle appliqué aux valeurs de C_{gs} et C_{gd} extraites pour le transistor $8 \times 75 \mu m$ le long d'une droite de charge en classe AB.	148

Introduction générale

Les transistors à haute mobilité électronique (HEMTs) à base de nitrure de gallium (GaN) sont, depuis peu, capable de concurrencer les transistors LDMOS à base de silicium (Si) et les pHEMT à base d'arséniure de gallium (GaAs) sur le marché des stations de bases utilisées pour les télécommunications (3G, 4G, WiMAX,...). Grâce à ces composants pouvant atteindre $150W$ à $2GHz$ pour une polarisation de $48V$, la technologie GaN pourrait être implantée dans les 2 millions de stations de bases déployées pour la téléphonie mobile ainsi que dans les infrastructures émergentes utilisées pour la technologie WiMAX. Néanmoins, le marché des technologies à haute bande interdite les prédisposent naturellement aux fréquences plus élevées. C'est pourquoi, les principaux laboratoires industriels Européens, Japonais et Américains les dédient aux applications allant de la bande X ($8GHz$) à la bande E ($90GHz$).

De plus, au cours des dernières années, des applications de commutation de puissance utilisant ces composants ont vu le jour. Le contrat KORRIGAN (2005 – 2009) illustre cet intérêt. Ses objectifs étaient de démontrer la viabilité de la technologie GaN, afin de pourvoir aux besoins de l'industrie de défense ainsi que le développement et le support d'une chaîne de production exclusivement européenne. Au cours de ces quatre années, il a permis de perfectionner l'étude ainsi que chaque étape de création des composants HEMTs GaN jusqu'à la conception de commutateurs, amplificateurs de puissance et d'amplificateurs faible bruit.

Cependant, malgré les continuels efforts et améliorations dont bénéficient les composants à base de nitrure de gallium, leurs performances se voient restreintes par les phénomènes de pièges. Une alternative à l'hétérostructure AlGaN/GaN, qui est aujourd'hui la plus répandue, repose sur l'utilisation de matériaux InAlN/GaN. Cette dernière semble moins pénalisée par les phénomènes de pièges et possède des propriétés prometteuses pour les applications de puissance des années à venir.

De tels composants possèdent de réelles potentialités pour l'amplification de puissance en bande K et au-delà. Son manque de maturité est responsable de problèmes de fuites de courant qui impactent la fiabilité des composants et des effets pièges encore mal maîtrisés.

Les travaux présentés ici s'inscrivent dans ce contexte. Ils permettent de situer la technologie HEMT GaN par rapport aux composants commerciaux utilisés actuellement.

Ainsi nous présenterons succinctement, dans le premier chapitre, les différents candidats à l'amplification de puissance dans les bandes K et Ka , en nous concentrant plus particulièrement sur les composants HEMTs à base d'InAlN/GaN. Un descriptif détaillé des phénomènes observés sur cette technologie sera également présenté.

Dans le second chapitre, nous proposerons une analyse de ces différents effets, pour des composants InAlN/GaN et AlGaN/GaN, à travers l'utilisation des bancs de mesures

disponibles à XLIM et au III-V Lab. Différentes méthodes de caractérisation thermique seront confrontées et nous proposerons l'application de la méthode de spectroscopie par échauffement spécifique, aussi appelée *méthode 3ω* , pour le calcul de l'impédance thermique des composants.

Les aspects fondamentaux de la modélisation seront abordés dans le troisième chapitre, comprenant une analyse qualitative de l'influence d'une variation des dimensions de l'accès de grille sur les paramètres extrinsèques et intrinsèques du modèle petit signal. Un modèle non-linéaire sera également développé et validé pour des applications de commutation.

Enfin, nous présenterons dans le dernier chapitre la conception et la réalisation d'un amplificateur de puissance à $26GHz$ à partir de transistors HEMT à base d'InAlN/GaN, en détaillant les différentes étapes de modélisation et de caractérisation.

Chapitre 1 :

Evolution et potentialités des transistors HEMTs à base de Nitrure de Gallium

1.1 Introduction

Dans cette partie nous allons présenter l’aspect physique et électrique des différentes technologies existantes permettant de réaliser de l’amplification forte puissance à partir de composants à l’état solide. Peu de transistors associent, à l’heure actuelle, une forte densité de puissance et une fréquence de travail élevée. En effet les technologies existantes permettent généralement de réaliser un compromis entre ces paramètres.

Nous nous attarderons particulièrement sur la technologie HEMT à base de GaN sur laquelle beaucoup de travaux de recherche et développement sont en cours dans la communauté scientifique et dont les propriétés pourront permettre l’amplification de puissance en bande K et Ka (26 – 40GHz voire au delà). Dans ces bandes de fréquences les applications les plus courantes sont dédiées à la communication satellite civile. Afin d’expliquer de manière théorique l’intérêt de ce type de composant, nous présenterons les propriétés physiques, chimiques, électriques et thermiques relatives aux HEMTs utilisant les hétérostructures AlGaIn/GaN ou InAlN/GaN. Nous aborderons également les effets limitatifs basses fréquences connus, inhérents à ce type de composants, qui restreignent les performances en puissances et impactent la fiabilité des composants.

Enfin, nous présenterons les résultats majeurs de la littérature concernant les réalisations de circuits en bande K et Ka proposés par différents laboratoires de recherche ou industriels internationaux. Ces résultats seront comparés aux technologies plus conventionnelles sur substrat GaAs ou InP. Nous présenterons également le premier amplificateur en bande Ka utilisant des composants réalisés au cours de cette thèse avec l’hétérostructure InAlN/GaN.

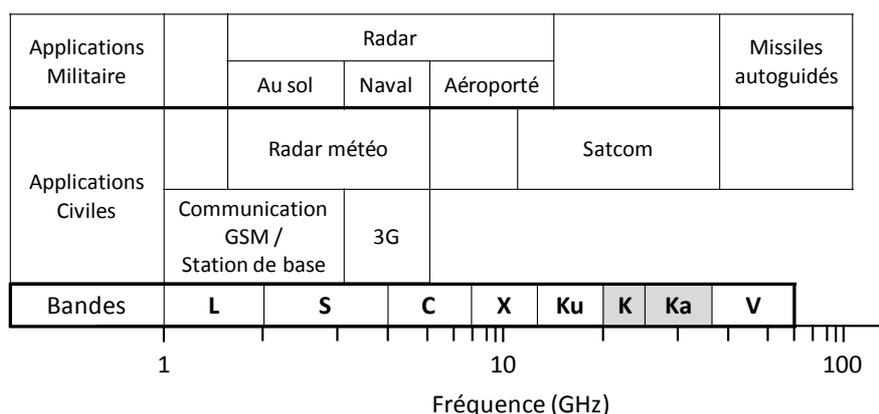


FIGURE 1.1 – Gammes et appellations des différentes bandes radio fréquences (RF) et micro-ondes.

1.2 Transistors utilisés en amplification de puissance à hautes fréquences

Les transistors sont des éléments actifs essentiels de l'électronique qu'il est possible de distinguer selon deux principales catégories, les transistors bipolaires, ainsi que les transistors à effets de champ (TEC). Tous deux permettent une régulation du courant de sortie, par une modulation de courant pour le transistor bipolaire, ou une modulation de tension pour le TEC. Le schéma d'utilisation est présenté en figure 1.2.

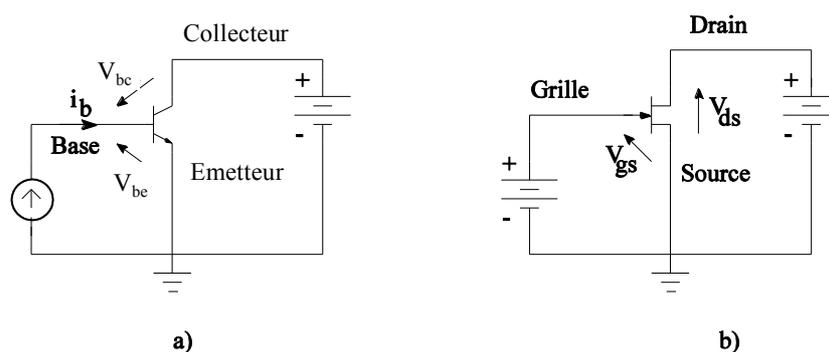


FIGURE 1.2 – Montage élémentaire et polarisation a) d'un transistor bipolaire « émetteur commun », b) d'un transistor à effet de champ

Nous détaillerons par la suite les différents types de transistors existants pour chacune de ces deux familles, ainsi que les applications pour lesquelles ils sont principalement utilisés de nos jours.

1.2.1 Transistors bipolaires

1.2.2 Généralités sur le transistor bipolaire

La notion de transistor bipolaire à homojonction a été introduite par Shockley et son équipe en 1948. Faute de moyens techniques, il s'est contenté de mettre en évidence les potentialités de ce composant. Ce n'est que trois ans plus tard que le premier transistor fut créé. Le principe du transistor bipolaire à homojonction repose sur l'association de deux jonctions PN tête-bêche donnant naissance à un composant comportant trois électrodes dénommées émetteur (E), base (B) et collecteur (C).

Le principe de fonctionnement du transistor bipolaire dans le mode de fonctionnement amplificateur repose sur l'injection de porteurs de charge majoritaires depuis l'émetteur dans la base grâce à une jonction EB maintenue en direct. Les porteurs injectés devenant minoritaires dans la base diffusent à travers celle-ci pour être finalement accumulés dans le collecteur grâce à la jonction BC polarisée en inverse.

Un courant parasite important est également présent dans ce type de transistor. Celui-ci provient des recombinaisons des porteurs minoritaires dans la base mais également d'un courant de trous de la base vers l'émetteur car cette jonction est en direct. Aucun courant ne traverse la jonction BC puisque celle-ci est bloquée. Ce phénomène est une perte sur l'efficacité de commande de l'électrode de base sur le courant transitant entre l'émetteur et la base. Un bilan des porteurs porté en figure 1.3

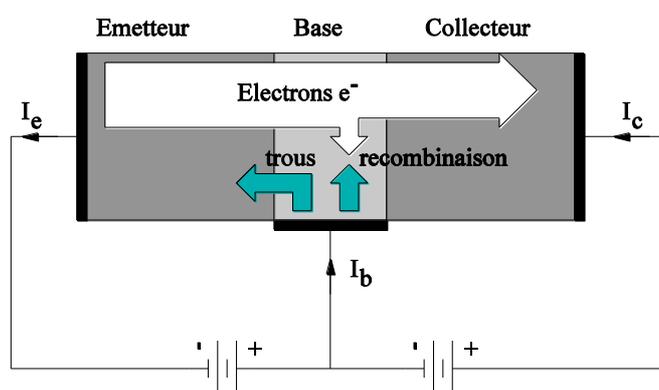


FIGURE 1.3 – Schéma de structure d'un transistor bipolaire (NPN) récapitulant le bilan des porteurs intervenant dans un montage « émetteur commun ».

L'efficacité de l'injection dépend du rapport des dopages de l'émetteur et de la base. Augmenter le dopage de l'émetteur permet donc de limiter la proportion de porteurs venant de la base et donc du courant consommé par l'électrode de base.

Le gain en courant β , paramètre important pour l'utilisateur, est le rapport entre le courant collecteur et le courant de base. Moins la base est dopée, plus le gain est élevé. Ceci s'explique par une plus faible probabilité de recombinaison des porteurs minoritaires ainsi que la limitation de l'injection des porteurs depuis la base vers l'émetteur.

Hélas, la base étant faiblement dopée, cela induit des résistances d'accès et de couche élevées qui limitent les performances hyperfréquences des composants.

L'utilisation d'une hétérojonction émetteur-base mettant en contact deux matériaux semiconducteurs de grande et petite bandes d'énergie interdites permet d'en améliorer notablement les performances. Ce type de composant est dénommé *Transistor Bipolaire à Hétérojonction* (TBH) ou *Heterojunction Bipolar Transistor* (HBT) en anglais. Bien que l'idée en soit ancienne, sa mise en œuvre n'a pu se faire de façon convaincante qu'après développement, au début des années 1980, des techniques d'épitaxie modernes MBE (Molecular Beam Epitaxy) et MOVPE (Metalorganic Vapour Phase Epitaxy).

Ce type de composant est présenté ci-après dans le cas particulier du couple de matériaux $In_{0,49}Ga_{0,51}P/GaAs$, très utilisé en technologie micro-électronique III-V pour

les applications hyperfréquences, et notamment produit par UMS (*Joint Venture* entre Thales et EADS GmbH).

Le TBH InGaP/GaAs [5] est un transistor bipolaire dont l'émetteur en $In_{0,49}Ga_{0,51}P$ possède une bande interdite ($1,89eV$) plus grande que celle de la base en GaAs (figure 1.4).

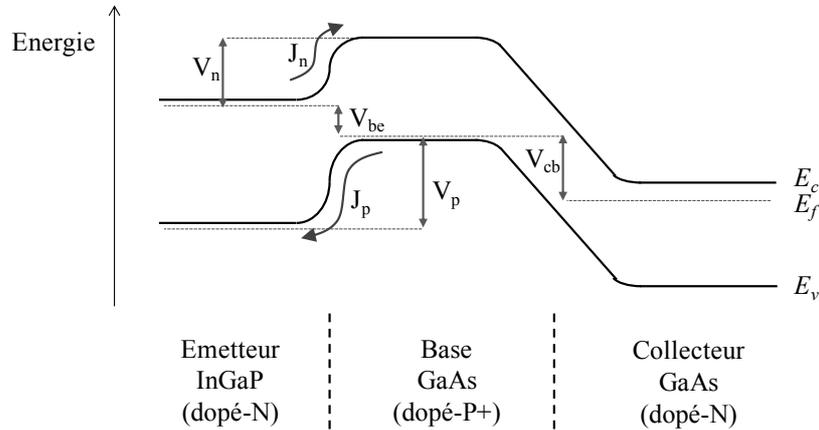


FIGURE 1.4 – Structure et diagramme de bande d'un TBH InGaP/GaAs.

Il en résulte une dissymétrie des barrières de potentiel rencontrées respectivement par les électrons (courant J_n) injectés dans la base (barrière atténuée au premier ordre de la discontinuité des bandes de conduction ΔE_c) et par les trous (courant J_p) injectés dans l'émetteur (barrière augmentée de la discontinuité des bandes de valence ΔE_v). Cette dissymétrie introduit dans l'expression du coefficient d'injection J_n / J_p un facteur de forte valeur :

$$\left(\frac{J_n}{J_p}\right)_{hetero} = \left(\frac{J_n}{J_p}\right)_{homo} \cdot e^{\left(\frac{\Delta E_g}{k.T}\right)} \quad (1.1)$$

soit environ 10^8 à $300K$.

Cela permet, contrairement au cas des transistors à homojonction tels que le transistor silicium bipolaire usuel, de doper très fortement la base et faiblement l'émetteur tout en conservant un très grand rapport des courants injectés J_n / J_p et donc un coefficient d'injection $\gamma = \frac{J_n}{(J_n + J_p)}$ voisin de 1. Cette configuration de dopage permet d'obtenir une faible résistance de base et une faible capacité de jonction émetteur-base, ce qui est favorable aux performances dynamiques.

La figure 1.5 montre une vue schématique d'un TBH hyperfréquence GaInP/GaAs de type NPN. Le pied de l'émetteur est typiquement de $2\mu m$ de largeur et d'une trentaine de micro-mètres de longueur.

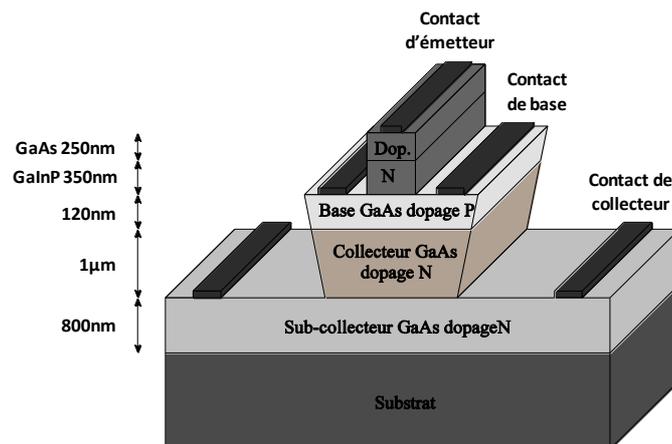


FIGURE 1.5 – Exemple de coupe d'un transistor bipolaire à hétérojonction GaInP/GaAs

1.2.3 Applications et effet limitatifs

Le transistor bipolaire à hétérojonction offre plusieurs avantages :

- Faible bruit basse fréquence permettant l'obtention d'oscillateur très bas bruit. Cet avantage provient notamment de la faible contribution des surfaces du composant dans le transport électronique.
- L'utilisation de couches de base fortement dopées permet d'augmenter la fréquence d'oscillation l'ordre de $100GHz$ pour des technologies $2\mu m$. Ceci est dû au fait que les temps de transit dans le dispositif sont fixés par les épaisseurs de couches, et non par la définition technologique, longueur d'une grille par exemple.
- Les tensions de claquage sont nettement plus élevées pour un TBH que pour un transistor à effet de champ pour des matériaux comparables. En effet, le TBH utilise des jonctions PN (forte barrière d'énergie) et faible contribution de la surface.
- Compacité car ce sont des composants verticaux.
- Enfin, avantage pour son utilisation, le TBH est bloqué si on ne lui applique pas de tension de commande sur la base, alors que de nombreux transistors à effet de champ sont au contraire fortement passants si une tension nulle est appliquée sur la grille. La conséquence est que le TBH n'utilise qu'une source de tension, et que les transistors à effet de champ ont besoin de 2 sources.

Les inconvénients de cette technologies résident dans :

- Un environnement thermique à prendre en considération (forte puissance possible et donc des calories à évacuer).
- Un risque d'emballage thermique [6] (les courants dans une diode PN augmentent à une tension donnée lorsque la température augmente. Du fait des inhomogénéités de fonctionnement et topologiques présentent dans un circuit, il est nécessaire de

maîtriser ces phénomènes à l'aide de ballastage par exemple.

- Sa non-planarité, qui implique la présence de marches et de zones latérales découvertes. Ces zones sont critiques pour la fiabilité du composant. Néanmoins, il est possible d'en limiter l'effet en réalisant une passivation localisée (ou *ledge*) au cours de l'étape de croissance; ainsi qu'en réalisant des traitements de surface (passivation SiN ou BCB).
- Enfin l'effet Kirk [7] qui intervient à très fort courant de collecteur entraîne une diminution des fréquences de coupure et donc des gains hyperfréquences disponibles lorsque le transistor est trop sollicité. Des compromis Fréquence de fonctionnement/tensions de polarisation/courant de collecteur/thermique sont à définir pour obtenir les pleines performances de ces dispositifs.

Ces dispositifs TBH sont présents dans de nombreux circuits mais tout particulièrement les amplificateurs (typiquement jusqu'à $20GHz$ en technologie GaAs) et les oscillateurs (les TBH GaInP/GaAs permettent l'obtention des oscillateurs accordables hyperfréquence à base de transistors les moins bruyants).

1.3 Transistors à effet de champ

Une alternative au transistor bipolaire pour des applications requérant des fréquences de fonctionnement élevés est le transistor à effet de champ (TEC). Dans cette partie, nous présenterons différentes variantes de cette famille de transistors, nous verrons leurs spécificités ainsi que les différentes applications pour lesquelles ils sont communément utilisés.

1.3.1 Historique et principes de fonctionnement

Le transistor à effet de champ a été inventé à la fin des années 1920 par J. E. Lilienfeld, mais n'a pu être réalisé avant la fin des années 1950. Son principe repose sur l'utilisation d'un champ électrique pour contrôler la conductivité d'un canal dans un matériau semi conducteur. Contrairement au transistor bipolaire, le transistor à effet de champ présente une structure horizontale, ce qui signifie que les contacts ohmiques se trouvent sur le même plan. Un TEC peut reposer sur deux principes différents. Il peut être constitué d'un simple canal dopé négativement N dont la largeur dépend de la zone désertée sous la grille (transistors type *MESFET*). Dans le cas des transistors *HEMTs*, le canal de conduction est créé grâce à la formation d'un gaz d'électrons à 2 dimensions (*2DEG*) à l'aide d'une hétérojonction. Dans chacun des cas le flux d'électrons est contrôlé par la section du canal et la densité de porteurs. Il est contrôlé par la tension appliquée à la grille Schottky (V_{GS}), la tension V_{DS} permet de déterminer la puissance qui sera disponible. Un

schéma représentatif du montage, pour le cas d'un transistor *MESFET*, est présenté en figure 1.6.

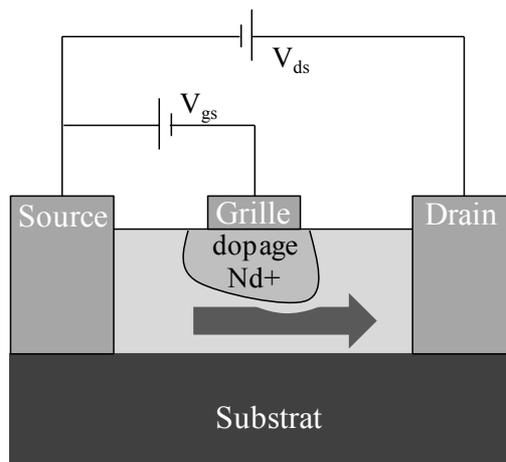


FIGURE 1.6 – Schéma de fonctionnement d'un transistor à effet de champ de type MESFET (contrôle de la largeur de canal par la grille Schottky métal-semiconducteur)

Chaque TEC repose sur ce principe de base, cependant il a été mis en oeuvre de manière distincte pour les différents transistors à effet de champs existants. Ici nous choisirons de présenter quelques uns des plus couramment utilisés pour des applications d'amplification de puissance à hautes fréquences, en exposant leurs spécificités ainsi que leurs domaines d'applications. Nous présenterons donc dans les paragraphes suivants les MESFET, LDMOS, HEMT et PHEMT.

1.3.2 Le transistor MESFET

La technologie MESFET (**ME**tal **Semi**-conducteur **F**ield **E**ffect **T**ransistor) a pour principale particularité de présenter une grille métallique dont le contact avec le semi-conducteur est réalisé par une diode Schottky. Historiquement le MESFET est un des premiers à avoir été fabriqué à partir d'un composé III-V.

La technologie la plus couramment utilisée actuellement est celle à base d'arséniure de gallium (GaAs). Son principe de fonctionnement repose sur le contrôle de la zone de déplétion située sous le contact métallique qui module l'épaisseur du canal de conduction et donc le courant.

Selon le principe de fonctionnement résumé précédemment, la largeur de la zone appauvrie dépend directement de la tension appliquée sur la grille. La technologie MESFET GaAs présente de bonnes performances pour des applications de puissance jusqu'en bande X, (pouvant aller jusqu'à 5W). Cependant, le champs de claquage étant lié à l'hétérostructure utilisée, cette technologie est limitée par de faibles

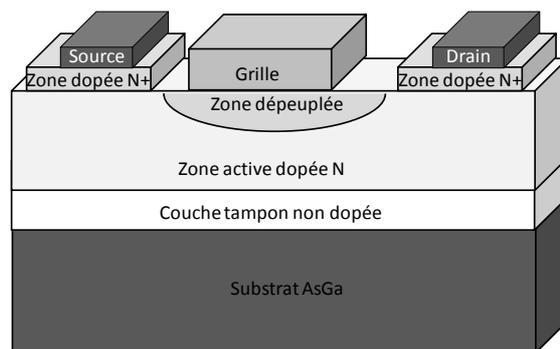


FIGURE 1.7 – Exemple de coupe d'un transistor MESFET sur substrat GaAs.

tensions de claquages ainsi que par ses fréquences de transitions ($\approx 30GHz$ [8]).

1.3.3 Le transistor LDMOS

Les transistors LDMOS (Laterally Diffused Metal Oxide Semiconductor) sont largement utilisés pour les applications d'amplification de puissance. Ils présentent la particularité d'être naturellement déserté (normally OFF). Il existe néanmoins des composants LDMOS normally ON. Le canal d'électron est engendré sous la grille par l'agencement de couches dopées positivement et négativement comme le montre la figure 1.8. Le contrôle du canal est réalisé latéralement par l'établissement d'une tension de grille positive.

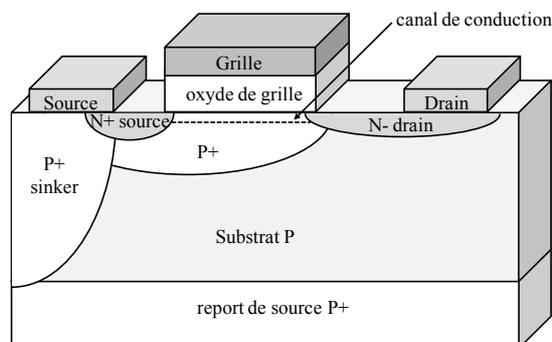


FIGURE 1.8 – Exemple de coupe d'un transistor LDMOS.

Contrairement aux transistors présentés précédemment, le transistor LDMOS a la particularité de supporter des tensions de claquage importantes pouvant aller jusqu'à plusieurs dizaines de volts en bande L ($\approx 60V$). Ses fréquences d'utilisation couvrent majoritairement les bandes L et S ($0,9GHz$ à $4GHz$). En raison de ses bonnes performances ($2W$ à $2GHz$ [9]) et de son coût raisonnable il est principalement utilisé dans les amplificateurs des stations de bases en télécommunications GSM ainsi que pour

les récentes applications utilisant la norme WiMAX. Cependant ses performances sont limitées à des fréquences de travail basses (quelques GHz).

1.3.4 Le transistor HEMT

Les transistors HEMT sont aujourd'hui les composants ayant connu la plus grande évolution. Contrairement aux autres transistors à effet de champ, dans le HEMT le transfert de courant se fait grâce à la formation, à l'hétérojonction, d'un « puits de potentiel » qui tiendra le rôle de canal. L'hétérojonction permet la séparation des atomes donneurs ionisés (dopants) des électrons libres. Ces électrons sont alors confinés dans le puits sous forme d'un gaz bidimensionnel d'électrons (*2DEG*), où ils peuvent atteindre des mobilités importantes. Son nom HEMT (**H**igh **E**lectron **M**obility **T**ransistor) provient de cette propriété. Les temps de transition très courts ont pour principale conséquence sa capacité de travail à des fréquences élevées.

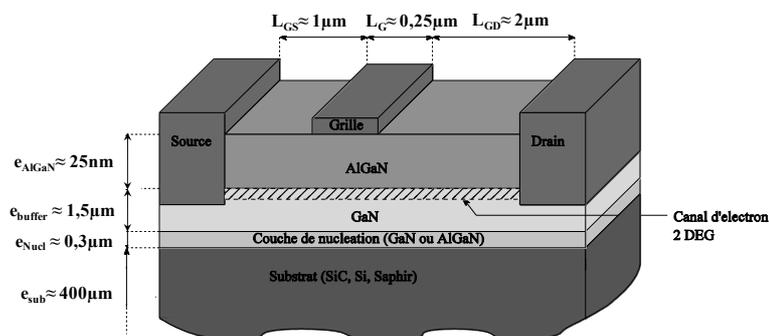


FIGURE 1.9 – Exemple d'épitaxie d'un transistor HEMT AlGaIn/GaN.

Ce concept de composants est utilisé principalement avec des technologies dites « III-V » car elles sont réalisées à partir des éléments provenant de la 3^{ème} et de la 5^{ème} colonne de la classification périodique des éléments. La technologie la plus mature existant actuellement est celle à base d'arséniure de gallium qui permet des applications de puissances jusqu'à 94GHz (avec des champs de claquage de l'ordre de 20 V). Cependant depuis les années 2000 les technologies à base de nitrure de gallium connaissent un fort développement dû à leur capacité à supporter des champs plus importants que les composants à base de GaAs. Cette dernière spécificité en fait un candidat idéal pour des utilisations dans la conception de systèmes radars de très forte puissance. Les développements actuels laissent penser que des démonstrations jusqu'à 100GHz seront faites dans les cinq années à venir.

1.3.5 Le transistor pHEMT

Dans les structures HEMT pseudomorphiques (pHEMT), la hauteur du puits quantique est augmentée sans que cela nécessite la présence de couches trop fortement dopées. Ce résultat est obtenu grâce à l'utilisation d'un matériau semiconducteur de bande interdite plus faible que l'arséniure de gallium (GaAs), tel que l'InGaAs. La différence de structure cristallographique et physique entraîne des phénomènes spécifiques tels que l'augmentation de la mobilité mais également des risques quand à la qualité cristalline.

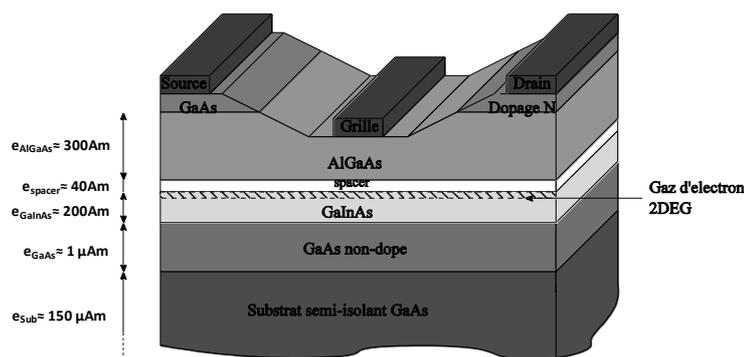


FIGURE 1.10 – Exemple d'épitaxie d'un transistor pHEMT GaAs.

Il est cependant intéressant de noter que pour une variation de seulement 1% du paramètre de maille, la hauteur du puits de potentiel du pHEMT peut augmenter de 30% par rapport à une structure HEMT classique [10]. Une augmentation du puits de potentiel peut permettre une importante élévation de la fréquence de transition (supérieures à 600 GHz [11]). De par son faible niveau de bruit, le pHEMT à base de GaAs est un composant privilégié pour l'amplification faible bruit. Cependant sa tension de claquage se trouve réduite par rapport aux technologies *grands gaps*.

1.3.6 Conclusion

Nous avons présenté les meilleurs candidats parmi les technologies de composants utilisées pour l'amplification de puissance, à ces fréquences. Il existe plusieurs types de transistors susceptibles d'être utilisés, cependant à notre connaissance seul le HEMT à base de GaN combine la capacité de travailler au delà de 20 GHz , avec des densités de puissance supérieures à 1 W/mm . A titre d'information la figure 1.11 récapitule les différentes technologies existantes et leurs limites, en termes de puissance et de fréquence.

Nos travaux ont portés sur l'étude des potentialités à hautes fréquences des transistors HEMT GaN.

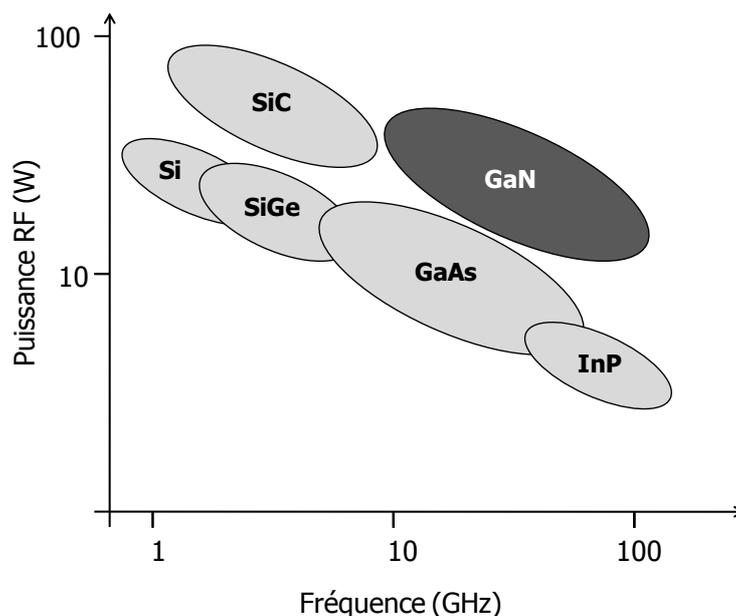


FIGURE 1.11 – Graphe recensant les matériaux existants utilisés pour l’amplification de puissance en hyperfréquences.

1.4 Choix des matériaux

Dans ce paragraphe nous allons définir l’importance des matériaux pour chaque structure de composant pour des applications en amplification de puissance. Une comparaison physique et chimique des différents matériaux utilisés sera donc effectuée en précisant les répercussions de ces propriétés sur les potentialités électriques de chaque famille technologique.

1.4.1 Caractéristiques physiques et électriques - comparaison GaAs / GaN

Les semiconducteurs grand gap, particulièrement les composés III-V comme les alliages à base d’arséniure de gallium et plus récemment ceux à base de nitrure de gallium, ont d’excellentes propriétés physiques et chimiques qui les rendent incontournables pour l’amplification de puissance. La structure cristallographique particulière de tels alliages leur permet de combiner une conductivité thermique élevée, un fort champ de claquage ainsi qu’une grande vitesse de dérive des porteurs libres. Le tableau 1.3 recense les principaux paramètres électriques et thermiques du GaAs et du GaN. Nous verrons par la suite l’influence de ces caractéristiques sur les performances du transistor.

Paramètres électriques		
	GaAs	GaN
E_G (eV)	1,43	3,39
ϵ_r	12,5	9
n_i (cm^{-3})	$1,8 \cdot 10^6$	$1,9 \cdot 10^{-10}$
μ_n ($cm^2/V.s$)	8500	1300
$v_{sat}(v_{pic})(107cm/s)$	1 (2,1)	1,5 (2,7)

TABLE 1.1 – Paramètres électriques principaux des alliages III-V étudiés (GaAs et GaN) donnés pour des matériaux intrinsèques non dopés à 300K.

1.4.1.1 Influence des paramètres des matériaux sur les caractéristiques électriques des hétérostructures

- Hauteur de bande interdite E_G :

La hauteur de bande interdite, correspond à la différence d'énergie entre la hauteur minimale de la bande de conduction et la hauteur maximale de la bande de valence. Cela correspond à l'énergie que doit avoir un porteur de la bande de valence pour passer dans la bande de conduction et participer au passage du courant. Le GaN possède une hauteur de bande interdite plus de deux fois supérieure à celle de le GaAs et fait partie des matériaux dits grand gap. Cette particularité lui confère d'importantes propriétés électriques :

- Le champ de claquage, noté E_C , est lié à la hauteur de bande interdite par la relation suivante [12] :

$$E_C \propto E_G^{\frac{3}{2}} \quad (1.2)$$

Le champ de claquage est lié à la tension maximale qu'il est possible d'appliquer à un composant sans le détruire. La puissance qu'il peut fournir dépend donc directement de son champ de claquage.

- L'utilisation d'alliages « grands gaps » permet de créer des hétérojonctions avec de fortes discontinuités de bandes, augmentant ainsi la densité de porteurs dans le canal et donc de la densité de courant.

- Une forte valeur de bande interdite induit également une faible densité de porteurs intrinsèques, même à haute température, ce qui permet de limiter les courants de fuites dans les composants.

- Mobilité des porteurs

Lorsqu'un champ électrique est appliqué à un semiconducteur les porteurs de charges libres, électrons et trous, sont entraînés avec une vitesse v qui est proportionnelle au champ électrique lorsque celui-ci est faible. Quand le champ augmente (passage de la zone ohmique à la zone de saturation) la vitesse v atteint un niveau de saturation.

Cette saturation est due aux interactions des porteurs avec le réseau, ce qui entraîne une diminution de leur mobilité. La vitesse est donnée par la relation suivante :

$$\vec{v} = \pm\mu(E) \cdot \vec{E} \quad (1.3)$$

Et à faible champ électrique :

$$\vec{v} = \pm\mu_0 \cdot \vec{E} \quad \text{avec} \quad \mu_0 = \frac{q \cdot \tau}{m^*} \quad (1.4)$$

où τ est le temps de relaxation, m^* la masse effective des porteurs et μ_0 la mobilité pour des champs faibles (en cm^2/Vs).

La mobilité dans les matériaux massifs a été donnée dans le tableau précédent. Cependant, les HEMTs utilisent une hétérojonction afin de confiner les porteurs dans un puits de potentiel et créer un canal bidimensionnel. De cette façon, leur mobilité est considérablement augmentée. Dans le cas du GaN, elle est d'environ 1500 à $2000 cm^2/V.s$ dans le puits de potentiel alors qu'elle n'est que de $900 cm^2/V.s$ dans le matériaux épitaxié sans hétérojonction. La loi de variation de la mobilité par rapport au champ électrique varie en fonction des matériaux, et il en est donc de même pour la vitesse des porteurs v . Les matériaux III-V possèdent un pic de survitesse. Celui-ci intervient pour des valeurs différentes du champ électrique selon l'alliage. Ces différences sont illustrées sur la figure 1.12. Pour le GaAs il apparaît pour un champ de $5kV/cm$ et pour $200kV/cm$ pour le GaN.

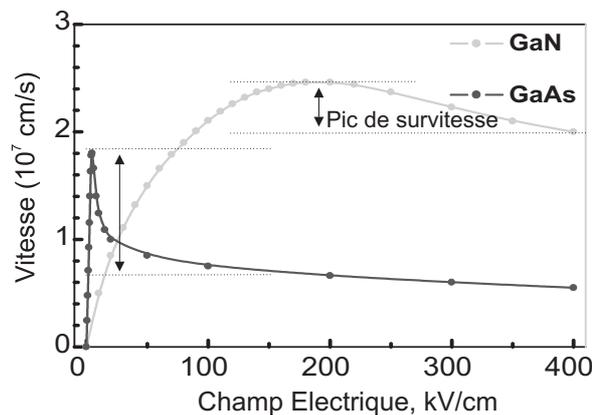


FIGURE 1.12 – Variation de la vitesse de dérive des électrons dans le GaN et le GaAs en fonction du champ électrique [4].

La vitesse des porteurs est 2 à 3 fois plus élevée dans le GaN que dans le GaAs, et en particulier pour de forts champs électriques. La densité de courant étant proportionnelle à cette vitesse, elle est donc plus élevée dans les transistors à base de GaN que dans ceux

à base de GaAs. La vitesse de saturation v_{sat} intervient dans le calcul de la fréquence de transition des composants par la formule 1.5. Cette vitesse étant élevée pour le GaN, il est donc naturellement un candidat privilégié pour les applications à hautes fréquences.

$$F_t \approx \frac{v_s}{2\pi L_{eff}} \quad (1.5)$$

où L_{eff} est la longueur de grille effective.

Il est à noter que dans les HEMTs les valeurs des résistances d'accès dépendent de la mobilité des porteurs. Lorsque cette dernière augmente les résistances d'accès diminuent, ce qui constitue un avantage en faveur du GaAs.

1.4.1.2 Dissipation thermique dans les composants

Les composants de puissance sont soumis à des effets thermiques importants lors de leur fonctionnement, une partie de la puissance étant dissipée par effet Joule. Cette puissance dissipée peut être exprimée à partir de la puissance fournie par la polarisation continue (DC) et des puissances RF fournies par le transistor. Le bilan de puissance s'exprime par la relation suivante :

$$P_{DISS} = P_{DC} + P_{RF-in} - P_{RF-out} \quad (1.6)$$

$$\Leftrightarrow P_{DISS} = P_{DC} \cdot (1 - PAE) \quad (1.7)$$

Le rendement énergétique ou PAE (Power Added Efficiency) traduit le rendement de conversion de la puissance DC en puissance RF. Il sera défini ultérieurement comme élément caractéristique des performances d'un amplificateur de puissance. La dissipation de puissance au sein du composant peut être due à plusieurs facteurs. En raison des faibles surfaces des transistors et des puissances importantes qu'ils doivent dissiper, le phénomène de conduction thermique est prédominant. Il est régi par la loi de Fourier, qui énonce que dans le cas d'un milieu homogène et isotrope, le flux de chaleur par unité de surface (q) est dépendant de la conductivité thermique (K) et du gradient de température local.

$$q = -K(T) \cdot \nabla T \quad (1.8)$$

La conductivité thermique d'un matériau définit donc sa capacité à évacuer la chaleur. Les valeurs de la conductivité thermique K_{300K} de matériaux utilisés dans les HEMTs GaAs et GaN sont portées dans le tableau 1.2. Celles du Saphir, Silicium (Si) et Carbure de Silicium (SiC) apparaissent également, car ces matériaux sont utilisés comme substrat des

transistors HEMTs à base de GaN, la croissance de substrat GaN d'épaisseur importante n'étant pas encore actuellement maîtrisée. Les composants à base de GaN sur substrat silicium possèdent une moins grande aptitude à la dissipation thermique que sur SiC mais possèdent l'avantage d'un coût de substrat significativement moindre (≈ 50 fois plus faible en diamètre 4").

Paramètres thermiques					
	GaAs	GaN	Si	SiC	Saphir
$K_{300K} (W/m/K)$	54	160	125	350	28
$R_{th} (^\circ C/W)$	≈ 58	≈ 18	/	/	/

TABLE 1.2 – Paramètres thermiques de différents matériaux communément utilisés pour les HEMTs ainsi que leur substrat.

Cependant, si la conductivité thermique est une grandeur habituellement utilisée quand on parle des matériaux, on lui préfère la résistance thermique, qui lui est inversement proportionnelle. Cette grandeur associe l'élévation de température d'un composant à la puissance qu'il dissipe :

$$R_{th} = \frac{\Delta T}{P_{DISS}} \quad (1.9)$$

où ΔT est l'élévation de température en $^\circ K$.

La conductivité thermique est bien plus élevée dans le GaN que dans le GaAs, et elle l'est encore d'avantage si l'on considère le SiC. Ce constat est important car, comme nous l'avons dit, la plupart des composants à base de GaN sont épitaxiés sur des substrats en SiC, en particulier pour les applications à forts niveaux de puissances. On observe également que les HEMTs GaN ont une résistance thermique bien meilleure que celle des pHEMTs GaAs, cependant il faut garder à l'esprit que les densités de puissance intervenant dans les transistors à base de GaN sont nettement plus élevées, ce qui en définitive, revient à traiter des problèmes de dissipation thermique comparables dans ces deux technologies.

Beaucoup de solutions sont envisagées pour améliorer l'évacuation de chaleur, telle que l'amincissement des substrats [13], les reports *flip-chip* sur diamant [14], ou l'ajout de couches de passivation épaisses avec de bonnes propriétés thermiques (comme le diamant [15]). Ces solutions permettant une meilleure évacuation de la chaleur à travers des matériaux possédant une meilleure résistance thermique, ou en offrant des chemins de dissipation supplémentaires.

1.4.2 Spécification de la technologie HEMT

Nous allons détailler dans cette partie les phénomènes liés à la structure cristallographique (figure 1.13) qui entrent en jeu à l'hétérojonction. Nous présenterons également les différents alliages à base de nitrure de gallium existant et en particulier ceux développés au III-V Lab, à savoir le couple AlGa₂N/GaN et plus récemment InAlN/GaN.

1.4.2.1 Propriétés cristallographiques [2],[3]

Dans le HEMT, le flux de porteurs de charges dans le canal est réalisé par un gaz bidimensionnel d'électrons. Leur déplacement engendre le courant en sortie du transistor. Ces charges sont confinées dans un puits de potentiel créée à l'hétérojonction entre la couche AlGa₂N et GaN ou InAlN et GaN en raison de la discontinuité de la bande de conduction à l'interface entre les deux couches la composant.

- Origine des électrons dans le canal :

Le confinement des électrons dans le canal est le résultat de l'accumulation de deux effets distincts que sont : la polarisation spontanée et la polarisation piézoélectrique, tout deux issus de la structure cristallographique des alliages utilisés.

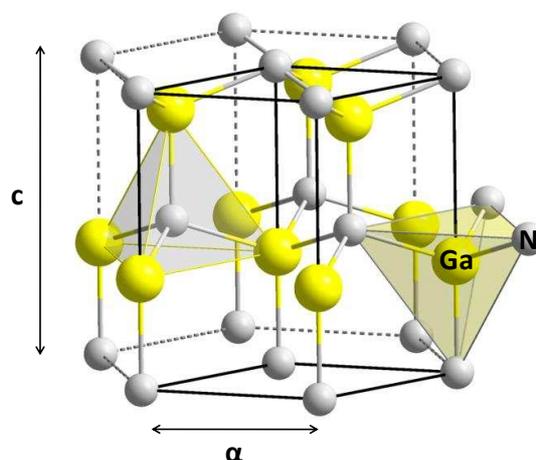


FIGURE 1.13 – Exemple de maille de nitrure de gallium hexagonale, la géométrie « wurtzite » présentée ici est non contrainte mécaniquement.

- **La polarisation spontanée** est un phénomène qui tend à ordonner naturellement les atomes de la couche AlGa₂N et de GaN (réciproquement InAlN et GaN) selon une polarité déterminée, comme le présente la figure 1.14.

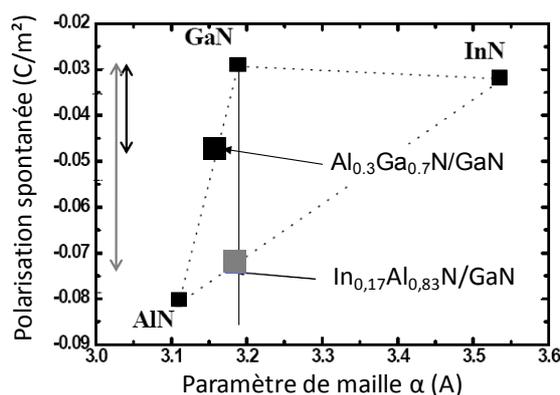


FIGURE 1.14 – Polarisation spontanée en fonction du paramètre de maille α . Les composants $In_{0,17}Al_{0,83}N/GaN$ et $Al_{0,7}Ga_{0,3}N/GaN$ sont marqués par des points.

A l'hétérojonction, l'association de charges positives et négatives engendre, dans le cas favorable d'une polarité orientée vers le substrat, un excès d'électrons qui crée spontanément le canal de conduction.

- **La polarisation piézoélectrique** est un effet inhérent à la structure cristallographique de l'alliage utilisé. Ce phénomène provient de la désadaptation en maille obtenue à l'hétérojonction entre les couches d' $Al_{0,3}Ga_{0,7}N$ et de GaN . La principale conséquence en est l'augmentation de la densité de porteurs dans le gaz bidimensionnel. Cependant la différence du paramètre de maille α entre ces matériaux engendre également des efforts de tensions et de compressions. Ceci limite le taux d'aluminium pouvant être incorporé dans la structure à environ 30%. Comme on peut le voir sur la figure 1.14, l' $InAlN$ avec une composition d'Indium de 17% et le GaN présentent l'intérêt d'avoir le même paramètre de maille. Ceci a pour effet d'annuler les contraintes, il n'existe néanmoins plus de polarisation piézoélectrique (figure 1.15). Cependant, étant donné que la polarisation spontanée est plus importante, un courant plus élevé que dans l' $AlGaN$ peut être attendu.

- Estimation de la densité de porteurs dans le canal :

Afin d'estimer la densité de porteurs intervenant dans le canal, nous nous intéresserons au cas d'un HEMT simple constitué d'une couche d' $InAlN$ d'épaisseur d associée à une couche de GaN . Le schéma structurel du composant au niveau de la grille, la répartition des charges, les champs ainsi que le diagramme de bandes associés sont présentés sur la figure 1.16. Il est à noter que le cas d'une structure $AlGaN$ sur GaN est analogue à celle développée ici.

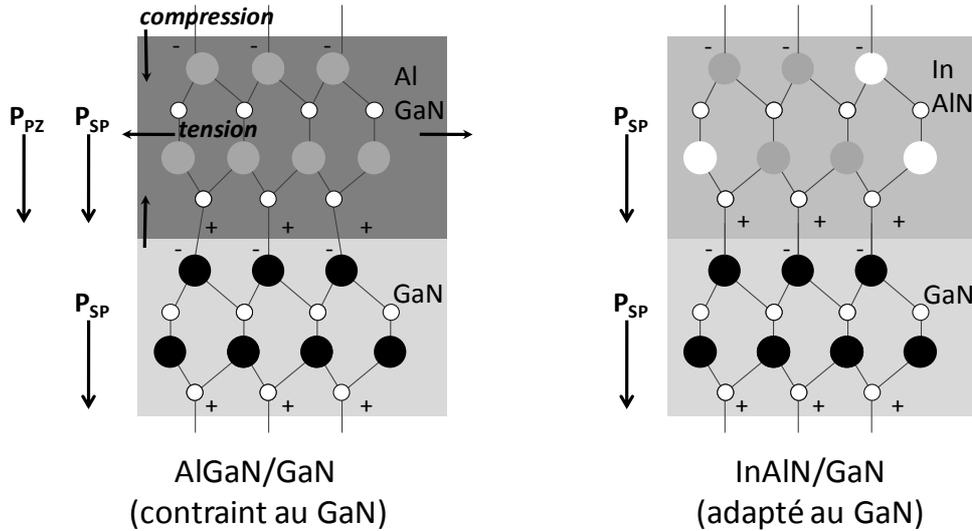


FIGURE 1.15 – Comparaison des combinaisons AlGaIn/GaN et InAlN/GaN, recensement des polarisations spontanées et piézoélectriques ainsi que des efforts intervenant à l'hétérojonction des deux alliages.

- Répartition des charges

$-\sigma_{Metal/InAlN}$ à l'interface Grille/InAlN ($x = 0$)

$+\sigma_{InAlN/GaN}$ à l'interface InAlN/GaN ($x = x_1$)

A l'interface entre l'InAlN et le GaN ($x_1 < x < x_2$) une charge se crée dans le canal par compensation égale à :

$$\sigma_{2DEG} = q \cdot n_s$$

Cette dernière est à l'origine du courant dans le transistor. Il sera donné par l'équation du courant : $I_D = q \cdot n_s \cdot v \cdot Z$.

- Calcul du champ électrique

La forme du champ électrique se déduit de cette répartition de charges en appliquant le théorème de Gauss, soit :

$$div(\epsilon \vec{E}) = \rho \tag{1.10}$$

En considérant la structure comme étant unidimensionnelle l'équation se réduit à :

$$\frac{\partial(\epsilon E)}{\partial x} = \rho \tag{1.11}$$

L'intégration de cette équation à la traversée d'une surface chargée avec une densité surfacique σ donne la relation entre les champs électriques dans les deux milieux. Dans

le cas présent on obtient donc :

$$\begin{aligned} \epsilon_{InAlN} \cdot E_1 &= 0 + \sigma_{Metal/InAlN} && \text{à l'interface Grille/InAlN } (x = 0) \\ \epsilon_{GaN} \cdot E_2 &= \epsilon_{InAlN} \cdot E_1 + \sigma_{InAlN/GaN} && \text{à l'interface InAlN/GaN } (x = x_1) \\ \epsilon_{GaN} \cdot 0 &= \epsilon_{GaN} \cdot E_2 - q \cdot n_s && \text{dans le buffer GaN } (x = x_2). \end{aligned}$$

On obtient ainsi l'expression des champs électriques existant à l'interface :

$$E_1 = \frac{q \cdot n_s - \sigma_{InAlN/GaN}}{\epsilon_{InAlN}} \quad (1.12)$$

$$E_2 = \frac{q \cdot n_s}{\epsilon_{GaN}} \quad (1.13)$$

Le champ électrique restant constant dans les zones neutres, on peut représenter le profil de champ $E(x)$ comme sur le schéma de la figure 1.16.

- *Diagramme d'énergie*

Le diagramme d'énergie est obtenu à partir de la relation liant le champ électrique à l'énergie, soit :

$$W(x) - W(0) = q \cdot \int_0^x E(x) dx \quad (1.14)$$

En tenant compte de la discontinuité δE_C de la bande de conduction à l'hétérojonction InAlN/GaN, on obtient le diagramme donné à la figure 1.16. L'intégration de l'équation précédente permet d'estimer les différents niveaux d'énergie.

Soit d_1 la distance entre l'origine et x_1 , et d_2 la distance entre x_1 et x_2 :

$$W_1 = W_0 + qE_1 \cdot d_1 \quad (1.15)$$

Or :

$$W_0 = -qVgs + q\phi b_{InAlN} \quad (1.16)$$

On a donc :

$$W_1 = -qVgs + q\phi b_{InAlN} + qE_1 \cdot d_1 \quad (1.17)$$

Le niveau de Fermi étant à l'équilibre, on peut écrire l'égalité suivante :

$$W_1 - \Delta E_c + Ef + W_0 + qVgs - q\phi b_{InAlN} = 0 \quad (1.18)$$

donc :

$$W_0 = \Delta E_c - Ef - qE_1 \cdot d_1 \quad (1.19)$$

$$W_1 = \Delta E_c - Ef \quad (1.20)$$

Des relations précédentes (18 - 19 - 20), on déduit que :

$$-qV_{gs} + q\phi_{InAlN} = \Delta E_c - Ef - \left(\frac{q \cdot d_1}{\epsilon_{InAlN}} \right) (qn_s - \sigma_{InAlN/GaN}) \quad (1.21)$$

donc :

$$qn_s(Ef, V_{gs}) = \frac{\epsilon_{InAlN}}{d_1} \left[V_{gs} - \phi_{InAlN} + \frac{\Delta E_c}{q} - \frac{Ef}{q} + \frac{\sigma_{InAlN/GaN} \cdot d_1}{\epsilon_{InAlN}} \right] \quad (1.22)$$

Cette dernière relation peut également s'écrire :

$$qn_s(Ef, V_{gs}) = C_0 [V_{gs} - V_{th}] \quad (1.23)$$

avec :

$$V_{th} = \phi_{InAlN} - \frac{\Delta E_c}{q} + \frac{Ef}{q} - \frac{\sigma_{InAlN/GaN} \cdot d_1}{\epsilon_{InAlN}} \quad (\text{en V}) \quad (1.24)$$

$$(1.25)$$

$$C_0 = \frac{\epsilon_{InAlN}}{d_1} \quad (\text{en } F/m^2) \quad (1.26)$$

Où V_{th} représente la tension de commande à appliquer sur la grille pour que le canal soit déplété (tension de pincement), et C_0 représente la capacité par unité d'aire entre la grille et le gaz d'électron bidimensionnel (2DEG).

- *Contrôle du courant*

Lorsqu'on applique une tension entre la source et le drain, les porteurs libres du canal sont soumis à un champ électrique et acquièrent alors une vitesse $v(x)$, qui dépend du champ électrique en x . Le courant I_{ds} engendré vaut donc :

$$I_{ds} = q \cdot n_s v(E) \cdot Z \quad (1.27)$$

où Z correspond au développement total du transistor.

Les équations 1.23 et 1.27 montrent que la tension V_{gs} contrôle effectivement le courant par l'intermédiaire de la densité de porteurs dans le canal. Ce courant augmente en fonction de la tension V_{ds} jusqu'à ce que le champ électrique atteigne la valeur pour laquelle $v = v_{SAT}$, valeur pour laquelle on observe une saturation du courant. La modulation de la densité d'électrons et donc du courant dans le canal est réalisée par le pilotage de la tension de grille (figure 1.17) via le contact Schottky entre la grille et la couche d'InAlN. Lorsque la tension V_{gs} est faible et égale à la tension de pincement, la bande de conduction se situe au dessus du niveau de Fermi : il n'y a pas de porteurs dans le puits de potentiel, le courant de sortie est nul, et le transistor est dit bloqué. Lorsque la tension V_{gs} augmente, le bas de la bande de conduction passe au-dessous du niveau de Fermi dans la zone non intentionnellement dopée. La profondeur du puits augmente ainsi que le nombre de porteurs dans ce puits situé sous l'hétéro-interface InAlN/GaN. On remarque que si $V_{gs} = 0 V$ n_S n'est pas nul et ainsi le transistor conduit. Cette propriété fait de ces transistors des composants dits « à désertion » également appelés *normally ON*.

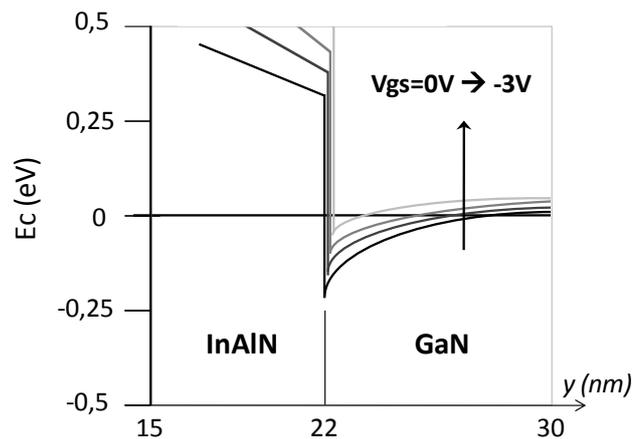


FIGURE 1.16 – Variation de la hauteur de conduction en fonction de la polarisation de grille, vue en coupe sous la grille. Pour $V_{gs} = 0 V$, le canal est formé, le gaz 2DEG peut donc circuler. Pour $V_{gs} = -3 V$ le puits de potentiel a disparu, le transistor est donc « pincé ».

Le calcul de la densité de porteurs se fait grâce à une méthode détaillée en [16],[17] appelée résolution autocohérente des équations de Poisson et de Schrödinger. Il est ainsi possible d'estimer, d'un point de vue théorique, la mobilité n_S des porteurs citées dans le tableau 1.3 pour les structures présentées dans le paragraphe précédent [18],[19].

Toutefois M. Gonshoreck a montré [20] qu'une structure InAlN sur GaN ; telle que nous l'avons évoquée d'un point de vue théorique, ne permet pas d'obtenir les mobilités de porteurs attendues. Il est nécessaire d'introduire une mince couche d'AlN ($e_{AlN} \approx 1nm$) afin d'augmenter la mobilité des porteurs dans le canal.

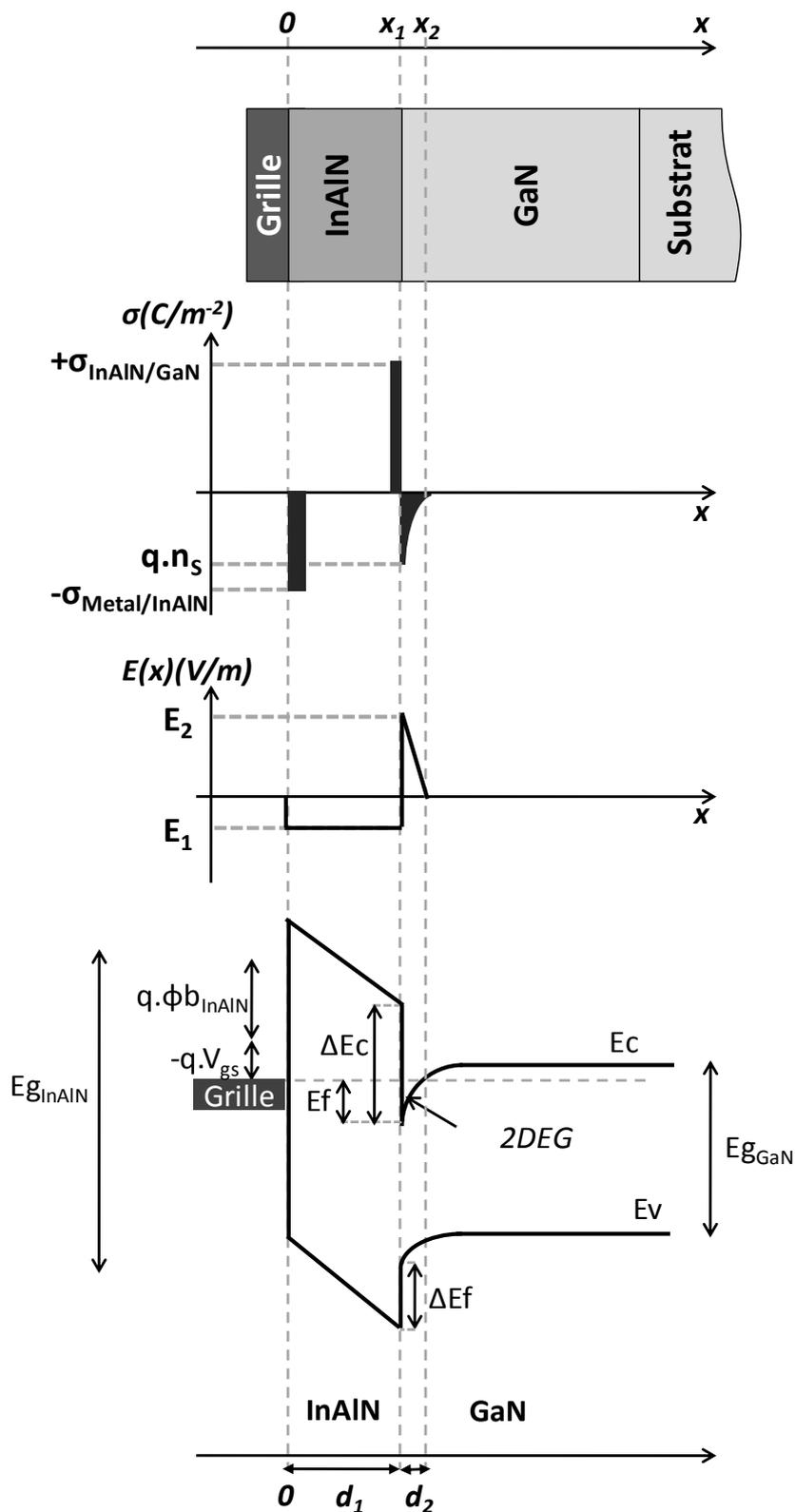


FIGURE 1.17 – Répartition des charges, du champ électrique et diagramme d'énergie d'une structure HEMT InAlN/GaN simple.

Polarisations et densité de porteur			
	ΔP_o ($C.m^{-2}$)	P_{piezo} ($C.m^{-2}$)	n_S ($C.m^{-2}$)
$Al_{0,3}Ga_{0,7}N/GaN$	$-1,56.10^{-2}$	$-9,8.10^{-3}$	$1,56.10^{13}$
$In_{0,17}Al_{0,83}N/GaN$	$-3,7.10^{-2}$	0	$2,73.10^{13}$

TABLE 1.3 – Polarisation et calcul théorique de la densité de porteurs dans l’InAlN/GaN et l’AlGaN/GaN.

1.4.2.2 Choix de l’hétérojonction

En vue de l’application souhaitée, volontairement orientée sur l’élévation de la fréquence de travail ainsi que sur la capacité de l’alliage à fonctionner pour de fortes puissance, notre choix se tourne naturellement vers l’InAlN/GaN. Cette structure, dont l’étude du point de vue matériaux à débuté en 2005, a fait voir le jour aux premiers composants HEMT à base d’InAlN provenant de III -V Lab en 2007 [21]. Les transistors utilisés dans la suite de nos travaux, au cours des étapes de caractérisation, de modélisation et de conception sont issus de ces matériaux.

1.5 Performances des composants actuels

1.5.1 Effets limitatifs

Nous avons démontré dans les paragraphes précédents les limites propres à la technologie. Il faut ajouter à ces limites les effets indésirables provenant des caractéristiques statiques qui réduisent de manière significative les performances hyperfréquences des composants HEMTs à base de GaN. Ces effets « dispersifs basse fréquence » ont été largement étudiés et traités au cours des dernières années [22]. Nous proposons ici de recenser les principaux effets relatifs au nitrure de gallium et en particulier ceux inhérent à la technologie InAlN/GaN. Il est à noter que la dissociation et l’estimation précise de ces effets dispersifs basses fréquence est très délicate mais néanmoins nécessaire afin de les prendre en compte de manière indépendante dans la réalisation d’un modèle phénoménologique complet.

1.5.1.1 Les effets de pièges

- *Présentation du phénomène*

Les phénomènes de pièges proviennent d’impuretés localisées dans le semi-conducteur, qui vont capter puis réémettre des porteurs de charges. Ceux-ci ne participant pas à la conduction vont limiter le courant de drain du transistor. En fonctionnement grand signal ces phénomènes se traduisent par une saturation de la puissance de sortie avec la tension V_{DS} et une diminution de la PAE. Une augmentation de la résistance R_{ON} est également

visible sur la caractéristique $I_{DS}(V_{DS})$ du transistor. Ces phénomènes se caractérisent par des vitesses de captures rapides (quelques nanosecondes à quelques centaines de nanosecondes) et des vitesses d'émissions très lentes (de quelques microsecondes à plusieurs secondes). D'un point de vue électrique, les pièges peuvent être séparés en deux familles : ceux qui réagissent à des changements de polarisation de grille, générant les effets dits de « gate-lag », et ceux qui réagissent à des changements de polarisation de drain, générant les effets dits de « drain-lag ». D'un point de vue physique, les pièges peuvent être séparés par leur localisation dans le composant. On trouve principalement ces pièges en surface au dessus de la couche donneuse, et dans le buffer, sous le canal. Il y a donc ici deux grandes familles. Or ces points de vues ne sont pas contradictoires : en effet, il est admis pour les technologies conventionnelles III-V que les pièges de surface sont généralement à l'origine du « gate-lag », et ceux de buffer généralement à l'origine du « drain-lag » [23], [24], [25]. Les mécanismes physiques intervenants sont décrits plus en détails par M. Faqir [26] et G. Mouginot [22].

- *Le mécanisme de drain-lag*

Le phénomène de « drain-lag » apparaît en technologie GaN lors de variation brusques de la tension de drain. Il se traduit par une chute brutale du courant de drain lors d'impulsions négatives. Le piège capture donc l'électron au cours de l'élévation de tension drain pour le réémettre lorsque V_{DS} diminue. Le niveau de courant de drain mesuré est alors en deçà de celui attendu, et finit de s'établir une fois que les pièges ont réemis les porteurs de charge (1.18). Ce phénomène est analogue à celui apparaissant dans les transistors MESFETs à base de GaN [27]. Dans le cas de ce dernier, l'origine du phénomène est due à la capture d'électrons dans le buffer GaN. Les travaux de P. B. Klein [28] basés sur la spectroscopie ont permis de confirmer que les niveaux de pièges associés au drain-lag étaient situés en dessous de la bande de conduction et par conséquent de confirmer leur localisation dans le buffer GaN.

Ainsi il est possible de déterminer que certains facteurs influent sur ces constantes de temps, tels l'excitation thermique ou lumineuse.

- *Le mécanisme de gate-lag*

Il intervient lors d'une variation brusque de la tension appliquée sur l'accès de grille. Au cours d'une impulsion positive, présentée sur la figure 1.19, le porteur de charge qui avait été capturé est lentement réemis; de cette durée de relaxation dépend la vitesse d'établissement du courant de drain.

D'après K. Horio [29], et O. Mitrofanov [30] ce phénomène de piège est localisé en surface du composant, en particulier entre la grille et le drain. Cette hypothèse est

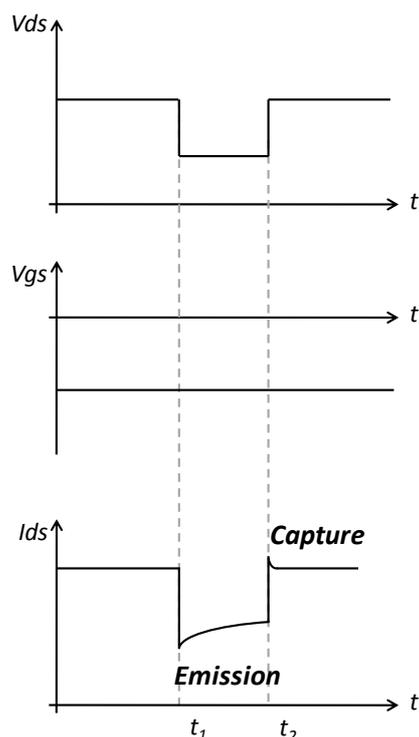


FIGURE 1.18 – Mise en évidence du phénomène de drain-lag, et des phases de capture et d'émission au court d'une impulsion relative négative sur l'accès de drain.

corroborée par le fait qu'il est possible de réduire le gate-lag allant même jusqu'à le supprimer totalement grâce à des traitements de surface comme l'ajout d'une couche de SiN (passivation) [31] entre le drain et la grille, ou encore l'ajout de plaques de champs [32]. Ces deux procédés influent également sur la tension de claquage du composant, mais dans des proportions opposées. En effet si l'ajout de plaques de champs a tendance à augmenter la tension de claquage [32], [33], [34], la passivation peut avoir un effet néfaste comme l'a remarqué A. Chini [35].

Nous tenons à souligner également une diminution significative des effets de pièges, relative aux matériaux utilisés, entre la technologie AlGaN/GaN et InAlN/GaN [36], [37]; une quantification comparative sera présentée ultérieurement. Bien qu'un déficit de travaux permette d'affirmer cela, l'explication la plus immédiate est une réduction importante des impuretés liées au matériaux utilisés. J. Kuzmick a constaté [38] une diminution des pièges de surface liée à l'ajout de la couche d'AlN au cours de la croissance de l'InAlN. Il l'explique par la diminution du champ électrique dûe à la couche d'AlN sans affecter la densité de porteurs dans le canal.

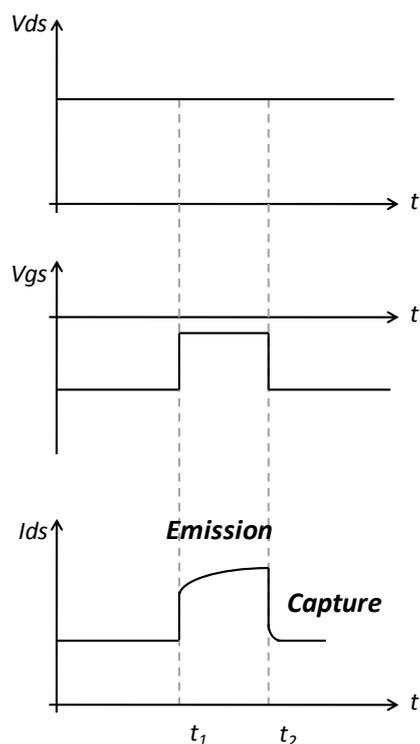


FIGURE 1.19 – Mise en évidence du phénomène de gate-lag, et des phases de capture et d'émission au court d'une impulsion relative positive sur l'accès de grille.

1.5.1.2 La tension de claquage

C'est un paramètre important des technologies HEMTs III-V puisqu'il constitue un net avantage sur ses concurrents. Il dépend principalement de la distance entre la grille et le drain du composant.

Dans le cas de l'hétérojonction AlGa_N/Ga_N il est possible de trouver dans la littérature des champs de claquage compris entre 40 et 100V/ μm [39]. Cette distance grille/drain étant un des paramètres majeurs du champ de claquage elle est généralement déterminée en fonction du type d'applications souhaitées. Par exemple, pour des applications en bande S, il est typiquement de 4 μm et pour la bande X de 2,5 μm .

L'ajout de plaques de champs, aussi appelées *field plates* (cf. figure 1.20), permet un étalement du champ électrique dans l'espace grille/drain. Comme nous l'avons vu précédemment, elle influe notamment sur les pièges, elle permet également de repousser la tension de claquage. G. Lecoustre [40] a présenté un recul de la tension de claquage de 50V pour l'ajout d'une plaque de champ reliée à la source de 1,7 μm sur les HEMTs à base d'InAl_N/Ga_N. Cependant, l'ajout de la plaque de champ augmente les capacités parasites et réduit les performances fréquentielles des composants [41].

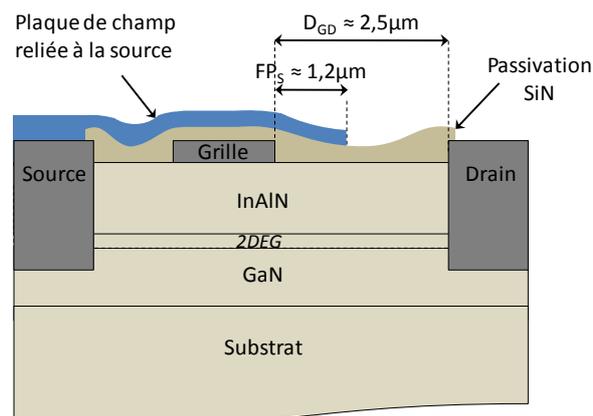


FIGURE 1.20 – Coupe d'un composant mettant en évidence les traitements de surface tels que la passivation et la plaque de champ de source.

1.5.1.3 L'effet thermique

Nous avons précédemment évoqué la prise en compte de l'échauffement lors du choix du matériaux, mais il est important d'insister sur le phénomène d'auto échauffement dû à la dissipation de puissance par effet Joule lors de son fonctionnement. Cette prise en compte est importante car une élévation de la température du composant entraîne une diminution de la vitesse [42] et de la mobilité [43] des porteurs dans le canal et par conséquent une diminution du courant de drain ainsi qu'une limitation de la fréquence d'utilisation. Il est donc important d'évaluer précisément la température du composant. Pour ce faire plusieurs méthodes existent et seront développées ultérieurement. Nous nous contenterons pour l'instant de présenter en figure 1.21, l'évolution de la vitesse des porteurs de charge, ainsi que l'évolution du courant maximum en fonction de la température du composant.

1.5.1.4 Courant de fuite en polarisation inverse de la diode grille-source

En technologie GaN, la fuite de courant lorsque la diode de grille est polarisée en inverse, a pour effet une dégradation prématurée du composant. Ce phénomène, est présenté pour l'AlGaN par O. Mitrofanov [30] qui l'attribue à un effet tunnel induit par les pièges de grille. On observe un phénomène similaire en technologie InAlN/GaN, lié à un effet tunnel [44], dans des proportions plus importantes (pouvant aller jusqu'à 1mA/mm pour $V_{ds} = 20\text{V}$ et $V_{gs} < V_p$). Cet effet tunnel engendre un contrôle du courant par la grille (contact Schottky) moins fiable. Il en résulte un mauvais pincement du réseau pour des tensions de drain importantes et par conséquent une diminution des performances de puissance, ainsi qu'une dégradation et un vieillissement prématuré du composant en mode d'amplification de puissance. En mode de commutation, l'isolation se voit réduite

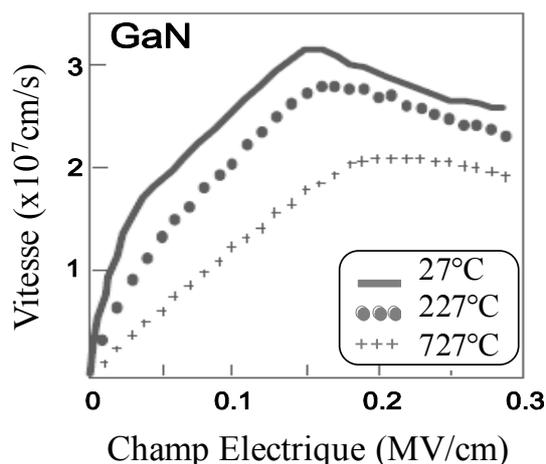


FIGURE 1.21 – Vitesse de dérive des porteurs dans le semi-conducteurs GaN en fonction du champ électrique pour différentes températures.

à cause de ces fuites. Ce phénomène est observé sur les composants présentés au cours de la caractérisation, et tend à être réduit depuis grâce à l'ajout d'une fine couche d'oxyde thermique natif d'aluminium sous la grille (AlO_x d'une épaisseur d'environ 20\AA).

Cette amélioration technologique rapproche le composant HEMT d'une technologie Metal Oxyde Semiconducteur, ainsi le composant s'apparenterait à un MOSHEMT pouvant présenter la particularité d'être naturellement déserté ou « normally OFF »[45].

Nous avons choisi de nous intéresser aux phénomènes précédents car ils sont les plus spécifiques aux composants HEMTs InAlN/GaN. Cependant il est possible de trouver une explication détaillée des effets intervenant dans le GaN dans les manuscrits de R. Vetury [31], M. Faqir [26], O. Jardel [3] et M. Gonshoreck [20]. Nous proposons en figure 1.22 une coupe du transistor HEMT InAlN/GaN qui sera étudié par la suite.

1.5.2 Performances actuelles - État de l'art

Ces composants HEMTs InAlN/GaN sont prometteurs pour le développement d'application de puissance à hautes fréquences. Ils supportent naturellement d'importantes tensions de polarisation ainsi que de fortes puissances. De plus, leur spécificité propre à l'utilisation de l'alliage InAlN leur confère un fort potentiel pour des applications à des fréquences supérieures à celles développées avec la structure AlGaN/GaN. Les premiers résultats de caractérisation en fonctionnement non-linéaire (de type load-pull) permettent de confirmer l'intérêt des composants utilisant l'hétérostructure InAlN/GaN dans la bande S, C et X [21].

Au niveau du transistor unitaire, des mesures prometteuses pour les bandes Ku, K

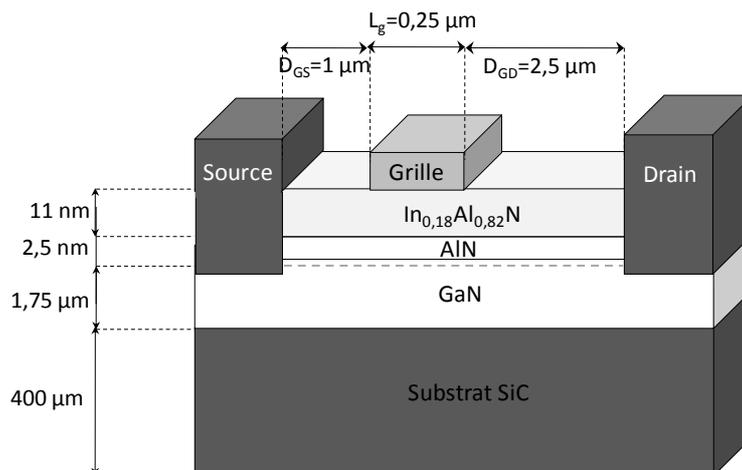


FIGURE 1.22 – Coupe du transistor HEMT à base d'InAlN/GaN étudié par la suite.

et Ka ont pu être réalisées, comme le montre A. Crespo [46] en 2010. Il présente une caractérisation grand signal à 35 GHz , pour une polarisation de 20V avec un courant de drain correspondant à une polarisation en classe AB profonde. Ce transistor, composé de 4 doigts de grille de $85\mu\text{m}$ de largeur et de $0,25\mu\text{m}$ de long délivre une densité de puissance de sortie de l'ordre de $5,8\text{W/mm}$, avec un gain associé de $6,6\text{dB}$ et un rendement en puissance ajouté de 43% .

Au niveau des amplificateurs puissance, nous proposons ici un récapitulatif des performances connues à ce jour en bande Ka. A ces fréquences [$26\text{GHz} - 35\text{GHz}$] peu de composants sont utilisés pour des applications de puissances. Les plus largement utilisés restent les pHEMT à base d'arséniure de gallium. Cependant les composants HEMT à base de GaN gagnent petit à petit leur place au sein des applications de télécommunications satellites et radar. Nous présentons dans le tableau 1.23, les différents résultats connus à ce jour issus de laboratoires et d'industries, pour des conceptions en amplification de puissance en bande K.

L'écart constaté sur les performances des produits issus des fonderies et laboratoires Américains illustre la relative maturité qu'ils possèdent vis à vis de leur concurrents Européens. Cette avance peut s'expliquer par les restrictions imposées par les États Unis sur les composants « sensibles ».

Il est intéressant de dissocier les produits du commerce correspondant à une technologie mature et fiable comme les pHEMT à base d'arséniure de gallium. Les principales réalisations d'amplificateur de puissance en bande K proviennent, dans le cas des HEMT à base de GaN, de publications scientifiques issues de laboratoires de recherche. De même pour le type de conception choisi, on peut observer qu'il est plus fréquent de réaliser des conceptions de type MMIC (Monolithic Microwave Integrated Circuit) qu'hybrides. Ces

raisons seront détaillées ultérieurement, nous nous contenterons ici d'insister sur l'avantage des MMICs pour des raisons de compacité et de dissipation thermique. Dans ce tableau, il est également important de constater l'écart entre les densités de puissance des deux technologies majeures utilisées pour l'amplification de puissance en bande K. L'importante densité de puissance de la technologie HEMT à base de GaN en fait un candidat idéal pour les applications de télécommunications civile et militaire des années à venir.

1.6 Conclusion

Nous avons pu constater en bande Ka, que les HEMT GaN, malgré leur manque de maturité, présentent des densités de puissances 2 à 6 fois supérieures à celles obtenues grâce aux pHEMT à base de GaAs. Les pHEMT possèdent néanmoins des avantages certains liés à leur disposition à opérer à des fréquences plus importantes ainsi que leur faible génération de bruit qui les oriente naturellement vers des applications d'amplification faible bruit.

L'indéniable capacité du HEMT GaN à supporter des tensions et des puissances élevées en font une structure privilégiée pour l'amplification de puissance, toujours actuellement entachée des effets limitatifs dispersifs présentés auparavant. Comme nous l'avons vu l'alliage InAlN/GaN devrait permettre de réduire considérablement les pertes de puissances liées aux pièges tout en augmentant la fréquence d'utilisation des composants.

D'ailleurs, l'ITRS (International Technology Roadmap for Semiconductor) préconisait, en 2006, le développement des HEMT GaN pour les applications de puissance allant jusqu'à $50GHz$ (pour 2007) allant même jusqu'à élever à $60GHz$ l'objectif fixé pour les applications de puissance à base de GaN pour 2011.

Il faut cependant garder à l'esprit la jeune expérience de la filière GaN et plus particulièrement des HEMTs à base d'InAlN/GaN. Comme nous pourrons le constater, les composants utilisés au cours de nos travaux de caractérisation, modélisation et conception sont issus d'une technologie en cours d'étude qui peut présenter des singularités qu'il est important de comprendre et d'interpréter si l'on souhaite contribuer à son amélioration.

		Ps	Ps/dev	Nbr d'étages	Fréquence centrale	Bande	Type	PAE	Gain	Mode	Polar	Date	Remarques
InP / GaAs	HBT	W	W/mm		GHz	GHz		%	dB	Pulsé/CW	V		
[47]	TRW Electronics	0,5			21	21-24	MMIC	40	9	CW	Vce=5,5V	2000	InP
[48]	NEC	1,59		1	30	29,8-31	MMIC	35	6,8	CW	Vce=9V	2000	AsGa
GaAs	pHEMT	Ps	Ps/dev	Nbr d'étages	Fréquence centrale	Bande	Type	PAE	Gain	Mode	Polar	Date	Remarques
[49]	Fujitsu	2,2		3	24	23-26	MMIC	20	28	CW	Vds=7V/Ids=1,5A	2000	
[50]	Eudyna	0,28		4	26	20-30	MMIC	10	16	CW	Vds=10V/Ids=250mA	2005	composant commercial
[51][52]	Triquint	4	0,5	3	30	26-32	MMIC	25	18	CW	Vds=6V/Ids=1,6A	2005	composant commercial
[53]	Triquint	7	0,4	3	30	26-32	MMIC	20	18	CW	Vds=6V/Ids=3,2A	2005	composant commercial
[54]	Mimix Broadband Inc.	0,63	0,35	3	19,7	17-24	MMIC		16	CW	Vds=5V/Ids=700mA	2006	
[55]	Mimix Asia	3,5	0,74	4	35	34-36	MMIC	25	22	Pulsé		2008	
[56]	Triquint	3,8	0,79	3	32	32,5-36	MMIC	36	22	CW	Vds=6V/Ids=1A	2010	composant commercial
[57]	UMS	0,56		4	23,5	23-26,5	MMIC	19	32	CW	Vds=6V/Ids=550mA	2010	composant commercial
AlGaIn/GaN	HEMT	Ps	Ps/dev	Nbr d'étages	Fréquence centrale	Bande	Type	PAE	Gain	Mode	Polar	Date	Remarques
[58]	HRL Laboratories	2,2	2,6	2	33	24,5-33	MMIC	18,6	5	CW	Vds=13V/Ids=270mA	2004	
[59]	Fraunhofer/TNO	2,5	1,31	2	27	25-34	MMIC	7	6	CW	Vds=30V/Ids=310mA	2005	
[60]	HRL Laboratories	4	1,25	2	28	27,5-34,5	MMIC	23,8	8	CW	Vds=10V	2005	
[61]	Cree	8	5,3	1	30	30-35	MMIC	31	4,1	CW	Vds=28V	2005	composant pré-adapté
[62]	HRL Laboratories	3,7	3,1	2	26,5	25-30	MMIC	20	9	CW	Vds=24V	2006	
[63]	Army Research Laboratory	4	3,3		35	26-36	MMIC	23	5	CW	Vds=24V	2006	
[64]	Toshiba	20	3,1	2	26	26-30	MMIC	15	4,7	CW	Vds=30V	2011	composant pré-adapté
InAlN/GaN	HEMT	Ps	Ps/dev	Nbr d'étages	Fréquence centrale	Bande	Type	PAE	Gain	Mode	Polar	Date	Remarques
	III-V Lab	4,5	4,1	2	20	19,5-20,5	Hybride	20	7,5	CW	Vds=20V/Ids=300mA	2011	Démonstrateur
	III-V Lab	1,6	2,8	2	26,5	25,5-26,5	Hybride	15	7,6	CW	Vds=20V/Ids=160mA	2011	Démonstrateur

FIGURE 1.23 – Comparaison des performances RF d'amplificateurs de puissance aux bandes K et Ka utilisant des transistors de différentes technologies.

Chapitre 2 :

Instrumentation et méthodes de caractérisation

2.1 Introduction

Nous présenterons dans ce chapitre une étude parallèle des technologies à base de composants AlGa_N/Ga_N et InAl_N/Ga_N réalisés au III-V Lab. Il comportera une étude conventionnelle permettant d'évaluer les capacités des composants, mais aussi d'extraire un modèle linéaire et non-linéaire nécessaire à la conception d'amplificateurs de puissance. Nous proposerons également une méthode de caractérisation grand signal dédiée aux applications de commutateurs de puissance. Enfin, nous présenterons les différentes études menées sur les méthodes et instruments de caractérisation, permettant d'appréhender et d'interpréter les phénomènes intervenant dans les HEMTs en fonctionnement. Une importance particulière sera accordée aux problèmes relatifs à l'auto-échauffement des composants. Une méthode de caractérisation de l'impédance thermique, permettant de s'affranchir des phénomènes de pièges sera proposée.

2.2 Bancs et méthodes usuelles de mesures

Les composants novateurs, issus de différentes fonderies et utilisés dans un large panel d'applications, doivent en premier lieu être caractérisés. Cette étape fondamentale permet d'évaluer les performances du composant, en régime statique, petit et grand signal. Ainsi il est possible de connaître, leurs performances mais également de déterminer leurs limites propres à leurs conditions d'utilisation.

Dans cette partie nous présenterons les bancs de mesures utilisés par XLIM pour la caractérisation des transistors de puissance en vue de leur modélisation, mais également les méthodes développées permettant de quantifier les effets dispersifs présentés dans le chapitre 1.

2.2.1 Le banc de mesure en impulsions

Un des principaux système de caractérisation est le banc I-V DC ou impulsionnel, associé à une acquisition des paramètres-[S] continus ou impulsionnels. Il est utilisé pour l'élaboration du modèle linéaire de transistor, pour la caractérisation statique, mais aussi pour déterminer l'impact des pièges et de l'échauffement sur les performances du composant. Ce banc de mesure est présenté en figure 2.1. Il sert de base essentielle à de nombreuses thèses et publications depuis une quinzaine d'années [65], [66], [67]. Les deux fonctionnalités de ce banc, seront présentées séparément dans les paragraphes suivants.

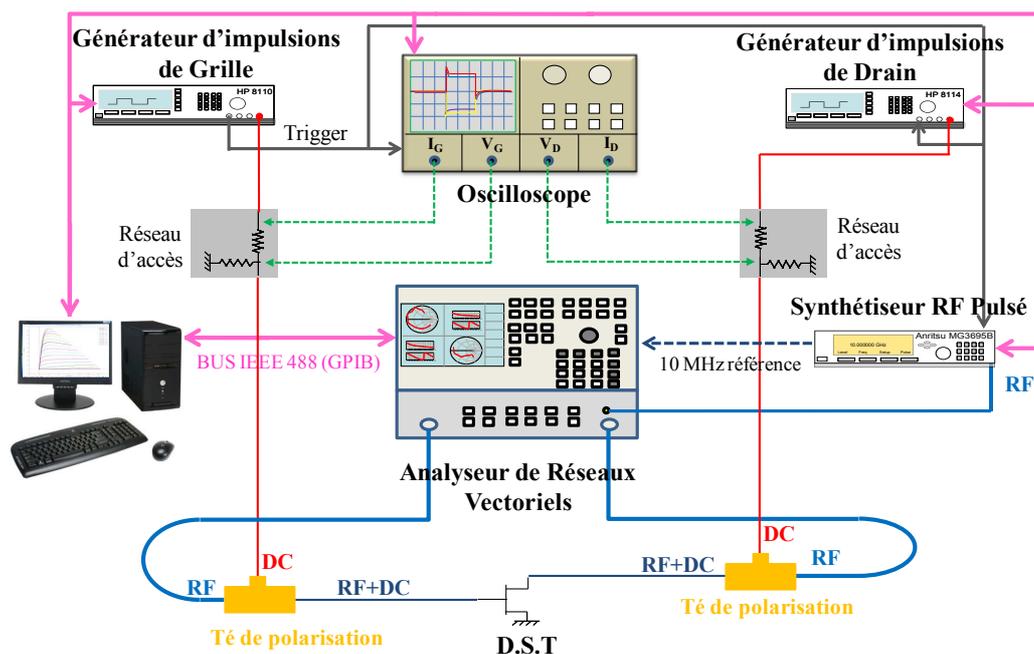


FIGURE 2.1 – Schéma de montage du banc IV en impulsion, associé à un analyseur de réseau permettant une étude petit signal en impulsion.

- Le banc I-V comprend :
 - Un générateur HP8110 utilisé pour la polarisation de l'accès de grille. Il génère des impulsions d'amplitude $\pm 20V$ avec des temps de montés rapides ($\approx 30ns$ avec des câbles d'alimentation de $1m$). Il est associé un générateur HP8114 pour la polarisation de l'accès de drain, qui est une version forte puissance du précédent. Il permet de générer des impulsions inférieures à une droite de charge $100V - 2A$. Ces générateurs peuvent fournir une largeur minimale d'impulsion de $50ns$, cependant nous utiliserons plus généralement des impulsions de $500ns$ de largeur. Ils correspondent à l'impulsion minimale pour établir le courant I_{DS} dans un composant HEMT de développement $8 \times 75 \mu m$. Pour la mesure de composants de développement plus importants, ayant des courants de drain supérieurs à $2A$, il est possible d'utiliser le générateur d'impulsion BILT pouvant délivrer une tension maximum de drain de $240V$ ou un courant de $10A$.
 - Un pont de résistance, aussi appelé réseau d'accès sur la figure 2.1, permet de limiter la tension appliquée sur l'accès de grille et l'accès de drain. Il permet également de définir la précision avec laquelle le courant de grille est mesuré, en modifiant la valeur de la résistance au borne de laquelle le courant est mesuré.
 - Un oscilloscope DPO 7054, 4 voies, permet de réaliser l'acquisition en tension et courant de l'accès de grille et de drain. Sa résolution verticale est de 8 bits. La récupération des signaux est réalisée grâce à l'utilisation de deux sondes de tensions Tek P6139A, une sonde différentielle TDPO500 ainsi qu'une sonde à effet Hall.
 - Un socle thermique permet de réguler la température du composant sur une gamme

allant de $-65^{\circ}C$ à $200^{\circ}C$.

- Des tés de polarisation (Agilent 11612A OPT001 avec option fort courant), dont l'accès continu (DC) permet de laisser passer un courant allant jusqu'à quelques ampères. Ces tés de polarisation possèdent une bande passante de $50MHz$ et laissent donc passer sur l'accès DC le signal en impulsions.

- La partie petit signal comprend :

- Un Analyseur de Réseaux Vectoriel (ARV) Anristsu 37000 ayant subi une modification spécifique (ajout de filtres IF) pour l'utilisation des paramètres-[S] en impulsion, associés à une source hyperfréquence externe. Cet ensemble permet un balayage de fréquence, à faible niveau ($-10dBm$) entre $50MHz$ et $40GHz$. Cet ARV permet également de réaliser des mesures de paramètres-[S] aussi bien en continu qu'en impulsion (avec une largeur minimum de 150ns en impulsion).

- Les tés de polarisation Agilent 11612A OPT001, sont données pour une bande de fréquence [$40MHz$; $26,5GHz$]. Cependant après caractérisation il est possible de les utiliser jusqu'à $40GHz$, la calibration prenant en compte la dispersion au delà de $26,5GHz$. De plus, il n'existe pas, à notre connaissance, de tés de polarisations alliant les spécificités DC présentées précédemment et montant jusqu'à $40GHz$.

- Une source RF pulsée/CW : Anristsu 68367C, permet de d'alimenter le circuit RF à faible niveau de puissance.

- Les sondes de mesures RF (pointes RF) : Nous utilisons avec ce banc principalement des sondes à trois pointes masse/signal/masse (GSG) $40GHz$, avec des écartements pouvant varier de $100\mu m$ à $200\mu m$.

L'intégralité du banc est contrôlé par un logiciel développé par J.-P. Teyssier [65] permettant également l'acquisition des données statiques et des données petit signal.

2.2.1.1 Intérêts du banc I-V impulsionnel

La mesure impulsionnelle est moins stressante pour le composant que la mesure continue, en particulier lorsqu'il faut sonder des zones de fonctionnement pouvant engendrer des dégradations ou la destruction du composant. C'est en particulier le cas des zones d'avalanche ou de forte conduction de la diode de grille. De plus, comme nous le verrons, ce principe de mesure permet de mettre en évidence les phénomènes électriques dûs aux pièges tout en s'affranchissant en grande partie des problèmes d'auto-échauffement. Cette méthode repose sur le choix d'un point de polarisation de repos (état bas de l'impulsion) $V_{DS} = V_0$, dont la puissance dissipée fixe la température à T_0 . En imposant un rapport cyclique (entre la largeur d'impulsion et la période $R(\%) = \frac{\tau}{T}$) suffisamment faible ($< 10\%$), on peut considérer la mesure comme isotherme (figure 2.2).

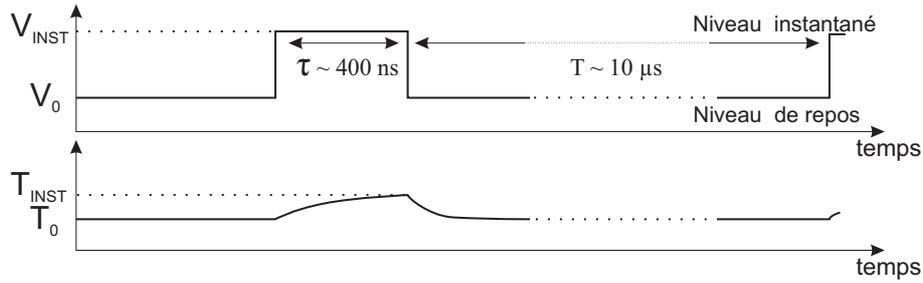


FIGURE 2.2 – Principe d'élévation de la température relative à la polarisation de repos V_0 et instantanée V_{inst} . La largeur d'impulsion τ étant très inférieure devant la période P , la température du composant peut être considérée constante à $T = T_0$

On peut ainsi comparer les caractéristiques statiques de sortie en impulsion pour deux composants HEMT (l'un AlGaIn/GaN et l'autre InAlN/GaN) normalisés pour une polarisation de repos de $V_{DS0} = 0V$ et $I_{DS0} = 0A$. Cette caractéristique permet de déterminer plusieurs paramètres pertinents :

- La pente dans la zone ohmique (R_{ON}),
- La tension de pincement (V_P),
- La tension de claquage (V_{BK}),
- Le courant maximum (I_{DSS}).

La figure 2.3 illustre la mesure I-V de deux composants, de 8 doigts de grille de $75\mu m$ de largeur et de $0,25\mu m$ de longueur ($8 \times 75\mu m$), le premier utilise la structure AlGaIn/GaN et le second InAlN/GaN. Afin de ne pas restreindre l'étude au développement retenu, nous avons normalisé les grandeurs. Les mesures sont réalisées en impulsions pour une polarisation de repos de $V_{gs0} = V_{ds0} = 0V$, la dissipation de puissance au point de repos est donc nulle. Les impulsions ont des largeurs de $500ns$ et une période de $10\mu s$. Dans ces conditions on pourra considérer que le composant ne subit pas d'élévation de température liée à l'auto-échauffement. De plus, les impulsions présentées ne sont pas soumises aux limitations relatives aux pièges dans le cadran $V_{DS} > 0V$ et $I_{DS} > 0A$, puisque les impulsions réalisées pour décrire cette caractéristique I-V place les pièges en phase de capture et non d'émission. Le réseau IV présente donc les caractéristiques statiques du composant affranchies des principaux effets limitatifs. Nous présenterons dans la table 2.1 les valeurs obtenus pour ces deux composants HEMTs ($8 \times 75 \times 0,25 \mu m^2$).

Paramètres statiques					
	$R_{ON}(\Omega.mm)$	$V_P(V)$	$V_{BK}(V)$	$I_{DSS}(A/mm)$	$I_{GS}(mA/mm)$ @ $V_{DS} = 25V$
AlGaIn/GaN	2,6	-4,5	≈ 100	0,9	1,5
InAlN/GaN	2,9	-3,5	≈ 60	1,1	5,6

TABLE 2.1 – Paramètres statiques des composants HEMTs AlGaIn/GaN et InAlN/GaN déterminés à partir de la caractérisation IV de sortie de ces deux composants.

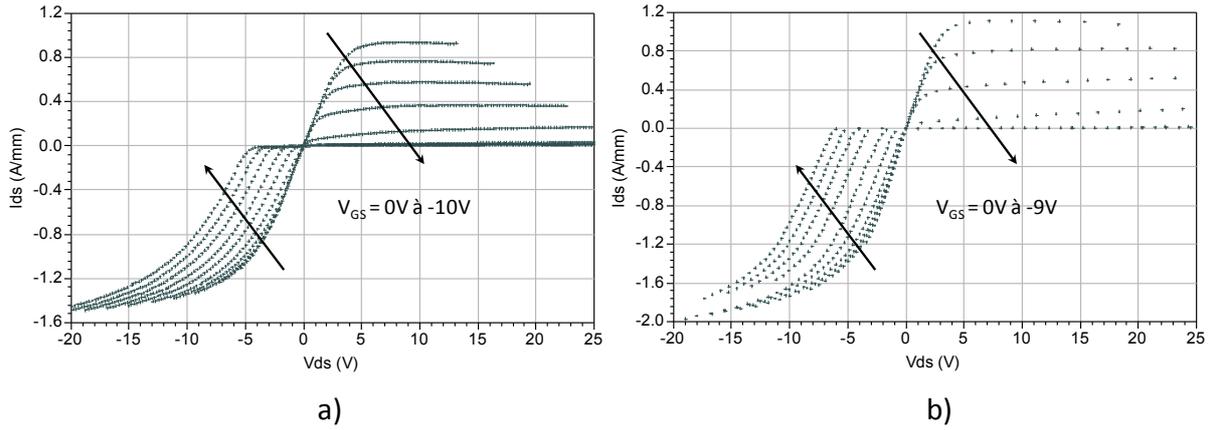


FIGURE 2.3 – Réseau IV à V_{GS} constant pour une polarisation de repos $V_{gs0} = V_{ds0} = 0V$, a) pour un composant AlGaIn/GaN, le réseau est donné pour $V_{gsi} = 0V$ à $-10V$ par pas de $1V$; b) d'un composant InAlN/GaN, le réseau est donné pour $V_{gsi} = 0V$ à $-9V$ par pas de $1V$.

Cette étude préliminaire montre une caractéristique I-V des transistors issus de la technologie InAlN/GaN. Cette caractéristique se rapproche de celle obtenue avec la technologie AlGaIn/GaN. Les écarts les plus importants sont observés sur la tension de claquage ainsi que sur les courants de fuite plus important observés sur les composants à base d'InAlN. La tension de claquage est mesurée au III-V Lab suivant la méthode proposée par S. R. Bahl en 1993 [68]. Ces résultats illustrent les principaux défauts observés sur les premières plaques InAlN/GaN réalisés au III-V Lab. Ces défauts ont été abordés dans le chapitre précédent. En conséquence de sa tension de claquage inférieure, le point de polarisation utilisé, au cours des études petits et grands signaux, sera ramené à $V_{DS} \approx 20V$ au lieu de $V_{DS} \approx 25V$. Nous rappelons que ce problème, abordé dans le paragraphe 1.5.1.4, tend à être réduit par l'ajout d'un oxyde natif sous la grille. Celui-ci contribue également à diminuer la fuite de courant.

De ces mesures il est possible de déterminer la transconductance g_m ainsi que la conductance de sortie g_d qui sont respectivement les dérivées partielles de I_{DS} en fonction de V_{DS} et V_{GS} comme le montrent les équations 2.1 et 2.2 :

$$g_m = \frac{\partial I_{DS}}{\partial V_{GS}} \quad (2.1)$$

$$g_d = \frac{\partial I_{DS}}{\partial V_{DS}} \quad (2.2)$$

Ces deux paramètres permettent de définir l'état de la source de courant au point mesuré. Nous verrons que les caractérisations petit signal permettent également d'extraire ces paramètres. Un écart est cependant observable du fait de la présence des pièges. En fonctionnement d'amplification de puissance en classe AB profonde le point de polarisation

communément choisi avec ce type de composants est $V_{DS} \approx 25V, I_{DS} \approx 30mA/mm$.

Dans ces conditions de polarisation les performances statiques du composant sont limitées par l'effet des pièges et de l'élévation de température liée à la dissipation de puissance. L'impact sur les caractéristiques I-V seront présentées ultérieurement. Pour le point de polarisation choisit, la puissance dissipée est de $P_{DISS} = 0,75W$ et correspond à une élévation de température de l'ordre de $15^{\circ}C$ pour un $8x75\mu m$. Afin de déterminer l'impact de chacun de ces effets nous essaierons par la suite de les dissocier.

2.2.1.2 Méthode de caractérisation de pièges

La méthode proposée par C. Charbonniaud [69],[36], et utilisée par le III-V Lab, permet d'estimer quantitativement l'influence des pièges sur les performances statiques du composant. Au cours de la mesure en impulsions, nous choisirons de polariser le dispositif sous test (DST) selon différents points de polarisations (V_{ds0} et V_{gs0}). Comme la durée d'émission des pièges est plus longue que la phase de capture, le courant instantané I_{dsi} mesuré au cours de l'impulsion dépend à la fois de la tension de repos et de la tension instantanée (V_{dsi} et V_{gsi}). Les points de repos retenus sont les suivants :

- (1) $V_{gs0} = 0V, V_{ds0} = 0V$,
- (2) $V_{gs0} = V_p = -5V, V_{ds0} = 0V$,
- (3) $V_{gs0} = V_p = -5V, V_{ds0} = 25V$.

Le gate-lag (GL) est quantifié en comparant les mesures issues des réseaux (1) et (2), et le drain-lag (DL) en comparant celles issues des réseaux (2) et (3). Afin d'avoir une quantification plus significative de l'impact des pièges, les paramètres GL (%) et DL (%) sont calculés de manière à refléter la dégradation potentielle de puissance. La puissance disponible est calculée à partir de la formule 2.3 donnant la puissance maximale théorique en classe A :

$$P_{OUTmax} = \frac{1}{8} \cdot I_{max} \cdot (V_{max} - V_{coude}) \quad (2.3)$$

Avec :

$$V_{max} = 2 \cdot V_{ds0} - V_{coude} \quad (2.4)$$

La différence entre les puissances de sorties, est calculé pour chaque I-V en pourcentage selon les équations 2.5 et 2.6 :

$$GL(\%) = 1 - \frac{\Delta I' \cdot \Delta V'}{\Delta I \cdot \Delta V} \quad (2.5)$$

$$DL(\%) = 1 - \frac{\Delta I'' \cdot \Delta V''}{\Delta I' \cdot \Delta V'} \quad (2.6)$$

Les paramètres de ces équations sont obtenus graphiquement comme le montre la figure 2.4

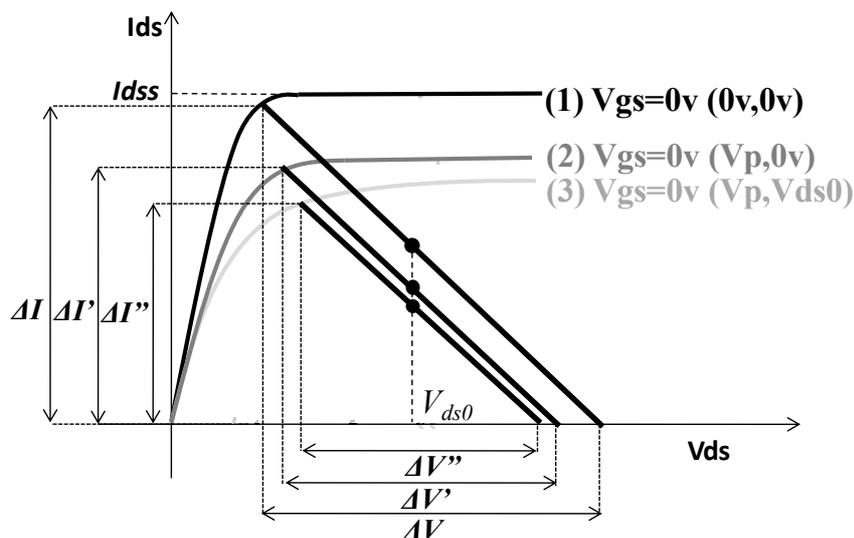


FIGURE 2.4 – Schéma explicatif des pertes de puissances liées au gate-lag et au drain-lag pour différentes polarisation de repos, (1) $V_{GS0} = 0V$ et $V_{DS0} = 0V$, (2) $V_{GS0} = V_p$ et $V_{DS0} = 0V$ et (3) $V_{GS0} = V_p$ et $V_{DS0} = 25V$.

Nous présentons l'étude effectuée sur les pièges pour les deux composants $8 \times 75 \mu m$. Les courbes mesurées et présentées en figure 2.5 sont données pour $V_{GS} = 0V$.

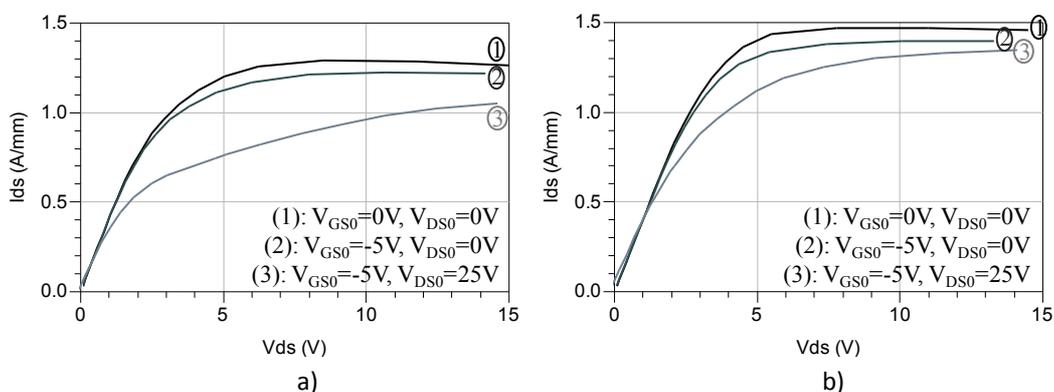


FIGURE 2.5 – Tracé des mesures de pièges, à $V_{GS} = +1V$, entre a) un composant AlGaIn/GaN, b) et un composant InAlIn/GaN aux points de polarisation de repos (1), (2) et (3).

Les valeurs proposées dans la table 2.2 ainsi que les mesures présentées en figure 2.5 sont données afin d'illustrer de manière qualitative une comparaison entre les deux technologies. On peut ainsi mettre en évidence une réduction significative des pertes de puissance relative à ces effets dispersifs dans le HEMT InAlIn/GaN.

	Gate-lag (%)	Drain-lag (%)
<i>AlGa</i> N/ <i>GaN</i>	6	30
<i>InAl</i> N/ <i>GaN</i>	5	12

TABLE 2.2 – Report des valeurs calculées de gate-lag et drain-lag, obtenues par comparaison relative des courbes à $V_{GS} = +1V$.

2.2.1.3 Mesure petit signal impulsionnelle (Paramètres-[S] pulsés)

La mesure de paramètres-[S] est une étape importante pour l'estimation des performances RF d'un composant. Elle permet d'estimer les performances d'un composant en régime linéaire ainsi que d'extraire les différents paramètres du modèle linéaire. Grâce à son association avec le système de caractérisation I-V en impulsions il est possible de réaliser une mesure systématique des paramètres-[S] pour chaque impulsion, comme le montre la figure 2.6.

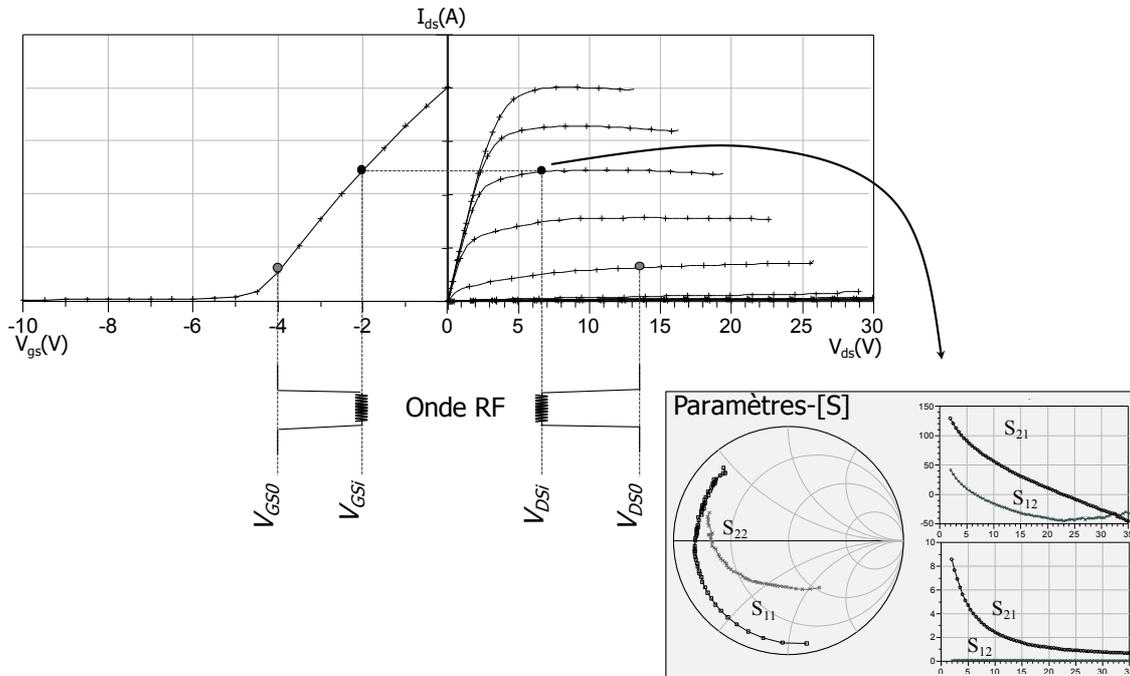


FIGURE 2.6 – Schéma de principe de mesure systématique des paramètres-[S] en impulsions associé la mesure I-V en impulsions.

Cependant, il faut rappeler que la précision de la mesure des paramètres-[S] dépend de la durée de l'impulsion. C. Charbonniaud [69] présente la perte dynamique due à la largeur d'impulsion ainsi que la période utilisée en impulsion. Néanmoins, nous noterons que les récents instruments de mesures tels que le PNA-X d'Agilent [70] permet de réaliser des mesures de paramètres-[S] en impulsions sans perte de dynamique. Dans le cadre de notre étude des composants *AlGa*N/*GaN* et *InAl*N/*GaN*, nous présentons les coefficients de réflexion d'entrée S_{11} et de sortie S_{22} , ainsi que les coefficients de transmission S_{12} et

S_{21} . Nous nous intéressons également au gain maximum sur la bande $[2GHz - 40GHz]$ pour deux composants de développement $8 \times 75 \mu m$.

Au cours de cette étude, les deux transistors sont polarisés pour une application d'amplification de puissance en classe AB. La polarisation est donc fixée à $V_{DS} = 25V$ et $I_{DS} = 120mA$ pour le composant AlGaIn/GaN et $V_{DS} = 20V$ et $I_{DS} = 120mA$ pour celui à base d'InAlN/GaN. Les paramètres-[S] ainsi mesurés sont présentés en figure 2.7.

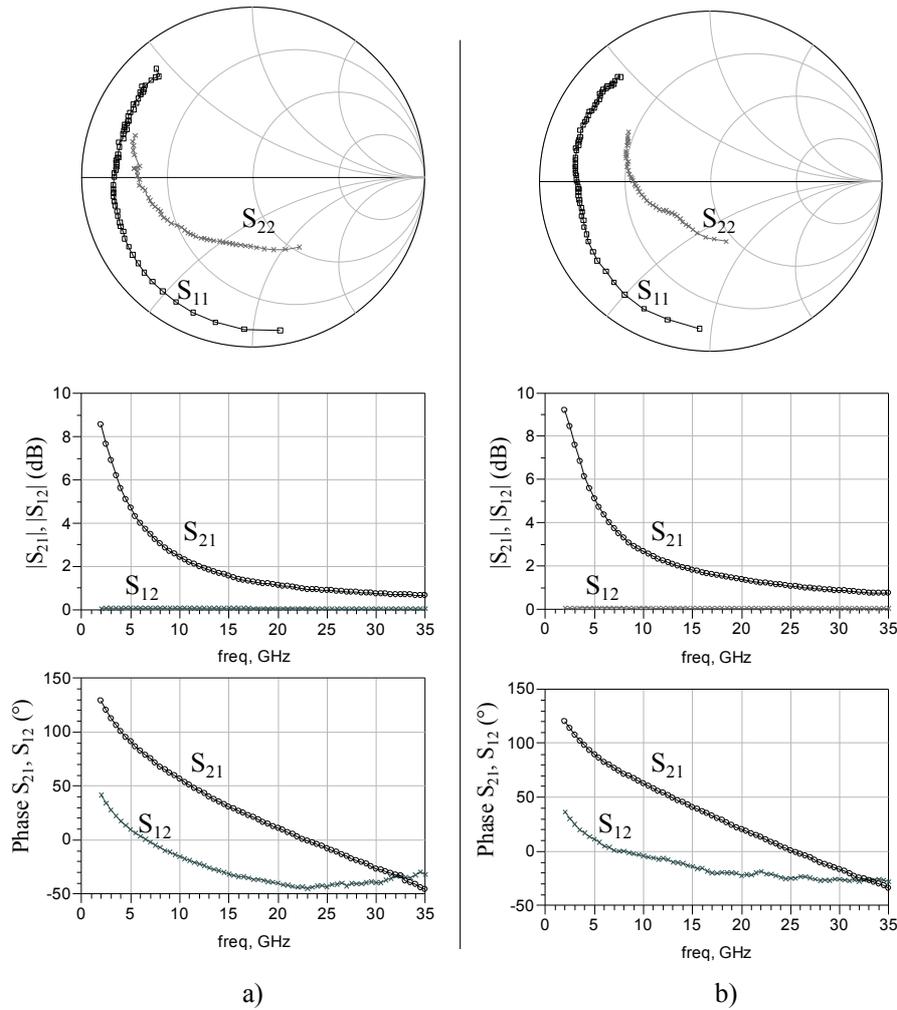


FIGURE 2.7 – Tracé des mesures de paramètres-[S] réalisées en classe AB pour a) un composant HEMT AlGaIn/GaN ($V_{DS} = 25V$ et $I_{DS} = 120mA$) et b) un composant HEMT InAlN/GaN ($V_{DS} = 20V$ et $I_{DS} = 120mA$).

Nous avons décidé d'utiliser le gain maximum comme facteur révélateur de l'étude petit signal. Cette courbe est réalisée à partir du gain stable maximum (MSG) et le gain maximum disponible (MAG) (figure 2.8). Elle permet de connaître le gain linéaire d'un transistor qui serait parfaitement adapté.

La table 2.3 présente un comparatif des performances petit signal extraites à partir des résultats précédents. Ces mesures servent de point de départ à l'étude load-pull présentée

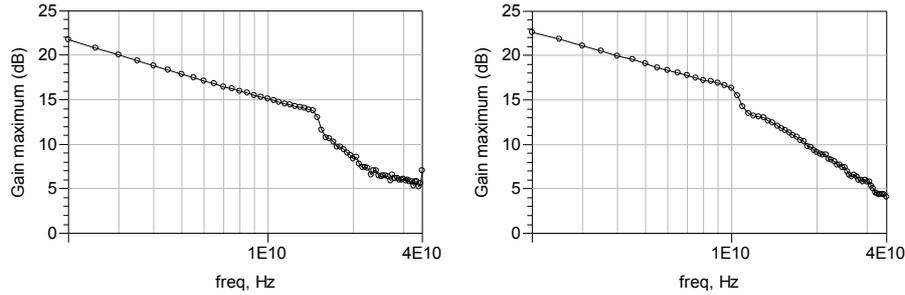


FIGURE 2.8 – Tracé des mesures de gain maximum pour a) un composant HEMT AlGaIn/GaN ($V_{DS} = 25V$ et $I_{DS} = 120mA$) et b) un composant HEMT InAlN/GaN ($V_{DS} = 20V$ et $I_{DS} = 120mA$)

dans le paragraphe suivant.

	<i>Transition MSG/MAG(GHz)</i>	<i>Gain(dB) @10GHz</i>	Z_{22}^* @10GHz	<i>Gain(dB) 18GHz</i>	Z_{22}^* @18GHz
<i>AlGaIn/GaN</i>	14,5	15	23,7 + 21,5.j	9,6	15,5 + 11,8.j
<i>InAlN/GaN</i>	10	16,3	28,6 + 11,3.j	10,3	21,7 + 4,7.j

TABLE 2.3 – Report des valeurs issues de la mesure du gain maximum pour un composant AlGaIn/GaN et un InAlN/GaN.

2.2.1.4 Discussion

Cette étude petit signal a mis en évidence un comportement similaire des paramètres-[S] et ce alors que le procédé de fabrication des HEMTs InAlN/GaN n'en est qu'au commencement, ce qui est encourageant. La différence que l'on peut observer sur la transition MSG/MAG est due à une résistance plus importante du métal grille sur ce process.

2.2.2 Le banc de mesure grand signal (Load pull temporel)

Le principe de la mesure load-pull repose sur la mesure de signaux d'entrée et de sortie du transistor alors que l'impédance de charge varie. L'objectif de cette variation est de déterminer l'impédance optimale permettant de fournir les meilleures performances de puissances du dispositif sous test (DST). Deux méthodes existent pour réaliser cette variation d'impédance, le système actif utilisant deux sources RF afin d'exciter chaque accès du composant, le système passif dont l'impédance est imposée par un *tuner*.

Les travaux de J. Faraj [71] et F. De Groote [72] décrivent en détail la constitution de ces bancs, ainsi que leurs méthodes d'étalonnage.

De même que pour la mesure petit signal, la caractérisation grand signal peut être effectuée à l'aide d'un ARV. Cependant la mesure est réalisée pour un balayage de la

puissance d'entrée à une fréquence bien précise, il est donc nécessaire de réaliser un étalonnage complémentaire de puissance.

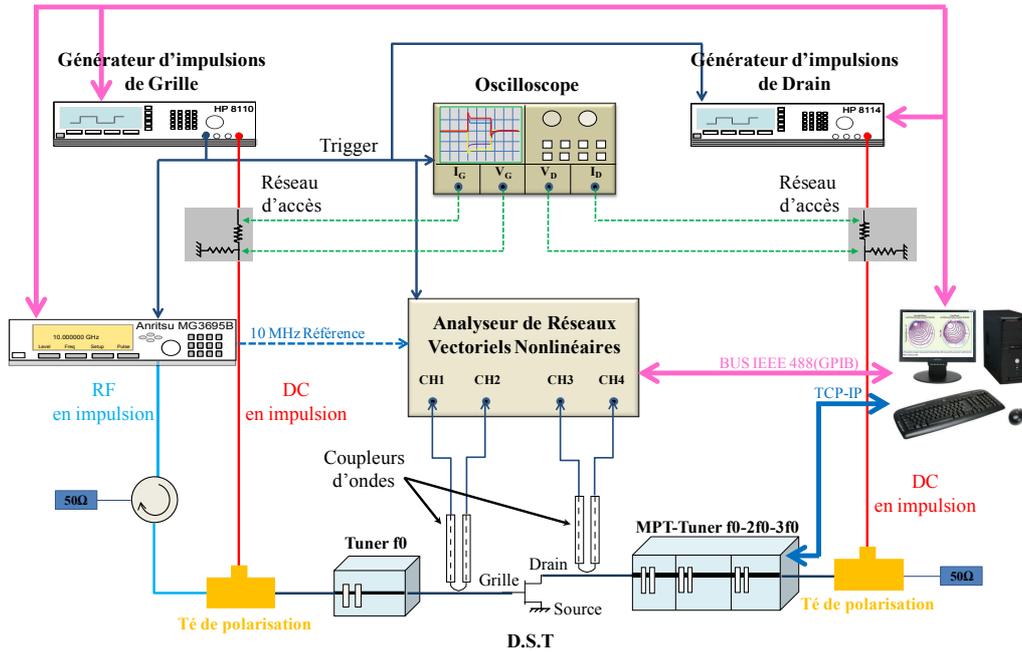


FIGURE 2.9 – Schéma de montage du banc load-pull temporel, utilisant un système d'analyseur de réseau vectoriel non-linéaire basé sur un LSNA.

Il est cependant possible de remplacer cet ARV par un analyseur de réseau vectoriel non-linéaire (ARVNL). A Brive et Limoges, ce système repose sur un LSNA (Analyseur de Réseaux Grand Signal). Il permet la reconstruction des formes d'ondes à l'entrée et à la sortie du DST dans le domaine temporel, à la manière d'un oscilloscope qui pourrait visualiser les ondes RF. Dans ce cas, l'accès aux formes d'ondes temporelles est réalisé grâce à l'acquisition de l'amplitude de puissances des différentes harmoniques ainsi que des relations de phases existant entre elles. Ceci est rendu possible grâce à l'utilisation de coupleurs situés au plus proche du DST [72].

2.2.2.1 Principes fondamentaux du *load-pull* temporel

Ce banc est primordial pour connaître le comportement du composant en régime de fonctionnement non-linéaire. Cette caractérisation permet d'estimer les performances de puissance d'un composant selon des critères déterminés par les équations 2.7, 2.8 et 2.9.

- La puissance de sortie P_{OUT} exprimée en Watt ou dBm, la conversion de l'une à l'autre se fait grâce à l'équation suivante :

$$P_{OUT-dBm} = 10 \cdot \log_{10} \left(\frac{P_{OUT-Watt}}{10^{-3}} \right) \quad (2.7)$$

- Le gain en puissance exprimé en dB :

$$Gain = P_{OUT-dBm} - P_{IN-dBm} \quad (2.8)$$

- Le rendement en puissance ajouté (PAE), exprimé en pourcent % :

$$PAE = 100. \frac{P_{OUT-Watt} - P_{IN-Watt}}{P_{DC}} \quad (2.9)$$

Nous nous sommes également intéressés aux formes temporelles de courant et de tension afin de visualiser les cycles de charges extrinsèques. Ils sont généralement étudiés dans le cas de l'amplification de puissance, cependant leur observation est plus tout aussi intéressante dans le cas des commutateurs. En mode de commutateur, nous nous intéresserons particulièrement au coefficient de réflexion, présenté dans l'étude petit signal. Il est possible de déterminer ce paramètre grâce à l'équation 2.10.

$$\Gamma = \frac{Z - Z_0}{Z + Z_0} \quad (2.10)$$

où Z_0 est l'impédance caractéristique usuellement fixée à 50Ω .

2.2.2.2 Application en régime d'amplification de puissance

En vue de continuer l'étude menée pour nos composants AlGaN/GaN et InAlN/GaN nous présentons ici des mesures load-pull réalisées à différentes fréquences en régime d'amplification de puissance. Afin de mettre en exergue l'importante gamme de fréquences possible, nous présenterons ici des résultats obtenus pour trois fréquences principales en bandes S, X et Ku.

- Mesures de barrettes de puissance en acquisition monocoup à $2GHz$

Nous avons réalisé une comparaison, entre deux barrettes de puissance issues des deux technologies. Les développements comparés sont des barrettes composées de 15 composants associés en parallèle de 6 doigts de grille de $400\mu m$ de largeur et $0,7\mu m$ de longueur ($15 \times 6 \times 400\mu m^2$) [73]. Pour des applications à ces fréquences, des composants de développements plus importants sont usuellement retenus, car ils sont les plus à même de fournir de fortes puissances en bande S; de plus ils possèdent un gain en puissance plus faible les rendant plus stable.

La figure 2.10 illustre les performances de ces composants pour une tension de polarisation impulsionnelle de $V_{DS} = 40V$ pour la barrette à base d'AlGaN/GaN et $V_{DS} = 25V$ pour celle à base d'InAlN/GaN pour un courant de repos $I_{DS} = 650mA$. Ces composants ont été mesurés au III-V Lab durant une impulsion monocoup. Ceci permet de réaliser la mesure en réduisant ainsi au maximum l'augmentation de température due à l'auto-échauffement qui est un facteur critique pour de développements tout en

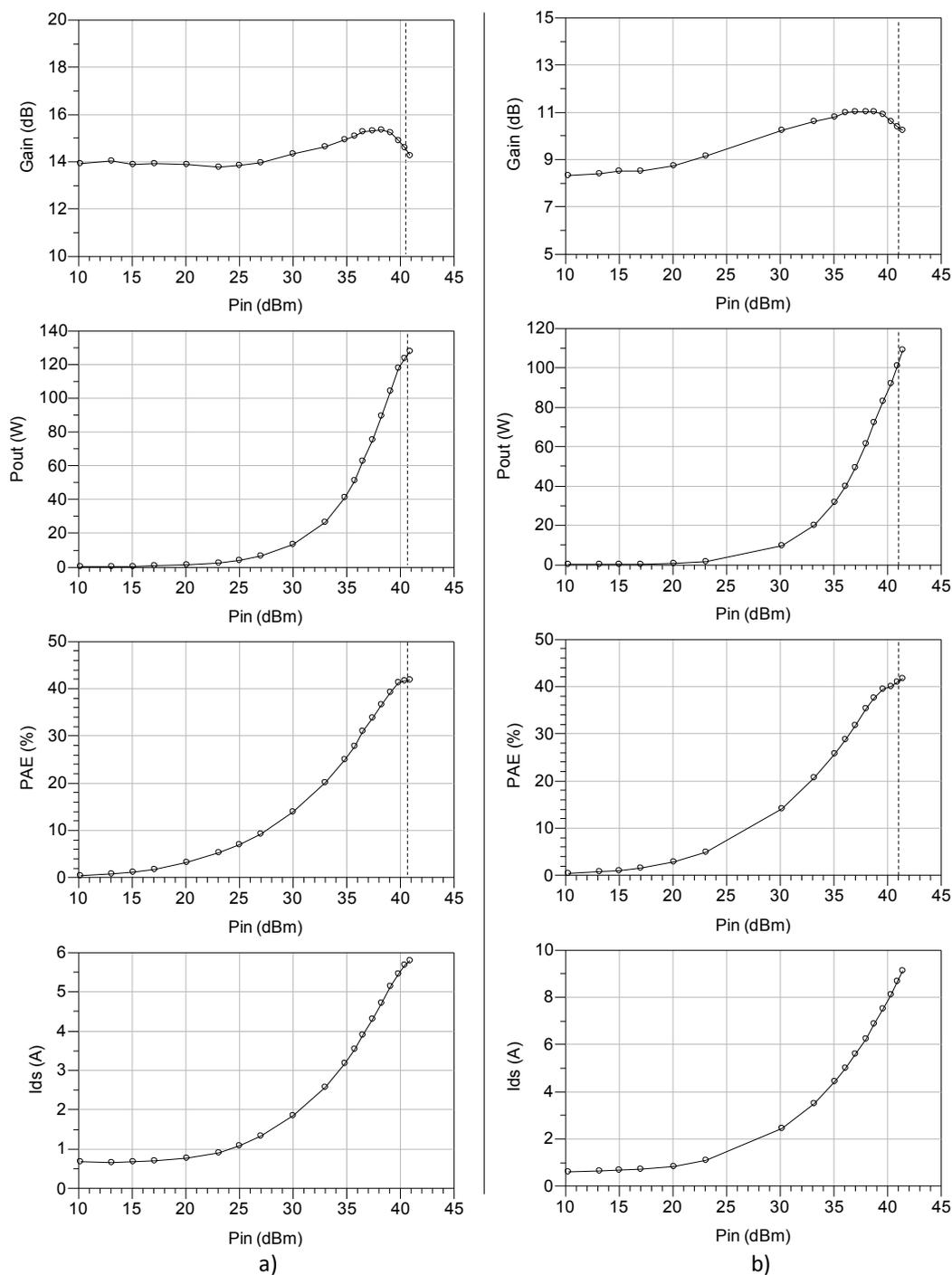


FIGURE 2.10 – Mesures load-pull obtenues à 2GHz en acquisition monocoup pour a) d'une barrette de puissance AlGaIn/GaN sur une impédance de charge $Z_{charge} = 46 + 15.j$ correspondant à l'optimum de PAE et b) d'une barrette de puissance InAlN/GaN sur une impédance de charge $Z_{charge} = 52 - 40.j$ correspondant à l'optimum de PAE.

minimisant son vieillissement.

Les performances ont été portées dans la table 2.4. On observe des performances de puissance semblables pour les deux technologies permettant d'atteindre des puissances de

	$Gain(dB)$	$P_{out}(W)$	$PAE(\%)$	$I_{DS}(A)$
$AlGaN/GaN$	14	126	42	5,8
$InAlN/GaN$	10,5	110	41,7	9

TABLE 2.4 – Comparaison des performances de puissances mesurées à $2GHz$ pour une impédance optimale de PAE, a) pour une barrette de puissance AlGaN/GaN et b) une barrette de puissance InAlN/GaN.

l'ordre de $100W$ en bande S. Cette observation est renforcée par le fait que la polarisation de la barrette d'InAlN/GaN a été limitée à $V_{DS} = 25V$, comme cela a déjà été abordé au cours de la caractérisation statique. Les densités de puissance sont de $3,5W/mm$ pour la barrette de puissance à base d'AlGaN/GaN, et $3W/mm$ pour celle à base d'InAlN/GaN. La différence importante de gain linéaire ($\approx 5dB$) est liée à la présence de trous métallisés sur la barrette d'AlGaN/GaN; alors que dans le cas de la barrette d'InAlN/GaN les sources sont portées à la masse par des fils d'or.

- Mesures de transistors unitaires en DC/CW à $10GHz$

Nous avons ensuite réalisé une caractérisation grand signal sur un composant unitaire de 8 doigts de grilles de $75\mu m$ de largeur et $0,25\mu m$ de longueur ($8 \times 75\mu m$) issu des deux technologies. Une polarisation continue a été choisie pour ces mesures, $V_{DS} = 25V$ pour le transistor à base d'AlGaN/GaN et $V_{DS} = 20V$ pour celui à base d'InAlN/GaN, avec un courant $I_{DS} = 110mA$.

Les performances de puissances obtenues lorsque les composants sont chargés par les impédances optimales de rendements en puissance ajoutés (PAE) sont présentés en figure 2.11 et portés dans la table 2.5.

La courbe représentant la variation du courant de polarisation de drain est présentée par O. Jardel [19], suggère que sa variation, en fonction de la puissance d'entrée P_{in} , permet de mettre en évidence l'influence des pièges en régime non linéaire. En effet, comme on peut l'observer sur la représentation du courant I_{DS} sur la figure 2.11 a) la diminution du courant I_{DS} , observée pour une puissance d'entrée $0 < P_{in} < 15 dBm$ est attribuée à l'impact du drain-lag. La pente, avec laquelle augmente le courant de drain pour $P_{in} > 15 dBm$, peut diminuer essentiellement à cause du gate-lag. Cette approche corrobore celle présentée au cours de la caractérisation statique, qui nous a permis de mettre en évidence une réduction significative des pièges avec nos composants à base d'InAlN/GaN.

Le composant HEMT AlGaN/GaN possède, à $10GHz$, une densité de puissance de $3,33 W/mm$ à $4dB$ de compression, alors que l'InAlN/GaN possède cette même densité de puissance à $5dB$ de compression. Les rendements sont comparables.

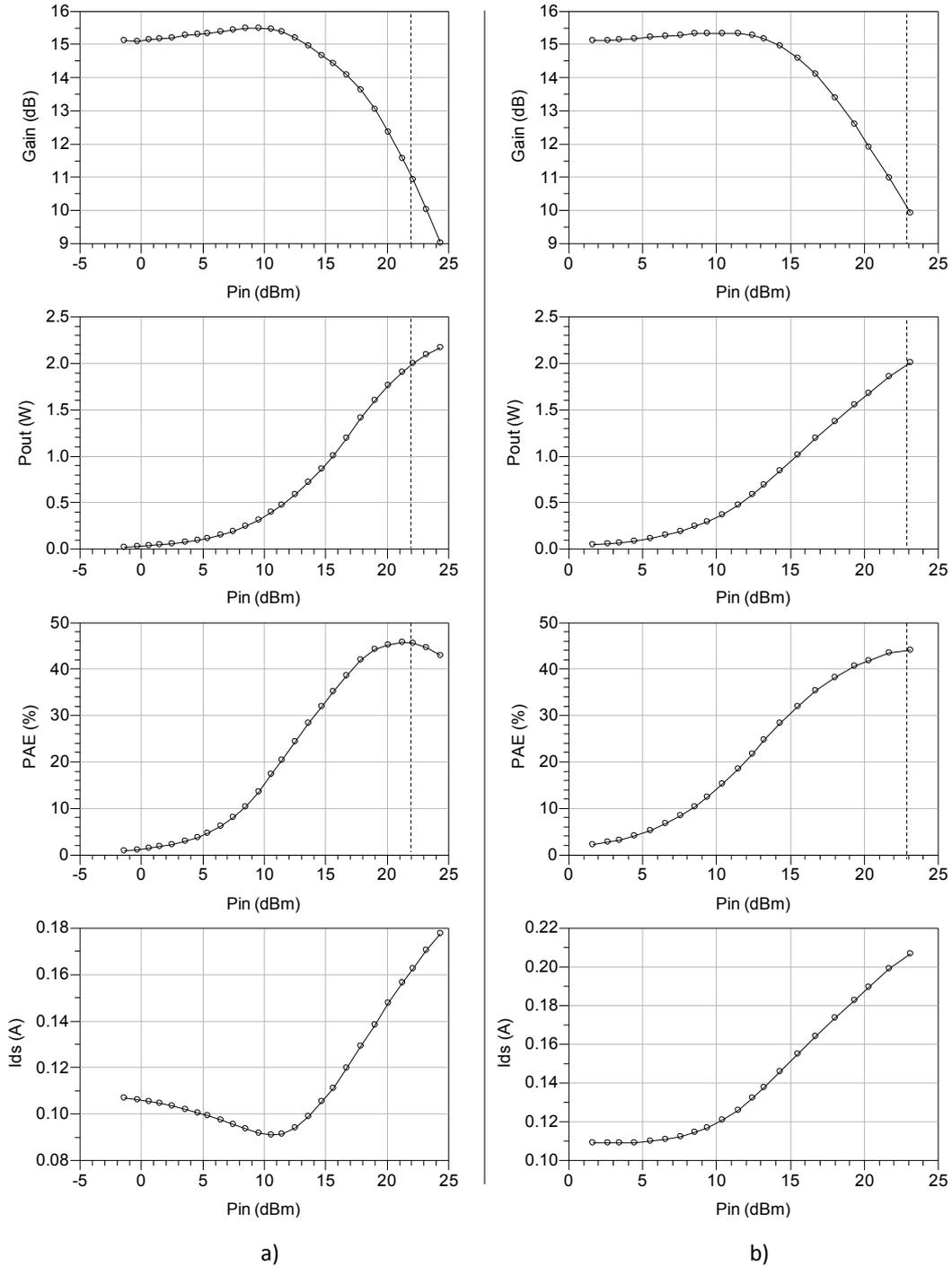


FIGURE 2.11 – Mesures load-pull obtenues à 10GHz en DC/CW pour a) un composant AlGaIn/GaN sur une impédance de charge $Z_{charge} = 18,3 + 38,7.j$ correspondant à l’optimum de PAE et b) un composant InAlN/GaN sur une impédance de charge $Z_{charge} = 11,4 + 24.j$ correspondant à l’optimum de PAE.

- Mesures de transistor unitaire en DC/CW à 18GHz

Les mesures ont été réalisées sur les mêmes composants que précédemment. Une polarisation continue a été appliquée pour ces mesures, $V_{DS} = 25V$ et $I_{DS} = 110mA$

	$Gain(dB)$	$P_{out}(W)$	$PAE(\%)$	$I_{DS}(A)$
$AlGaN/GaN$	11	2	45	0,16
$InAlN/GaN$	10	2	44	0,2

TABLE 2.5 – Comparaison des performances de puissances mesurées à $10GHz$ pour une impédance optimale de PAE, a) pour un composant unitaire $8x75\mu m$ à base d' $AlGaN/GaN$ et b) un composant unitaire $8x75\mu m$ à base d' $InAlN/GaN$.

pour le transistor à base d' $AlGaN/GaN$ et $V_{DS} = 20V$ et $I_{DS} = 130mA$ pour celui à base d' $InAlN/GaN$.

Les performances de puissances obtenues lorsque les composants sont chargés par les impédances optimales de rendements en puissance ajoutés (PAE) sont présentés en figure 2.12 et portés dans la table 2.6.

Comme dans le cas précédent, la courbe de courant $I_{DS}(P_{in})$ nous permet de visualiser l'influence des pièges qui sont plus présents dans le composant à base d' $AlGaN$ que dans celui à base d' $InAlN$.

	$Gain(dB)$	$P_{out}(W)$	$PAE(\%)$	$I_{DS}(A)$
$AlGaN/GaN$	5,5	2,1	32,7	0,19
$InAlN/GaN$	6,5	2,5	42,7	0,23

TABLE 2.6 – Comparaison des performances de puissances mesurées à $18GHz$ pour une impédance optimale de PAE, a) pour un composant unitaire $8x75\mu m$ à base d' $AlGaN/GaN$ et b) un composant unitaire $8x75\mu m$ à base d' $InAlN/GaN$.

Le composant HEMT $AlGaN/GaN$ possède, à $18GHz$, une densité de puissance de $3,5 W/mm$ à $3,5dB$ de compression, alors que l' $InAlN/GaN$ possède une densité de puissance de $4,2 W/mm$ à $4,5dB$ de compression.

- Discussion

A partir de cette étude nous avons pu, non seulement valider la capacité des composants issus de la technologie $InAlN/GaN$ à obtenir des résultats comparables à ceux en $AlGaN/GaN$, mais également démontrer la nécessité de réduire la présence de pièges. Nous rappelons également qu'afin de favoriser la montée en fréquence, il sera nécessaire d'opter pour des transistors de développement et de longueur de grille plus faible. C'est dans cet objectif que des composants de longueur de grille inférieure $L_g = 0,15\mu m$ sont à l'étude au III-V Lab.

2.2.2.3 Application en régime de commutateur de puissance

- Introduction :

Le commutateur est une fonction, permettant de privilégier une voie RF dans un système tout en isolant une autre (par exemple un module d'émission / réception). Ce

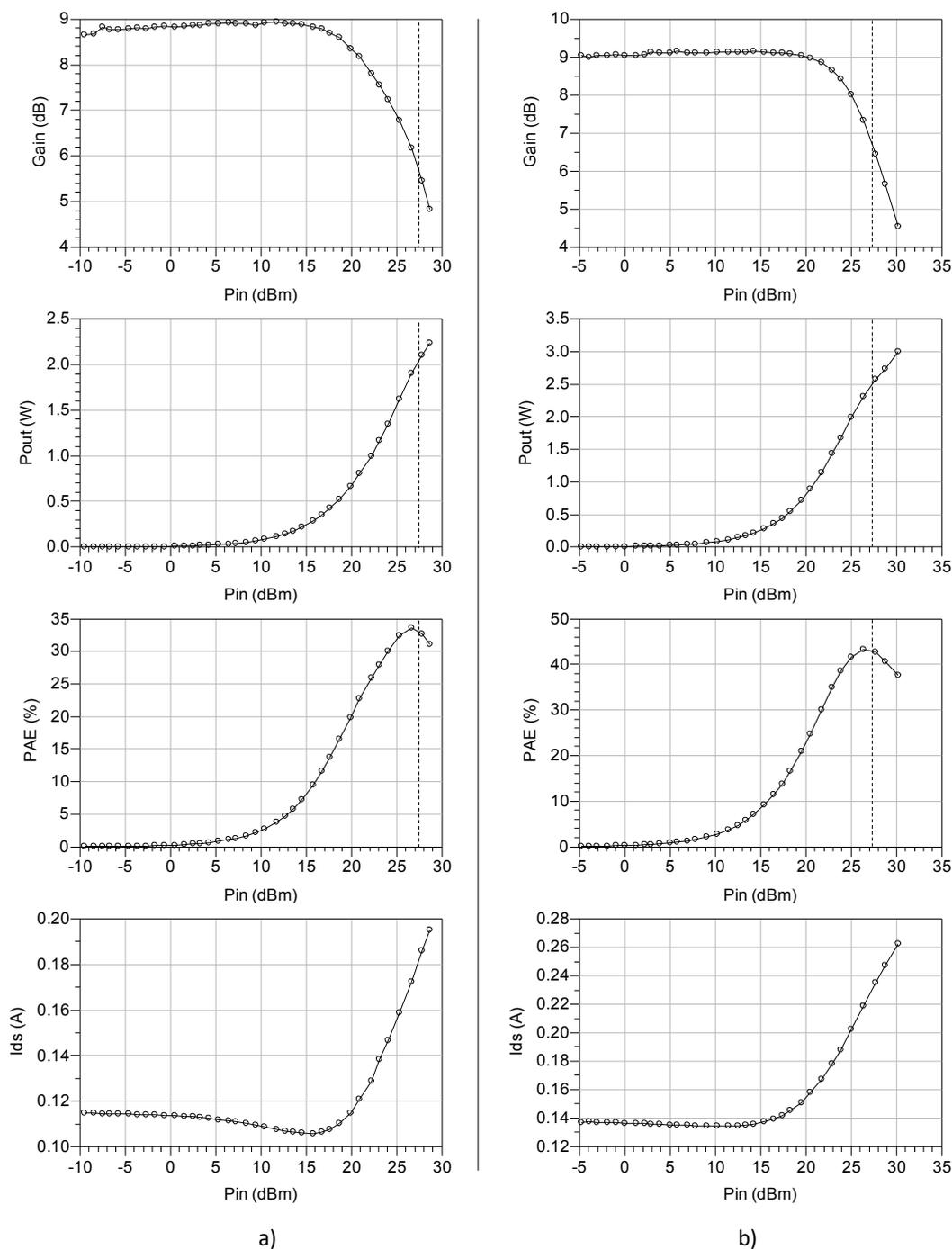


FIGURE 2.12 – Mesures load-pull obtenues à 18GHz en CW pour a) un composant AlGaIn/GaN sur une impédance de charge $Z_{charge} = 9,6 + 15,8.j$ correspondant à l'optimum de PAE et b) un composant InAlN/GaN sur une impédance de charge $Z_{charge} = 12,4 + 14,1.j$ correspondant à l'optimum de PAE.

principe permet, par exemple, l'utilisation d'un seul élément rayonnant (antenne) utilisée alternativement par la voie d'émission, puis par la voie de réception. Pour ce faire, il est possible d'utiliser un transistor selon deux modes de fonctionnement principaux,

commandés par la tension de grille. La tension de drain étant fixée à $V_{DS} = 0V$.

Le premier, lorsque $V_{GS} = 0V$ (dans le cas d'un transistor à déplétion) correspond à l'état que nous appellerons *Transistor-ON*. Le transistor est assimilable un court-circuit entre l'accès de drain et l'accès de source, l'impédance entre ses deux accès est faible et correspond à R_{ON} (figure 2.13). Lorsque la tension de commande est inférieure à la tension de pincement, $V_{GS} < V_p$, le composant sera considéré en mode *Transistor-OFF*. L'impédance entre les accès de source et de drain est proche d'un circuit ouvert.

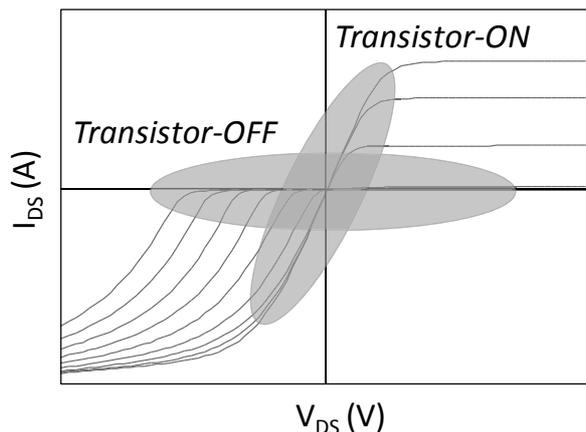


FIGURE 2.13 – Caractéristique IV d'un composant pour application de commutation, à $V_{GS} = 0V$ le composant est à l'état *Transistor-ON*, pour $V_{GS} < V_p$ il est à l'état *Transistor-OFF*.

La caractérisation en puissance d'un composant unitaire en régime de commutation de puissance est une opération délicate à cause de la particularité des topologies utilisées pour les réalisations de commutateurs. En effet, lorsqu'ils sont utilisés en configuration série, la grille peut être déportée contrairement aux transistors à source commune utilisés en configuration parallèle ou en amplification de puissance (figure 2.14).

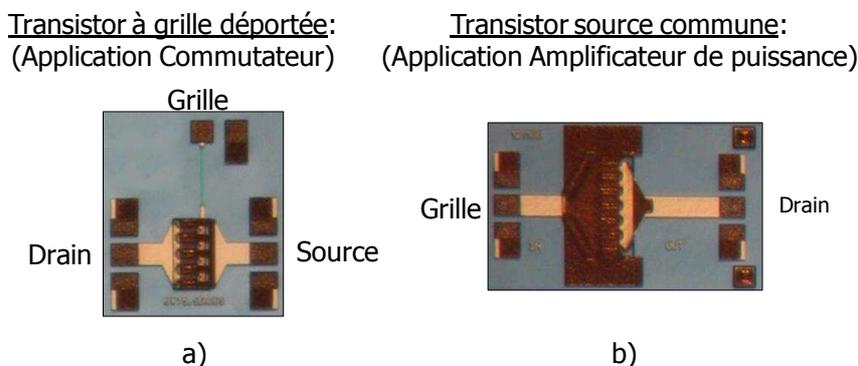


FIGURE 2.14 – Photos de transistor a) à grille déportée utilisé dans le cas d'applications de commutateur en configuration parallèle et b) à source commune utilisés dans les applications d'amplification de puissance et de commutateur en configuration série.

Un moyen de surmonter cette difficulté est d'injecter le signal hyperfréquence par l'accès de drain sur un transistor à source commune. De ce fait, le transistor caractérisé se rapproche d'un composant à grille déportée en configuration parallèle. Néanmoins, pour qu'une telle comparaison soit valide, un contrôle de l'impédance RF de l'accès de grille est requis. Le banc de load-pull temporel nous permet de reconstituer les formes d'ondes temporelles à l'entrée et à la sortie du DST. La figure 2.15 synthétise le montage réalisé pour la mesure des composants en mode de commutation de puissance.

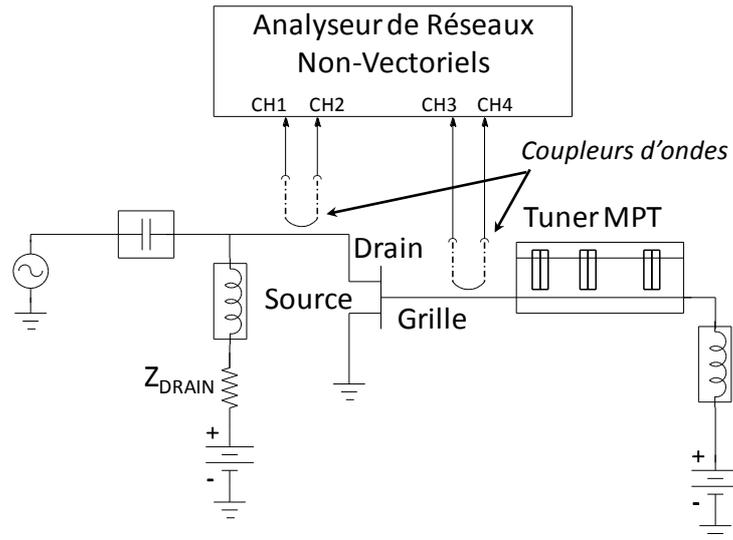


FIGURE 2.15 – Banc utilisé pour la mesure des formes d'ondes temporelles en mode d'excitation par le drain.

L'étude grand signal en fonctionnement de commutation est présentée en parallèle pour nos deux composants InAlN/GaN et AlGaN/GaN. On injecte alors un signal de fréquence $f_0 = 4GHz$ et nous récupérons par l'intermédiaire de l'Analyseur de Réseaux Vectoriel Non-Linéaire les signaux aux deux premières harmoniques ($2.f_0$ et $3.f_0$). Les formes d'ondes temporelles sont étudiées au cours d'un balayage de puissance. Un exemple de ces formes d'ondes est présenté en figure 2.16 dans le cas du transistor AlGaN/GaN, lorsqu'il est polarisé en transistor-ON ($V_{GS} = 0V$).

Les impédances que nous avons choisi d'imposer sur l'accès de grille, grâce au Tuner MPT, sont le court-circuit (CC), le circuit ouvert (CO) et 50Ω à la fréquence fondamentale et aux harmoniques, afin de déterminer l'impact de cette impédance sur les formes d'ondes temporelles. La tension de polarisation de drain est fixée à $V_{DS} = 0V$, et différentes impédance Z_{DRAIN} de l'accès DC ont été connectées ($1M\Omega$ à 10Ω). L'étude a donc été scindée en deux parties, correspondant aux deux impédances DC choisies pour le chemin DC de drain (Z_{DRAIN}).

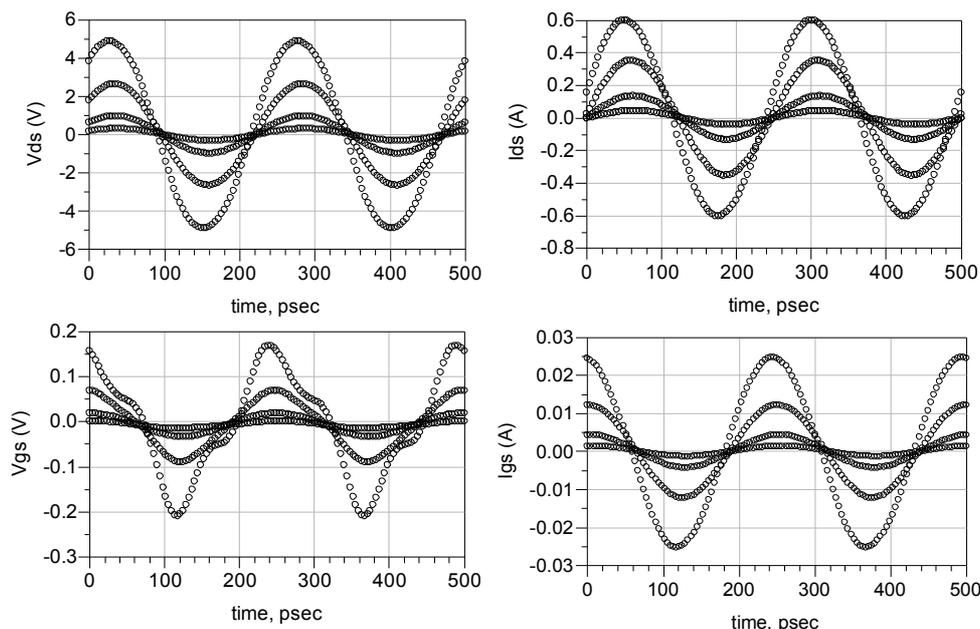


FIGURE 2.16 – Formes d’ondes temporelles des courants / tensions de grille et de drain, pour différents niveaux de puissance $P_e = 7, 17, 25$ et $30dBm$.

- Résultats de mesures :

- Impédance continue de drain $Z_{DRAIN} = 1M\Omega$

L’acquisition des formes d’ondes temporelles des courants et tension de drain, nous permet de reconstituer les cycles de charge en mode transistors-ON à $V_{DS} = V_{GS} = 0V$. Le cycle de charge extrinsèque de l’accès de drain est donc présenté pour les deux technologies en figure 2.17.

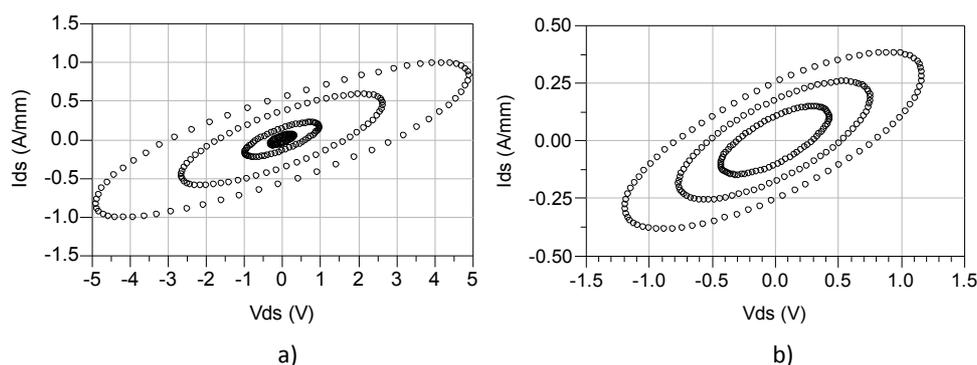


FIGURE 2.17 – Cycles de charges extrinsèques en mode *transistor-ON* pour a) un composant HEMT AlGaIn/GaN pour $P_e = 7, 17, 25$ et $30 dBm$, b) un composant HEMT InAlN/GaN pour $P_e = 11, 16, 20 dBm$.

L’étude des cycles de charges en *transistor-ON* permet d’estimer l’influence de R_{ON} sur le comportement fort signal. Les pertes d’insertion provenant de R_{ON} peuvent également être déterminées par le coefficient de réflexion de drain. La figure 2.17 présente ce

paramètre Γ_{drain} , pour les deux composants étudiés. Les valeurs du module de Γ_{drain} sont portées dans la table 2.18 pour une puissance d'entrée $P_e = 20dBm$. Dans cet état, le composant conserve un comportement linéaire jusqu'à un fort niveau de puissance d'entrée ($P_e \approx 30 dBm$).

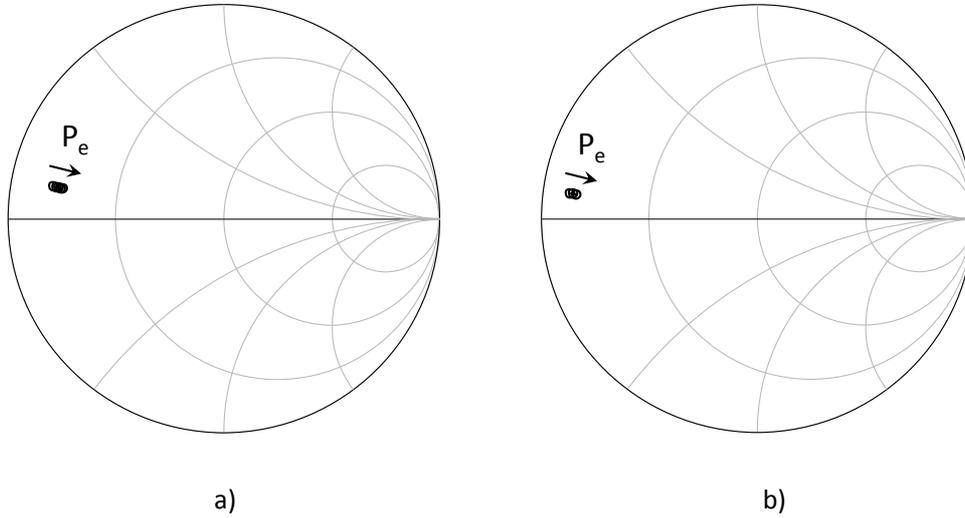


FIGURE 2.18 – Evolution du coefficient de réflexion de drain Γ_{drain} pour une augmentation de la puissance d'entrée P_e allant de $7dBm$ à $30dBm$ en mode *Transistor-ON* pour a) le composant *AlGaIn/GaN* et b) le composant *InAlN/GaN*.

Les valeurs comparées du module de Γ_{drain} permettent de conclure à un comportement très similaire de ces composants sur le critère des pertes d'insertions.

	$ \Gamma_{drain} $
<i>AlGaIn/GaN</i>	0,8
<i>InAlN/GaN</i>	0,86

TABLE 2.7 – Comparaison des valeurs du module du coefficient de réflexion de drain Γ_{drain} à l'état *Transistor-ON* pour une puissance d'entrée $P_e = 20dBm$.

Nous présentons également les formes d'ondes temporelles du composant lorsque celui-ci est à l'état *transistor-OFF*. Afin de placer le DST dans cet état nous utilisons une tension de commande $V_{GS} \ll V_p$ (dans le cas de l'*AlGaIn/GaN* $V_{GS} = -15V$, et $V_{GS} = -10V$ pour l'*InAlN/GaN*).

L'étude des cycles de charges en *transistor-OFF* est intéressante car elle est directement liée à l'isolation, pour un transistor en configuration parallèle. Or on peut constater, que du fait de son mauvais pincement (fuite de grille), le composant *InAlN/GaN* présente des cycles de charge particulièrement distordus. Cette observation se confirme par l'étude du coefficient de réflexion de drain, la figure 2.20 présente l'évolution de Γ_{drain} en fonction de l'augmentation de la puissance pour les deux composants étudiés.

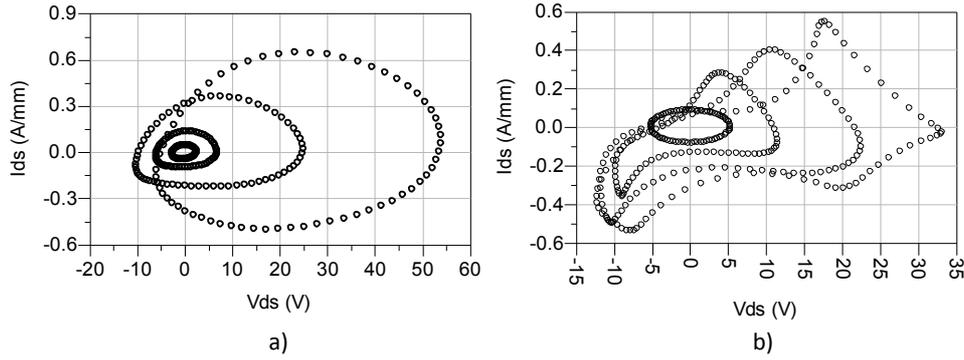


FIGURE 2.19 – Cycles de charges extrinsèques en mode *transistor-OFF* pour a) un composant HEMT AlGaIn/GaN à $V_{GS} = -15V$ pour $P_e = 7, 15, 24$ et 30 dBm, b) un composant HEMT InAlN/GaN à $V_{GS} = -10V$ pour $P_e = 4, 20, 29,$ et $31,5$ dBm .

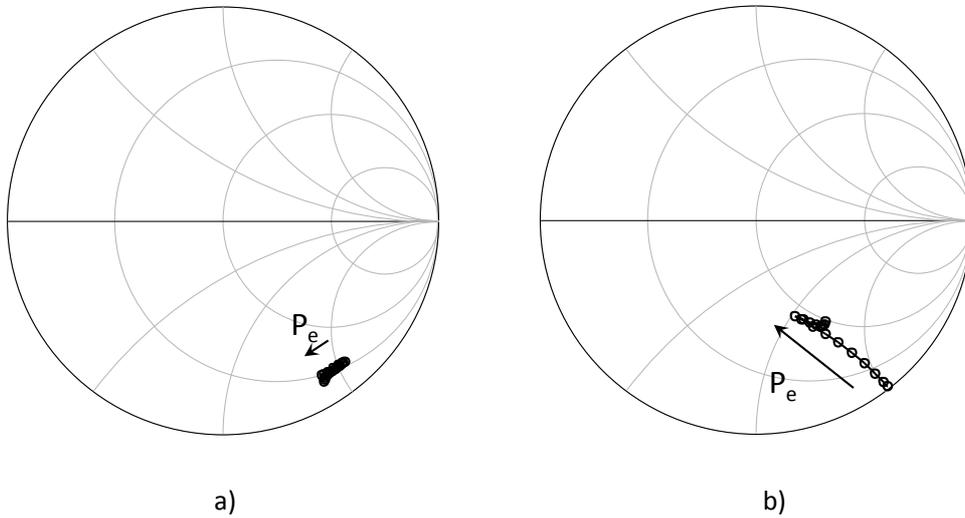


FIGURE 2.20 – Evolution du coefficient de réflexion de drain Γ_{drain} pour une augmentation de la puissance d'entrée P_e allant de $7dBm$ à $30dBm$ en mode *Transistor-OFF* pour a) le composant AlGaIn/GaN et b) le composant InAlN/GaN.

	$ \Gamma_{drain} $
AlGaIn/GaN	0,85
InAlN/GaN	0,56

TABLE 2.8 – Comparaison des valeurs du module du coefficient de réflexion de drain Γ_{drain} à l'état *Transistor-OFF* pour une puissance d'entrée $P_e = 30dBm$.

La rapide diminution du module de Γ_{drain} du composant InAlN/GaN correspond au régime distordu observé en figure 2.19 et illustre donc le défaut de ce composant, en raison de son mauvais pincement, pour ce type d'applications. La table 2.8 présente les modules de Γ_{drain} obtenus en compression pour une puissance d'entrée $P_e = 30dBm$.

La figure 2.19 fait également apparaître un phénomène d'auto-polarisation, lorsque le composant est à l'état *Transistor-OFF*, inhérent au montage utilisé lors de cette

caractérisation. Ce phénomène est donc approfondi pour différentes impédances RF imposées sur l'accès de grille à l'aide du tuner et sera présenté dans le cas du transistor AlGaIn/GaN.

Nous avons ainsi effectué des mesures pour trois impédances RF particulières, $Z_{grilleRF} = CC$ (*court-circuit*), CO (*circuit-ouvert*) et 50Ω , les cycles de charges extrinsèques issus de ces mesures sont portés en figure 2.21.

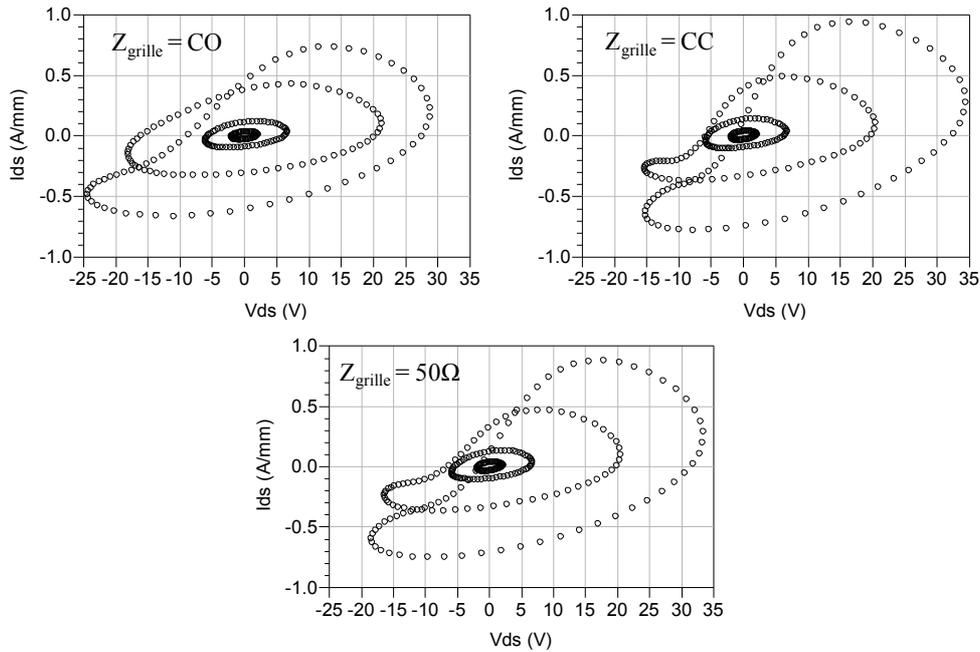


FIGURE 2.21 – Cycles de charge extrinsèques à $V_{GS} = -15V$, pour les trois impédances imposées par le tuner : court circuit (CC), circuit ouvert (CO), et 50Ω . Les niveaux de puissance imposés sont $P_e = 7, 15, 24$ et $30 dBm$.

La dissymétrie, préalablement observée en caractérisation statique, entre l'excursion positive et négative de la tension de drain V_{DS} est également visible grâce aux cycles de charges extrinsèques. En grand signal, cette dissymétrie se traduit par un décalage de V_{DS} vers les tensions de drain positives, à partir d'une valeur seuil de la puissance d'entrée qui dépend de V_{GS} . Cet effet non-linéaire est dû au fait que la valeur du courant de drain est maintenue constante à $I_{DS} = 0A$ à cause de l'impédance de drain $Z_{DRAIN} = 1 M\Omega$. Il est donc possible de visualiser (figure 2.22) ce phénomène d'autopolarisation de V_{DS} en fonction de la puissance d'entrée, pour différentes impédances RF de l'accès de grille.

L'autopolarisation se trouve être un phénomène particulièrement bénéfique pour l'isolation à fort niveau de puissance ainsi que pour la réduction des pertes d'insertion en configuration parallèle.

- Impédance continue de drain $Z_{DRAIN} = 10\Omega$

Du fait de la symétrie de la zone d'excursion, lorsque le transistor est en état

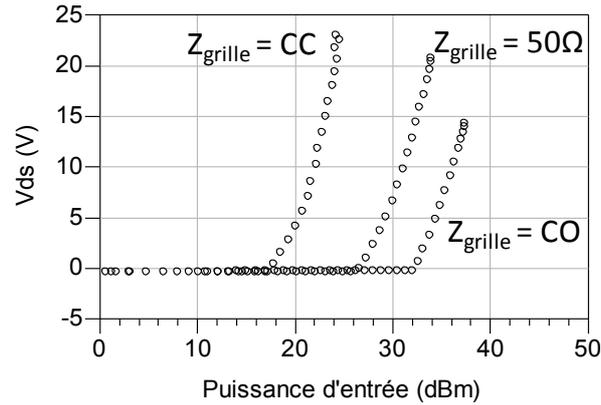


FIGURE 2.22 – Tension de repos V_{DS} en fonction de la puissance d'entrée P_e , pour un composant AlGaIn/GaN à l'état Transistor-OFF pour différentes impédances RF contrôlées par le tuner.

Transistor-ON, aucun phénomène d'autopolarisation semblable à celui observé en *Transistor-OFF* n'apparaît. L'étude suivante est donc restreinte au cas où $V_{GS} = -15V$ et la tension de l'accès de drain $V_{DS} = 0V$ est fixée par un générateur faible impédance ($Z_{DRAIN} = 10\Omega$). Plusieurs balayages de puissances ont été réalisés pour les trois impédances définies précédemment.

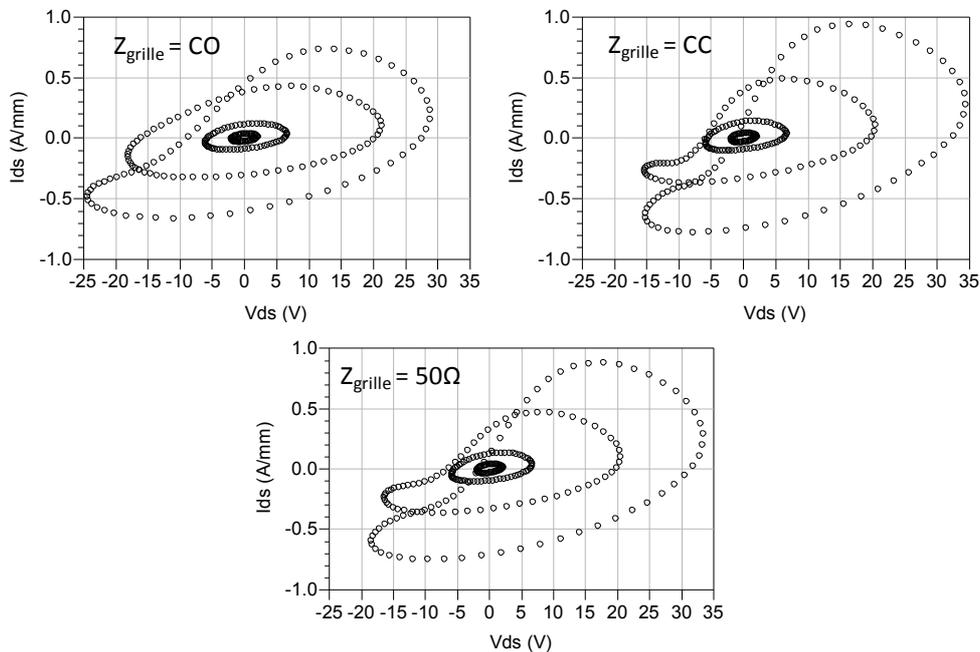


FIGURE 2.23 – Cycles de charge extrinsèques à $V_{GS} = -15V$, pour les trois impédances imposées par le tuner : court circuit (CC), circuit ouvert (CO), et 50Ω . Les niveaux de puissance imposés sont $P_e = 9, 19, 30$ et 35 dBm.

Dans le cas où la tension $V_{DS} = 0V$ est fixée par un générateur basse impédance, le transistor est forcé d'entrer en régime non-linéaire en explorant autant la zone des

V_{DS} négatifs que celle des V_{DS} positifs. Dans ces conditions, un décalage de I_{DS} vers les courants négatifs apparaît car le cycle de charge explore des zones à courant non nul pour des tensions de drain négatives, comme le montre la figure 2.24.

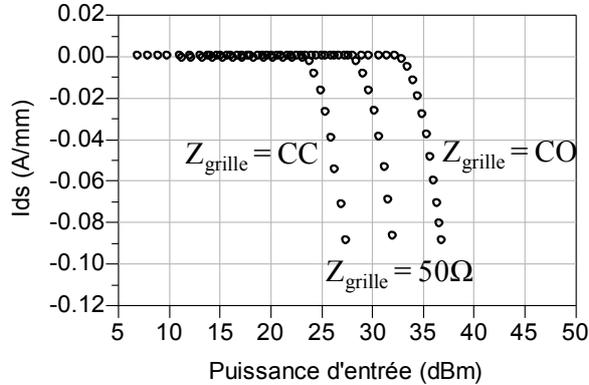


FIGURE 2.24 – Courant de repos I_{DS} en fonction de la puissance d'entrée P_e , pour un composant AlGaIn/GaN à l'état *Transistor-OFF* pour différentes impédances RF contrôlées par le tuner.

On peut ajouter que la puissance d'entrée pour laquelle le décollage de courant continu apparaît dépend fortement de la charge imposée sur la grille. De plus cette valeur limite est plus importante lorsque la grille est chargée par un circuit ouvert que dans le cas d'un court-circuit ; ce qui reste en accord avec les résultats obtenus dans le paragraphe précédent.

- Conclusion :

Le transistor HEMT à base de GaN grâce à un faible R_{ON} permet d'obtenir de faibles pertes d'insertion lorsque le transistor est passant. Le phénomène d'auto-polarisation observé lorsque le composant est mode *Transistor-OFF*, résulte du fonctionnement en régime non-linéaire lors de l'injection de fortes puissances sur l'accès de drain. Comme le montre la figure 2.25, l'isolation créée par le composant est bien meilleure lorsque le potentiel de drain est laissé flottant ($Z_{DRAIN} = 1M\Omega$). La table 2.9 donne la valeur du module de Γ_{drain} dans chacun des deux cas pour une puissance d'entrée $P_e = 34dBm$.

	$ \Gamma_{drain} $
$Z_{DRAIN} = 1M\Omega$	0,84
$Z_{DRAIN} = 10\Omega$	0,43

TABLE 2.9 – Comparaison des valeurs du module du coefficient de reflexion de drain Γ_{drain} à l'état *Transistor-OFF* pour une puissance d'entrée $P_e = 30dBm$.

Nous avons ainsi démontré que lorsque ($Z_{DRAIN} = 1M\Omega$) , ce qui correspond aux conditions de polarisation usuelles en commutation, le transistor à base d'AlGaIn/GaN

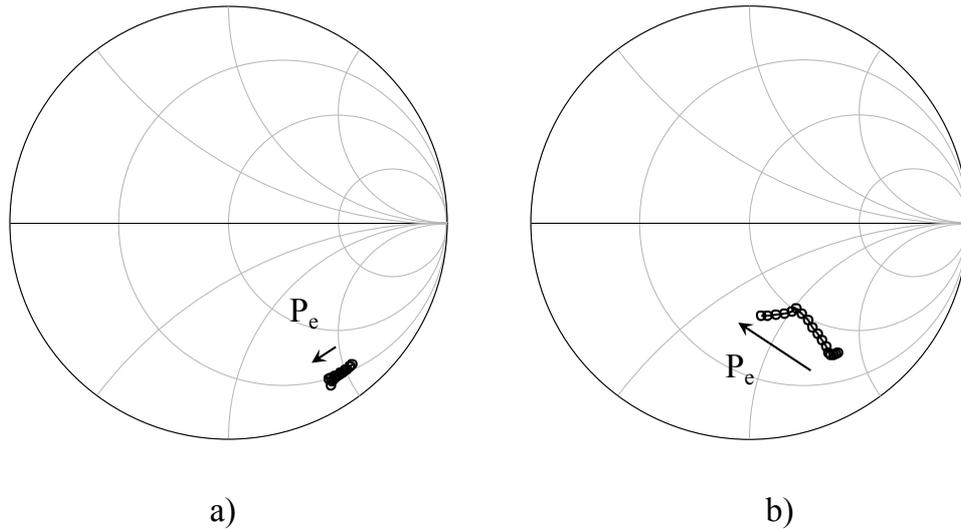


FIGURE 2.25 – Evolution du coefficient de reflexion de drain Γ_{drain} pour une augmentation de la puissance d'entrée P_e allant de $7dBm$ à $30dBm$ en mode *Transistor-OFF* pour a) un impédance $Z_{DRAIN} = 1M\Omega$ et b) un impédance $Z_{DRAIN} = 10\Omega$.

présente d'excellentes qualités d'isolation et supporte d'importants niveau de puissance. Le composant InAlN/GaN, malgré un comportement très similaire à son prédécesseur en mode *Transistor-ON*, présente actuellement un important défaut d'isolation en mode *Transistor-OFF* dû à des courants de fuite de grille encore trop importants. Nous avons cependant vu qu'il est possible de réduire ces fuites par des procédés d'oxydation de surface.

2.2.3 Le banc de mesure basse fréquence (BF)

Afin de compléter l'étude nécessaire à la caractérisation classique, XLIM continu de développer des bancs de caractérisation permettant de mettre en exergue les différents effets observables dans les composants et systèmes hyperfréquences. Pour cela nous présentons ici les différents bancs de mesures disponibles pour la caractérisation complémentaire de composants.

Le banc de mesure basse fréquence a été développé au cours de ces trois dernières années. Il comprend des alimentations continues, ainsi qu'un analyseur de réseau vectoriel (ARV) HP4195A permettant de réaliser des mesures sur une gamme de fréquence allant du continu à $500MHz$. L'association des deux signaux est rendue possible grâce à l'utilisation de tés de polarisation spécifiques. Ce banc est aujourd'hui complété par l'E5061B d'Agilent, ARV permettant de réaliser un balayage fréquentiel de $5Hz$ à $3GHz$.

Un descriptif détaillé de ce banc de mesure est donné par A. El-Rafei dans son mémoire [74].

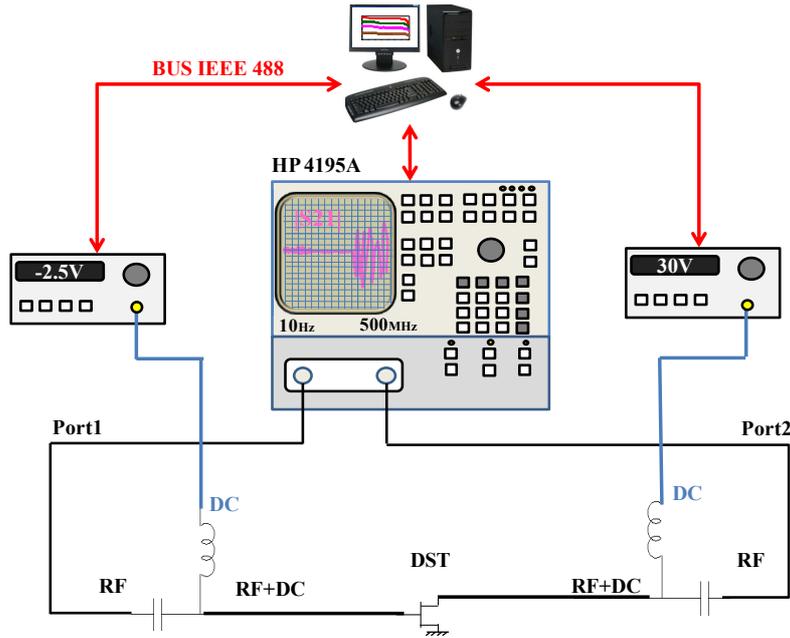


FIGURE 2.26 – Schéma de montage du banc de mesure de paramètres-[S] basses fréquences.

2.2.3.1 Intérêt de la mesure BF

Grâce à la caractérisation petit signal basse fréquence, il est possible d'assurer une continuité entre le comportement continu (DC) et le comportement hyperfréquence. Cette étude permet d'identifier les constantes de temps relatives aux phénomènes dispersifs basses fréquences énumérés précédemment.

Dans le cas des transistors bipolaires, ces mesures se sont montrées particulièrement intéressantes pour déterminer l'impédance thermique de ces composants, comme l'a montré A. El-Rafei [75], [74], et ce, quelle que soit la taille du composant.

Dans le cas des HEMTs InAlN/GaN, que nous développons ici, la divergence qu'il est possible d'observer entre la conductance de sortie mesurée en continue (g_{d-DC}) et celle mesurée en impulsions ($g_{d-Pulse}$) est due à la superposition des phénomènes thermiques et des phénomènes de pièges.

Au cours de cette étude, nous nous sommes affranchis autant que possible de l'un de ces deux phénomènes, afin de mettre en évidence l'impact de l'autre par la mesure de paramètres-[S]. Pour cela nous séparerons notre approche en deux parties, l'une étant réalisée pour une température fixe et une variation du point de polarisation et l'autre à polarisation constante pour une variation de température.

- Influence du point de polarisation sur le comportement de g_d

Dans un premier temps, la température est prise égale à $25^{\circ}C$ (température ambiante). La tension grille-source est $V_{GS} = -3V$ et nous effectuerons un balayage de la tension de

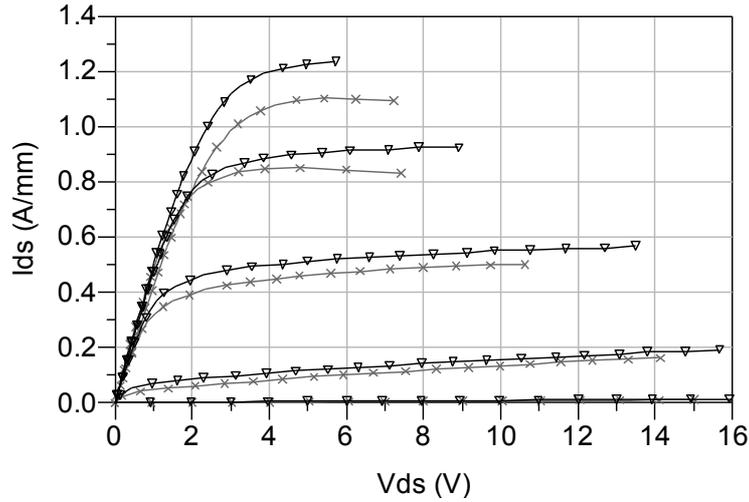


FIGURE 2.27 – Comparaison du réseau IV mesuré en impulsions (triangle) et IV en continu (croix) pour $V_{GS} = -4$ à $0V$ avec un pas de $1V$.

drain $V_{DS} = 10$ à $25V$. Nous estimons que l'élévation de température relative au point de polarisation est de l'ordre de $20^{\circ}C$ pour les points de polarisation considérés entre $10V$ et $25V$ (correspondant à un $R_{TH} = 21^{\circ}/W$). En raison du faible courant dissipé ($\approx 60 mA$ pour un transistor $8 \times 75 \mu m$) nous considérerons que l'auto-échauffement du transistor est négligeable. La conductance de sortie g_d extraite à partir des mesures présentées en figure 2.28 a), définie comme la partie réelle de l'admittance de sortie, présente une fréquence de transition sur la bande étudiée. Cette dernière varie entre deux amplitudes en fonction de la tension V_{DS} . Le coefficient de transmission S_{21} , en figure 2.28 b), présente également une fréquence de transition dont l'amplitude varie de 2dB en fonction de la tension de polarisation. Une comparaison des valeurs de la conductance de sortie extraites à partir des mesures I-V en continu (g_{d-DC}) et des mesures I-V en impulsions ($g_{d-Pulse}$) est dressée en table 2.10.

	g_{d-DC} (mS)	$g_{d-Pulse}$ (mS)
$V_{DS} = 10V$	5	5, 21
$V_{DS} = 15V$	4, 1	4, 31
$V_{DS} = 25V$	3, 67	3, 7

TABLE 2.10 – Valeurs de g_{d-DC} et g_{d-RF} calculées à partir de l'équation 2.2 défini dans le chapitre 2.

La variation de la fréquence de transition g_d ne peut pas être uniquement expliquée par des considérations thermiques. En effet les simulations thermiques ont révélé que, même si la zone de dissipation située sous la grille est changée du fait de la variation de V_{DS} , cela ne justifie pas une telle variation des constantes de temps thermiques. La principale cause de ces variations est donc attribuée au taux d'émission des pièges

en fonction du champ électrique appliqué sur l'accès de drain du transistor. Une des interprétations proposées [75], est la diminution de la barrière d'énergie vue par les pièges à cause de l'effet de Poole-Frenkel [76]. Ce dernier entraîne une augmentation significative du taux d'émission des pièges et donc une augmentation de la fréquence de transition.

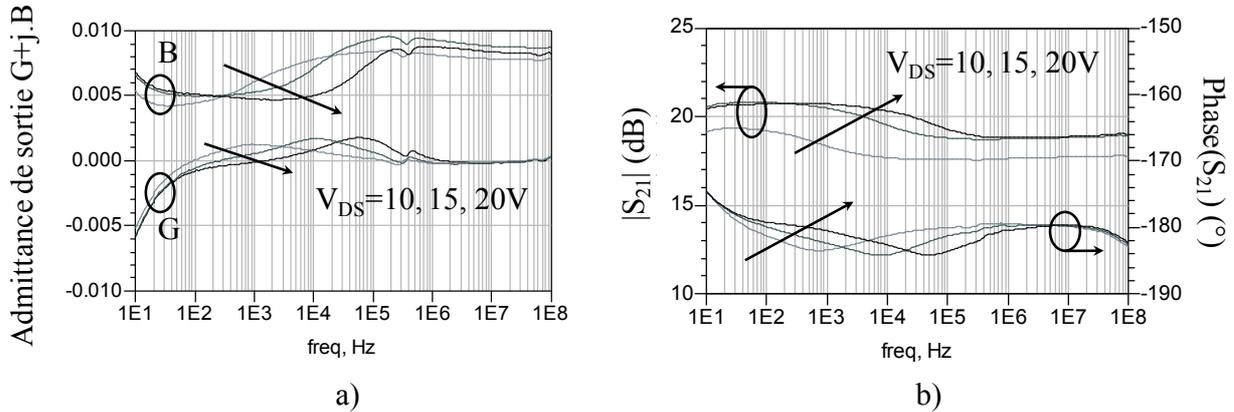


FIGURE 2.28 – Résultats de l'étude petit signal basse fréquence en fonction de la tension de polarisation. a) Tracé des parties réelles et imaginaires de l'admittance de sortie Y_{22} . b) Tracé du module et de la phase du coefficient de transmission S_{21} .

- Influence de la température

La dépendance en température de la conductance de sortie et du coefficient de transmission S_{21} a été vérifiée pour trois températures ($25^{\circ}C$, $50^{\circ}C$ et $75^{\circ}C$) ainsi que pour les tensions de drain étudiées dans le paragraphe précédent ($10V$, $15V$ et $20V$). Les résultats de la conductance de sortie sont portés en figure 2.29 a), il est possible d'observer l'augmentation de la fréquence de transition avec l'élévation de la température. Cela corrobore l'hypothèse selon laquelle les pièges sont responsables de la réduction de la conductance de sortie, puisque le taux d'émission des pièges augmente avec la température. Cette étude confirme la dépendance des pièges aux variations de température et de la tension de drain V_{DS} .

La figure 2.29 b) présente une diminution du module de S_{21} en basse fréquence de $1,1dB$ avec l'augmentation de la température de 25° à 75° . A basses fréquences, cette diminution du module de S_{21} , apparaît à 25° et disparaît pour des températures plus importantes. Pour l'instant nous n'avons pas d'explications pour ce phénomène.

2.2.3.2 Discussion

Cette étude nous a permis, grâce à une approche fréquentielle, de visualiser les variations dépendant de la tension de drain et de la température. Les variations de la conductance de sortie g_d et du module de S_{21} ont été attribuées aux effets de pièges. Grâce

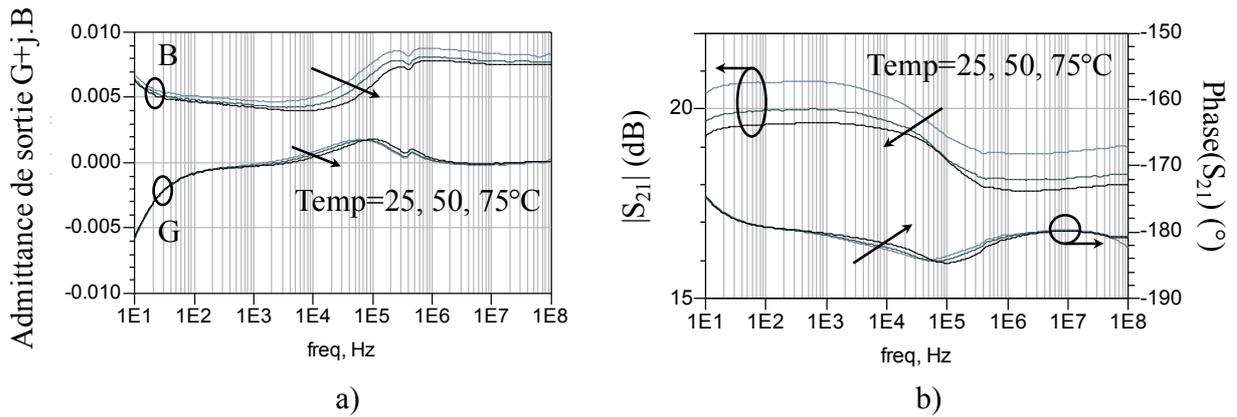


FIGURE 2.29 – Résultats de l'étude petit signal basse fréquence en fonction de la température. a) Tracé des parties réelles et imaginaires de l'admittance de sortie Y_{22} . b) Tracé du module et de la phase du coefficient de transmission S_{21} .

à la bande couverte par l'analyseur de réseau, il est possible de rapprocher les fréquences de transition observées aux constantes de temps d'émissions des pièges (de l'ordre de la dizaine de millisecondes) sans toutefois permettre de les définir avec précision.

2.2.4 Conclusion

Nous avons présenté les deux principaux bancs de mesures utilisés à XLIM pour la caractérisation de composants en vue de leur modélisation. Nous avons également abordé les moyens d'analyse dont nous disposons en basses fréquences afin d'observer et identifier les différents phénomènes dispersifs. Pour cela, nous avons utilisé des transistors issus des technologies AlGaIn/GaN et InAlN/GaN. Ceci a permis de montrer des performances proches malgré une maturité moins grande de la technologie InAlN/GaN. Ces bancs de test sont destinés à la modélisation de composants qui sera présentée dans le chapitre 3. Ces mesures serviront également de support pour la conception et la réalisation d'un amplificateur de puissance en technologie InAlN développée dans le chapitre 4.

2.3 Méthodes de caractérisation thermique

2.3.1 Intérêt de la caractérisation thermique

Comme nous l'avons expliqué dans le chapitre 1, les transistors HEMTs peuvent être soumis à des variations de température provenant de l'élévation de température liée à la puissance dissipée instantanément par le composant. Cette dernière n'est plus négligeable dans le cas de la technologie GaN du fait des forts niveaux de puissances intervenant. La prise en compte de ces effets est primordiale pour sa modélisation, nécessaires

aux conceptions et réalisations. Nous présenterons dans les paragraphes suivants les variations de la résistance à l'état *-ON* (notée R_{ON}) en fonction de la température, ainsi que les différentes méthodes permettant de mesurer l'impédance thermique Z_{TH} . La caractérisation thermique présentée dans ce paragraphe a été réalisée pour un composant HEMT de développement $8 \times 75 \mu m$ à base d'InAlN/GaN.

2.3.2 Mesure de la résistance à l'état *-ON* en fonction de la température

L'inverse de la pente observée dans la zone ohmique, plus couramment appelée R_{ON} , est généralement mesurée grâce à des méthodes de mesures statiques ou en impulsions [13]. Cependant, ces méthodes présentent l'inconvénient de réaliser une mesure au cours de laquelle la puissance dissipée est non nulle, le composant subit donc un auto-échauffement non contrôlé.

- *Méthode de mesure*

Par définition (2.11), R_{ON} est l'inverse de la pente, c'est à dire la dérivée du courant de drain par rapport à V_{DS} , dans la zone ohmique.

$$R_{ON} = \left(\frac{\partial I_{DS}}{\partial V_{DS}} \right)^{-1} \quad (2.11)$$

Il est obtenu pour de faibles variations de la tension de drain lorsque le transistor conduit (ici à $V_{GS} = 0V$). La mesure des paramètres-[S] permet donc d'accéder indirectement à la valeur de R_{ON} . Ce dernier suit une loi de variation linéaire en fonction de la température, comme cela a été également démontré [3]. Les paramètres-[S] sont mesurés en continu pour une polarisation de repos $V_{GS} = V_{DS} = 0V$, pour une fréquence allant de 10Hz à 3GHz, grâce à l'association du banc de mesure basse fréquence et du socle thermique. Nous présentons ici les résultats obtenus pour une variation de $-25^{\circ}C$ à $125^{\circ}C$, avec un pas de $50^{\circ}C$.

A partir de la mesure des paramètres-[S], nous procédons à l'extraction des paramètres-[Y] et nous nous intéressons plus particulièrement à $Re(Y_{22})$. Dans les conditions de polarisation présentées précédemment et à la fréquence de $10Hz$, le schéma petit-signal du transistor se limite à l'association en série des résistances d'accès de source, de drain et de la conductance de sortie (2.30). En effet pour $V_{GS} = V_{DS} = 0V$ les valeurs des capacités extraites sont $C_{GS} = 0,65pF$, $C_{GD} = 0,5pF$ et $C_{DS} = 0,13pF$; ce qui correspond, à 500 MHz, à des impédances supérieures à $1k\Omega$, contre quelques ohms sur le chemin principal, nous permettant ainsi les simplifications proposées.

Nous pouvons donc donner la relation 2.12 entre les différents paramètres de ce schéma

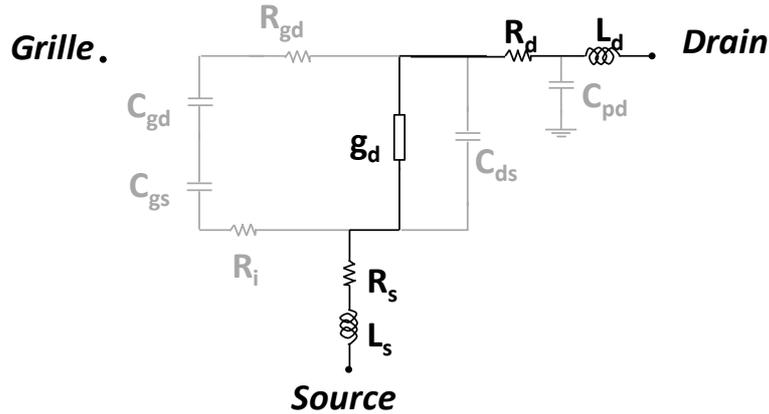


FIGURE 2.30 – Schéma petit signal équivalent du transistor (en gris). A $V_{GS} = V_{DS} = 0V$ et en basses fréquences, le schéma équivalent se résume à la mise en série de l'accès de drain, de source et de la conductance de sortie (en noir).

simplifié :

$$\frac{1}{\text{Re}(Y_{22})} = R_S + \frac{1}{g_d} + R_d = R_{ON} \quad (2.12)$$

Les composants utilisés sont des HEMTs InAlN/GaN à désertion (naturellement ON), de développement $8 \times 75 \times 0,25 \mu m$ (8 doigts de grille de $75 \mu m$ de largeur et $0,25 \mu m$ de longueur). Les mesures de la partie réelle de l'admittance de sortie sont présentées à la figure 2.31, pour des températures de socle variant de $-25^\circ C$ à $125^\circ C$ par pas de $50^\circ C$. Il est donc possible d'exprimer, par une relation linéaire, la variation de la résistance du transistor à l'état -ON en fonction de la température.

$$R_{ON}(T) = 3,36.(1 + 0,0036.(T_0 + \Delta T)) \quad (2.13)$$

Où T_0 est la température de référence, et ΔT l'élévation de température liée à la puissance dissipée par effet Joule.

- *Modélisation et comparaison avec les méthodes existantes*

L'implémentation des variations de cette résistance en fonction de la température dans le modèle du transistor est effectuée suivant une loi de variation linéaire des paramètres R_{ON} et I_{DSS} (courant de drain en saturation, à $V_{GS} = 0V$) à partir de l'équation 2.13. Afin de valider le comportement du composant, nous avons choisi de comparer ces résultats à des mesures IV réalisées en impulsions pour limiter l'auto-échauffement du composant. La largeur d'impulsion choisie est de $600ns$ et le rapport cyclique est de $0,5\%$. La comparaison entre le modèle et la mesure est réalisée pour les courbes à $V_{GS} = 0V$ pour différentes températures (2.32). La bonne concordance observée en mode ON ($V_{GS} = 0V$) valide

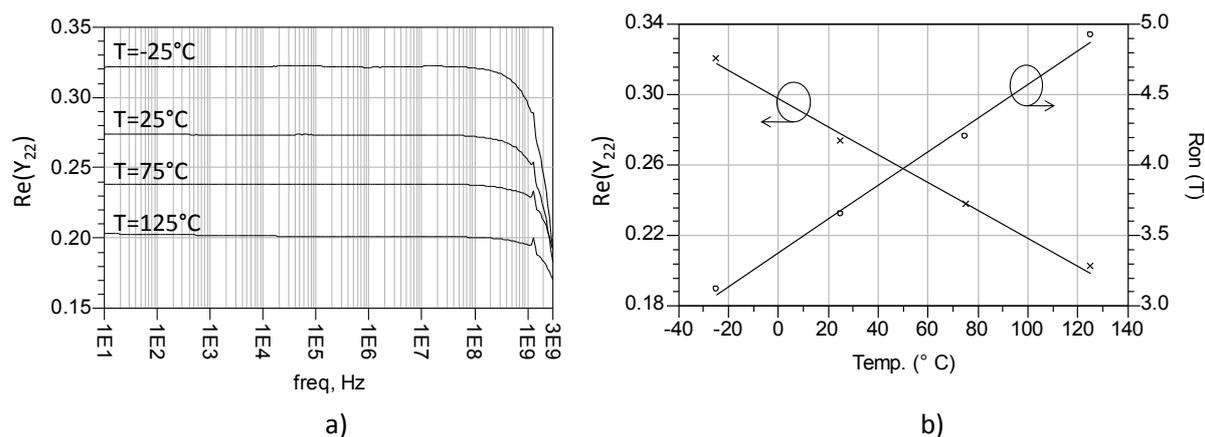


FIGURE 2.31 – a) Partie réelle de l'admittance de sortie et b) valeurs de $R_{ON}(T)$ calculées pour une variation de température $T = -25, 25, 75$ et $125^{\circ}C$

cette méthode de caractérisation thermique.

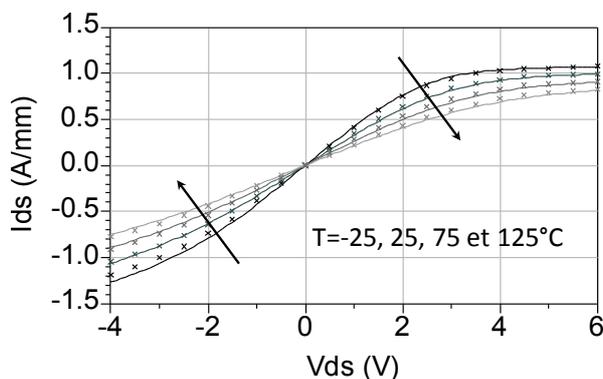


FIGURE 2.32 – Comparaison de la méthode des paramètres-[S], intégrée au modèle, avec une mesure réalisée en impulsion.

2.3.3 Méthodes existantes pour la mesure de l'impédance thermique

Afin de déterminer l'impédance thermique d'un composant, il existe plusieurs méthodes. Nous proposons ici de présenter succinctement une méthode de caractérisation thermique, reposant sur une étude électrique. Les résultats obtenus seront comparés à ceux donnés en simulation numérique par *Ansys*. Il est à noter que d'autres méthodes existent, s'appuyant sur des principes physiques et optiques, qui sont développés plus en détails par R. Aubry [77] et L. Lancry [78]. La plus fiable étant la méthode Raman, qui possède néanmoins l'inconvénient d'être particulièrement coûteuse.

Les méthodes électriques reposent sur l'utilisation de générateurs d'impulsions, et permettent de déterminer l'évolution de l'impédance thermique Z_{TH} , grâce à la comparaison de courbes I-V. Nous présentons ici des méthodes faisant intervenir le courant de drain I_{DS} .

- La première que nous présenterons ici est appelée *méthode de coïncidence*. Elle est basée sur la comparaison entre deux mesures I-V (à $V_{GS} = 0V$ par exemple) l'une réalisée en DC à température ambiante ($T_0 = 25^\circ C$), l'autre en impulsions à une haute température ($T_1 = 100^\circ C$) avec une largeur d'impulsions la plus faible possible. Nous considérons qu'au cours de l'impulsion l'auto-échauffement est négligeable, et que par conséquent, la température dans le cas de la mesure en impulsions est fixée à T_1 .

Ainsi, comme le montre C. Charbonniaud [69], on peut considérer qu'à l'intersection de la courbe en impulsions et la courbe DC, l'élévation de température $\Delta T = T_1 - T_0$ au cours de la mesure DC correspond à la puissance dissipée due à l'auto-échauffement. Il est possible d'établir à l'intersection l'équation 2.14.

$$R_{TH} = \frac{\Delta T}{P_{DISS}} \quad (2.14)$$

Nous présentons en figure 2.33 les résultats obtenus par cette méthode sur un composant HEMT à base d'InAlN/GaN de développement $8 \times 75 \mu m$.

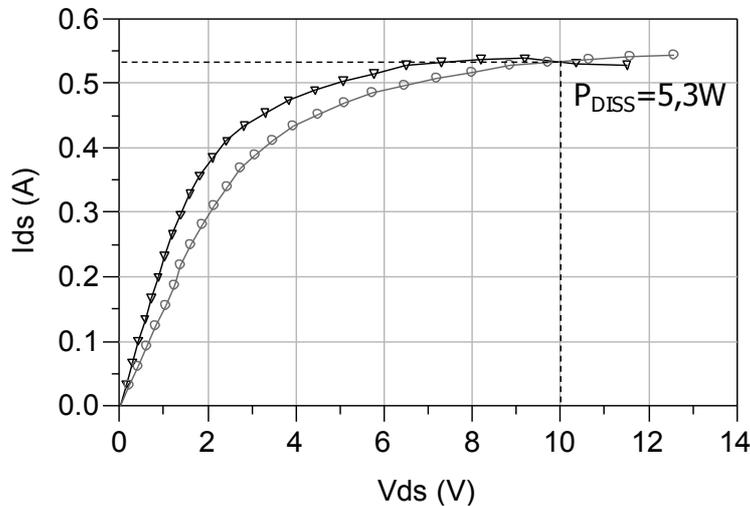


FIGURE 2.33 – Application de la méthode de coïncidence du courant de drain entre la mesure de $V_{GS} = 0V$ en DC à $T = T_{ambiante} = 22^\circ C$ (triangles noir) et la mesure de $V_{GS} = 0V$ en impulsions à $T = 100^\circ C$ (cercles gris).

Grâce à cette étude on peut donc déterminer $R_{TH} = 14,6^\circ/W$.

- Afin de déterminer les variations de la résistance thermique R_{TH} en fonction du temps (soit l'impédance thermique Z_{TH}), il est possible d'associer à la méthode précédente, la *méthode d'impulsion longue*. Comme son nom l'indique, elle consiste à réaliser une

impulsion longue sur l'accès de drain et d'étudier les variations de I_{DS} dues à l'auto-échauffement. Ainsi il est possible de déterminer les différentes constantes de temps propres à l'impédance thermique. Comme le montre C. Teyssandier [79], cette méthode a été particulièrement efficace pour le cas des pHEMT à base de GaAs. Cependant comme l'a déjà montré G. Mouginot [22] pour les composants HEMT AlGaIn/GaN, l'extraction des constantes est rendue difficile à cause d'une augmentation parasite du courant I_{DS} . Nous présentons en figure 2.34 cette méthode appliquée à la mesure d'un composant HEMT InAlN/GaN. L'impulsion choisie est $V_{DS} = 6V$ et $I_{DS} = 510mA$ sur une largeur d'impulsion allant jusqu'à 10ms.

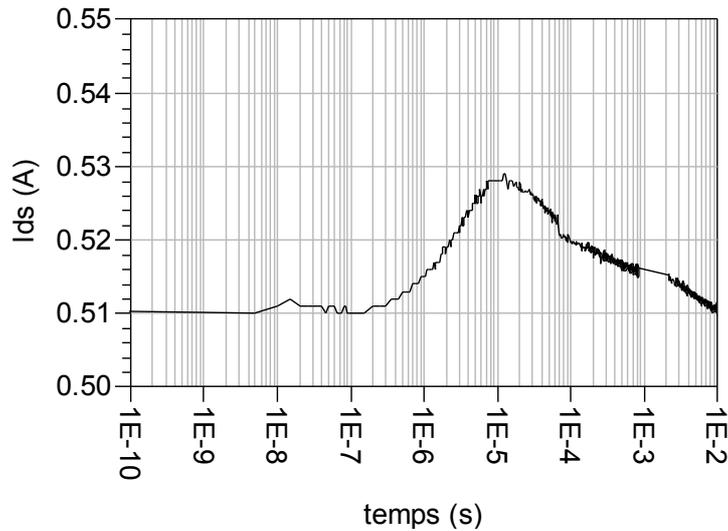


FIGURE 2.34 – Variation du courant de drain au cours d'une impulsion $V_{DS} = 6V$, $I_{DS} = 510mA$. La variation du courant dépend directement de l'impédance thermique. Le pic observé à $10\mu s$ perturbe l'extraction des constantes de temps de l'impédance thermique.

Cette augmentation peut s'expliquer par une relaxation des pièges situés en surface du composant. Ceci est confirmé par le fait que le phénomène n'apparaît que pour la technologie à base de nitrure de gallium. Cette manifestation est mise en évidence car cette méthode ne permet pas de dissocier suffisamment les effets thermiques de ceux liés aux pièges.

2.3.4 La méthode 3ω

2.3.4.1 Introduction

A l'origine, la méthode 3ω a été développée par O. M. Corbino en 1912 [80], pour mesurer la diffusion thermique d'un filament métallique utilisé dans les ampoules à incandescences. L'objectif était de comprendre les raisons de la courte durée de vie des lampes à base de filaments métalliques comparées à celles à base de carbone, à cause de

leur surchauffe [81]. Plus tard la méthode a été appliquée par N. O. Birge et S. R. Nagel [82] pour mesurer la diffusivité thermique de liquides. Egalement présentée sous le nom de *Specific Heat Spectroscopy*, cette méthode présente l'intérêt d'utiliser l'élément dont on cherche à déterminer la température, à la fois comme source de chaleur, et comme sonde de température. D. G. Cahill fut le premier à utiliser la méthode 3ω pour mesurer la conductivité thermique d'un substrat diélectrique [83] (figure 2.35).

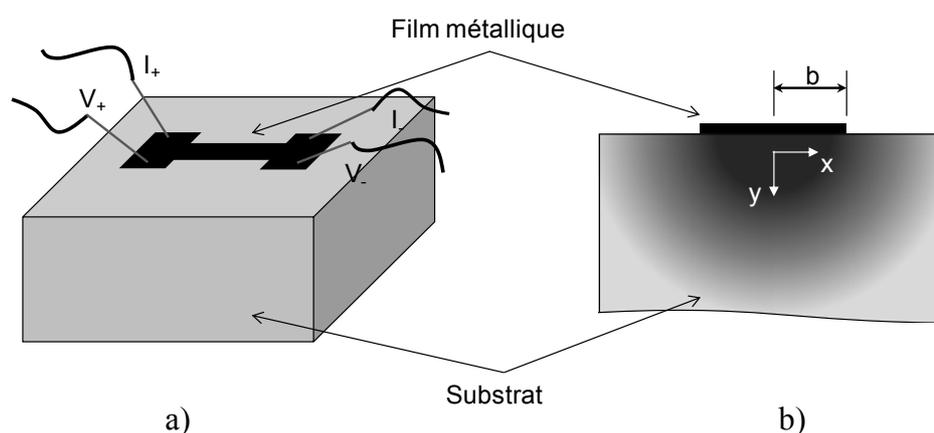


FIGURE 2.35 – Échantillons réalisés pour la mesure de diélectriques grâce à la méthode 3ω . a) Vue de l'échantillon en perspective, les *pads* permettent la connexion des sondes de courant et tension (+) et (-). b) Vue en coupe du diélectrique. Un courant AC à la pulsation ω chauffe la ligne métallique à la fréquence 2ω , la tension mesurée à 3ω permet de calculer la conductivité thermique du diélectrique.

La méthode présentée par D. G. Cahill requiert la fabrication d'une ligne métallique, déposée sur le support à tester, qui servira de source de chaleur et de sonde de température. La résistance de cette ligne varie linéairement en fonction de la température, c'est de cette propriété que découle la particularité 3ω de son nom. En effet, lorsque le courant alternatif de pulsation ω est utilisé pour exciter la source de chaleur, l'échauffement périodique génère des oscillations dans la résistance électrique de la ligne électrique à la fréquence 2ω . Il en résulte un troisième harmonique sur la tension (3ω), qui est utilisé pour déduire l'amplitude des oscillations de température [84]. La dépendance fréquentielle de l'amplitude et de la phase des oscillations peut être analysée pour obtenir la conductivité du dispositif testé. Cette technique a donc été utilisée par le passé pour mesurer la conductivité thermique d'une importante diversité de matériaux. Cette méthode a été mise à profit pour différents diélectriques [83] [85], échantillons poreux [86], nanostructures tels que les nanotubes de carbone [87] et plus récemment par D. de Koninck [88] pour la caractérisation des matériaux utilisés dans les MEMS.

2.3.4.2 Etude théorique

Nous proposons ici d'utiliser cette méthode pour déterminer l'impédance thermique Z_{TH} des composants HEMTs à base de GaN. Comme nous avons pu le constater il est délicat de réaliser une mesure précise la résistance thermique ainsi que l'extraction des constantes de temps de l'impédance Z_{TH} du fait de l'influence des pièges.

Pour cela nous polarisons le composant à $V_{DS} = 0V$ et $V_{GS} = 0V$, afin d'utiliser le R_{ON} du composant comme source de chaleur et de sonde de température.

La difficulté majeure de cette méthode réside dans la précision de la mesure ; en effet la tension $V_{DS}(3\omega)$ se trouve approximativement $80dB$ sous le signal fondamental. Nous proposons donc d'utiliser un pont de Wheatstone (figure 2.36). Il est alimenté par un générateur basse fréquence (GBF) permettant l'excitation du montage par un signal $V_{inj} = \cos(\omega t)$.

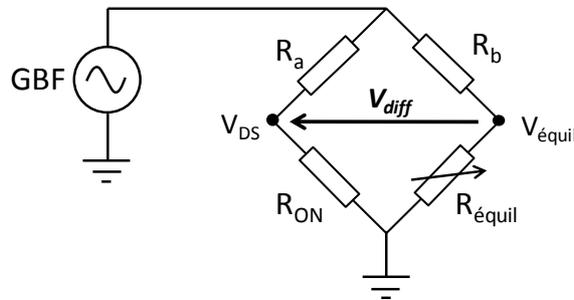


FIGURE 2.36 – Schéma du pont de Wheatstone, utilisant le R_{ON} du composant comme unique résistance dépendant de la température du montage

Le transistor est placé sur la branche a du pont en série avec la résistance R_a . La branche d'équilibrage est composée de la résistance R_b en série avec une résistance variable R_{equil} . Le rôle de cette dernière est d'équilibrer le pont avec le plus de précision possible, afin d'avoir au fondamental une différence de potentiel entre V_{DS} et V_{equil} nulle. Il sera donc possible de mesurer avec le maximum de précision les variations de V_{DS} au 3^{ème} harmonique. Nous présenterons, par la suite, une approche fréquentielle en scindant le comportement du montage au fondamental (excitation par la source) et l'étude de son comportement au 3^{ème} harmonique (réaction du circuit).

Dans un premier temps, il est nécessaire d'étalonner le circuit en réalisant l'équilibrage du pont. Cette opération se fait pour une faible amplitude du signal d'excitation V_{inj} , et à fréquence fixe (nous avons pris $100Hz$).

- Etude du montage au fondamental :

Le schéma présenté en figure 2.37.a nous permet d'exprimer les tensions V_{DS} et V_{equil} en fonction de la tension d'excitation :

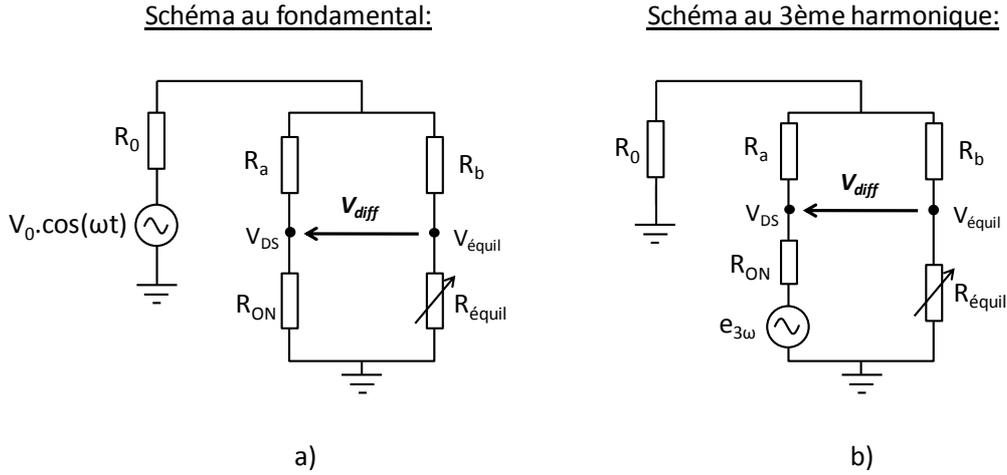


FIGURE 2.37 – Schéma électrique du pont de Wheatstone a) au fondamental, utilisant le GBF comme unique source d’excitation du circuit, et b) au 3^{ème} harmonique, le transistor est le seul composant du montage à générer un signal à cette fréquence du fait de son impédance thermique.

$$V_{DS} = \frac{R_{ON}}{R_{ON} + R_a} \cdot V_{inj} \quad (2.15)$$

$$V_{equil} = \frac{R_{equil}}{R_{equil} + R_b} \cdot V_{inj} \quad (2.16)$$

Lorsque le pont est équilibré : $V_{DS} - V_{equil} = 0$

$$\frac{R_{ON}}{R_{ON} \cdot R_a} = \frac{R_{equil}}{R_{equil} \cdot R_b} \quad (2.17)$$

$$\Leftrightarrow R_{ON} \cdot R_b = R_{equil} \cdot R_a \quad (2.18)$$

L’équation 2.18 nous permet de dimensionner les résistances nécessaires dans le pont de Wheatstone. Dans le cas présent, nous utilisons un composant $8 \times 75 \mu m$ dont la résistance à l’état $-ON$ a été mesuré précédemment (sa valeur à température ambiante est de $\approx 3,6 \Omega$). Nous avons choisit un rapport 10 entre les deux branches du pont, par conséquent la résistance variable R_{equil} sera déterminée de sorte d’approcher, le plus précisément possible, la valeur $10 \cdot R_{ON}$.

- Etude du montage au 3^{ème} harmonique :

A cause de la variation de température, le transistor est le seul composant du montage à générer un signal au 3^{ème} harmonique. Le schéma équivalent du montage est donc celui présenté en figure 2.37.b. La tension générée à 3ω par le transistor sera notée $e_{3\omega}$. A

l'équilibre du pont, il est donc possible d'exprimer V_{DS} en fonction de $e_{3\omega}$ par un pont diviseur de tension :

$$V_{DS} = \frac{R_a + R_0 // (R_b + R_{equil})}{R_{ON} + [R_a + R_0 // (R_b + R_{equil})]} \cdot e_{3\omega} \quad (2.19)$$

$$\Leftrightarrow V_{DS} = \frac{R_a(R_0 + R_b + R_{equil}) + R_0(R_b + R_{equil})}{(R_b + R_{equil})(R_{ON} + R_a + R_0) + R_0 \cdot (R_{ON} + R_a)} \cdot e_{3\omega} \quad (2.20)$$

Afin d'exprimer la tension V_{equil} en fonction de $e_{3\omega}$ nous utilisons un générateur de Thévenin équivalent comme le montre la figure 2.38.

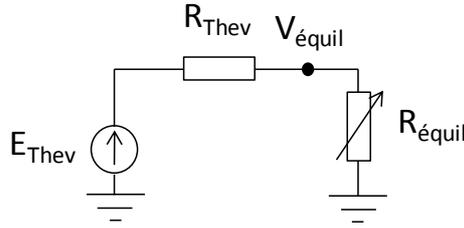


FIGURE 2.38 – Circuit de Thévenin équivalent au 3^{eme} harmonique.

avec :

$$E_{Thev} = \frac{R_0}{R_a + R_{ON} + R_0} \cdot e_{3\omega} \quad (2.21)$$

$$R_{Thev} = \frac{R_a(R_0 + R_b + R_{equil}) + R_0(R_b + R_{equil})}{(R_b + R_{equil})(R_{ON} + R_a + R_0) + R_0 \cdot (R_{ON} + R_a)} \cdot e_{3\omega} \quad (2.22)$$

Il est donc possible d'exprimer V_{equil} en fonction des éléments déterminés par le circuit équivalent de Thévenin :

$$V_{equil} = \frac{R_{equil}}{R_{equil} + R_{th}} \cdot E_{th} \quad (2.23)$$

$$V_{equil} = \frac{R_{equil} \cdot R_0}{(R_{equil} + R_b)(R_{ON} + R_0 + R_a) + R_0(R_{ON} + R_a)} \cdot e_{3\omega} \quad (2.24)$$

A l'équilibre du pont de Wheatstone :

$$V_{diff3\omega} = V_{DS} - V_{equil} \quad (2.25)$$

$$\Leftrightarrow V_{diff3\omega} = \frac{R_a \cdot (R_0 + R_b + R_{equil}) + R_0 \cdot R_b}{(R_{equil} + R_b)(R_{ON} + R_0 + R_a) + R_0(R_{ON} + R_a)} \cdot e_{3\omega} \quad (2.26)$$

On pose γ , un coefficient dépendant de la qualité de l'équilibrage du pont de Wheatstone défini par l'équation 2.27. De plus, par ce coefficient, il est possible de passer

de la grandeur mesurée V_{DIFF} au paramètre $e_{3\omega}$ que nous cherchons à déterminer.

$$V_{diff3\omega} = \gamma \cdot e_{3\omega} \quad (2.27)$$

Une fois la phase d'étalonnage réalisée (équilibre du pont), nous fixons la valeur de la tension d'excitation $V_{inj} = V_0 \cdot \cos(\omega t)$ et nous réalisons un balayage en fréquence sur une bande allant de 100Hz à 1MHz. Comme nous l'avons vu précédemment, il est possible d'exprimer $R_{ON}(T)$ par une fonction linéaire de la température T de la forme :

$$R_{ON}(T) = R_{ON0}(1 + \alpha(T - T_{ref})) \quad (2.28)$$

Avec R_{ON0} est la valeur de la résistance R_{ON} à la température de référence ($R_{ON0} = 3,6\Omega$), et où l'élévation de température $\Delta T = T - T_{ref}$ (par la suite nous considérerons $R_{ON}(\Delta T)$) dépend de la puissance dissipée instantanée $P_{DISS}(t)$:

$$T = Z_{th} \cdot P_{DISS}(t) \quad (2.29)$$

$$P_{DISS} = V_{DS0} \cdot I_{DS0} \cdot \cos^2 \omega t = V_{DS0} \cdot I_{DS0} \cdot \frac{1 + \cos(2\omega t)}{2} \quad (2.30)$$

Le paramètre P_{DISS} possède donc une composante continue (DC) P_{DISS0} ainsi qu'une composante alternative (AC) à 2ω . En substituant les équations 2.30 et 2.29 dans l'équation 2.28, il est possible d'exprimer le paramètre R_{ON} en fonction de t :

$$R_{ON}(t) = R_{ON0} \left[1 + \alpha \left(Z_{th} \cdot V_{DS0} \cdot I_{DS0} \left(\frac{1 + \cos(2\omega t)}{2} \right) \right) \right] \quad (2.31)$$

Lorsque l'on vient exciter cette résistance par le signal $I_0 \cdot \cos(\omega t)$, il est possible d'exprimer $V_{DS}(t)$ en fonction des paramètres définis précédemment :

$$V_{DS}(t) = R_{ON}(t) \cdot I_{DS0} \cdot \cos(\omega t) \quad (2.32)$$

$$V_{DS}(t) = \left[R_{ON0} \left[1 + \alpha \left(Z_{th} \cdot V_{DS0} \cdot I_{DS0} \left(\frac{1 + \cos(2\omega t)}{2} \right) \right) \right] \right] \cdot I_{DS0} \cdot \cos(\omega t) \quad (2.33)$$

En développant l'expression 2.33, puis en l'ordonnant selon les harmoniques on obtient donc :

$$\begin{aligned}
 V_{DS}(t) = & [R_{ON0} \cdot I_{DSS0} (1 + \frac{3 \cdot \alpha \cdot Z_{TH} \cdot V_{DS0} \cdot I_{DS0}}{4})] \cdot \cos(\omega t) \\
 & + (\frac{\alpha \cdot R_{ON0} \cdot Z_{th} \cdot V_{DS0} \cdot I_{DS0}^2}{4}) \cdot \cos(3\omega t)
 \end{aligned} \tag{2.34}$$

Par identification il est possible de déterminer l'expression de la composante en 3ω propre à la variation thermique du composant. On peut donc poser :

$$e_{3\omega} = \frac{\alpha \cdot R_{ON0} \cdot Z_{th} \cdot V_{DS0} \cdot I_{DS0}^2}{4} \tag{2.35}$$

$$\Leftrightarrow Z_{th} = \frac{4 \cdot e_{3\omega}}{\alpha \cdot R_{ON0} \cdot V_{DS0} \cdot I_{DS0}^2} \tag{2.36}$$

On peut, à partir des équations 2.36 et 2.27, exprimer l'impédance thermique Z_{th} en fonction de la tension mesurée V_{DIFF} et des différents paramètres du circuit :

$$Z_{th} = \frac{4 \cdot V_{DIFF3\omega}}{\gamma \cdot \alpha \cdot R_{ON0}^2 \cdot I_{DS0}^3} \tag{2.37}$$

Nous verrons dans les paragraphes suivant, les difficultés rencontrées ainsi que les solutions retenues pour le montage du banc.

2.3.4.3 Cas du HEMT

Cette méthode a déjà été utilisée par C. Mion pour la détermination des propriétés thermiques du nitrure de gallium [89]. Nous souhaitons appliquer ce procédé aux transistors HEMT afin de déterminer leur impédance thermique. Nous avons donc réalisé des simulations afin d'identifier les difficultés d'une telle approche. La modélisation d'un circuit thermique a déjà été proposée [3] [69], elle repose sur l'utilisation de cinq cellules RC. Cette modélisation permet une excellente concordance des constantes de temps thermique qu'il est possible d'extraire à partir de la simulation physique comme le montre la figure 2.39.

Ce modèle de circuit thermique, bien que provenant d'un composant différent, nous permettra néanmoins d'estimer les grandeurs intervenant et qui faudra mesurer à l'aide de la méthode 3ω . Pour cela, nous avons implémenté le circuit présenté en figure 2.40.a dans le modèle du composant. Il est connecté à la source de courant du transistor et permet de déterminer l'élévation de température en fonction de la puissance dissipée instantanée. La température ambiante symbolisée par une source de tension continue. La figure 2.40.b présente la réponse de ce circuit thermique dans le domaine fréquentiel.

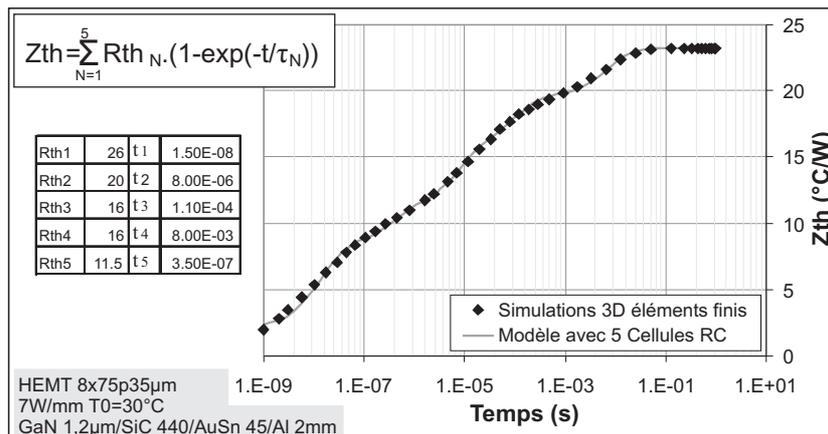


FIGURE 2.39 – Évolution de l’impédance thermique d’un transistor $8 \times 75 \mu\text{m}$ AlGaIn/GaN en fonction du temps, simulée grâce à une méthode d’éléments finis. Les constantes de temps du modèle utilisant les 5 cellules RC sont portées à gauche.

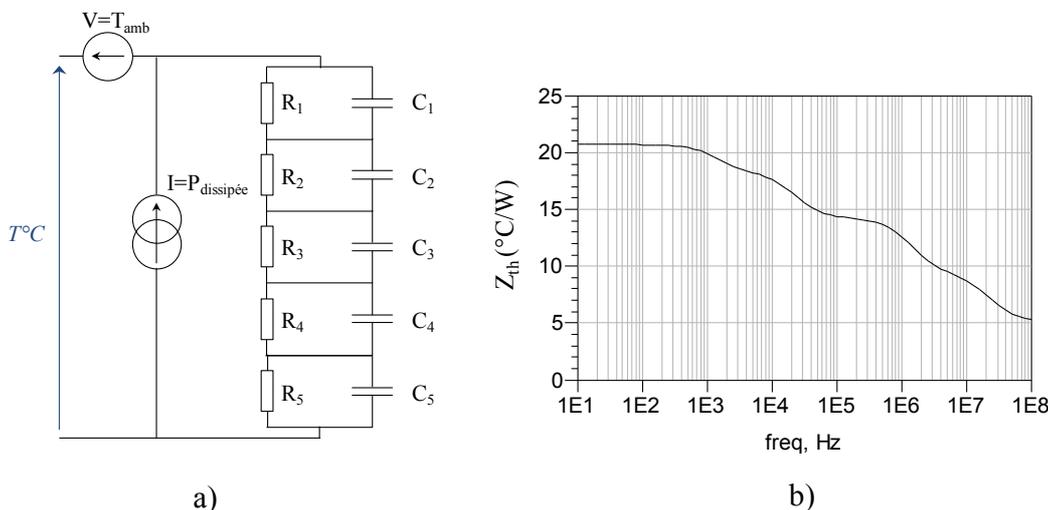


FIGURE 2.40 – a) Circuit thermique permettant de définir la température du composant en fonction de la puissance dissipée instantanée. b) Simulation de l’impédance thermique issue du circuit dans le domaine fréquentiel.

Nous nous intéressons ici à l’étude théorique, réalisée à l’aide d’ADS (logiciel de conception et simulation assisté par ordinateur), du montage proposé précédemment. Le modèle du transistor contient la source de courant présentée dans le chapitre suivant. Cette source de courant permet de synthétiser le courant I_{DS} en fonction de la tension V_{DS} pour des valeurs positives et négatives.

En utilisant la faible résistance du transistor à $V_{GS} = 0V$ (dans la zone ohmique) comme source de chaleur, nous proposons d’appliquer la méthode 3ω entre les accès de source et de drain du composant. Pour cela, nous appliquons un signal RF dont nous faisons varier la fréquence sur l’accès de drain.

- Analyse intrinsèque

La variation des résistances d'accès R_S et R_D en fonction de la température dépend des métallisations utilisées au cours des étapes de process technologique (*Titane / Aluminium / Nickel / Or* dans le cas du composant étudié). Afin de généraliser l'analyse, nous avons considéré les résistances fixes en fonction de la température. Dans un premier temps, nous considérerons que la variation de la résistance $R_{ON}(\Delta T)$ est attribuée à la variation de la résistance du canal notée R_{canal} , comme le montre la l'équation 2.38.

$$R_{ON} = R_{canal} + R_S + R_D \quad (2.38)$$

On peut donc déterminer sa variation en fonction de la température :

$$R_{canal}(\Delta T) = R_{canal} \cdot \left(1 + \alpha \cdot \frac{R_{ON0}}{R_{canal}} \cdot \Delta T\right) \quad (2.39)$$

La puissance dissipée aux bornes de celle-ci est à l'origine de l'apparition du terme à la fréquence $3 \cdot f_0$ auquel nous souhaitons nous intéresser. Si on considère uniquement la puissance dissipée dans le canal, l'expression de l'impédance thermique fait intervenir la résistance R_{canal} ainsi que R_{ON0} à la température ambiante :

$$Z_{th} = \frac{4 \cdot V_{DIFF3\omega}}{\gamma \cdot \alpha \cdot R_{ON0} \cdot R_{canal} \cdot I_{DS0}^3} \quad (2.40)$$

L'étude de la simulation permet de connaître à chaque instant les valeurs $V_{DIFF3\omega}$, ainsi que des paramètres V_{DS} et I_{DS} aux bornes du transistor intrinsèque. Dans le cas du transistor intrinsèque nous avons calculé $R_{ON0} = 3,17\Omega$ dépendant uniquement de la résistance R_{canal} ainsi que le paramètre $\gamma = 0,33$ à l'aide de l'équation 2.26.

En utilisant ces valeurs dans l'équation 2.37, il est possible de trouver l'expression de l'impédance thermique complexe. Le résultat obtenu, présenté en figure 2.41, est donné pour différentes amplitudes du signal V_{DS} en fonction de la fréquence double. Nous rappelons que l'étude de l'impédance thermique se fait en fonction de $2 \cdot f_0$, car la température est générée par la source (ici R_{canal}) au deuxième harmonique. Comme on peut le constater, un décalage apparaît sur la partie réelle de l'impédance Z_{th} dépendant de l'amplitude du signal d'excitation, alors que la partie imaginaire concorde parfaitement (figure 2.41.b). Il est possible de déterminer empiriquement que le décalage observé dépend de la tension d'excitation suivant une loi polynomiale de degré 3. Ce décalage est présenté en figure 2.43 et comparé à une fonction polynomiale de degré 3.

En corrigeant manuellement le décalage constaté on observe une bonne concordance (présentée sur la figure 2.42) entre la simulation du circuit thermique et sa mesure par la méthode 3ω .

Dans le montage expérimental, nous ne pouvons pas mesurer les variations de la

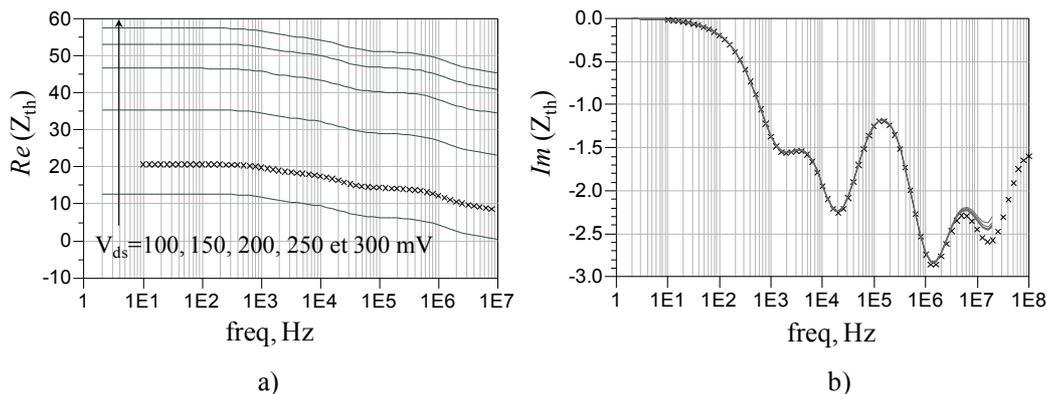


FIGURE 2.41 – a) Partie réelle de l'impédance thermique pour différentes amplitudes de V_{DS} , et b) sa partie imaginaire comparées à la simulation du circuit thermique connu (symboles).

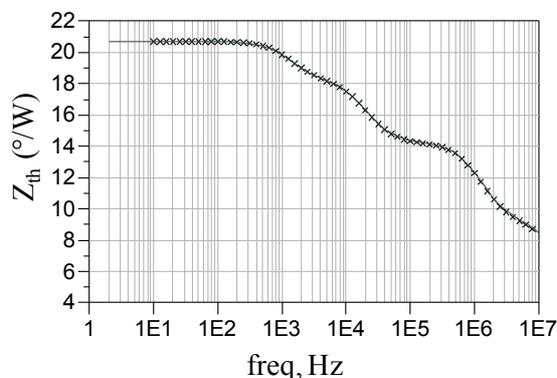


FIGURE 2.42 – Comparaison entre l'impédance thermique connue du circuit thermique en fonction de la fréquence f_0 (croix noirs) et son extraction par la méthode 3ω en fonction de la fréquence $2.f_0$ (trait plein gris).

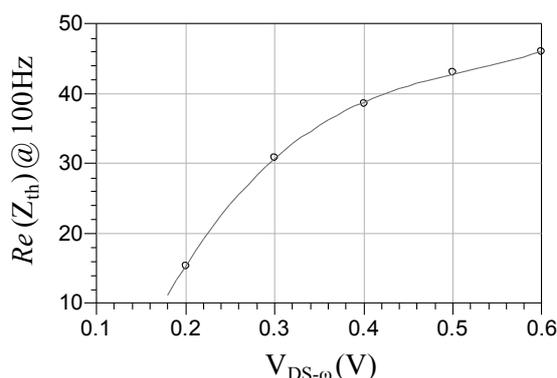


FIGURE 2.43 – Comparaison entre la valeur du décalage calculé en fonction de l'amplitude d'excitation V_{DS} , superposé à une fonction polynomiale de type $y = a.x^3 + b.x^2 + c.x + d$.

résistance R_{canal} . Il est donc nécessaire considérer la variation globale de la résistance $R_{ON}(\Delta T)$ incluant les résistances d'accès R_S et R_D . Pour cela il est important d'avoir une

connaissance précise des résistances de contact R_S et R_D en fonction de la température.

- Analyse extrinsèque

Dans cette approche, nous prendrons en compte la puissance dissipée aux bornes du transistor extrinsèque. Les équations utilisées sont donc celles proposées dans l'étude théorique. Le coefficient γ reste identique à celui calculé dans le cas précédent.

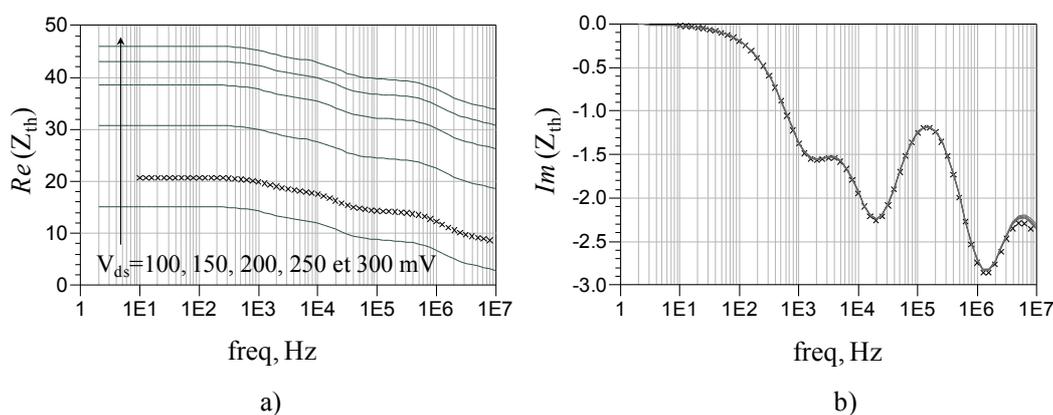


FIGURE 2.44 – a) Partie réelle de l'impédance thermique pour différentes amplitudes de V_{DS} , et b) sa partie imaginaire comparées à la simulation du circuit thermique connu (symboles).

Il est donc possible de tracer l'impédance thermique complexe pour une variation de la tension d'excitation V_{DS} , en fonction de la fréquence double. Les parties réelles et imaginaires de l'impédance complexe Z_{th} sont présentées en figure 2.44. Comme dans le cas précédent on peut observer un décalage dû à l'amplitude de la tension d'excitation.

On peut noter également que les valeurs de décalage sont différentes de celles constatées au cours de l'analyse intrinsèque. Cette indication nous confirme que le décalage provient des résistances utilisées au cours du montage. Le comportement de la partie imaginaire nous conforte dans la précision des mesures obtenues par la méthode 3ω .

Comme pour l'analyse intrinsèque, nous pouvons corriger manuellement le décalage pour constater la bonne concordance entre le circuit thermique simulé en fonction de la fréquence f_0 et le résultat obtenu par la méthode 3ω en fonction de la fréquence $2.f_0$.

- Observations

Au cours de cette étude, l'utilisation du pont de Wheatstone n'est pas nécessaire du fait de l'idéalité des éléments utilisés et de la précision de grandeurs données par les sondes. Néanmoins, cette analyse nous a permis de constater que le signal qu'il faut prélever au troisième harmonique est très faible (quelques dizaines de μV pour une tension d'excitation $V_{DS} = 300mV$). La figure 2.46 présente le spectre de la tension

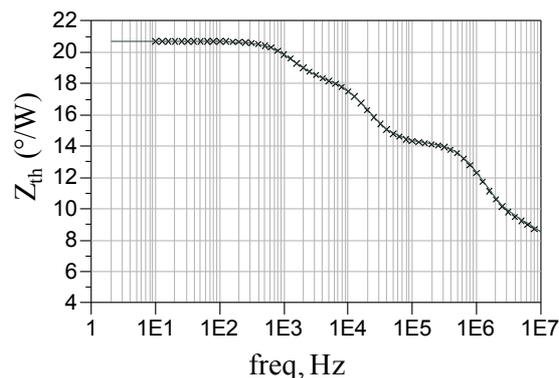


FIGURE 2.45 – Comparaison entre l'impédance thermique connue du circuit thermique en fonction de la fréquence f_0 (croix noirs) et son extraction par la méthode 3ω en fonction de la fréquence $2.f_0$ (trait plein gris).

V_{DS} , on peut constater que le signal auquel nous souhaitons nous intéresser se trouve approximativement $80dB$ en dessous du signal fondamental.

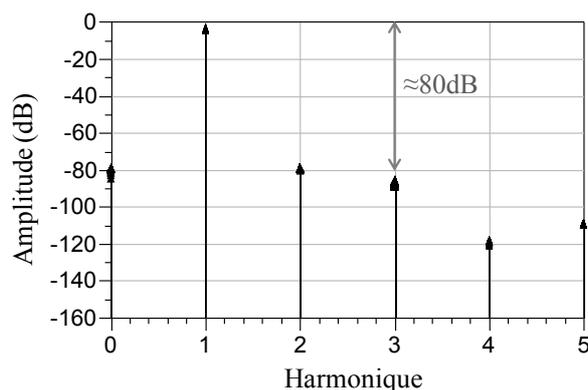


FIGURE 2.46 – Spectre du signal aux bornes du transistor. La variation du 3^{eme} harmonique qui est généré dépend directement de l'impédance thermique.

Cet écart entre le signal fondamental et celui que l'on cherche à mesurer constitue une des difficultés majeures de cette méthode. En effet, afin de le mesurer précisément il faut être capable d'utiliser un système de mesure possédant une dynamique supérieure à $90dB$. La priorité est donc de diminuer l'écart entre l'amplitude du signal au fondamental $V_{DS-\omega}$ et au troisième harmonique $V_{DS-3\omega}$; le pont de Wheatstone associé à l'amplificateur différentiel sont donc prévu à cet effet.

L'utilisation d'un potentiomètre, dans le pont de Wheatstone, possédant une précision de 1% (soit $0,5\Omega$ pour une résistance maximum de 50Ω) permet de réduire l'écart entre les deux signaux à $\approx 40dB$.

2.3.4.4 Protocole expérimental :

L'objectif étant de mesurer les variations de la tension $V_{DIFF3\omega}$ dûes à la thermique, dont les variations sont de l'ordre de la dizaine de μV , le choix de l'ensemble des composants est critique pour la précision de la mesure. Nous allons donc détailler les spécificités et les contraintes de chaque élément retenu pour la mise en place de ce banc.

- **La source de tension** doit avoir pour principale spécificité une grande qualité spectrale. En effet l'injection d'un signal au fondamental ne doit en aucun cas entraîner la création d'harmoniques qui viendraient ensuite perturber le signal mesuré $V_{DIFF3\omega}$. La source doit donc posséder un taux de distorsion harmonique (TDH), le plus faible possible.

$$TDH(\%) = \frac{\sum_{i=1}^n V_{i\omega}^2}{V_{\omega}^2} \quad (2.41)$$

où $V_{i\omega}$ est l'amplitude du signal au i^{eme} harmonique et V_{ω} l'amplitude au fondamental [90].

Uniquement les 5 premières harmoniques sont utilisées dans le calcul du TDH étant donné que l'amplitude des harmoniques décroît vite avec l'ordre des harmoniques. Nous avons choisi d'utiliser un Tektronik AFG3022, qui permet de générer un signal sinusoïdal d'amplitude maximum $5V$ sur une bande de fréquence allant de $1mHz$ à $25MHz$. Le TDH de ce générateur basse fréquence (GBF) pour une tension de $0,5V$ est de $0,2\%$. Nous nous limiterons à une excitation de plus faible amplitude ($250mV$) afin de réduire encore le TDH.

- Afin de réaliser l'amplification du signal issu du générateur, nous lui associons un **amplificateur bipolaire** F30PV de FLC Electronics. Il peut amplifier le signal d'entrée grâce à un potentiomètre permettant de moduler le gain de l'amplificateur par un facteur allant de 1 à 10.
- **Le pont de Wheatstone** présenté précédemment requiert une attention particulière quant au choix des composants. La contrainte principale est d'avoir un pont parfaitement résistif dont les éléments sont le plus stable possible avec la température. N. O. Birge [82] recommande l'utilisation de résistances de type *wirewound* ou *metal-film* afin de limiter la formation de signaux d'harmonique 3 dans les autres éléments que le transistor. De même il est important de choisir des composants ayant un coefficient de température le plus faible possible. Les coefficients de température des résistances choisies sont, dans notre cas, inférieurs à $50ppm/C^o$ (soit une variation de $0,005\%/C^o$ de la valeur de la résistance). Les valeurs retenues pour le pont sont : $R_a = 2\Omega$, $R_b = 20\Omega$, $R_{equilF} = 100\Omega$ en parrallèle avec $R_{equilV} = 0$ à 100Ω . De plus, pour réduire le bruit lors de la mesure, le pont de

Wheatstone a été inséré dans un blindage.

- Le pont est relié à la **sonde RF**, masse / signal / masse (GSG), par un **cable Minibend** en connectique K. Ce câble est choisi le plus court possible (ici 10cm) afin de réduire les effets parasites du guide d'onde lors de la variation de fréquence. Ce phénomène est délicat à restreindre, l'effet selfique engendré par le câble tend à déséquilibrer le pont de Wheatstone avec la variation de fréquence. Il peut s'observer à partir de 10kHz. Toutefois l'ajout d'une capacité de compensation $C_{cor} = 3,3nF$ en parallèle de R_{equil} permet de décaler d'une décade cet effet (rendant la mesure possible jusqu'à 80kHz). De plus ce câble présente une résistance mesurée $R_{cable} = 0,32\Omega$ dont il faudra tenir compte lors du traitement de la mesure.
- La soustraction de V_{DS} et de V_{equil} et l'amplification de la tension V_{DIFF} résultante est réalisée par un **amplificateur différentiel SA-421F5** de NF Corporation, dont le gain est fixé à 45dB, sur une bande allant de 30Hz à 30MHz. Après l'avoir caractérisé nous avons choisi, du fait d'une importante variation du gain sur la bande 30Hz – 100Hz, de limiter son utilisation à la bande 100Hz - 100kHz. La forme du gain de l'amplificateur, associé à un atténuateur $-5dB$ en série, est présentée en figure 2.47.

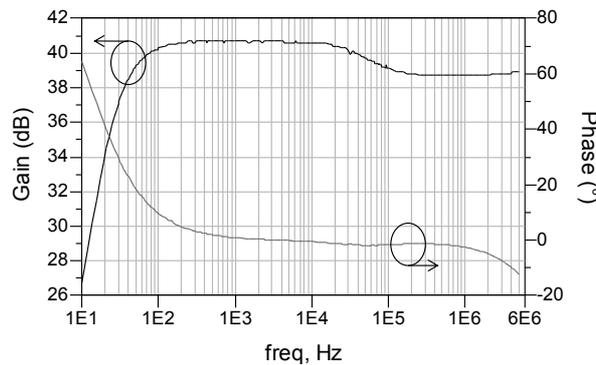


FIGURE 2.47 – Gain et phase de l'amplificateur différentiel utilisé pour la récupération du signal V_{DIFF} .

- Le système d'acquisition utilisé est une **carte spectrum MI4032 PCI** permettant d'acquérir les données grâce un convertisseur analogique / numérique (ADC). Cette carte s'utilise à la manière d'un oscilloscope et permet de récupérer sur trois canaux les signaux $V_{inj}(\omega)$, $V_{DS}(\omega)$, $V_{DS}(3\omega)$, $V_{DIFF}(\omega)$ et $V_{DIFF}(3\omega)$ en module et en phase. Le convertisseur analogique / numérique code le signal mesuré sur 14 bits soit une précision de 84dB de dynamique sur chaque canaux ($20 \cdot \log(2^{14}) = 84,2$). Le courant $I_{DS}(\omega)$ est mesuré aux bornes de la résistance R_a dont la valeur a été mesurée avec précision par l'analyseur de réseaux basses fréquences présenté précédemment.
- Cette carte est utilisée en association avec le logiciel embarqué utilisé dans le

- traitement des données du banc load-pull temporel. L'avantage de ce système réside dans la possibilité de réaliser directement le traitement fréquentiel permettant à l'utilisateur de récupérer l'amplitude des tensions mesurées à la fréquence souhaitée.
- Un **oscilloscope** d'appoint Tektronik 3022 est utilisé pour réaliser l'équilibrage du pont de Wheatstone (annulation de $V_{DIFF}(\omega)$), ainsi que pour mesurer l'amplitude du signal V_{DS} .

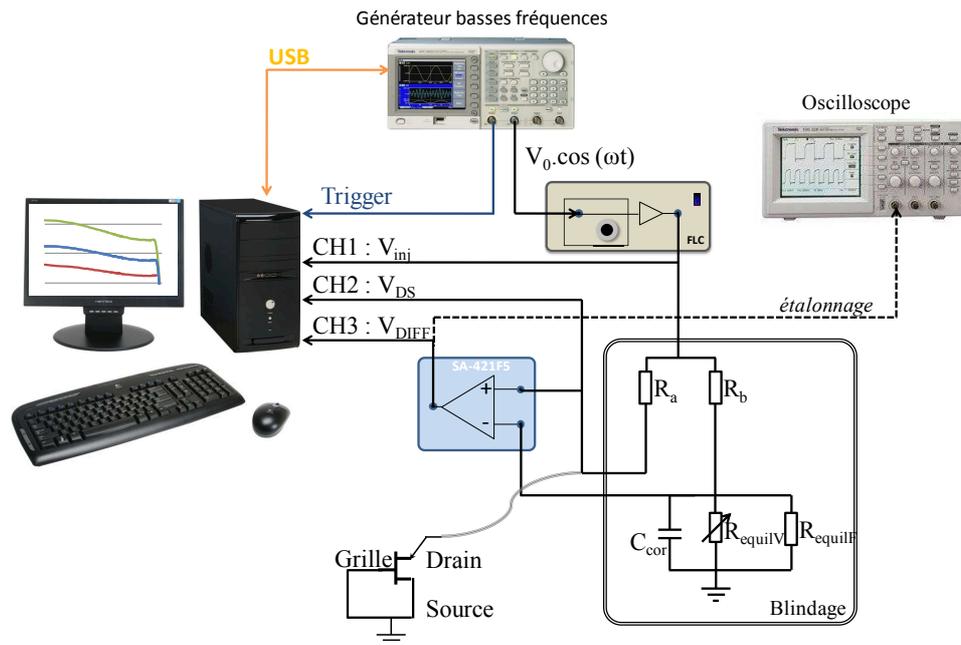


FIGURE 2.48 – Schéma de montage du banc de mesure conçu pour mesurer l'impédance thermique Z_{TH} par la méthode 3ω .

2.3.4.5 Traitement des résultats

Nous avons réalisé une série de mesures pour différentes valeurs de la tension V_{DS} afin de déterminer un compromis entre la limitation due à nos instruments de mesure et celle due au plancher de bruit. Nous présentons sur la figure 2.49.a les variations de $V_{DIFF3\omega}$ obtenues pour différentes valeurs de V_{DS} .

Comme le met en évidence l'équation 2.37, la tension $V_{DIFF3\omega}$ dépend de la tension d'excitation V_{DS} suivant une loi de variation cubique (figure 2.49.b). Cependant à cause des limites des instruments et en particulier la faible linéarité de l'amplificateur différentiel SA-421F5 (ce dernier sature à partir d'une tension $V_{DS} > 350mV$) la mesure est faussée. On constate que l'approximation réalisée, en figure 2.49.b n'est plus vérifiée. De plus, pour une tension d'excitation $V_{DS} < 250mV$, les variations de la tension $V_{DIFF3\omega}$ deviennent trop faibles pour être dissociées du bruit de mesure.

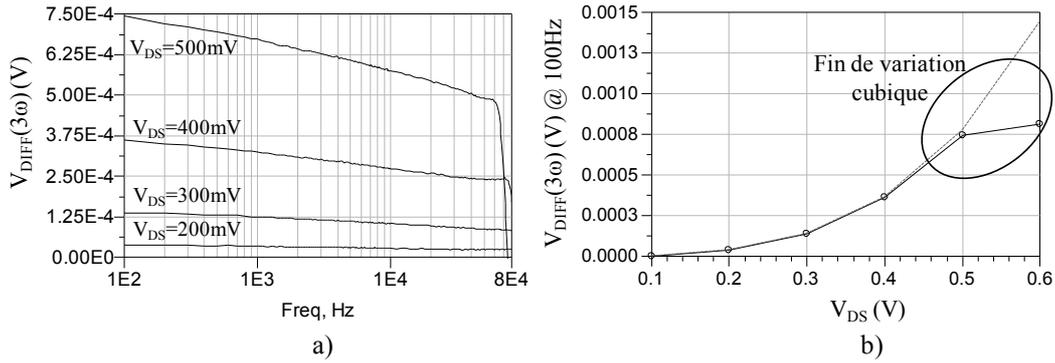


FIGURE 2.49 – a) Variation de la tension mesuré $V_{DIFF3\omega}$ pour différentes valeurs d’excitation $V_{DS} = 0,5; 0,4; 0,3$ et $0,2V$ en fonction de la fréquence. b) Amplitude du signal mesuré à 3ω , à $100Hz$ (marqueurs) superposée à une loi de variation cubique en fonction de la tension V_{DS} .

Nous présenterons donc (en figure 2.50), les résultats obtenus pour une tension $V_{DS} = 300mV$.

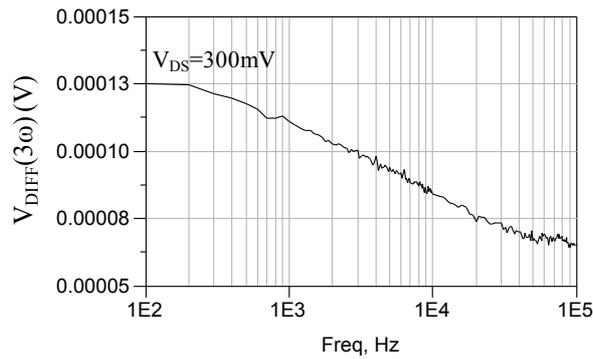


FIGURE 2.50 – Variation de $V_{DIFF3\omega}$ la valeurs d’excitation retenue $V_{DS} = 300mV$ en fonction de la fréquence.

Au cours de la mesure nous avons caractérisé précisément chacune des résistances, afin de déterminer le paramètre γ . A l’équilibre du pont les valeurs de chaque élément du circuit sont portées dans la table 2.11. L’expression de la résistance $R_{ON}(\Delta T)$ utilisée découle de l’expression 2.13 déterminée dans le paragraphe [2.3.2] : $R_{ON}(\Delta T) = R_{ON0}(1 + \alpha\Delta T)$ avec $R_{ON0} = 3,6\Omega$ et $\alpha = 0,003^{\circ}C^{-1}$. Cette valeur du paramètre α correspond à un coefficient thermique $3000ppm$ ce qui est approximativement cent fois plus important que les coefficients thermiques des résistances utilisées dans le pont de Wheatstone. Compte tenu de la résistance de $0,32\Omega$ du câble, nous avons donc déterminé γ' par l’équation 2.42.

$R_0(\Omega)$	$R_a(\Omega)$	$R_b(\Omega)$	$R_{equil}(\Omega)$	$C_{cor}(nF)$	$R_{cable}(\Omega)$
2	2,08	20	36	3,3	0,32

TABLE 2.11 – Valeur des paramètres mesurés intervenant dans le pont de Wheatstone

$$\gamma' = \frac{R_a \cdot (R_0 + R_b + R_{equil}) + R_0 \cdot R_b}{(R_{equil} + R_b)(R_{ON0} + R_{cable} + R_0 + R_a) + R_0(R_{ON0} + R_{cable} + R_a)} = 0,34 \quad (2.42)$$

L'amplitude du signal mesurée par l'amplificateur différentiel à $100Hz$ est $V_{DIFF3\omega} = 0,13mV$. Ceci correspond au régime établi de l'impédance Z_{TH} , appelée la résistance thermique R_{th} dont le décalage dépend de l'amplitude de V_{DS} . Cette mesure est obtenue pour une tension d'amplitude $V_{DS0} = 300mV$ et un de courant de drain $I_{DS0} = 71,5mA$.

Dans ces conditions d'excitation, nous avons obtenu en simulation une partie réelle de l'impédance thermique à $100Hz$ d'une valeur brute de $45^\circ C/W$ (dans la partie *Analyse extrinsèque* de la partie [2.3.4.3]). La valeur obtenue est affectée d'un décalage (offset) que nous avons observé dans cette même partie.

En mesure, la valeur brute obtenue pour la partie réelle de la résistance thermique est de $96^\circ C/W$. Cette valeur est également affectée d'un *offset* que nous n'avons pas pu déterminer. Cependant le résultat mesuré diffère de celui obtenu par simulation, ce qui tend à remettre en question l'approche expérimentale développée.

Néanmoins, il est important de noter que la variation observée de $V_{DIFF-3\omega}$ est en accord avec celle attendue. Seule la précision de la mesure est remise en question avec l'approche expérimentale proposée ici.

De plus l'approche théorique, illustrée par les simulations, nous a permis de confirmer la précision de cette méthode appliquée aux transistors HEMTs. Afin de valider cette méthode, les voies à développer sont l'identification et la définition précise de la loi de variation cubique du décalage observé en fonction de la tension appliquée sur l'accès de drain.

Nous avons pu constater que la partie imaginaire, même si elle n'est pas nécessaire pour le calcul de la résistance R_{th} , permet de valider les étapes intermédiaires et le calcul de γ . Il sera donc important d'accorder un intérêt majeur au signaux complexes en présence.

2.3.5 Discussion

Grâce à des simulation thermiques 3D (réalisées avec *Ansys*) l'impédance thermique d'un composant HEMT GaN de développement $8x75\mu m$ a été calculée à $R_{th} = 20,7^\circ/W$.

Dans les paragraphes précédents, nous avons étudié les principales méthodes électriques (*pulse long / méthode de coïncidence*) pour la mesure de l'impédance thermique d'un composant de développement identique. Nous avons pu observer que les pièges

perturbaient la mesure de l'impédance Z_{th} , rendant la mesure par impulsion longue inexploitable (figure 2.34) et faussant les résultats obtenus par la méthode de coïncidence ($R_{th} = 14^\circ C/W$).

Au cours de la méthode 3ω les pièges ne sont pas excités, puisque le signal est étudié à la fréquence $3.f_0$. A cet harmonique les phénomènes relatifs aux pièges sont relégués au second ordre. Cependant, nous avons pu constater que la valeur obtenue par cette méthode diverge de celle attendue.

Une telle divergence est dûe à l'hypothèse réalisée sur la résistance R_{ON} . En effet, nous avons considéré que dans la zone ohmique le courant I_{DS} dépend linéairement de la tension V_{DS} , or une contribution non-linéaire vient perturber le signal étudié à $3.f_0$. Afin de mesurer précisément la tension $V_{DS-3\omega}$, il sera donc nécessaire de réaliser une calibration non-linéaire afin de dissocier les deux effets qui se superposent au troisième harmonique.

Nous avons manqué de temps pour développer cette étape supplémentaire. Cependant les résultats observés aux figures 2.41, 2.44 et 2.50 nous confortent quant aux possibilités offertes par cette méthode.

Les instruments que nous avons utilisés ne sont pas spécifiquement appropriés à l'application développée ici. En effet, nous recommandons l'utilisation de source RF à grande pureté spectrale, des amplificateurs linéaires sur la bande de fréquence $[DC - 10MHz]$, ainsi qu'un *lock-in amplifier* préconisé par D. G. Cahill [83] qui permettra une mesure précise des signaux à la fréquence souhaitée.

De plus une miniaturisation du pont de Wheatstone serait souhaitable afin d'éviter les longueurs de câbles parasites. A cet effet nous recommandons également l'utilisation d'une méthode de mesure *4 fils* (également appelée *méthode de Kelvin*) afin de s'affranchir complètement des effets relatifs aux câbles utilisés.

2.4 Conclusion

Nous avons présenté une étude comparative des performances des composants HEMTs à base de GaN au travers de caractérisations de transistors ou de barrettes de puissance en bande S , X et Ku . Nous avons constaté, malgré un manque de maturité prévisible pour une technologie encore à l'étude, des résultats encourageants en particulier pour les applications d'amplification de puissance en bande K . Nous avons proposé une méthode de caractérisation grand signal de composants HEMT pour des applications de commutateurs de puissance. Par la suite, nous avons également proposé une méthode de caractérisation thermique nouvellement appliquée aux transistors à effet de champs. La méthode 3ω a été utilisé pour la première fois il y a près d'un siècle pour mesurer l'échauffement du filament des ampoules à incandescences et semble pouvoir s'appliquer à la mesure de l'impédance

thermique des transistors HEMTs.

Malgré des résultats encore peu précis, dûs à l'aspect expérimental de cette méthode de mesure, des simulations encourageantes ont été présentées. Nous pouvons espérer qu'à terme, en approfondissant l'étude amorcée ici, il sera possible d'extraire non seulement la résistance thermique R_{th} , mais également les constantes de temps propres à l'impédance Z_{th} .

Cette méthode 3ω devra donc être développée et affinée pour la mesure de l'impédance thermique de transistors HEMTs au cours des années à venir.

Chapitre 3 :

Modélisation non-linéaire électrothermique

3.1 Introduction

Dans ce chapitre, nous traiterons de la modélisation de composants HEMT à base de nitrure de gallium et les différentes applications pour lesquelles ces modèles sont extraits. Nous réutiliserons le modèle préalablement développé par XLIM et dédié à l'amplification de puissance pour l'application de commutation RF. Conserver une base commune permet d'utiliser le même modèle pour différentes applications. Cela constitue un grand intérêt pour les concepteurs et les ingénieurs en charge du suivi des modèles dans les fonderies. Ainsi, nous détaillerons les différentes étapes de modélisation linéaire et non-linéaire communes aux applications d'amplification et de commutation, ainsi que celles qui diffèrent. Enfin, nous validerons ce modèle en le comparant aux mesures présentées dans la partie précédente. De plus, nous mettrons en avant des lois de variations qualitatives observées en fonction du développement du composant étudié. Nous proposons enfin une analyse des lois de variations en fonction des paramètres propres à la technologie tels que le nombre de doigts de grille, leur longueur ainsi que leur largeur.

3.2 Principes fondamentaux de la modélisation des transistors HEMTs

Il existe plusieurs types de modélisation utilisés pour la réalisation de circuits hyperfréquences.

La *modélisation physique* est la plus ancienne. Elle repose sur l'utilisation d'un schéma équivalent dont chaque élément est modélisé selon les lois de la physique des semi-conducteurs. Ces paramètres sont issus des aspects technologiques (géométrie, dopage, couches, etc). Cette méthode est la plus fastidieuse car le grand nombre de paramètres [91] qu'elle fait intervenir la rend trop complexe pour l'utilisation des simulateurs tels que ADS.

Le *modèle phénoménologique* a été créé par la suite [92] dans le but de réduire le nombre de paramètres utilisés. Comme son nom l'indique, son but est de reproduire les phénomènes intervenants dans le composant, en se détachant de la complexité de la structure physique. Ce type de modèle repose sur la structure proposée par A. Liechti [93], [94] présentée en figure 3.1. Ce modèle est également qualifié de modèle semi-physique car les équations utilisées peuvent aussi bien relever de la physique (dans le cas de la définition des diodes) ou plus simplement suivre une loi mathématique reproduisant au mieux le phénomène (dans le cas des capacités C_{GS} et C_{GD}) afin d'améliorer la convergence du modèle. Ce modèle est extrait à partir des résultats de mesures I-V, paramètres-[S], et de puissance.

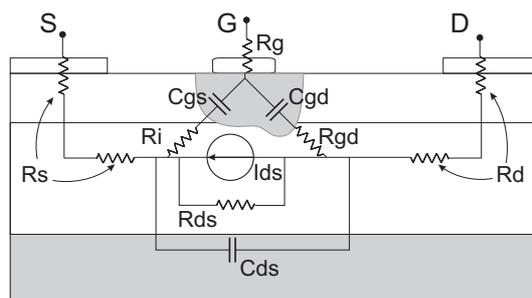


FIGURE 3.1 – Identification des paramètres intrinsèques et extrinsèques issus de la structure physique du HEMT et utilisés dans la modélisation phénoménologique.

Dans cette perspective de réduction des paramètres, certains constituants du modèle sont devenus partiellement analytiques utilisant par exemple des sources de courant ou des capacités *splines* [95]. Puis, avec la dernière génération d'instruments de caractérisation, les *modèles comportementaux* [96] se sont développés. Ces modèles, tels que ceux reposant sur les réseaux de neurones [97] ou la mesure de paramètres-[X], peuvent être directement extraits d'une mesure grand signal. Cette technique présente l'avantage d'un gain de temps considérable. Cependant, elle a l'inconvénient de ne pas permettre l'accès aux paramètres du modèle. De plus la convergence de ce dernier est restreinte aux conditions de mesure qui ont servi de support à l'extraction.

Le modèle phénoménologique est contraignant, du fait du grand nombre de paramètres à définir. Néanmoins, il présente un bon compromis puisque il permet de reproduire les phénomènes physiques intervenants dans la structure HEMT. En effet, pour un laboratoire tel que le III-V Lab, cette modélisation est la plus intéressante car elle permet d'étudier les variations des éléments du modèle en fonction des évolutions technologiques. Le modèle électrique équivalent retenu est donc présenté en figure 3.2. Chacun des paramètres présentés dans ce modèle est issu de la modélisation de la structure proposée par Liechti.

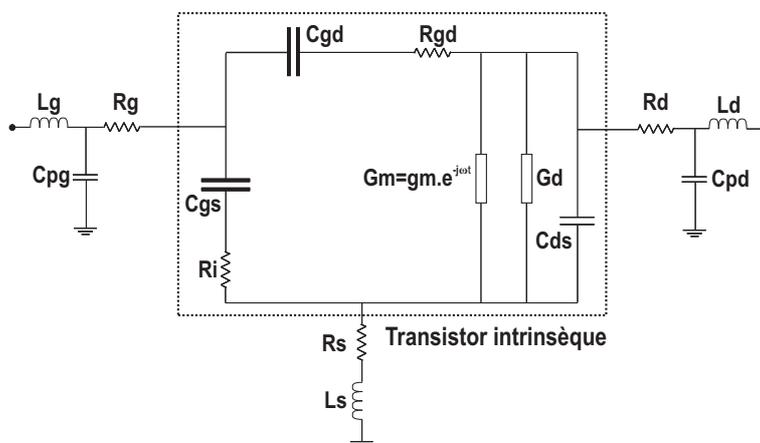


FIGURE 3.2 – Schéma petit signal du transistor HEMT pour un point de polarisation de repos donné.

Dans ce chapitre nous allons détailler les différentes étapes permettant d'extraire chaque éléments le constituant. L'organigramme de la figure 3.3 présente ces étapes. Il regroupe celles qui sont communes à l'extraction du modèle en vue de son utilisation soit pour la conception d'amplificateur de puissance, soit pour une utilisation en mode de commutateur de puissance.

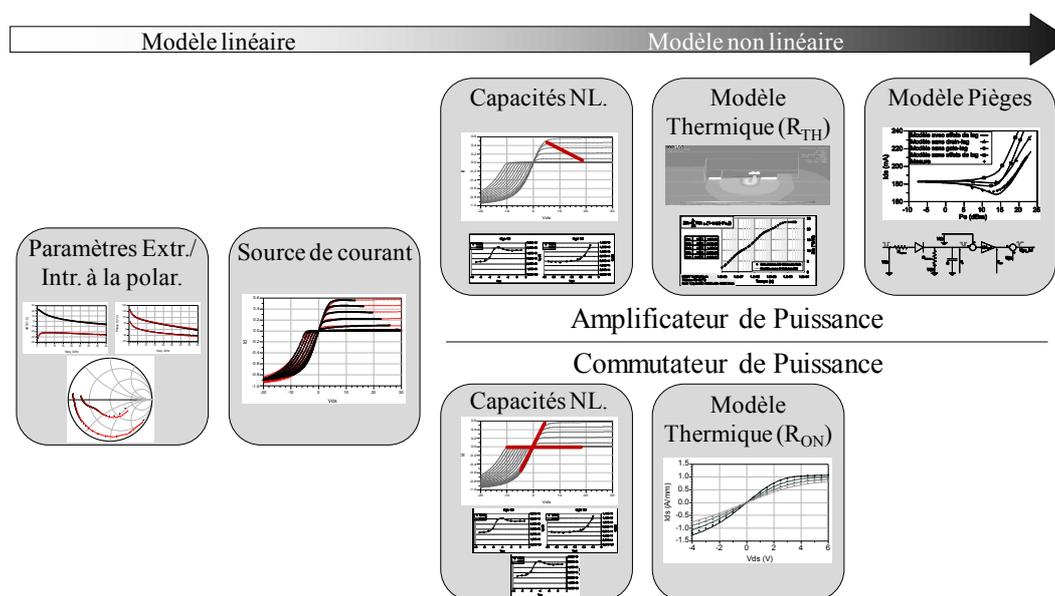


FIGURE 3.3 – Chronologie des étapes de la modélisation de HEMT utilisé pour l'amplification de puissance et de commutation. L'extraction du modèle linéaire est commune aux deux applications, mais diverge pour l'extraction du modèle non-linéaire.

L'extraction des paramètres du modèle est réalisée chronologiquement de la manière suivante :

- la mesure de paramètres-[S] permet d'extraire le modèle petit signal et ainsi de figer les paramètres extrinsèques (R_G , L_G , C_{PG} , R_D , L_D , C_{PD} , L_S et R_S) qui ne dépendent pas du point de polarisation. Mais également la valeur des paramètres intrinsèques dépendant du point de polarisation à savoir C_{GS} , C_{GD} , C_{DS} , g_m , τ , g_d , R_i et R_{GD} .

- la source de courant est déterminée à partir des mesures I-V en impulsions. Elle permet de déterminer les valeurs des paramètres τ ; g_m et g_d en tous points du réseau.

- les paramètres des modèles des capacités non-linéaires dépendent de la zone de fonctionnement prévue par l'application. Pour le cas de l'amplification de puissance, les capacités C_{GS} et C_{GD} sont extraites le plus souvent le long d'une droite de charge pour des fonctionnement en classe A, AB ou B; C_{DS} est alors gardée fixe. Dans le cas de la commutation, les trois capacités C_{GS} , C_{GD} et C_{DS} sont définies de manière non-linéaire

par des équations à une dimension. Elles seront présentées dans la suite du chapitre.

- la modélisation des effets thermiques peut alors être implantée dans le modèle. Pour un modèle dédié à l'amplification de puissance, cette étape permet d'intégrer les résultats obtenus par une caractérisation thermique. Ceci s'effectue grâce à la modélisation d'un réseau d'impédance thermique utilisant plusieurs cellules RC. Les paramètres les plus communément modélisés en fonction de la température sont R_G , R_D , et I_{DS} . Dans le cas du commutateur, la variation thermique à des répercussions uniquement sur la variation de la résistance R_{ON} .

- les mesures grand signal permettent de finaliser le modèle non-linéaire. Un ajustement des paramètres du modèle est souvent nécessaire pour reproduire convenablement le comportement en grand signal du transistor.

L'extraction de modèles de HEMTs pour l'amplification de puissance ayant été déjà largement étudiée et validée [3], [22], [98], nous nous focaliserons sur le modèle, dit GAMM, proposé par O. Jardel [3]. Celui-ci permet la description de réseaux I-V négatifs et donc d'élargir son domaine à des applications de commutation. Dans les parties suivantes, nous présenterons dans un premier temps l'extraction du modèle petit signal. Puis, nous exposerons les équations de la source de courant, permettant une définition du courant de drain I_{DS} pour un balayage positif et négatif de la tension V_{DS} . Enfin, nous traiterons l'extraction des modèles non-linéaires et nous validerons le modèle en le confrontant aux mesures réalisées.

3.3 Modélisation linéaire

Nous présentons dans cette partie la méthodologie d'extraction de modèle linéaire développée par XLIM [99], appliquée au cas d'un composant HEMT pour des applications de commutation. La modélisation de composant HEMT à base de GaN pour ce type d'application développe un intérêt grandissant depuis les cinq dernières années [100], [101], [102]. Nous utiliserons les résultats présentés dans la partie précédente pour valider le modèle du composant $8 \times 75 \mu m$ en technologie AlGaIn/GaN. Les facteurs d'échelles, entre les différents paramètres du modèles seront également proposés pour des HEMTs AlGaIn/GaN.

3.3.1 Extraction du modèle petit signal

3.3.1.1 Extraction des paramètres extrinsèques / intrinsèques

Le schéma petit signal de la figure 3.2 recense les différents paramètres du transistor HEMT. Afin d'améliorer la précision du modèle, il est préférable de réaliser celui-ci au plus près de la zone active du composant (repère 2 sur la figure 3.4). Cependant la mesure est effectuée dans le plan des sondes RF (repère 1 sur la figure 3.4). Pour l'extraction du modèle, nous réaliserons alors un changement de plan de référence, aussi appelé *de-embedding* [103]. Les paramètres extrinsèques, correspondent aux accès parasites du composant. Ils sont extraits grâce à des opérations matricielles réalisées sur les paramètres-[S] [104]. Par convention nous considérons que les éléments extrinsèques restent fixes en fonction de la fréquence [105]. Il est donc possible d'utiliser la méthode développée par G. Dambrine [106] afin de déterminer les paramètres extrinsèques du modèle.

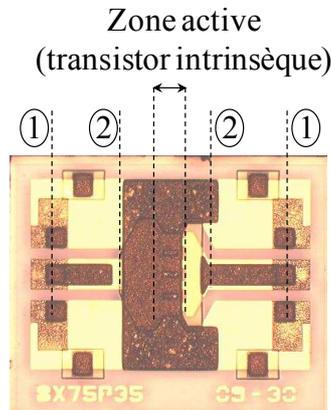


FIGURE 3.4 – Photo d'un composant $8 \times 75 \mu m$ en technologie coplanaire. Le plan 1 est celui formé par les sondes de mesure RF, le plan 2 correspond à celui pour lequel le modèle est déterminé.

A partir des mesures de paramètres-[S] et particulièrement l'extraction des paramètres-[Y] intrinsèques correspondants, il est possible d'identifier les paramètres intrinsèques du modèle grâce aux relations suivantes :

$$C_{gd} = \frac{-Im(Y_{12})}{\omega} \left[1 + \left(\frac{Re(Y_{12})}{Im(Y_{12})} \right)^2 \right] \quad (3.1)$$

$$R_{gd} = \frac{-Re(Y_{12})}{C_{gd}^2 \omega^2} \left[1 + \left(\frac{Re(Y_{12})}{Im(Y_{12})} \right)^2 \right] \quad (3.2)$$

$$C_{gs} = \frac{Im(Y_{11}) + Im(Y_{12})}{\omega} \left[1 + \left(\frac{Re(Y_{11}) + Re(Y_{12})}{Im(Y_{11}) + Im(Y_{12})} \right)^2 \right] \quad (3.3)$$

$$g_d = Re(Y_{12}) + Re(Y_{22}) \quad (3.4)$$

$$C_{ds} = \frac{Im(Y_{12}) + Im(Y_{22})}{\omega} \quad (3.5)$$

$$R_i = \frac{Re(Y_{11}) + Re(Y_{12})}{C_{gs}^2 \omega^2} \left[1 + \left(\frac{Re(Y_{11}) + Re(Y_{12})}{Im(Y_{11}) + Im(Y_{12})} \right)^2 \right] \quad (3.6)$$

$$g_m = \sqrt{(A^2 + B^2) (1 + R_i^2 C_{gs}^2 \omega^2)} \quad (3.7)$$

$$\tau = \frac{-1}{\omega} \cdot \text{artan} \left[\frac{B + A.R_i.C_{gs}.\omega}{A - B.R_i.C_{gs}.\omega} \right] \quad (3.8)$$

avec :

$$A = Re(Y_{21}) - Re(Y_{12}) \quad (3.9)$$

$$B = Im(Y_{21}) - Im(Y_{12}) \quad (3.10)$$

3.3.1.2 Détermination des paramètres extrinsèques / intrinsèques pour le 8x75 μm AlGaIn/GaN

Le transistor HEMT 8x75 μm retenu est issu d'une technologie microruban, et possède une longueur de grille de 250nm. Pour l'extraction des paramètres extrinsèques nous utilisons une polarisation instantanée P_0 définie par $V_{DS} = 5V$, $I_{DS} = 50mA$. Les valeurs des paramètres extrinsèques sont considérées comme constantes quel que soit le point de polarisation. Nous rappelons que grâce à l'utilisation du système I-V et paramètres-[S] en impulsions, les paramètres-[S] sont également mesurés en tous points du réseau I-V.

Le comparaison des coefficients de reflexion S_{11} , S_{22} et des coefficients de transmission S_{12} et S_{21} entre la mesure et le modèle sont présentés en figure 3.5. L'étude est réalisée sur une gamme de fréquence allant de 2GHz à 40GHz.

Nous présentons sur ce graphe une comparaison du gain maximum (MSG/MAG en figure 3.6) dont nous avons rappelé la définition au chapitre précédent.

La table 3.1 recense les valeurs des paramètres intrinsèques et extrinsèques extraits pour le point de polarisation utilisé ($V_{DS} = 5V$, $I_{DS} = 50mA$).

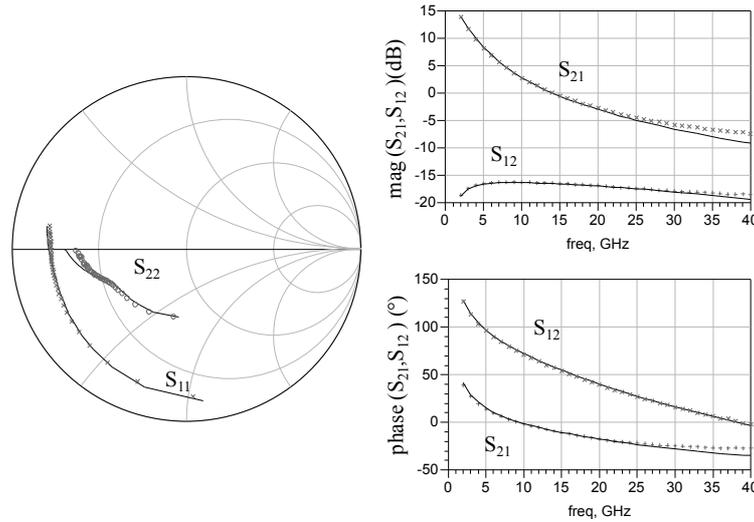


FIGURE 3.5 – Comparaison mesure (symboles) / modèle (trait plein) des paramètres-[S] pour une gamme de fréquence allant de 2GHz à 40GHz, au point de polarisation P_0 : $V_{DS} = 5V$, $I_{DS} = 50mA$.

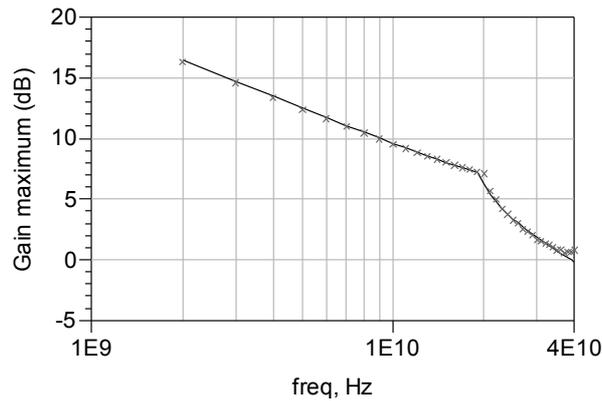


FIGURE 3.6 – Comparaison mesure (symboles) / modèle (trait plein) du gain maximum (MSG/MAG) pour une gamme de fréquence allant de 2GHz à 40GHz, au point de polarisation P_0 : $V_{DS} = 5V$, $I_{DS} = 50mA$.

Paramètres extrinsèques							
$R_g(\Omega)$	$L_g(pH)$	$C_{pg}(pF)$	$R_d(\Omega)$	$L_d(pH)$	$C_{pd}(pF)$	$R_s(\Omega)$	$L_s(pH)$
1,12	32	0,046	0,76	40	0,032	0,51	0,68
Paramètres intrinsèques à P_0							
$C_{gs}(pF)$	$C_{gd}(pF)$	$C_{ds}(pF)$	$g_m(S)$	$g_d(mS)$	$\tau(ps)$	$r_i(\Omega)$	$R_{gd}(\Omega)$
0,52	0,19	0,11	0,12	10,6	1,2	2	2,7

TABLE 3.1 – Valeurs des paramètres extrinsèques et intrinsèques du modèle petit signal extrait de 2GHz à 40GHz au point de polarisation P_0 : $V_{DS} = 5V$, $I_{DS} = 50mA$.

3.3.2 Source de courant

3.3.2.1 Définition de la source de courant

La source de courant utilisée dérive de la source créée par Y. Tajima [107]. O. Jardel a proposé une alternative permettant de définir le courant de drain I_{DS} en fonction des tensions V_{DS} et V_{GS} pour des tensions de drain aussi bien positives que négatives. De nouvelles équations pour les diodes grille-drain (D_{GD}) et grille-source (D_{GS}) ont été redéfinies afin de permettre un ajustement précis de leur ouverture. Ce modèle prend également en compte les zones d'avalanche grille-drain et drain-source. Ces équations sont rappelées ici :

$$Id = I_{dss} \cdot dhyp[Vdsn + A \cdot Vdsn^3] \cdot Vgsn \quad (3.11)$$

avec :

$$Vgsn = Vgs_{lin} \cdot \left[1 + \frac{Vp_0}{vp} \right]^N \quad (3.12)$$

$$vp = Vp_0 + H_{asympt}(-Vds(1 - Vpdec), 1.10^{-4}, 0) + P \cdot Vds \quad (3.13)$$

$$Vdsn = \frac{Vds}{Vknee \cdot [1 + W \cdot (Vgsn - 1)]} \quad (3.14)$$

$$Vgs_{lin} = H_{asympt} \cdot \left[\frac{V_{satp} + vp}{H_{asympt}(V_{satp} + vp + Vp_0, 1.10^{-4}, \frac{-vp}{vp_0})}, s_{vp}, 0 \right] \quad (3.15)$$

$$V_{satp} = L_{asympt} \left[\frac{Vgs}{2}, S_{sat1p}, V_{sat1p} \right] + L_{asympt} \left[\frac{Vgs}{2}, S_{sat2p}, V_{sat2p} - V_{sat1p} \right] \quad (3.16)$$

$$s_{vp} = H_{asympt} \left[L_{asympt} \left(\frac{-Vds}{S_{neg}}, S_{satn}, V_{satn} \right), 1.10^{-4}, gmvp \right] \quad (3.17)$$

avec :

$$A = cval(Apos, Aneg, Vds, \alpha_{trval}) \quad (3.18)$$

$$W = cval(Wpos, Wneg, (Vgs + vp_0), \alpha_{trval}) \quad (3.19)$$

Les équations de cette source de courant reposent sur quatre fonctions. La fonction $dhyp$ permet de reconstruire la forme du courant et possède une structure similaire à

$\tanh(x)$.

$$dhyp(x) = \frac{x}{\sqrt{1+x^2}} \quad (3.20)$$

La fonction $cval$ assure la transition du paramètre x depuis la valeur x_{neg} à x_{pos} , au voisinage de $V = 0$. De plus le paramètre α_{trval} permet de déterminer la douceur de cette transition.

$$cval(x_{pos}, x_{neg}, V, \alpha_{trval}) = \frac{x_{pos} - x_{neg}}{2} \cdot \tanh(\alpha_{trval} \cdot V) + \frac{x_{pos} + x_{neg}}{2} \quad (3.21)$$

Les équations $genp(x)$, H_{asymp} et L_{asymp} permettent de définir la douceur de transition entre les cadrans $V_{DS} < 0V$ et $V_{DS} > 0V$. Ces fonctions sont indéfiniment dérivables (C_∞) et permettent de séparer le domaine de définition en une région supérieure et une inférieure avec une douceur de transition paramétrable par a . Le comportement de ces fonctions ainsi que l'influence de a sont présentés en figure 3.7.

$$genp(x) = \begin{cases} \frac{1}{2(-x + \sqrt{1+x^2})} & x > -1 \\ \frac{-1}{2 \cdot x \left(1 + \sqrt{1 + \frac{1}{x^2}}\right)} & x \leq -1 \end{cases} \quad (3.22)$$

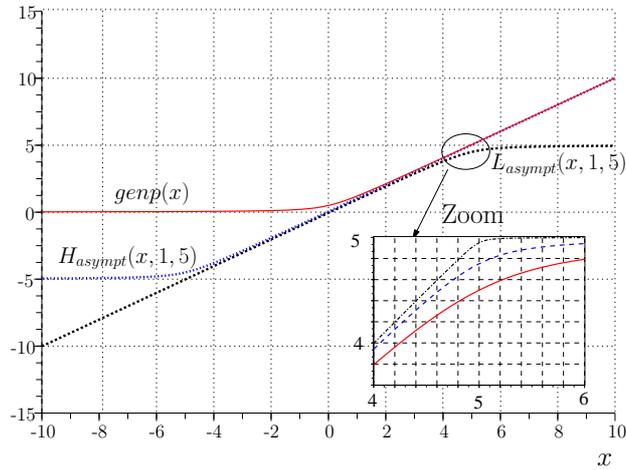


FIGURE 3.7 – Comportement des fonctions $genp(x)$ ligne, $H_{asymp}(x, 1, 5)$ pointillés gris et $L_{asymp}(x, 1, 5)$ en pointillés noir ; dans l'encadré $L_{asymp}(x, 1, 5)$ pour différentes valeurs de $x = 0, 1$ en pointillés noir, $x = 0, 5$ en pointillés gris et $x = 1$ ligne.

$$H_{asymp}(x, a, x_H) = \begin{cases} x + a \cdot \text{genp} \left(\frac{-(x + x_H)}{a} \right) & x > -x_H \\ x_H - a \cdot \text{genp} \left(\frac{x + x_H}{a} \right) & x \leq -x_H \end{cases} \quad (3.23)$$

$$L_{asymp}(x, a, x_L) = \begin{cases} x_L - a \cdot \text{genp} \left(\frac{x_L - x}{a} \right) & x > x_L \\ -x_L + a \cdot \text{genp} \left(\frac{x - x_L}{a} \right) & x \leq x_L \end{cases} \quad (3.24)$$

La définition classique des diodes s'étant révélée particulièrement inadaptée à la définition du courant I_{GS} pour des tensions de drain $V_{DS} < 0V$ (lorsque la diode grille-drain est polarisée en inverse), les équations des diodes utilisées ici sont rappelées en 3.25 et 3.26.

$$I_{gs} = I_{sgs} \cdot \left[e^{\frac{q \cdot V_{gs}}{N_{gs} \cdot k \cdot T}} - 1 \right] \quad (3.25)$$

$$I_{gd} = I_{sgd} \cdot \left[e^{\frac{q \cdot V_{gd} - \alpha_{gs} \cdot (V_{gs} - V_{tgd})}{N_{gs} \cdot k \cdot T}} - 1 \right] \quad (3.26)$$

De plus une résistance R_{fuite} peut être ajoutée en parallèle de la diode grille-drain afin de modéliser les courants de fuites.

Nous noterons que les équations proposées utilisent largement des fonctions indéfiniment dérivables, contrairement aux modèles analytiques dont la dérivabilité est limitée à cause de l'utilisation de fonctions $\exp(x)$ ou $\log(x)$. Cette particularité confère un avantage primordial pour des applications de linéarité pour lesquelles il est nécessaire de s'intéresser aux dérivées d'ordre deux ou plus.

3.3.2.2 Détermination des paramètres de la source de courant

Les ajustements de la source de courant sont réalisés grâce à l'utilisation du logiciel Advanced Design System (ADS) proposé par Agilent. En déterminant les 18 paramètres nécessaires à la définition de la source de courant, il est possible d'obtenir une bonne concordance des réseaux $I_{DS}(V_{DS})$ et $I_{DS}(V_{GS})$ comme le montre la figure 3.8.

Nous présentons également en figure 3.9 les dérivées partielles premières de I_{DS} par rapport à V_{DS} et V_{GS} correspondant réciproquement à g_d et g_m ainsi que la forme du courant de grille découlant de la définition des diodes D_{GD} et D_{GS} en figure 3.10.

Les valeurs des paramètres utilisées afin d'obtenir ces résultats sont répertoriées de manière exhaustive dans la table 3.2 pour les paramètres de la source de courant et dans la table 3.3 pour les paramètres définissant les diodes D_{GS} et D_{GD} .

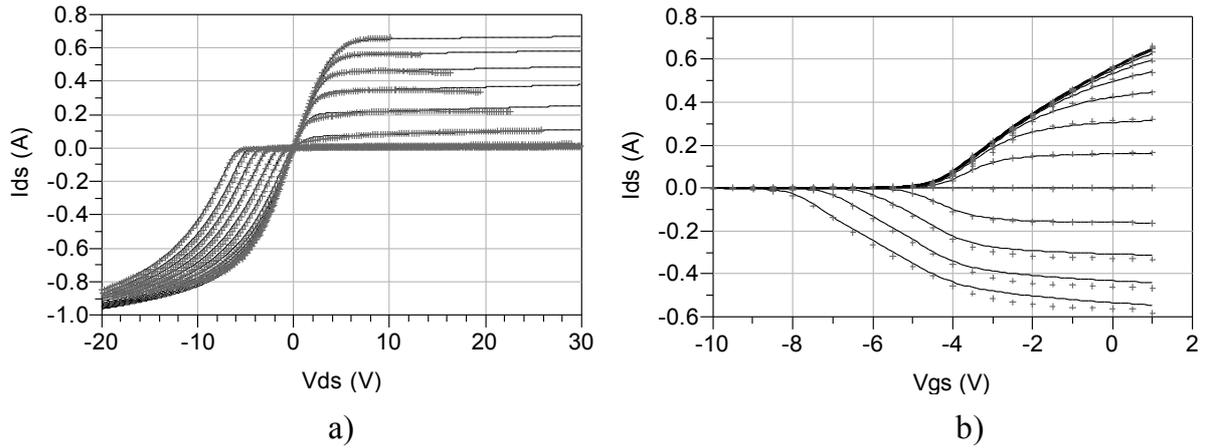


FIGURE 3.8 – Comparaison mesures (symboles) / modèle (trait plein) des réseaux réalisés en impulsions ($V_{DS0} = V_{GS0} = 0V$), a) $I_{DS}(V_{DS})$ pour $-20 < V_{DS} < 30V$ à V_{GS} constant allant de $-10V$ à $+1V$ par pas de $1V$ et b) $I_{DS}(V_{GS})$ pour $-10 < V_{GS} < +2V$ à V_{DS} constant allant de $-4V$ à $+10V$ par pas de $1V$.

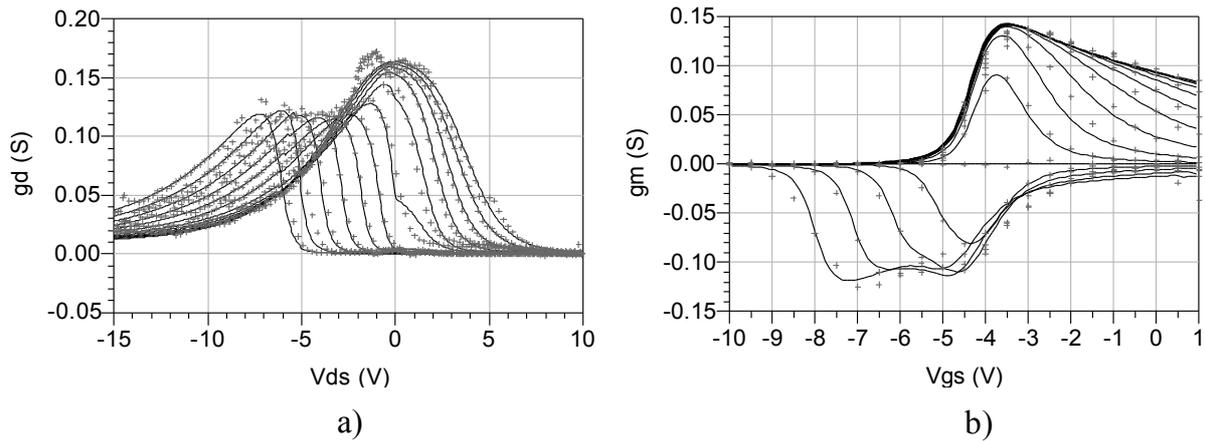


FIGURE 3.9 – Comparaison mesures (symboles) / modèle (trait plein) des dérivées partielles de I_{DS} , a) en fonction de V_{DS} (conductance de sortie g_d) donnée pour $-15 < V_{DS} < 10V$ à V_{GS} constant allant de $-10V$ à $+1V$ par pas de $1V$; b) en fonction de V_{GS} . (transconductance g_m) donnée pour $-10V < V_{GS} < +1V$ à V_{DS} constant allant de $-4V$ à $+10V$.

Paramètres de la source de courant								
I_{dss}	V_{p0}	P	W_{neg}	W_{pos}	A_{neg}	A_{pos}	V_{knee}	S_{neg}
0.98	5.07	0.002	0	0.91	0.01	0.22	3.98	53
$gmvp$	S_{satn}	V_{satn}	S_{sat1p}	V_{sat1p}	S_{sat2p}	V_{sat2p}	α_{trval}	N
0.1	0.33	0.49	1.09	-2.1	0.3	2	1	1.2

TABLE 3.2 – Valeurs des paramètres de la source de courant pour le transistor $8x75 \mu m$ HEMT GaN étudié.

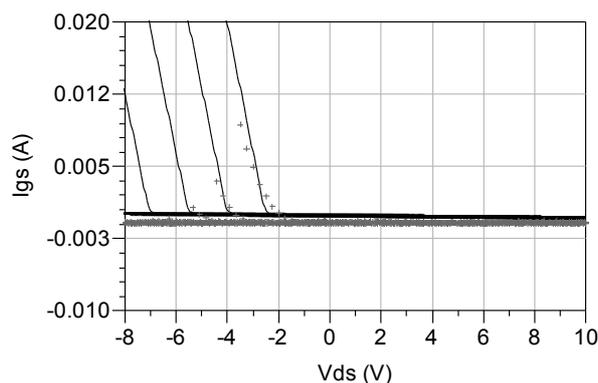


FIGURE 3.10 – Comparaison mesure (symboles) / modèle (trait plein) du courant de grille I_{GS} en fonction de la tension de drain V_{DS} à V_{GS} constant allant de $V_{GS} = +1V$ à $V_{GS} = -1V$ par pas de $0,5V$.

Paramètres des diodes D_{GD} et D_{GS}					
I_{sgd}	N_{gd}	α_{gs}	V_{tgd}	I_{sgs}	N_{gs}
$2 \cdot 10^{-29}$	2.67	-2.14	0.77	$1.3 \cdot 10^{-27}$	1.39

TABLE 3.3 – Valeurs des diodes D_{GS} et D_{GD} pour le $8 \times 75 \mu m$ HEMT GaN étudié.

3.3.3 Facteur d'échelle du modèle

Le facteur d'échelle, appelé *scaling* en anglais, découle d'une étude initiée dans le cas des HEMT par K. Hess et I. C. Kizilyalli [108] en 1986. Le but est de prédire le comportement d'un composant de développement donné grâce à la caractérisation d'un composant de développement différent. Ainsi, comme le montre C. Gaquière [104] il est possible de déterminer des lois permettant de prévoir le modèle d'un composant de taille donnée en fonction des différents paramètres qui déterminent son développement à savoir :

- son nombre de doigts N ,
- sa largeur de grille W ,
- sa longueur de grille L_G .

Nous développerons dans ce paragraphe, les résultats obtenus pour l'extraction d'un modèle petit signal dépendant de ces trois paramètres. Les lois que nous avons déterminées ont été tirées de diverses extractions de composants issus de la même plaque, réalisés à partir de technologies identiques.

3.3.3.1 Intérêts et principes élémentaires

Appliquer les lois d'échelles régissant le transport des porteurs de charges au modèle de composant possède plusieurs avantages. Tout d'abord, cette méthode permet de s'assurer de la validité du modèle électrique utilisé tout en augmentant son domaine d'application. Il permet également de prévoir le comportement de composants qui sont à l'étude, et ainsi

d'appréhender les résultats propres à une variation de l'un des paramètres. On peut donc prévoir les performances ainsi que les impédances de charges d'entrée et de sortie d'un composant non encore mesuré, afin d'anticiper la conception d'un circuit.

3.3.3.2 Lois extraites

Pour les extractions des modèles petits signaux suivants, nous nous sommes placés dans des conditions de densité de courant constantes ($J_D = 50mA/mm$). Nous nous concentrons ici uniquement sur les valeurs des paramètres passifs formant le modèle linéaire.

Le composant que nous choisirons comme référence est un composant de 8 doigts de $250\mu m$ de largeur et de longueur de grille $0,7\mu m$. Celui-ci est présenté en figure 3.11. Ses paramètres extrinsèques et intrinsèques sont extraits au point de polarisation $V_{DS} = 20V$, $I_{DS} = 100mA$ et sont recensés dans la table 3.4.

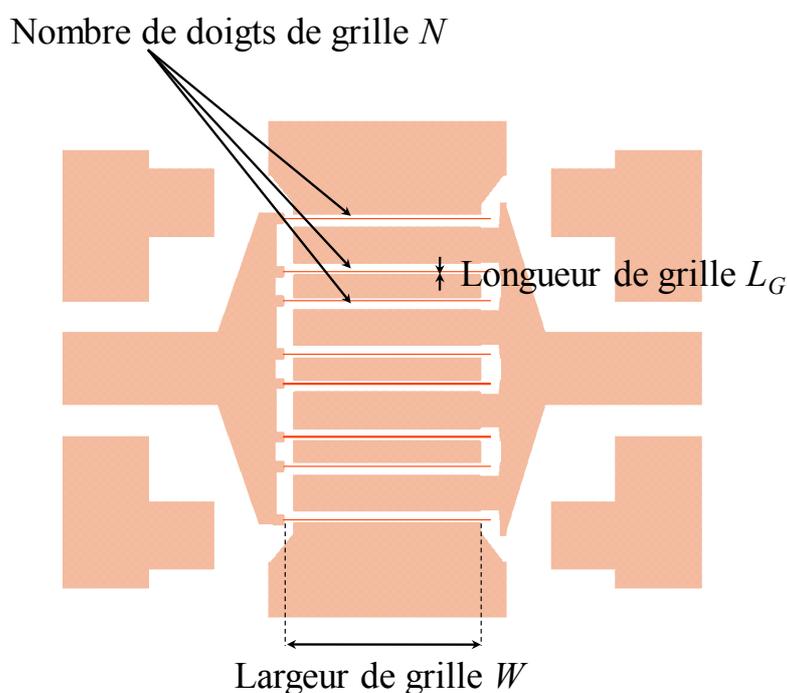


FIGURE 3.11 – Empreinte du composant énumérant les différents paramètres étudiés dans ce paragraphe, ici $n = 8$, $w = 250\mu m$ et $L_G = 0,7\mu m$.

Comme le montre S. J. Nash [109], il est possible de considérer chaque groupement source-grille-drain comme une cellule élémentaire. D'après cette approche on présente le transistors $8 \times 250 \mu m$ comme la mise en parallèle de 8 transistors unitaires de largeur $250\mu m$.

On peut donc définir pour ce transistor :

- La résistance R_g comme étant la résistance résultant de l'association parallèle de

Paramètres extrinsèques							
$R_g(\Omega)$	$L_g(pH)$	$C_{pg}(pF)$	$R_d(\Omega)$	$L_d(pH)$	$C_{pd}(fF)$	$R_s(\Omega)$	$L_s(pH)$
1,48	86	0,06	0,36	70	145	0,24	1,3
Paramètres intrinsèques							
$C_{gs}(pF)$	$C_{gd}(pF)$	$C_{ds}(pF)$	$r_i(\Omega)$	$R_{gd}(\Omega)$	$g_m(S)$	$g_d(mS)$	$\tau(ps)$
4	0,128	0,94	0,8	58	0,31	4	4

TABLE 3.4 – Valeurs des paramètres extrinsèques et intrinsèques extraits pour le composant référence (8x250x0,7) à la polarisation $V_{DS} = 20V, I_{DS} = 50mA$. Ces paramètres serviront de référence pour l'étude suivante correspondant aux variations du développement d'un composant $N \times W \times L_G$. Les valeurs de cette table serviront de références pour les variations ultérieures.

N doigts de grille. Elle dépend donc directement du nombre de doigts. De plus, chaque doigt possédant une résistance linéique, celle-ci varie en fonction de la longueur L_G et de la largeur du doigt W .

- R_s et R_d sont les résistances d'accès de source et de drain, comme nous l'avons vu dans la représentation donnée par Leichti en figure 3.1. Ces résistances dépendent directement des distances grille-source (d_{gs}) et grille-drain (d_{gd}).

Nous détaillons l'estimation réalisée de la résistance R_s . Cette dernière peut être dissociée en une résistance de contact ohmique (notée R_c) en série avec une résistance de canal (notée R_{\square}).

$$R_s = \frac{R_c}{n.w} + \frac{R_{\square} \cdot d_{gs}}{n.w} \quad (3.27)$$

où d_{gs} est la distance grille source.

L'équation 3.27 met en évidence la dépendance du nombre de doigts N ainsi que leur largeur pour les résistances R_d et R_s .

Pour un composant 8x250x0,7 μm^2 , ces valeurs extraites par mesures de longueur de transfert (TLM) sont les suivantes :

$$R_c = 0,21 \Omega.mm$$

$$R_{\square} = 582 \Omega$$

$$D_{gs} = 0,8 \mu m$$

$$\Rightarrow R_s = \frac{0,21}{8.250.10^{-3}} + \frac{582.0,8.10^{-3}}{8.250.10^{-3}} = 0,33\Omega \quad (3.28)$$

La valeur obtenue par ce calcul rapide est donc à rapprocher de la valeur de résistance extraite R_s répertoriée dans le tableau 3.4.

- Les capacités intrinsèques C_{GS} , C_{GD} et C_{DS} sont respectivement les capacités entre les doigts de grille et de source, grille et drain, et drain et source. Elles peuvent être assimilées à des capacités linéiques associées N fois en parallèles. Ces capacités dépendent

donc directement des paramètres N , W et L_G .

- Les capacités parasites C_{pg} et C_{pd} ainsi que les inductances d'accès L_g et L_d dépendent en grande partie des bus de distribution des doigts de grille et de drain. Ces paramètres devraient donc principalement varier avec le nombre de doigts N . Cependant, ces variations sont difficiles à observer.

- L'inductance de source L_s dépend principalement du choix réalisé quant à la solution technologique utilisée pour les liaisons à la masse. Dans le cas de transistors coplanaires, la proximité du plan de masse entraîne de faibles valeurs de L_s (de l'ordre de quelques pH). Par contre, dans le cas de transistors micro-ruban, le plan de masse est relié à la source par l'intermédiaire de 4 vias en parallèles d'inductance unitaire $L_{via} = 17pH$. Dans ce cas L_s possède donc une valeur plus élevée (de l'ordre d'une dizaine de pH).

Les paramètres R_i et R_{gd} n'ont pas de significations physique ou géométriques claires, il sera donc délicat de déterminer leur loi de variation en fonction du développement du composant.

- Variation du nombre de doigts / Extraction du $4 \times 250 \times 0,7 \mu m^2$

Comme le montre la figure 3.12, une réduction du nombre de doigts entraîne également une diminution de la zone d'accès distribuant les doigts de grille et réciproquement pour les doigts de drain. Cela impacte directement les valeurs des inductances et capacités parasites.

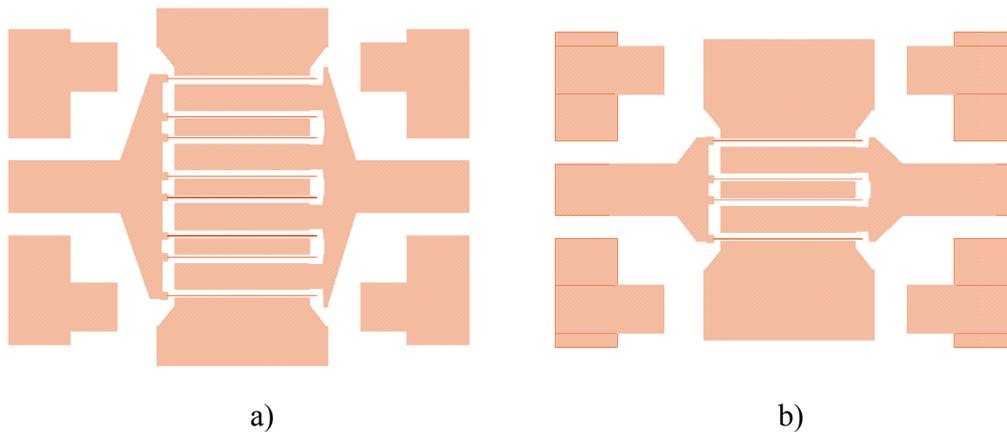


FIGURE 3.12 – Empreintes du a) composant référence : $8 \times 250 \times 0,7 \mu m^2$ et b) du composant étudié pour une variation de N : $4 \times 250 \times 0,7 \mu m^2$.

La table 3.5 présente les différentes valeurs des paramètres extraits pour le composant $4 \times 250 \times 0,7 \mu m^2$. Les paramètres directement proportionnels au rapport d'échelle étudié dans ce paragraphe ($\Delta N = 2$) sont également indiqués dans ce tableau.

De manière générale, on peut constater que lorsque le nombre de doigts diminue, les

Paramètres extrinsèques							
$R_g(\Omega)$	$L_g(pH)$	$C_{pg}(pF)$	$R_d(\Omega)$	$L_d(pH)$	$C_{pd}(pF)$	$R_s(\Omega)$	$L_s(pH)$
3,17 (x2)	106	0,042	0,65 (x2)	95,3	0,148	0,55(\approx x2)	2,5
Paramètres intrinsèques							
$C_{gs}(pF)$	$C_{gd}(pF)$	$C_{ds}(pF)$	$r_i(\Omega)$	$R_{gd}(\Omega)$	$g_m(S)$	$g_d(mS)$	$\tau(ps)$
2,1 (x0,5)	0,061 (x0,5)	0,4 (x0,5)	0,87	59	0,15 (x0,5)	2,2 (x0,5)	4,8

TABLE 3.5 – Valeurs des paramètres extrinsèques et intrinsèques extraites pour le composant $4 \times 250 \times 0,7 \mu m^2$ à la polarisation $V_{DS} = 20V, I_{DS} = 50mA$. Le coefficient multiplicateur illustre les variations de chaque paramètre dû à la variation de N , leurs valeurs sont à rapprocher de $\Delta N = 0,5$.

valeurs des résistances R_g , R_d , et R_s augmentent et les valeurs des capacités C_{gs} , C_{gd} et C_{ds} diminuent. Il est ainsi possible de les exprimer linéairement en fonction du nombre de doigts.

Les capacités parasites C_{pg} et C_{pd} ainsi que les inductances d'accès L_g et L_d dépendant du bus de distribution de grille et de drain, elles varient légèrement en fonction du nombre de doigts. Cependant leur évolution n'étant pas suffisamment marquée nous ne les prendrons pas en considération ici.

- Variation de la largeur de doigts / Extraction du $8 \times 400 \times 0,7 \mu m^2$

On peut constater en figure 3.13 qu'une variation de la largeur de doigt W n'entraîne aucune modification du bus de distribution des doigts de grille et de drain. Ainsi les valeurs des paramètres C_{pg} , C_{pd} , L_d et L_g ne vont pas évoluer par rapport à celles extraites pour le composant $8 \times 250 \times 0,7 \mu m^2$. Cependant, une augmentation de la largeur du doigts de grille entraîne une augmentation de sa résistance élémentaire et par conséquent accroît la valeur de R_g . De même, comme nous l'avons présenté, les résistances R_s et R_d évoluent proportionnellement avec la largeur W . Les capacités intrinsèques varient également de manière proportionnelle à W .

La table 3.6 présente les différents paramètres extraits pour le composant $4 \times 250 \times 0,7 \mu m^2$. Les paramètres du modèle directement proportionnels au rapport d'échelle étudié dans ce paragraphe ($\Delta W = 1,6$) sont indiqués dans ce tableau, ainsi que ceux qui sont indépendant de W .

Nous avons constaté qu'une augmentation de la largeur des doigts de grille entraîne une augmentation de la résistance d'accès R_g ainsi qu'une diminution des résistances R_d , et R_s ainsi que des capacités C_{gs} , C_{gd} et C_{ds} . Les paramètres extrinsèques parasites ne sont pas affectés par la variation de W . Il est donc possible d'extraire directement un modèle de composant dont on fait varier la largeur de grille en suivant ces règles simples .

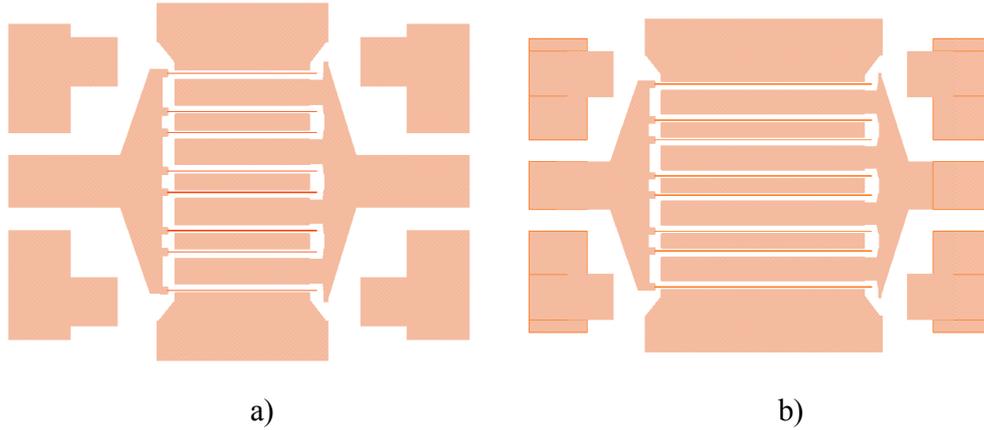


FIGURE 3.13 – Empreintes du a) composant référence : $8 \times 250 \times 0,7 \mu m^2$ et b) du composant étudié pour une variation de W : $8 \times 400 \times 0,7 \mu m^2$.

Paramètres extrinsèques							
$R_g(\Omega)$	$L_g(pH)$	$C_{pg}(pF)$	$R_d(\Omega)$	$L_d(pH)$	$C_{pd}(pF)$	$R_s(\Omega)$	$L_s(pH)$
2,7 (x1, 6)	84 (x1)	0,067 (x1)	0,23 (x0,62)	66 (x1)	0,136 (x1)	0,15(x0,62)	1
Paramètres intrinsèques							
$C_{gs}(pF)$	$C_{gd}(pF)$	$C_{ds}(pF)$	$r_i(\Omega)$	$R_{gd}(\Omega)$	$g_m(S)$	$g_d(mS)$	$\tau(ps)$
6 (x1, 6)	0,188 (x1, 6)	1,43 (x1, 6)	0,21	28	0,45 (x1, 6)	4,2 (x1, 6)	4,2

TABLE 3.6 – Valeurs des paramètres extrinsèques et intrinsèques extraites pour le composant $8 \times 400 \times 0,7 \mu m^2$ à la polarisation $V_{DS} = 20V, I_{DS} = 155mA$. Le coefficient multiplicateur illustre les variations de chaque paramètre dû à la variation de W , leurs valeurs sont à rapprocher de $\Delta W = 1,6$.

- Variation de la longueur de grille / Extraction du $8 \times 250 \times 0,5 \mu m^2$

La faible variation de la longueur de grille L_G entre les deux composants (de 700nm à 500nm) n'est pas notable sur la figure 3.14. Cependant une telle modification entraîne des variations très importantes quand aux filières des composants comparés. Ce changement majeur se répercute sur les paramètres du schéma équivalent du modèle.

Les répercussion propres à une diminution de la longueur L_G sont présentées dans la table 3.7. Elles s'illustrent par une augmentation de R_g de manière inversement proportionnelle ($\Delta L_G^{-1} = 1,4$). Comme nous l'avons dit précédemment les variations des paramètres intrinsèques R_i et R_{gd} ne sont pas facilement assimilables à une variation du développement du transistor étudié, elle ne sera donc pas prise en compte. La réduction de la longueur L_G entraîne essentiellement une diminution de la capacité C_{GS} proportionnellement à la variation de longueur de doigt $\Delta L_G = 0,7$, les autres capacités intrinsèques restent constantes. La variation de l'inductance L_G n'entraînant pas de modification du bus de distribution des doigts d'entrée et sortie du composant, les valeurs des paramètres C_{pg} , L_g , C_{pd} et L_d ne sont pas modifiées par la variation de ce paramètre.

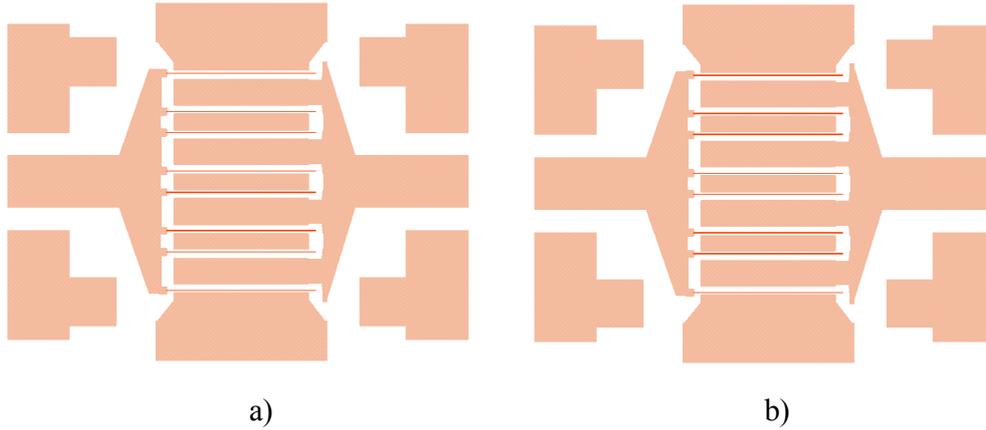


FIGURE 3.14 – Empreinte du a) composant référence : $8 \times 250 \times 0,7 \mu m^2$ et b) du composant étudié pour une variation de L_G : $8 \times 250 \times 0,5 \mu m^2$.

Paramètres extrinsèques							
$R_g(\Omega)$	$L_g(pH)$	$C_{pg}(pF)$	$R_d(\Omega)$	$L_d(pH)$	$C_{pd}(pF)$	$R_s(\Omega)$	$L_s(pH)$
2,5 (x1,6)	87 (x1)	0,070 (x1)	0,33 (x1)	70 (x1)	0,141 (x1)	0,26 (x1)	1,6 (x1)
Paramètres intrinsèques							
$C_{gs}(pF)$	$C_{gd}(fF)$	$C_{ds}(pF)$	$r_i(\Omega)$	$R_{gd}(\Omega)$	$g_m(S)$	$g_d(mS)$	$\tau(ps)$
3 (x0,75)	0,12 (x1)	1 (x1)	0,21	38	0,33	5,5	3,4

TABLE 3.7 – Valeurs des paramètres extrinsèques et intrinsèques extraites pour le composant $8 \times 250 \times 0,5 \mu m^2$ à la polarisation $V_{DS} = 20V, I_{DS} = 96mA$. Le coefficient multiplicateur illustre les variations de chaque paramètre dû à la variation de L_G , leurs valeurs sont à rapprocher de $\Delta L_G = 0,7$ ou son inverse $\Delta L_G^{-1} = 1,4$.

Cependant, les lois de variations de la longueur L_G que nous présentons ici peuvent rencontrer certaines limites. En effet, le III-V Lab propose plusieurs topologies allant jusqu'à $L_G = 0,15 \mu m$. Nous présentons en figure 3.15 les variations de la fréquence de transition F_t en fonction de la longueur L_G [36].

Ce graphe permet de constater que la fréquence de transition augmente lorsque la longueur de grille diminue. Cependant dans le cas des HEMTs AlGaIn/GaN, F_t commence à plafonner pour des longueurs de grilles inférieures à $0,5 \mu m$ et atteint une fréquence de transition maximum $F_{tmax} \approx 35GHz$. Cette limitation peut être expliquée par le phénomène de longueur de grille effective observé sur les transistors MESFETs par S. H. Wemple [110]. On peut donc expliquer cette limitation par une longueur de grille minimum en dessous de laquelle la fréquence de transition ne varie plus. Cette étude montre également que dans le cas des HEMTs à base d'InAlIn/GaN la saturation est beaucoup moins marquée. Le tracé de la fréquence de transition est F_t peut donc également servir d'indicateur de limite pour l'application des lois d'échelles.

Nous avons choisi d'aborder de manière qualitative les lois de variation présentées

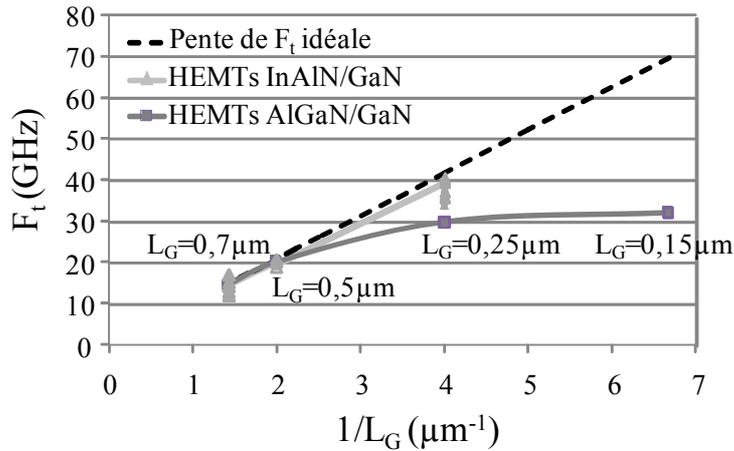


FIGURE 3.15 – Evolution de la fréquence de transition F_t pour une variation de la longueur de grille L_G pour des composants HEMTs AlGaIn/GaN et InAlN/GaN réalisés au III-V Lab.

précédemment car elles représentent un support important de la modélisation petit signal qui sera utilisé dans le chapitre 4.

3.3.3.3 Applications

Nous présentons deux exemples de réalisations utilisant des modèles de transistors construits par lois d'échelles. L'un d'entre eux sera développé dans le chapitre suivant. L'autre application utilisant les règles d'échelles est la conception d'un composant pré-adapté (figure 3.16). La pré-adaptation est destinée à améliorer les mesures load-pull en présentant des impédances proches de 50Ω . Les règles d'échelles ont été appliquées à partir d'un composant $8 \times 75 \times 0,25 \mu\text{m}^2$ pour prédire le modèle linéaire du $4 \times 40 \times 0,15 \mu\text{m}^2$. L'empreinte de ce composant est ajoutée au masque de la prochaine génération de composant.

En figure 3.17 on peut observer les résultats issus des simulations du modèle pour une étude petit-signal réalisée à l'aide du logiciel ADS d'Agilent ADS.

La simulation de paramètres-[S] permet de mettre en avant le comportement petit signal du composant réalisé.

La fabrication de ce composant pré-adapté est actuellement en cours. Une fois mesuré nous pourrions réaliser des ajustements sur les lois utilisées, et vérifier les limitations dues aux effets de canal court.

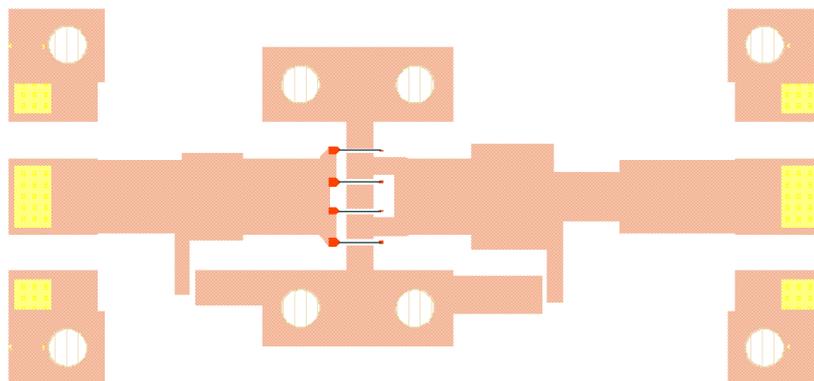


FIGURE 3.16 – Empreinte de la conception réalisée à partir du composant HEMT InAlN/GaN de développement $4 \times 40 \times 0,15 \mu\text{m}^2$.

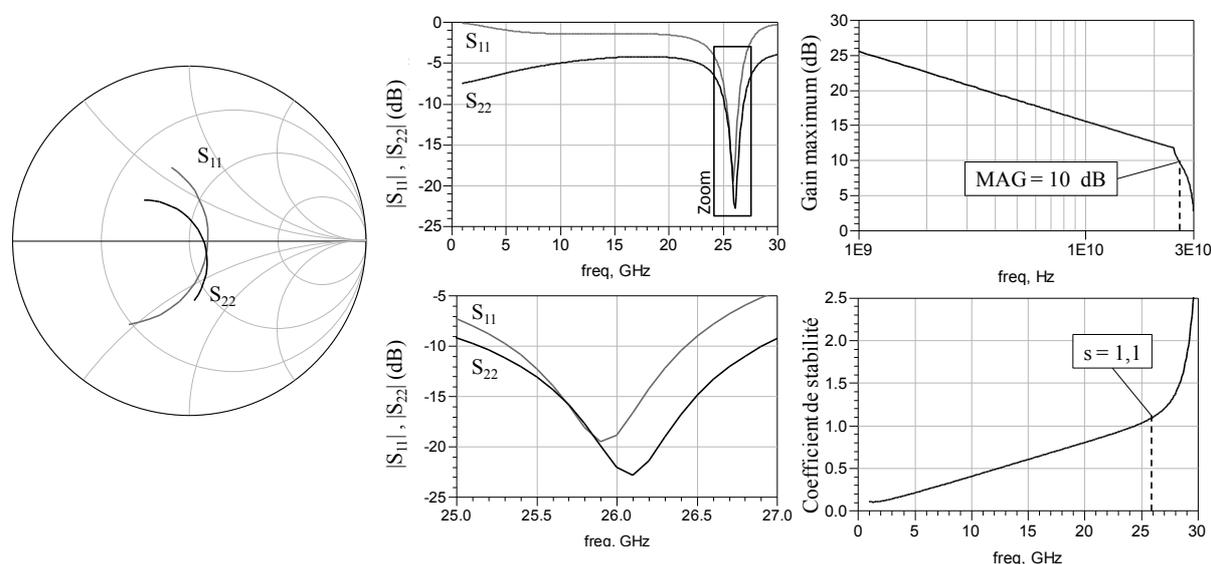


FIGURE 3.17 – Simulation des performances petit signal du composant HEMT $4 \times 50 \times 0,15 \mu\text{m}^2$. Présentation des coefficients de réflexion d'entrée et de sortie illustrant l'adaptation en puissance, ainsi que le gain maximum et le facteur de stabilité k .

3.4 Modélisation non-linéaire

Afin de rendre le modèle non-linéaire nous allons inclure la définition des capacités permettant de valider le fonctionnement grand signal du modèle.

3.4.1 Extraction des capacités non-linéaires

Les capacités C_{GS} , C_{GD} et C_{DS} du modèle sont des paramètres intrinsèques du modèle qu'il est nécessaire d'extraire en tout point de fonctionnement du composant. En général, pour une application d'amplification de puissance, celles-ci sont extraites sur une droite

de charge [22]. Dans le cas d'une application de commutation, la zone de fonctionnement est localisée dans la zone ohmique lorsque le transistor est *ON* et à proximité de la zone de pincement lorsque le composant est à l'état *transistor-OFF*.

Afin de décrire précisément les zones de fonctionnement, nous avons opté pour des équations de capacités non-linéaires à une dimension.

- De la même manière que pour l'amplification de puissance, les capacités C_{GS} et C_{GD} seront exprimées en fonction de la tension à leur bornes.

$$C_{gx} = C_{gx0} + \frac{C_{gx1} - C_{gx0}}{2} \cdot [1 + \tanh(a_{gx} \cdot (Vm_{gx} + Vgx))] \quad (3.29)$$

$$- \frac{C_{gx2}}{2} \cdot [1 + \tanh(b_{gx} \cdot (Vp_{gx} + Vgx))]$$

où x représente les accès s ou d (source et drain)

En mode de commutation, les amplitudes de tensions aux bornes des capacités C_{GS} et C_{GD} sont plus importantes. En effet, V_{GS} peut atteindre des valeurs négatives bien au delà de la tension de pincement lorsque le composant est à l'état *transistor-OFF* (typiquement $-20V$) [101], allant jusqu'à $V_{GS} = 0V$ ou $+1V$ en *transistor-ON*.

- Dans les applications d'amplification de puissance, la capacité drain-source C_{DS} est habituellement gardée constante [111]. Cependant, cette approximation ne peut pas être faite dans le cas d'un fonctionnement en commutation. C'est pourquoi nous avons choisi de la définir à l'aide d'une équation à une dimension paramétrée par V_{GS-DC} . Suivant la formulation 3.30 la capacité passe ainsi à une valeur basse (0 pF) pour des tensions drain-source faibles ou négatives.

$$C_{ds} = \frac{C_{ds1} - C_{ds0}}{2} \cdot [1 + \tanh(a_{ds} \cdot (Vcor_{ds} + Vds - Vgs))] \quad (3.30)$$

La figure 3.18 permet de comparer le modèle des capacités C_{GD} , C_{DS} et C_{GS} avec leur mesures. Les valeurs des capacités sont obtenues grâce à une extraction réalisée à chaque point de polarisation dans les zones de fonctionnement pressenties. On peut constater sur cette figure que la définition de la capacité C_{GD} 3.18 a) par une équation à une dimension passant par les valeurs moyennes des points mesurés semble adéquate. Cette même équation a été utilisée pour la description de la capacité C_{GS} . Même si celle-ci ne passe pas par l'ensemble des valeurs mesurées (figure 3.18 b)) nous avons constaté lors des étapes de validation qu'une telle définition était convenable. En revanche, l'équation de la capacité C_{DS} qui était gardée fixe dans le cas des applications d'amplificateur est exprimée en fonction de la tension V_{DS} et paramétrée par la tension de polarisation V_{GS} . On peut observer sur la figure 3.18 c) que ce paramétrage complémentaire est nécessaire pour restituer les valeurs obtenues en mesures.

$C_{gd0}(pF)$	$C_{gd1}(pF)$	$C_{gd2}(pF)$	a_{gd}	b_{gd}	$Vm_{gd}(V)$
0.09	0.28	-0.23	0.6	0.18	3.5
$Vp_{gd}(V)$	$C_{gs0}(pF)$	$C_{gs1}(pF)$	$C_{gs2}(pF)$	a_{gs}	b_{gs}
13	0.2	0.65	0.01	1.5	0.6
$Vm_{gs}(V)$	$Vp_{gs}(V)$	$C_{ds0}(pF)$	$C_{ds1}(pF)$	a_{ds}	$Vcor(V)$
4.8	2	0	0.135	1	-4.2

TABLE 3.8 – Valeurs des paramètres utilisés dans les équations de C_{gs} , C_{ds} , C_{gd} pour le composant HEMT à base de GaN de développement 8x75 μm .

Pour la création d'un modèle multi-applications, C. Charbonniaud [100] préconise l'utilisation de capacités non-linéaires définies par des équation à deux dimensions. Pour des raisons de complexité des capacités non-linéaires et pour améliorer la convergence du simulateur, nous nous en tiendrons à la définition donnée au paragraphe précédent. Cette définition sera validée par la suite de nos études.

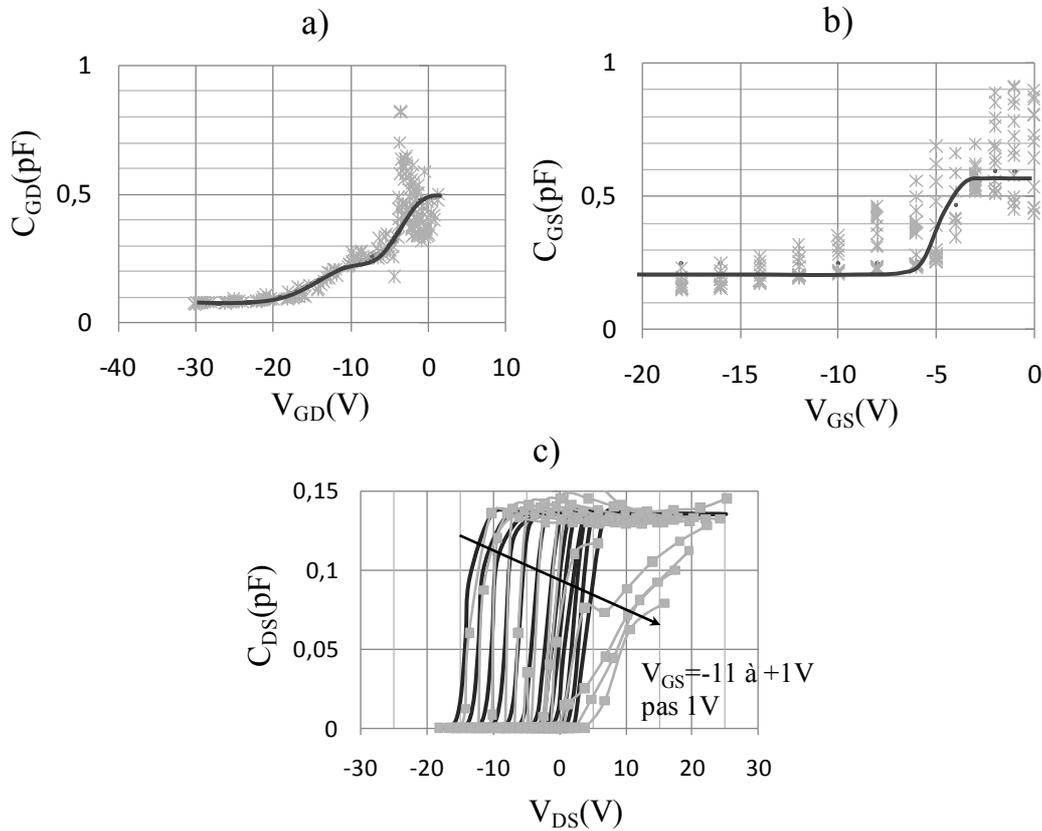


FIGURE 3.18 – Comparaison mesures (symboles) / modèles (traits pleins) des capacités a) C_{GS} en fonction de V_{GS} , b) C_{GD} en fonction de V_{GD} et c) C_{DS} en fonction de V_{DS} et paramétré par la tension de polarisation de grille V_{GS-DC} .

Nous portons dans la table 3.8 les valeurs des paramètres définis dans les équations précédentes.

3.4.2 Validation du modèle

Nous avons présenté un modèle complet du composant utilisant une définition nouvelle des capacités non-linéaires. Dans les prochains paragraphes nous nous attacherons à la validation de ce modèle. Pour cela nous le confronterons tout d'abord aux mesures petit signal dans les deux cadrans, puis aux mesures grand signal tout en portant une attention particulière aux cycles de charges extrinsèques de sortie.

3.4.2.1 Étude petit signal

Pour valider le modèle en petit signal, nous réalisons une comparaison entre les mesures et le modèle des quatre différents points de polarisation suivants :

- P_1 : $V_{DSi} = 3V$; $I_{DSi} = 420mA$ (*transistor-ON*),
- P_2 : $V_{DSi} = -2V$; $I_{DSi} = -370mA$ (*transistor-ON*),
- P_3 : $V_{DSi} = 10V$; $I_{DSi} = 0,1mA$ (*transistor-OFF*),
- P_4 : $V_{DSi} = -14,4V$; $I_{DSi} = -110mA$ (*transistor-OFF*).

Ces points correspondent à des points de fonctionnement particuliers situés sur les droites de charges en mode *transistor-ON* et *-OFF* pour les tensions V_{DS} positives ou négatives (figure 3.19).

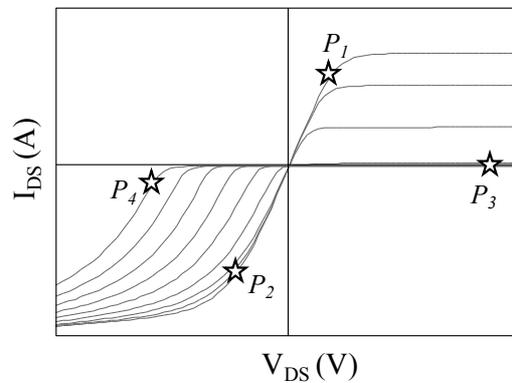


FIGURE 3.19 – Repérage des points P_1 , P_2 , P_3 et P_4 retenus pour la comparaison mesures/modèle.

Dans les figures 3.20, 3.21, 3.22 et 3.23 nous présentons cette comparaison petit signal obtenue grâce aux équations des capacités présentées précédemment.

On peut observer une légère divergence entre la mesure et le modèle des coefficients de transmission S_{12} et S_{21} pour des fréquences supérieures à $25GHz$. Elle s'explique aisément par les pertes dynamiques associées aux limites de l'accès RF des tés de polarisation. Nous constatons malgré tout une bonne concordance entre les mesures et le modèle. Cela nous permet de valider les équations des capacités non-linéaire en petit signal.

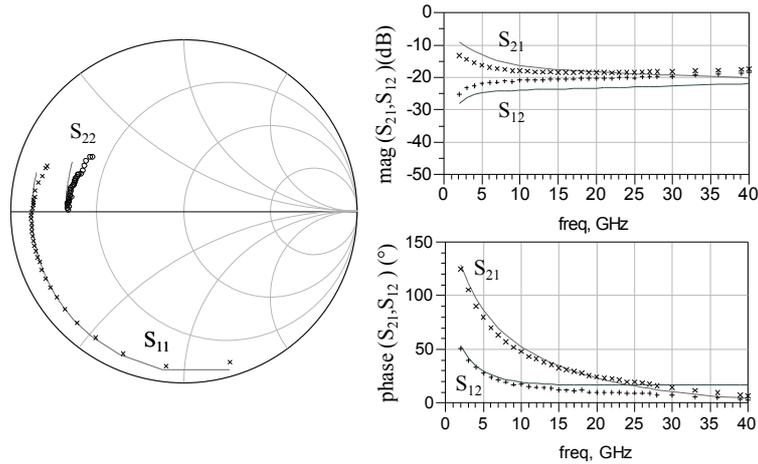


FIGURE 3.20 – Comparaison entre la mesure (symboles) et le modèle (traits pleins) des paramètres- $[S]$ au point de polarisation P_1 , *transistor-ON* pour $V_{DS} > 0V$.

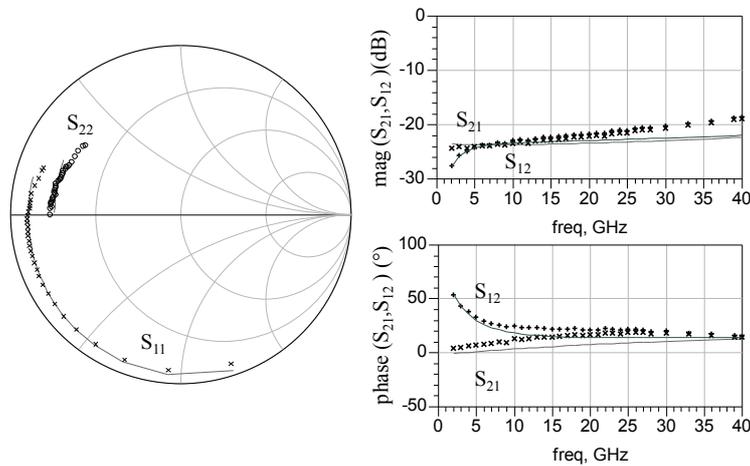


FIGURE 3.21 – Comparaison entre la mesure (symboles) et le modèle (traits pleins) des paramètres- $[S]$ au point de polarisation P_2 , *transistor-ON* pour $V_{DS} < 0V$.

3.4.2.2 Etude grand signal

Afin de réaliser une comparaison grand signal critique nous avons choisi de placer le modèle dans les conditions de mesures présentées dans le chapitre précédent. Nous comparerons donc les cycles de charge extrinsèques, ainsi que les phénomènes d'autopolarisation observés précédemment. Pour cela, nous utiliserons un procédé présenté par J. Faraj [71], qui associe la mesure temporelle des ondes incidentes et réfléchies en entrée et en sortie du DST au logiciel de conception ADS d'Agilent. Cette méthode permet d'injecter la valeur exacte du signal mesuré au fondamental et aux harmoniques, et permet également, à la manière du *load-pull actif*, de générer les impédances RF mesurées lors de la caractérisation.

A titre d'information, nous rappelons en figure 3.24 le montage utilisé reposant sur

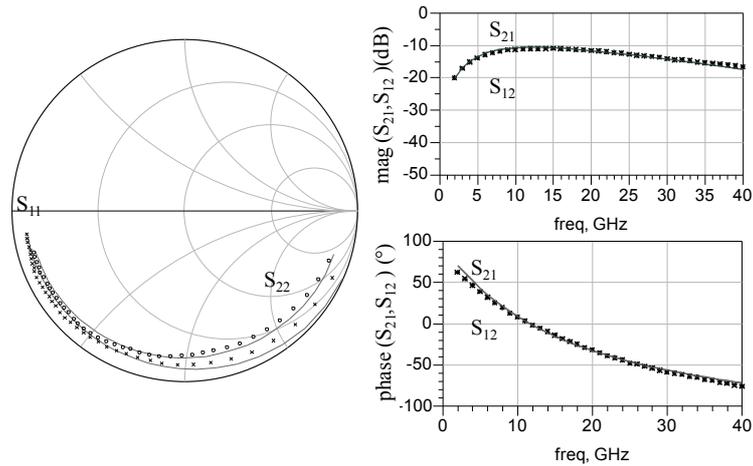


FIGURE 3.22 – Comparaison entre la mesure (symboles) et le modèle (traits pleins) des paramètres-[S] au point de polarisation P_3 , *transistor-OFF* pour $V_{DS} > 0V$.

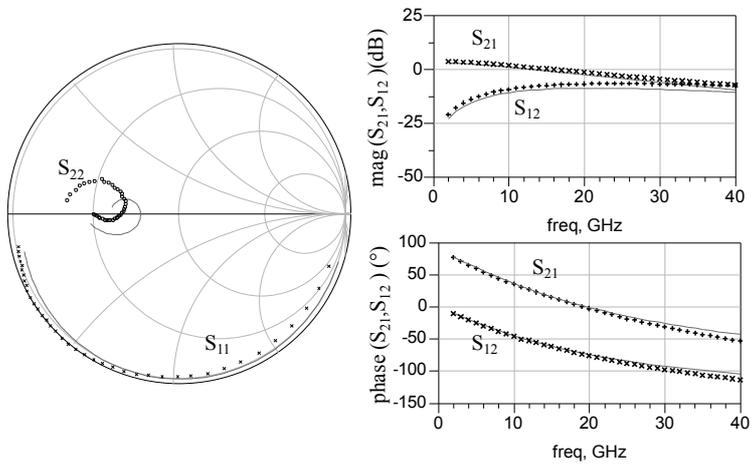


FIGURE 3.23 – Comparaison entre la mesure (symboles) et le modèle (traits pleins) des paramètres-[S] au point de polarisation P_4 , *transistor-OFF* pour $V_{DS} < 0V$.

l'injection du signal de puissance RF, à la fréquence fondamentale $f_0 = 4GHz$, par l'accès de drain.

- Impédance de drain $1 M\Omega$ et autopolarisation en V_{DS}

Pour une impédance DC de drain de $1 M\Omega$, équivalente à un potentiel laissé flottant, nous présentons en figure 3.25 une comparaison entre les mesures et le modèle réalisée sur le cycle de charge extrinsèque pour différentes puissances d'entrée $P_e = 7, 15, 24$ et $30 dBm$ dans les deux modes de commutation.

On peut observer une bonne concordance du modèle dans les deux modes de fonctionnement « *-ON* » et « *-OFF* » pour un balayage de puissance allant jusqu'à $32dBm$.

Le modèle permet alors de visualiser les paramètres intrinsèques ce qui n'est pas possible par la mesure. Nous présentons alors en figure 3.26 les cycles de charges

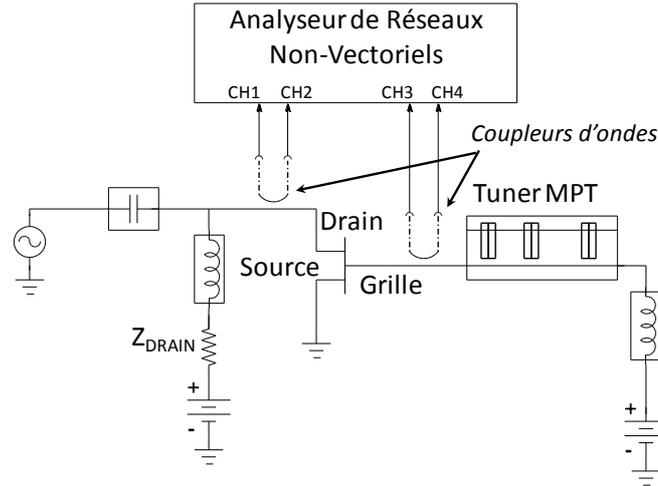


FIGURE 3.24 – Configuration du banc utilisé pour la mesure du coefficient de réflexion de drain, permettant l’acquisition des formes d’ondes temporelles.

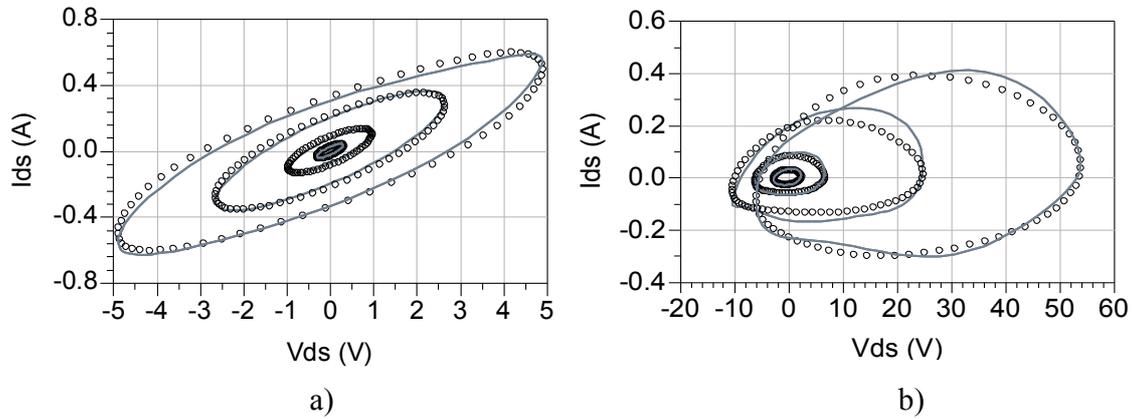


FIGURE 3.25 – Cycles de charges extrinsèques mesurés et simulés pour un balayage de la puissance d’entrée $P_e = 7, 15, 24$ et 30 dBm a) en mode transistor-ON ($V_{GS} = 0V$) et b) en mode transistor-OFF ($V_{GS} = -15V$).

intrinsèques obtenus par la simulation du modèle en mode *transistor-ON* et *-OFF* pour une puissance d’entrée $P_e = 32$ dBm.

Ce graphe nous permet d’observer la différence entre les cycles de charges extrinsèques et intrinsèques. L’ouverture des cycles de charges extrinsèques est due à l’effet des capacités. Le phénomène d’autopolarisation en tension de drain est ici évident. En mode *transistor-OFF* la valeur moyenne de la tension n’est pas nulle. Le cycle intrinsèque reste fermé et le courant I_{DS} est nul. Ceci confirme l’interprétation réalisée dans le chapitre précédent selon laquelle l’autopolarisation en V_{DS} est due à la dissymétrie du réseau I-V.

Nous avons ensuite appliqué, comme dans le chapitre précédent, différentes impédances de fermeture pour ce composant. Nous présentons en figure 3.27 la comparaison réalisée

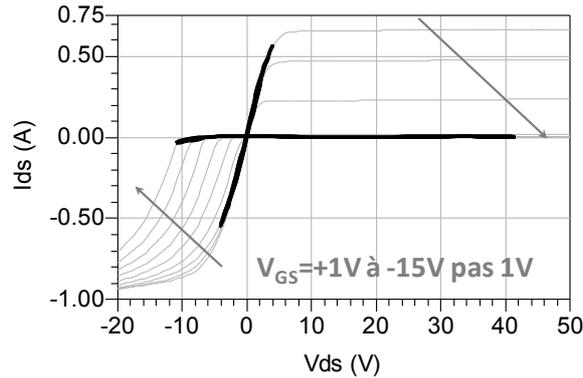


FIGURE 3.26 – Réseau I-V simulé en gris pour une variation de VDS allant de +1V à -15V par pas de 1V et cycles de charges intrinsèques simulés en mode *transistor-ON* et *-OFF* pour une puissance d’entrée $P_e = 32 \text{ dBm}$.

entre l’autopolarisation observée au cours de la mesure, ainsi que celle donnée par le modèle.

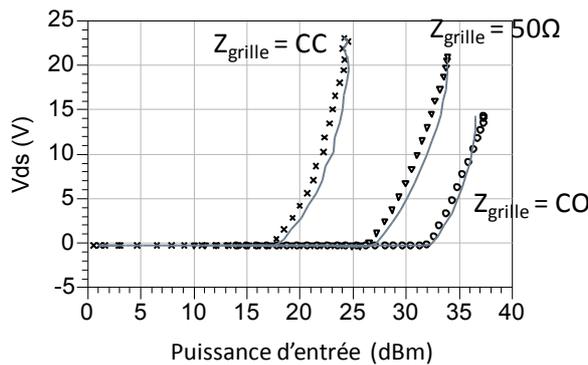


FIGURE 3.27 – Comparaison mesures (symboles)/ modèle (traits pleins) du phénomène d’autopolarisation de la tension de drain V_{DS} en fonction de la puissance d’entrée pour les trois impédances RF de grille $Z_G = CC$, 50Ω et CO .

On constate que le phénomène d’autopolarisation observé pour une polarisation *flottante* de l’accès de drain est convenablement reproduit par le modèle, permettant ainsi la visualisation des paramètres intrinsèques.

- Impédance de drain 10Ω et autopolarisation en I_{DS}

Pour une faible impédance DC de drain de 10Ω nous présentons en figure 3.28 une comparaison entre les mesures et le modèle réalisée sur les cycles de charges extrinsèques pour différentes puissances d’entrée $P_e = 7, 15, 24$ et 30 dBm dans les deux modes de commutation.

Lorsque le transistor est à l’état *transistor-ON*, la concordance entre les mesures et le modèle reste aussi bonne que dans le cas précédent, car comme nous l’avons montré

précédemment, l'impédance DC de drain n'influe pas sur la forme des cycles de charges extrinsèques. En revanche à l'état *transistor-OFF*, du fait du comportement fortement non-linéaire du modèle pour les puissances d'entrée supérieures à $28dBm$, on peut observer un léger écart entre la mesure et le modèle tout en conservant un comportement analogue.

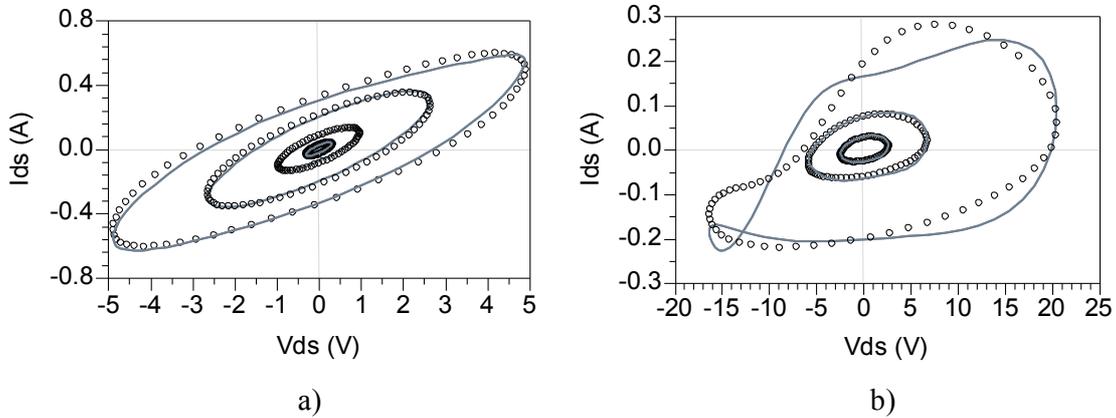


FIGURE 3.28 – Cycles de charges extrinsèques mesurés et simulés a) pour un balayage de la puissance d'entrée $P_e = 7, 15, 24$ et $30 dBm$ en mode transistor-ON ($V_{GS} = 0V$) et b) pour un balayage de la puissance d'entrée $P_e = 7, 15$ et $24 dBm$ en mode transistor-OFF ($V_{GS} = -15V$).

De la même manière que dans le cas précédent nous proposons en figure 3.29 les cycles de charge intrinsèques accessibles en simulation grâce aux paramètres du modèle pour un niveau de puissance d'entrée $P_e = 32 dBm$.

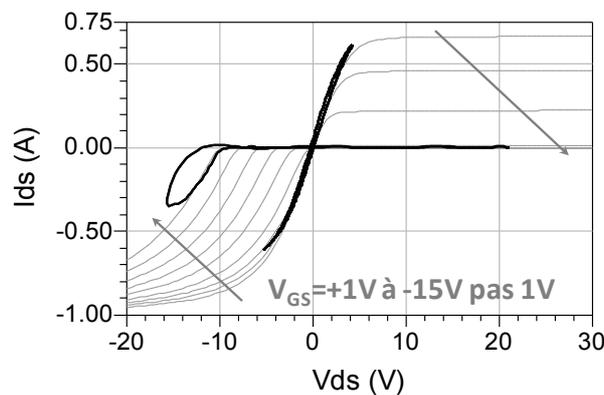


FIGURE 3.29 – Réseau I-V simulé en gris pour une variation de V_{DS} allant de $+1V$ à $-15V$ par pas de $1V$ et cycles de charges intrinsèques simulés en mode *transistor-ON* et *-OFF* pour une puissance d'entrée $P_e = 32 dBm$.

On peut noter que contrairement au cas précédent, lorsque le transistor est *OFF*, le cycle de charge reste centré autour de la tension de polarisation $V_{DS} = 0V$. Ainsi du fait de la dissymétrie du réseau I-V, le cycle de charge est contraint de suivre le réseau dans

la zone où V_{DS} est fortement négatif, générant ainsi un courant d'autopolarisation I_{DS} négatif.

Nous présentons donc une comparaison (figure 3.30) entre la mesure et le modèle dans cette configuration mettant en évidence l'influence de l'impédance RF de grille sur l'autopolarisation du courant de drain I_{DS} .

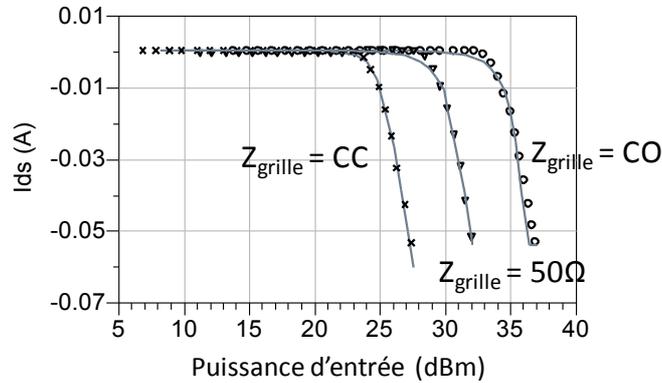


FIGURE 3.30 – Comparaison mesures (symboles) / modèle (traits pleins) du phénomène d'autopolarisation du courant de drain I_{DS} en fonction de la puissance d'entrée pour les trois impédances RF de grille $Z_G = CC$, 50Ω et CO .

Nous avons pu constater une très bonne concordance entre la mesure et le modèle reposant sur l'étude des formes d'ondes temporelles qui constituent un critère déterminant en fonctionnement non-linéaire.

De plus, cet examen des paramètres intrinsèques se révèle particulièrement approprié pour la mise en évidence de l'importance du type de polarisation appliquée sur le drain.

- Coefficient de reflexion Γ_{Drain}

Nous complétons cette validation en nous intéressant au coefficient de reflexion de drain, mais également aux pertes d'insertion ainsi qu'à l'isolation d'un système T/R qui en découle.

Nous présentons tout d'abord, en figure 3.31 une comparaison effectuée entre la mesure et le modèle sur Γ_{Drain} dans les deux modes de fonctionnement *transistor-ON* et *OFF*.

La concordance des coefficients de réflexion étant acceptable dans les cas où la tension de commande vaut $V_{GS} = 0V$ (*transistor-ON*) et $V_{GS} = -15V$ (*transistor-OFF*), nous proposons d'utiliser ces données dans une application de commutateur utilisant un seul composant en configuration parallèle. Le transistor est alors assimilé à un interrupteur d'impédance infinie lorsque $V_{GS} = -15V$, et d'impédance faible lorsque $V_{GS} = 0V$. La figure 3.32 présente ces deux états, ainsi que les pertes qui leur sont associées. En effet, chacun des états engendrés par le transistor étant non-idéal, l'isolation ainsi que les pertes d'insertion sont les critères déterminants pour la conception d'un commutateur. Nous

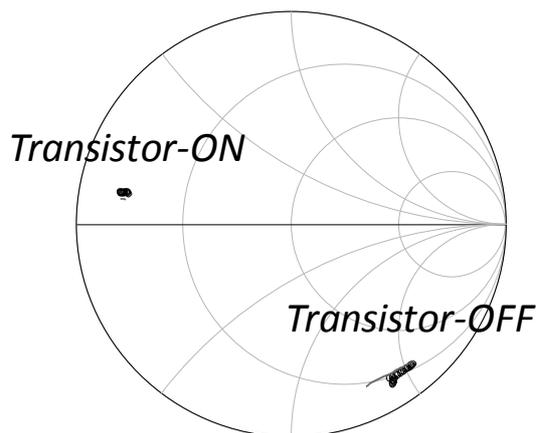


FIGURE 3.31 – Comparaison mesures (symboles) / modèle (traits pleins) entre les coefficients de réflexion dans les deux modes de fonctionnement, *transistor-OFF* ($V_{GS} = -15V$) et *transistor-ON* ($V_{GS} = 0V$).

considérons que le circuit est chargé sur 50Ω , correspondant à l'impédance caractéristique d'un élément quelconque du circuit dans lequel le commutateur pourrait être inclus.

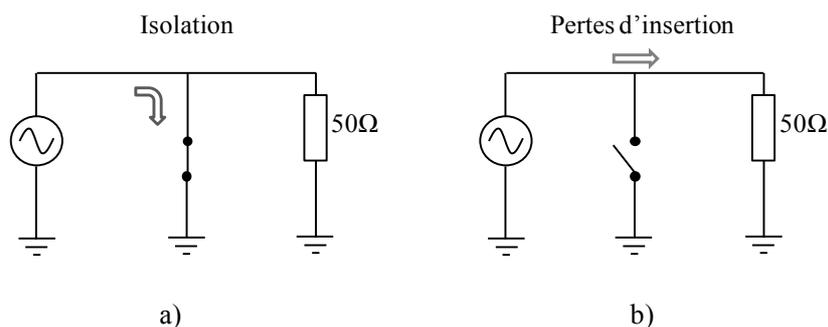


FIGURE 3.32 – Schéma équivalent d'un montage de commutation en configuration parallèle, a) lorsque le composant est à l'état *transistor-ON* le commutateur isole la charge et b) lorsqu'il est à l'état *transistor-OFF* le commutateur favorise le transfert du signal RF à la charge.

Pour étudier ces deux états, nous proposons de nous intéresser à deux simulations faisant intervenir les coefficients de réflexion présentés précédemment :

- la première utilisant les valeurs des coefficients de réflexion simulés issus du modèle (figure 3.33.a),
- la seconde faisant intervenir les valeurs des coefficients de réflexions mesurés (figure 3.33.b)

Les résultats de cette comparaison sont portés dans la figure 3.34. Ils sont proposés en fonction de la puissance disponible. Ceci permet de montrer l'aptitude de cette technologie à supporter de forts niveaux de puissance [112].

Ces résultats mettent en évidence un bon comportement du modèle dans une

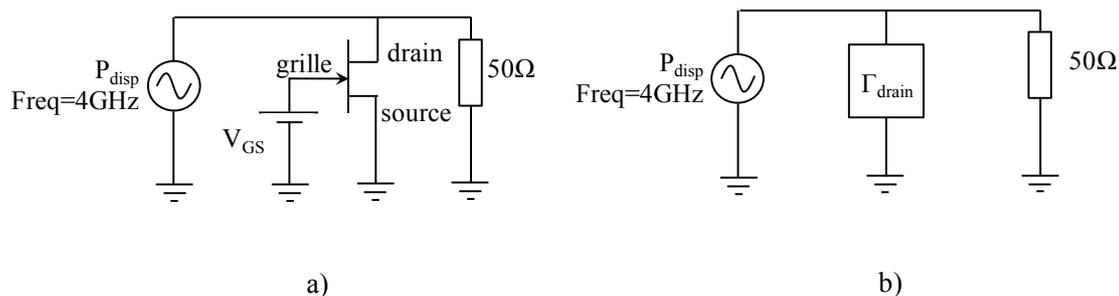


FIGURE 3.33 – a) Schéma de montage du modèle de transistor en configuration parallèle à la charge. b) Remplacement du composant par un dipôle d'impédance Z mesuré.

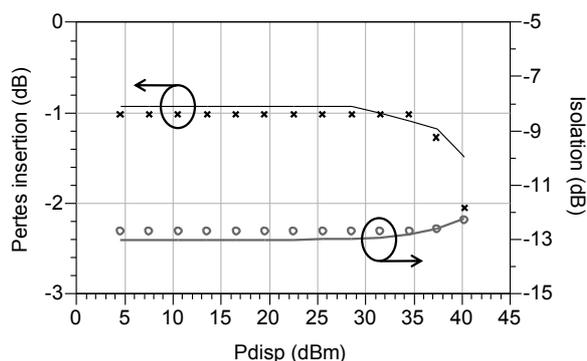


FIGURE 3.34 – Comparaison des pertes d'insertion et de l'isolation liés aux coefficients de réflexion de drain mesurés (symboles) et simulés (traits pleins) en fonction de la puissance disponible issue de la source RF.

application de commutation en configuration parallèle. De plus, les valeurs d'isolations et de pertes d'insertions sont en accord avec celles que l'on peut trouver dans la littérature [113]. Et nous avons pu constater [114] que l'extraction du modèle en configuration parallèle peut être également utilisé dans le cas de commutateurs en configuration série.

Le modèle proposé a donc été validé pour des applications de commutation. Non seulement grâce à une excellente concordance entre la mesure et le modèle, mais aussi surtout une bonne prise en compte des phénomènes non-linéaires propres aux types de polarisations appliquées.

3.5 Modélisation de l'effet thermique

Afin de compléter ce modèle, nous proposons dans cette partie d'ajouter la dépendance en température dans la variation du courant. Dans un fonctionnement de commutation encore appelé *FET froid*, la température du composant n'évolue pas du fait de l'absence puissance dissipée DC. Cependant, les performances du composant peuvent évoluer avec la variation de la température ambiante. Ainsi, nous avons choisi d'intégrer une dépendance

thermique de la résistance R_{ON} dont les mesures ont été présentées dans le chapitre 2.

3.5.1 Méthode d'intégration

La variation de la résistance $R_{ON}(T)$ due à la température ne se met en évidence que dans le cas où le composant est à l'état *transistor-ON*. Nous avons choisi d'utiliser une fonction linéaire classique 3.31 afin de modéliser le comportement de la résistance R_{ON} en fonction de la température.

$$I_{ds}(T) = I_{ds0} \cdot (1 + \alpha \cdot \Delta T) \quad (3.31)$$

Le résultat obtenu pour le composant HEMT AlGaIn/GaN de développement $600\mu m$ est présenté en figure 3.35 pour des températures variant de -25 à $125^\circ C$.

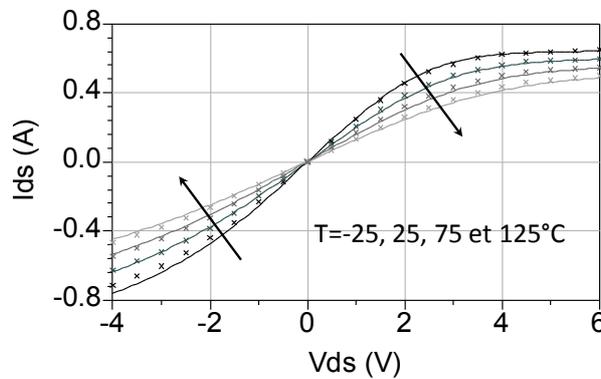


FIGURE 3.35 – Comparaison mesures / modèle des courbes à I_{DS} en fonction de V_{DS} à $V_{GS} = 0V$, pour une variation de la température de socle allant de $-25^\circ C$ à $125^\circ C$ par pas de $50^\circ C$.

Nous rappelons que dans le cas de l'application de commutation développée ici (fonctionnement *FET froid*), il n'est pas nécessaire de compléter le modèle thermique par l'impédance thermique Z_{Th} .

3.5.2 Prévision du comportement thermique grand signal

Une fois le modèle validé, nous l'utilisons afin de prévoir son comportement en régime grand signal lors d'une variation de la température ambiante. Pour cela, nous nous concentrons à l'état *transistor-ON*, pour lequel nous observons en figure 3.36 les cycles de charges intrinsèques donnés par la simulation pour une puissance d'entrée $P_e = 32 dBm$.

Comme nous déjà l'avons vu, une augmentation de la température entraîne une augmentation de la résistance R_{ON} qui va avoir pour conséquence de réduire la qualité du court circuit créé. Comme le montre la figure 3.37, l'augmentation de la température

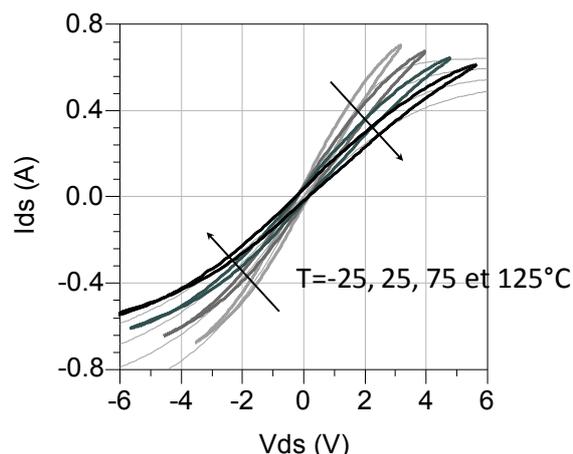


FIGURE 3.36 – Cycles de charges intrinsèques de drain simulés pour une variation de température $T = -25, 25, 75$ et 125°C à un niveau de puissance d'entrée $P_e = 32\text{dBm}$.

engendre un écartement du coefficient de réflexion de drain du court-circuit pour se rapprocher du centre de l'abaque.

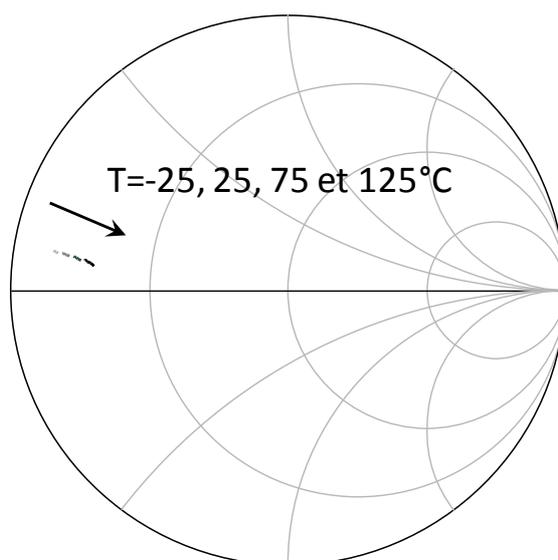


FIGURE 3.37 – Variation des coefficients de réflexion Γ_{Drain} simulés pour les quatre températures étudiées et un balayage de puissance P_e allant de 10 à 36dbm .

Ces simulations font parties des limites de l'exploitation du modèle extrait.

3.6 Conclusion

Dans ce chapitre nous avons présenté les différentes approches pouvant être utilisées pour la réalisation de modèles de composants HEMT. Le modèle phénoménologique retenu a été rapproché des paramètres technologiques dans le cas d'une variation du

développement total du composant étudié.

Ce modèle dont la validité a déjà largement été éprouvée pour des applications d'amplification de puissance a servi de support pour la modélisation de transistor utilisés en régime de commutation. Cette étude nous a permis de figer des étapes communes aux deux applications, et de réaliser la spécification du modèle à partir de la définition des capacités non-linéaires. Cette étape d'extraction commune permet de poser les bases d'un modèle unique utilisable pour diverses applications. Ceci permet, non seulement, un gain de temps au cours de l'extraction du modèle mais également de confirmer l'aboutissement du schéma équivalent utilisé.

Enfin, nous avons pu réaliser une validation en régime linéaire et non-linéaire du modèle pour des applications de commutation en technologie HEMT à base de nitrure de gallium. Ce modèle permet également de reproduire le phénomène d'autopolarisation abordé dans le chapitre précédent tout en permettant une visualisation précise des cycles de charge intrinsèques.

Chapitre 4 :

Conception d'un amplificateur à base de HEMTs InAlN/GaN en bande Ka

4.1 Introduction

Afin d'évaluer l'apport de la technologie InAlN/GaN pour des applications hautes fréquences, le III-V Lab développe actuellement une technologie en grille courte $L_G = 0,15\mu m$. Néanmoins, des travaux préliminaires utilisant des transistors de $0,25\mu m$ de longueur de grilles ont été menés. L'un à $20GHz$ dédié aux applications du Centre National d'Études Spatiales (CNES) et un second à $26GHz$. Dans cette partie nous présenterons la conception et la réalisation ainsi que les résultats obtenus pour l'amplificateur fonctionnant à $26GHz$.

Nous présenterons dans un premier temps l'architecture envisagée de l'amplificateur, l'extraction du modèle de transistor et la conception du circuit.

Dans un deuxième temps nous présenterons les mesures réalisées sur cet amplificateur.

Enfin nous concluons sur l'ensemble des résultats obtenus et les perspectives d'une telle technologie pour l'amplification de puissance en bande Ka .

4.2 Conception d'un amplificateur à base de HEMT InAlN/GaN

Nous abordons dans cette partie la conception d'un amplificateur en bande Ka , utilisant un composant HEMT InAlN/GaN. Nous présenterons tout d'abord l'architecture retenue, ainsi que le transistor utilisé. Un modèle de ce dernier sera réalisé en utilisant les lois d'échelle précédemment explicitées. Nous présenterons ensuite les performances des circuits de sortie, inter-étage et d'entrée. Nous concluons la conception par la recherche d'éventuelles conditions d'instabilité.

4.2.1 Spécifications de l'amplificateur

Comme nous avons pu le constater dans l'état de l'art de la partie 1, la quasi-totalité des réalisations en bande K et Ka (20 à $35GHz$) sont fabriquées en technologies MMIC. Cette dernière présente à ces fréquences deux avantages prépondérants que sont la maîtrise des connections des transistors aux circuit d'adaptation ainsi que la compacité du circuit final. A ces fréquences, l'implantation de transistors dans des boîtiers est peu utilisée à cause des difficultés à maîtriser les connexions du transistor à son environnement extérieur. Pour faciliter la maîtrise des connections du transistor tout en gardant la souplesse de réalisation des circuit hybrides, nous avons utilisé le report de transistor par procédé *flip-chip* [115]. Cette méthode consiste à braser le composant *tête-bêche* (figure 4.1 sur des repères apposés sur le circuit. Le report *flip-chip* des transistors sera effectué par le III-V Lab grâce à un équipement dédié. Nous utiliserons un substrat d'AlN, présentant une

conductivité de $170W.m^{-1}.K^{-1}$ (à $300K$) afin de limiter l'échauffement des composants. L'alumine, plus couramment utilisée en technologie hybride présente une conductivité thermique de $17W.m^{-1}.K^{-1}$ (à $300K$), ce qui n'est pas suffisant pour notre application.

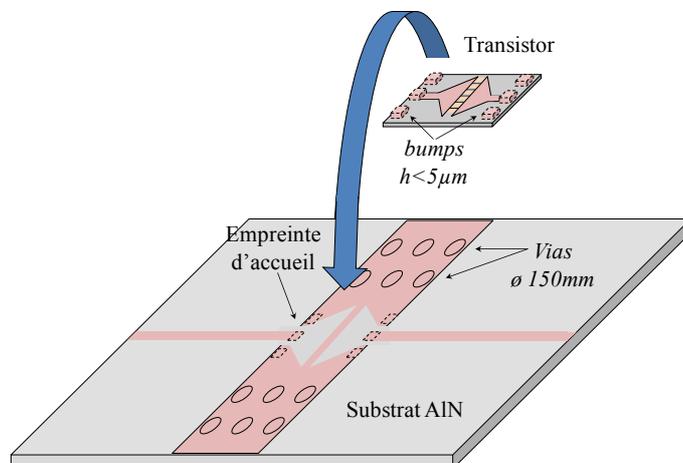


FIGURE 4.1 – Schéma de principe du report de transistors par procédé *flip-chip* sur AlN.

Le transistor utilisé pour cette application est un transistor HEMT de développement $4x75x0,25 \mu m^2$.

Le gain maximum à $26GHz$ de ce-dernier est présenté sur la figure 4.2.

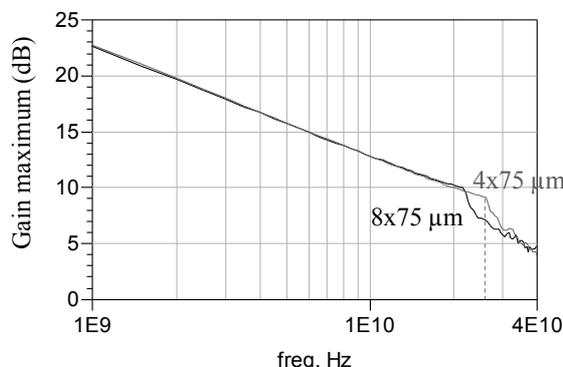


FIGURE 4.2 – Variation du gain maximum mesuré pour deux transistors InAlN/GaN ; l'un de 8 doigts de grille et l'autre de 4 doigts, pour une polarisation de $V_{DS} = 15V$ et $I_{DS} = 100mA/mm$. La diminution du développement total du composant (respectivement $600 \mu m$ et $300 \mu m$) entraîne un décalage de la limite MSG/MAG vers les fréquences supérieures, et une augmentation du gain disponible maximum à $26GHz$ (respectivement $7 dB$ et $9 dB$).

Plusieurs architectures ont été envisagées pour cet amplificateur. Ne possédant pas de mesures load-pull pour le transistor $4x75\mu m$, l'analyse de l'architecture a été réalisée à partir des performances attendues de ce transistor. Pour une compression de $4dB$, le modèle du transistor $8x75\mu m$ nous a permis de déterminer une densité de puissance de $3,5W/mm$ à $26GHz$. Le gain linéaire du $4x75\mu m$ vaut $G_{lin} = 9dB$ à $26GHz$.

	Entrée	Circuit d'entrée		1 ^{er} étage	Inter-étage		2 ^{eme} étage	Circuit de sortie		Sortie
		Pertes d'adapt.	Dist. 1 → 2		Pertes d'adapt.			Pertes d'adapt.	Comb. 2 → 1	
Gain/Pertes (dB)		-1	-3	7,5	-1,5		5	3	-0,3	
Puissance (dBm)	24									32,7
Puissance (W)	0,22									1,8

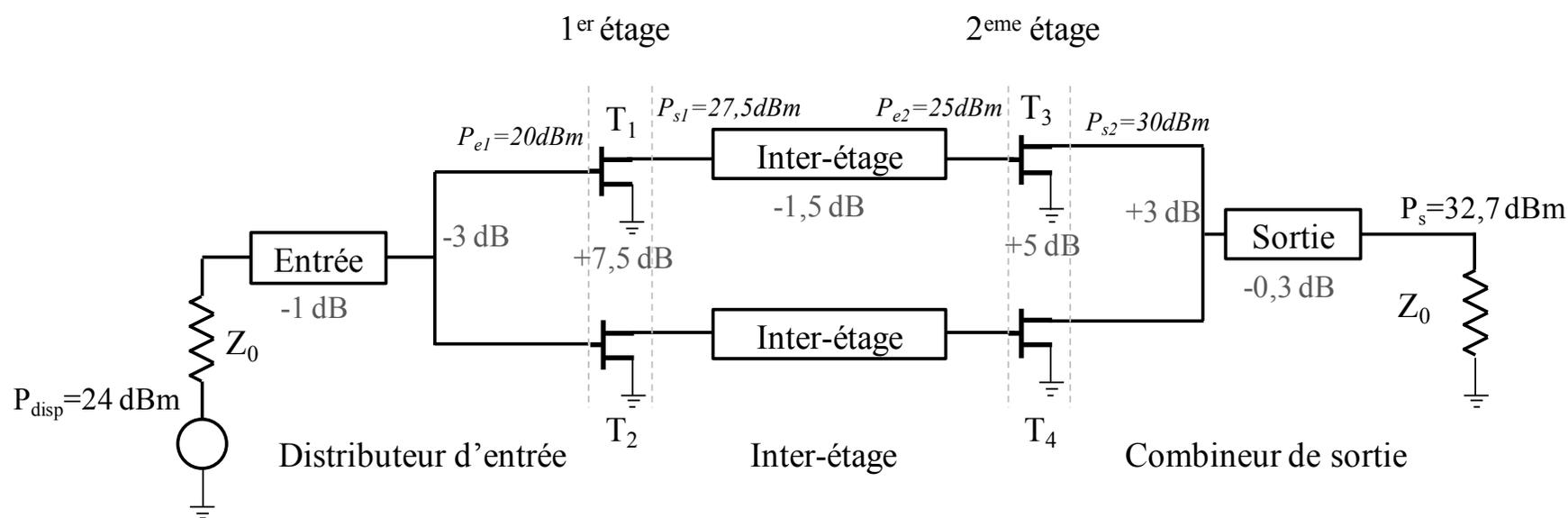


TABLE 4.1 – Table d’analyse permettant d’estimer la puissance aux bornes de chaque étage, et ainsi de réaliser un bilan de puissance préliminaire de l’amplificateur total. Ce bilan est illustré par l’architecture retenue pour ces travaux, utilisant 4 transistors répartis sur 2 étages. L’adaptation d’impédance a été réalisée de manière à présenter 50Ω à l’entrée et à la sortie de l’amplificateur. ($Z_0 = 50\Omega$)

La structure retenue pour cette conception repose sur l'association de deux étages constitués de deux transistors chacun. Ceux-ci sont notés T_1, T_2, T_3 et T_4 et sont identifiés sur la figure 4.1 avec les circuits d'adaptation d'impédance.

Il est ainsi possible de réaliser un bilan de puissance intervenant à chaque étage qui permet d'estimer les niveaux de puissance aux bornes des transistors T_1 et T_3 . On peut ainsi estimer quantitativement les performances propres à l'architecture retenue (table 4.1).

- Les valeurs indiquées négativement dans le tableau 4.1 correspondent aux pertes attendues des circuits d'adaptation. La distribution du signal RF d'une voie vers deux est représentée par une perte de $3dB$ (le signal étant distribué également sur les deux voies).

4.2.2 Extraction du modèle utilisé

Pour une application d'amplification de puissance, nous utiliserons la méthode d'extraction d'un modèle non-linéaire largement développée [22], [98]. Contrairement au composant $8x75 \mu m$, le transistor retenu pour réaliser l'amplificateur à $26GHz$ ($4x75 \mu m$) n'a pas fait partie de la campagne de mesure nécessaire à la modélisation qui comprend les mesures de *paramètres-[S]*, *I-V* et *Load-pull*.

- Afin d'extraire le modèle du $4x75 \mu m$ nous avons donc utilisé les lois relatives à une variation du nombre de doigts de grille ΔN à partir du modèle non-linéaire extrait du $8x75 \mu m$. Nous avons confirmé l'extraction des paramètres extrinsèques et intrinsèques à partir de mesures petit signal au point de polarisation $V_{DS} = 18V$ et $I_{DS} = 80mA$. Ces valeurs sont portées dans le tableau 4.2.

Paramètres extrinsèques							
$R_g(\Omega)$	$L_g(pH)$	$C_{pg}(fF)$	$R_d(\Omega)$	$L_d(pH)$	$C_{pd}(fF)$	$R_s(\Omega)$	$L_s(pH)$
1,9 (x2)	52,4	74	0,94 (x1,5)	54,2	62	0,76	3,9 (x2)
Paramètres intrinsèques							
$C_{gs}(pF)$	$C_{gd}(pF)$	$C_{ds}(pF)$	$r_i(\Omega)$	$R_{gd}(\Omega)$			
0,38 (x0,5)	0,058 (x0,5)	0,054 (x0,4)	0,7	15,3			

TABLE 4.2 – Valeurs des paramètres extrinsèques et intrinsèques du transistor $4x75 \mu m$ extraites pour une polarisation $V_{DS} = 18V$ et $I_{DS} = 80mA$. A titre indicatif, le coefficient multiplicateur donne le rapport d'échelle existant avec les valeurs extraites, à cette même polarisation, pour le transistor $8x75 \mu m$.

- Les paramètres de la source de courant ont également été ajustés en tenant compte des facteurs d'échelle relatifs au nombre de doigts, leurs valeurs sont présentées dans le tableau 4.3.

Paramètres de la source de courant								
I_{dss}	V_{p0}	P	W_{neg}	W_{pos}	A_{neg}	A_{pos}	V_{knee}	S_{neg}
0,46 (x0,5)	2,45	0,015	0	0,7	0,01	0,2	4 (x2)	3.98
$gmvp$	S_{satn}	V_{satn}	S_{sat1p}	V_{sat1p}	S_{sat2p}	V_{sat2p}	α_{trval}	N
0,15	0,87	1	1,5	1,4	0,4	0,45	1	1.5

TABLE 4.3 – Valeurs des paramètres de la source de courant pour le transistor $4x75 \mu m$. Le coefficient multiplicateur correspond aux règles d'échelles appliquées sur le transistor $8x75 \mu m$.

- Les valeurs des paramètres qui interviennent dans la définition des capacités non-linéaires C_{GS} et C_{GD} ont été ajustées proportionnellement au facteur d'échelle. Ces valeurs sont portées dans la table 4.4. La capacité drain source n'est pas définie non-linéairement, sa valeur est déterminée grâce aux règles d'échelle $C_{DS} = 0,054 pF$ (correspondant à la moitié de la valeur extraite pour le transistor $8x75\mu m$).

Paramètres des capacités non-linéaires						
$C_{gd0}(pF)$	$C_{gd1}(pF)$	$C_{gd2}(pF)$	a_{gd}	b_{gd}	$V_{m_{gd}}(V)$	$V_{p_{gd}}(V)$
0.056 (x0,5)	0.2 (x0,5)	-0.02 (x0,5)	0,18	0,1	4	15
$C_{gs0}(pF)$	$C_{gs1}(pF)$	$C_{gs2}(pF)$	a_{gs}	b_{gs}	$V_{m_{gs}}(V)$	$V_{p_{gs}}(V)$
0,145 (x0,5)	0,47 (x0,5)	0,07 (x0,5)	1,1	1	3,66	0,9

TABLE 4.4 – Valeurs des paramètres des capacités non-linéaires C_{gs} et C_{gd} pour le transistor $4x75 \mu m$. Le coefficient multiplicateur correspond au facteur d'échelle appliqué aux valeurs de C_{gs} et C_{gd} extraites pour le transistor $8x75 \mu m$ le long d'une droite de charge en classe AB.

Le contact réalisé par le montage *flip-chip* a également été modélisé afin de reproduire au mieux les phénomènes parasites qui pourraient avoir une influence déterminante pour les performances. Ceci est issu de travaux antérieurs basés sur des mesures de transistors montés en *flip-chip*. Ce report est modélisé par une inductance de contact sur la source de valeur $L_{flip-chip} = 3pH$. Cette inductance est donc ajoutée entre la source du modèle et les 15 vias en parallèles présents sur le transistor micro-ruban (comme on peut le voir sur la figure 4.3). Les inductances de grille et de drain sont négligeables compte tenu de la très faible hauteur de *bump* ($< 5\mu m$) utilisé dans ce process.

4.2.3 Réalisation / simulations

Afin de concevoir l'amplificateur, nous avons recherché les circuits d'adaptation permettant le meilleur transfert de la puissance. Nous présentons dans cette partie les solutions retenues et réalisées pour chacun des circuits d'adaptations grâce au logiciel de conception ADS : c'est à dire le combineur de sortie, l'inter-étage et le distributeur. Ils

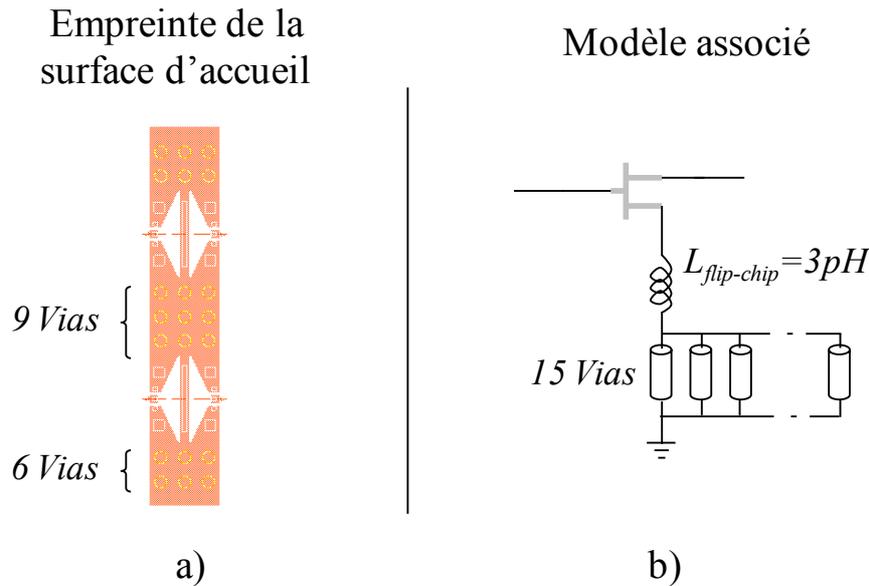


FIGURE 4.3 – a) Empreinte du support accueillant le transistor micro-ruban, b) modélisation associée comprenant l'inductance de contact *flip-chip* ainsi que les 15 vias en parallèle.

seront présentés dans cet ordre afin de respecter la chronologie de conception. Enfin nous présenterons les comportements petit et grand signal de l'amplificateur complet obtenus par simulation, utilisant les résultats de simulations électromagnétiques. Cette analyse effectuée grâce à *momentum* est nécessaire à $26GHz$, car les critères électromagnétiques sont plus contraignants que la simulation électrique classique. Les résultats obtenus à l'aide de *momentum* seront donc plus proches de ceux attendus en mesure.

4.2.3.1 Conception du combineur de sortie

- Principes fondamentaux de conception

Le circuit d'adaptation de sortie doit réaliser deux fonctions principales, à savoir la minimisation des pertes du circuit d'adaptation à $26GHz$ et la combinaison des signaux issus des transistors du 2^{ème} étage (T_3 et T_4).

Pour cela, le circuit de sortie que nous présentons est synthétisé à partir d'impédances permettant un transfert de puissance optimal. Cette impédance, notée Z_{out2} , est déterminée à l'aide de l'étude des paramètres-[S] et de la simulation *load-pull* (obtenue pour un compromis de PAE et de puissance de sortie maximum) du modèle du transistor monté en *flip-chip* (figure 4.4).

Cette étude petit signal permet de déterminer que les transistors T_3 et T_4 présentent une impédance $Z_{22} = 17,5 - 4j$. Afin de réaliser le meilleur transfert de puissance possible, le circuit d'adaptation doit donc présenter une impédance conjuguée $Z_{22}^* = 17,5 + 4j$.

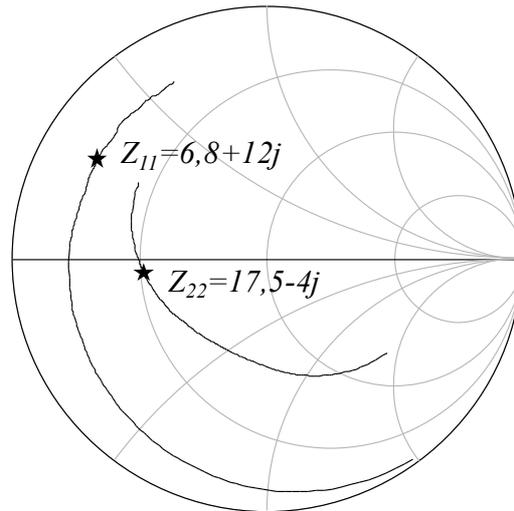


FIGURE 4.4 – Coefficient de réflexion d'entrée et de sortie pour une gamme de fréquence de 2 à 40GHz, pour la polarisation retenue pour l'application $V_{DS} = 18V$, $I_{DS} = 80mA$. Les marqueurs indiquent les impédances d'entrée Z_{11} et de sortie Z_{22} à $f_0 = 26GHz$ présentées par le transistor unitaire.

Le transistor fonctionnant en régime non-linéaire (pour une compression de gain de 3 à 4dB) ; nous avons donc choisi, par précaution, une impédance de fermeture pour le circuit de sortie $Z_{out2} = 10\Omega$. Celle-ci est extraite à partir des mesures de puissance du $8 \times 75\mu m$, plutôt que les impédances fournies par le modèle non-linéaire à 3dB de compression.

- Dessin du combineur

Le *layout* présenté en figure 4.5 est réalisé selon les contraintes évoquées dans le paragraphe précédent. Nous énumérons ici les solutions technologiques utilisées pour ce circuit de sortie.

- Le circuit de polarisation, utilisant un circuit ouvert RF dit *papillon*, permet de polariser les transistors du 2^{ème} étage. Pour ce circuit, les longueurs intervenant sont proches de $\lambda/4$ de manière à ramener un circuit ouvert à $f_0 = 26GHz$ vu depuis le circuit principal.

- Le circuit d'équilibrage est destiné à éviter l'apparition d'oscillations de mode impair. Cette fonction est assurée à l'aide d'une résistance $R = 35\Omega$ placée au plus près des transistors.

- Le circuit de stabilité a pour fonction de limiter les risques d'instabilité de l'amplificateur en réduisant le gain en puissance de celui-ci. Il est conçu de manière à pouvoir être raccordé au circuit principal par des fils d'or en cas de nécessité.

- Le blocage du signal DC sur la sortie RF est réalisé par une capacité $C = 0,4pF$.

La fréquence de fonctionnement f_0 étant relativement élevée, il est nécessaire

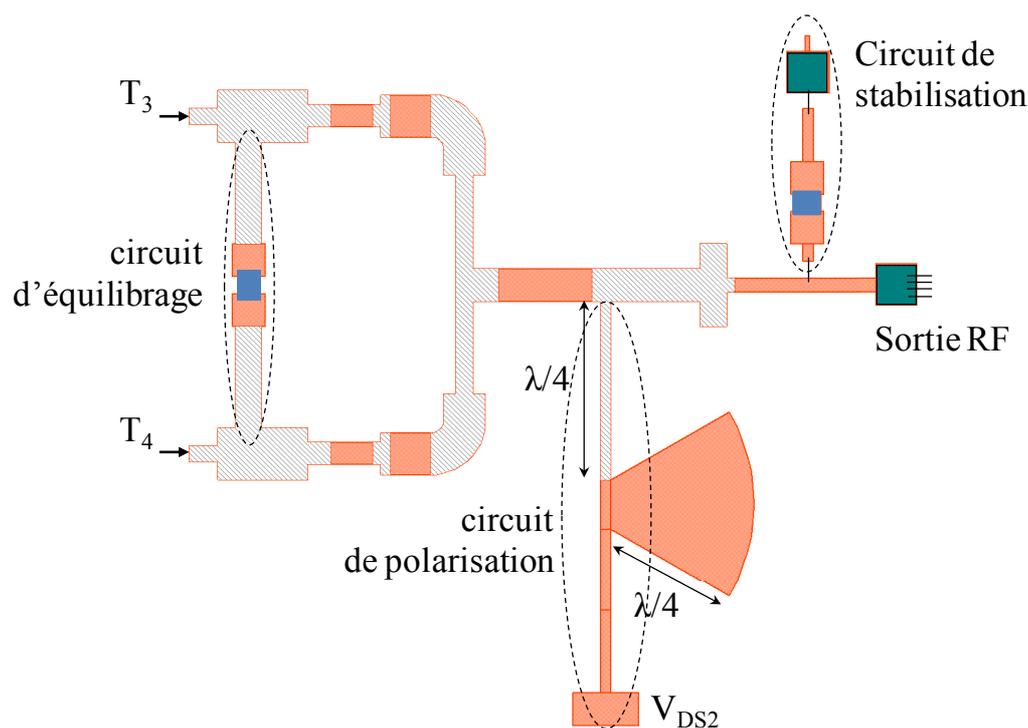


FIGURE 4.5 – Layout du circuit de sortie synthétisé comprenant un circuit d'équilibrage, l'accès de polarisation de drain du deuxième étage et un circuit de stabilisation raccordable. Les portions de circuit validés à l'aide de *Momentum* sont hachurées.

d'accorder une attention particulière aux phénomènes électromagnétiques qui peuvent intervenir. En particulier, certains modèles de lignes proposés par ADS présentent des limites d'utilisation qu'il est important de prendre en compte à ces fréquences. C'est pourquoi le circuit présenté précédemment, modélisé à l'aide de lignes micro-ruban, a été également analysé grâce au simulateur électromagnétique *Momentum* d'Agilent.

Les portions de circuit hachurées, présentées en figure 4.5, ont été remplacées par des fichiers de paramètres-[S] calculés par *Momentum*. Dès lors que l'étude électromagnétique valide le circuit de sortie conçu, nous figeons celui-ci et nous nous intéressons à ses caractéristiques petit signal.

- Performances petit signal

Le combineur de sortie est simulé en paramètres-[S] afin d'estimer ses pertes de puissances ainsi que la qualité de son adaptation.

Comme on peut l'observer les pertes du circuit de sortie, à 26GHz , correspondent à celles qui avaient été prévues dans l'analyse préliminaire (figure 4.7). La figure 4.6 nous permet de valider le circuit d'adaptation réalisé.

Afin de poursuivre les étapes de conceptions, nous nous intéressons donc au design de

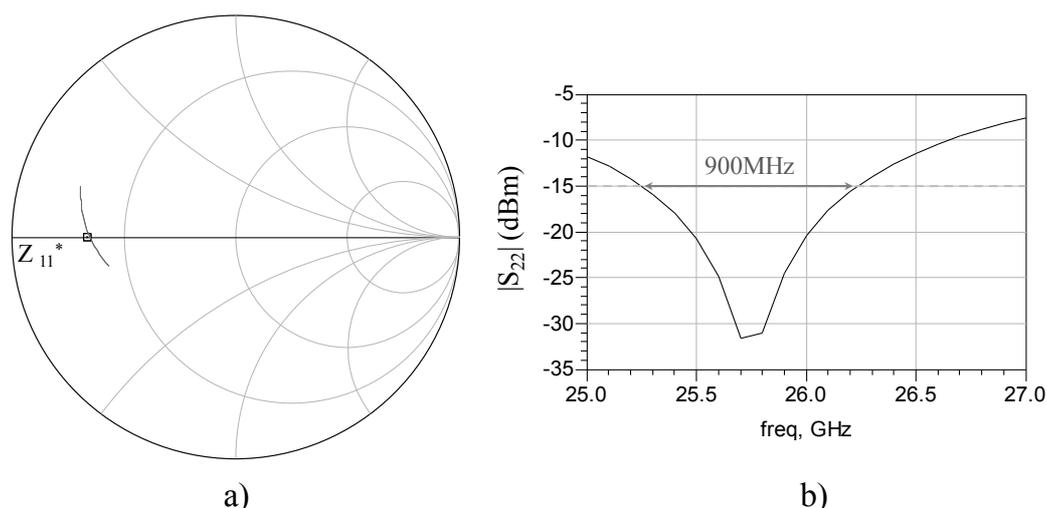


FIGURE 4.6 – Résultat de simulation paramètres-[S] du circuit de sortie, a) impédances présentées à la sortie des transistors du 2^{ème} étage dans la bande de fréquence [25 – 27GHz], le carré correspond à l'impédance souhaité Z_{22}^* ; b) amplitude du coefficient de réflexion de sortie S_{22} .

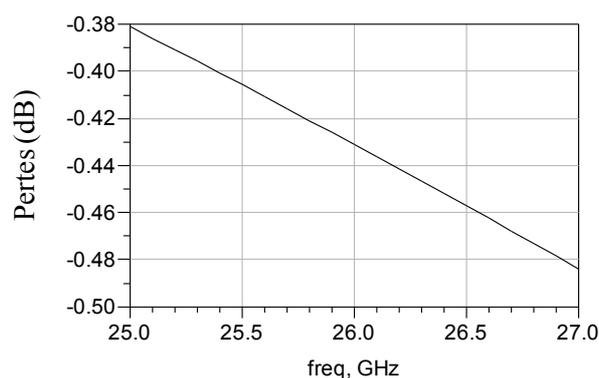


FIGURE 4.7 – Pertes du circuit de sortie simulées autour de la fréquence de fonctionnement $f_0 = 26GHz$.

l'inter-étage.

4.2.3.2 Conception de l'inter-étage

- Principes fondamentaux de conception

La conception du circuit d'adaptation de l'inter-étage repose sur les mêmes principes que ceux présentés dans le cas du combineur de sortie. Il doit maximiser le transfert de puissance par adaptation des impédances présentées en sortie du 1^{er} étage et en entrée du 2^{ème}. Pour cela nous avons utilisé les impédances déterminées par la simulation de paramètres-[S] présentés en figure 4.4.

Ainsi l'inter-étage réalisé présente, en sortie, une impédance de $Z_{22} = 6 + 16.j$ correspondant au conjugué de celle présentée par le composant T_3 (respectivement T_4). Le circuit synthétisé présente également une impédance d'entrée $Z_{11} = 10\Omega$ correspondant au conjugué de celle présentée par le transistor T_1 (respectivement T_2).

- Dessin de l'inter-étage

Le *layout* présenté en figure 4.8 a été réalisé à partir des contraintes d'adaptation présentées dans le paragraphe précédent. Nous présentons également les différentes fonctions assurées par les éléments de cet inter-étage.

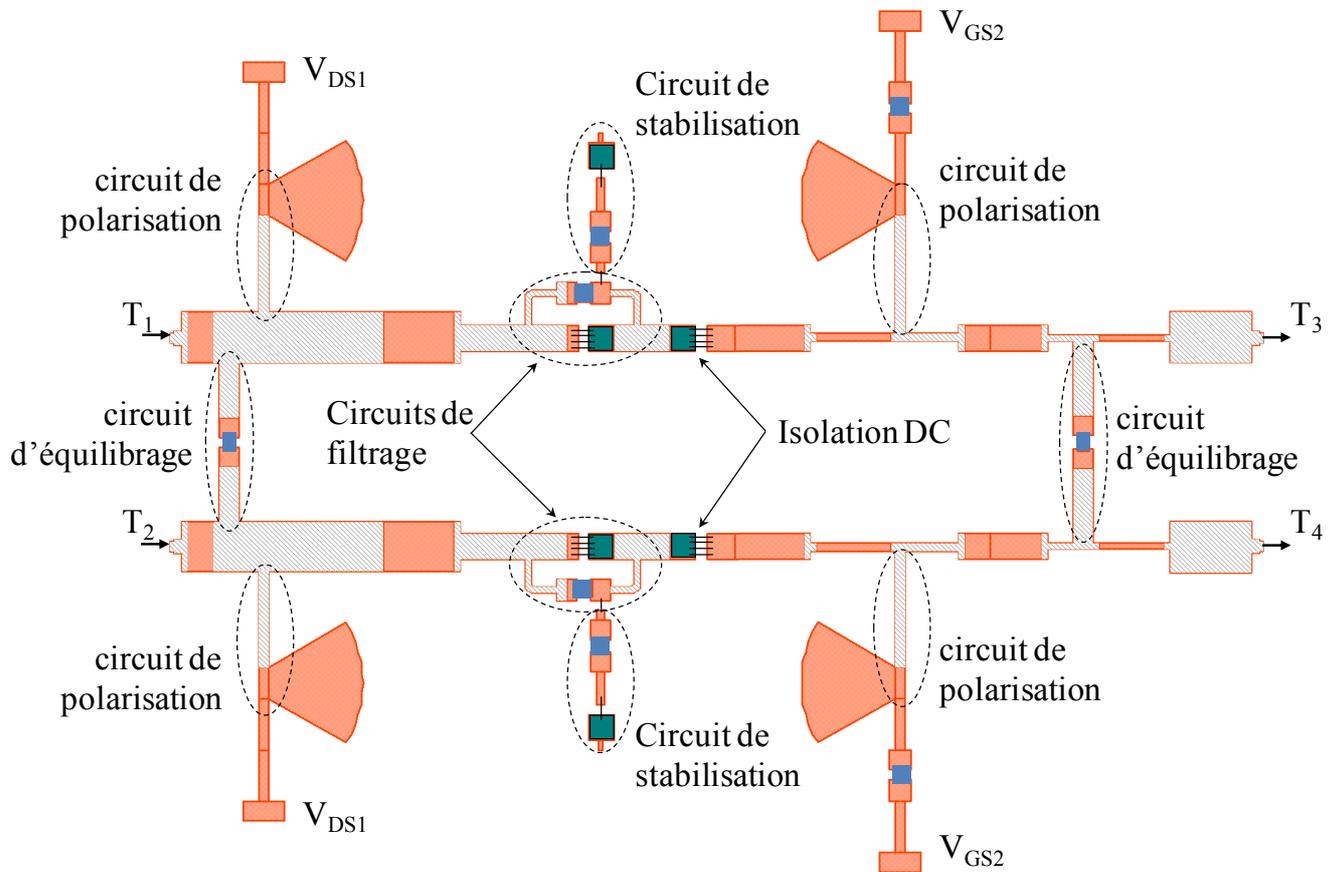


FIGURE 4.8 – Layout de l'inter-étage (2 voies vers 2). Les différents sous-circuits permettant d'assurer différentes fonctions telles que la polarisation, l'isolation DC, la stabilité, ou le filtrage des sous-harmoniques sont indiqués. Les portions de circuit validées à l'aide de *Momentum* sont hachurées.

- Les circuits de polarisation de gauche permettent d'alimenter l'accès de drain des transistors T_1 et T_2 . Les circuits présents sur la moitié droite assurent la polarisation de l'accès de grille des composants T_3 et T_4 .

- Afin d'isoler ces deux tensions de polarisation l'une de l'autre, une capacité $C_{isol} =$

$0,4pF$ à été insérée.

- Les circuits d'équilibrage présentés pour le combineur de sortie sont également utilisés afin de prévenir l'apparition d'oscillations de mode impair. Il sert également à équilibrer les tensions de polarisation V_{DS1} appliquée aux transistors T_1 et T_2 ainsi que V_{GS2} appliquée à T_3 et T_4 . Ces circuits font intervenir des résistances $R = 35\Omega$ placées au plus près des transistors.

- Des circuits de stabilité additionnels ont également été prévus afin de renforcer, si cela s'avérait nécessaire, la stabilité du circuit. Une simulation de leur impact sur l'amplificateur complet sera présentée ultérieurement.

- Un filtre RC (avec $R = 30\Omega$ et $C = 0,4pF$) est ajouté avant le 2^{ème} étage. Son but est de prévenir les risques d'oscillations dûes aux sous-harmoniques $\frac{f_0}{2}$.

Comme nous pouvons le constater, les lignes utilisées pour la conception de l'inter-étage présentent d'importantes discontinuités. Afin de valider le circuit synthétisé nous avons donc augmenté le nombre de tronçons de circuits simulés par *Momentum*.

Chaque élément hachuré de l'inter-étage, présenté en figure 4.8, a été remplacé par un fichier de paramètres-[S] calculé par *Momentum*. Dès lors que l'étude électromagnétique valide l'inter-étage réalisé, nous figeons celui-ci et nous nous intéressons à ses caractéristiques petit signal.

- Performances petit signal

L'inter-étage est simulé en paramètres-[S] afin d'en estimer les pertes de puissances ainsi que la qualité de son adaptation.

Comme on peut le constater les pertes de l'inter-étage, à $26GHz$ (figure 4.10), sont plus importantes que pour le circuit de sortie. Ceci est principalement dû à la plus grande difficulté qu'il y a à réaliser un circuit d'adaptation présentant les impédances de fermeture Z_{11} et Z_{22} définies précédemment. La figure 4.9 nous permet de valider le circuit d'adaptation réalisé.

Afin de finaliser la conception, nous nous intéressons enfin au design du distributeur d'entrée.

4.2.3.3 Conception du distributeur d'entrée

- Principes fondamentaux de conception

La conception du circuit d'adaptation d'entrée est effectuée en dernier. De la même manière que précédemment nous avons déterminé les impédances nécessaires à la conception de ce circuit. Ce circuit devra distribuer le signal de manière équivalente vers les deux transistors du 1^{ère} étage.

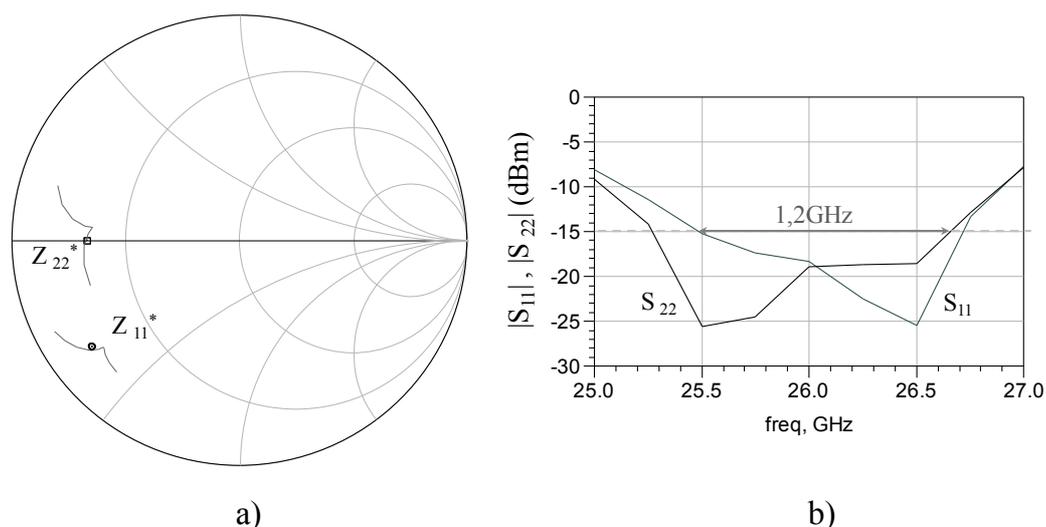


FIGURE 4.9 – Performances simulées en petit signal de l'inter-étage, a) impédance présentée en sortie des transistors du 1^{er} étage (l'impédance recherchée Z_{22}^* est marquée par un carré), ainsi que celle présentée à l'entrée de ceux du 2^{eme} étage (l'impédance recherchée Z_{22}^* est marquée par un rond) sur la bande de fréquence [25 – 27GHz]; b) amplitude du coefficient d'entrée Γ_{11} et de sortie Γ_{22} .

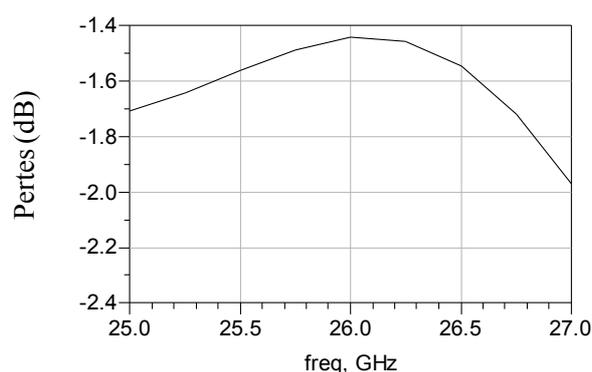


FIGURE 4.10 – Pertes de l'inter-étage simulées autour de la fréquence de fonctionnement $f_0 = 26GHz$.

- Dessin du distributeur

Le *layout* présenté en figure 4.11 a été obtenu à partir des contraintes d'adaptation développées dans les paragraphes précédents. Nous présentons également les différents sous-circuits composant le distributeur d'entrée.

- Le circuit de polarisation permet d'alimenter l'accès de grille des transistors T_1 et T_2 .

- Le circuit d'équilibrage utilisé pour les circuits précédents est également appliqué ici. Il utilise une résistance $R = 35\Omega$ placée au plus près des transistors.

- Le blocage du signal DC sur l'entrée RF est réalisé par une capacité $C = 0,4pH$.

- Des circuits de stabilité ont également été ajoutés en cas de nécessité.

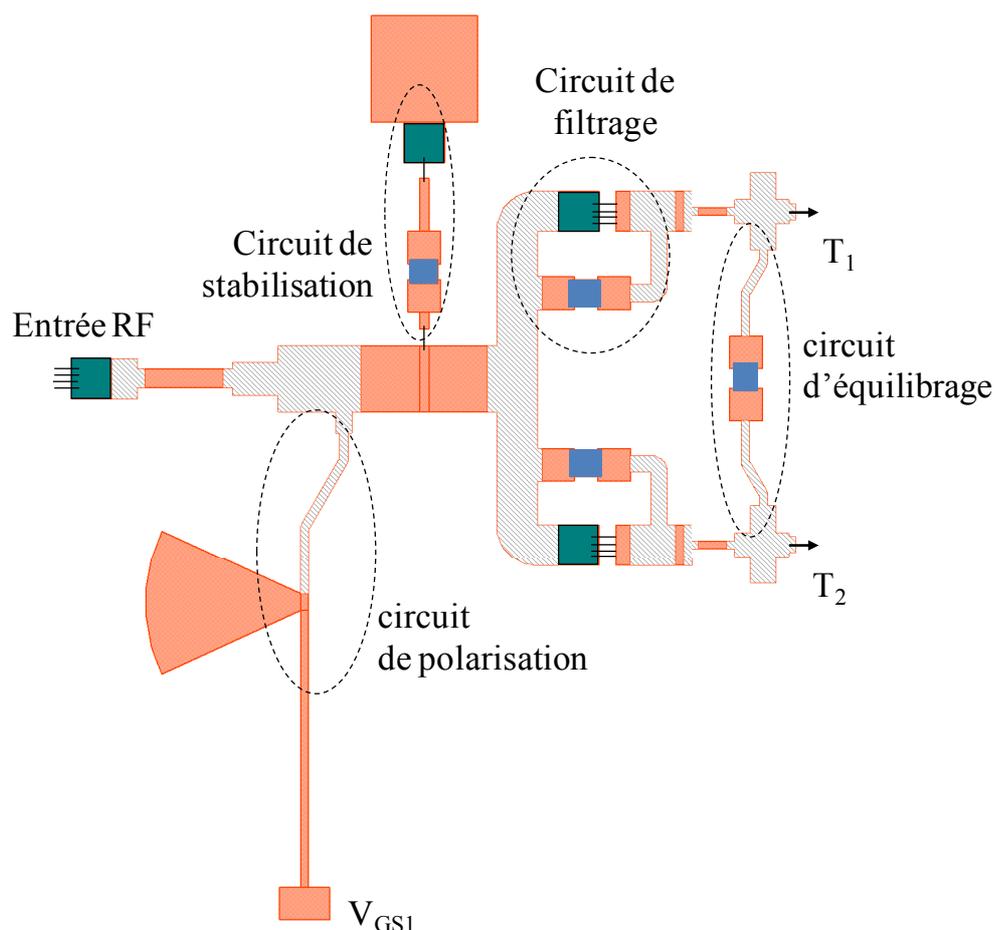


FIGURE 4.11 – *Layout* du distributeur (1 voie vers 2) d'entrée. Les différents sous-circuits permettant d'assurer la polarisation, l'isolation DC, la stabilité ainsi que le filtrage des sous-harmoniques sont indiqués. Les portions de circuit validés à l'aide de *Momentum* sont hachurées.

- Un filtre RC (avec $R = 30\Omega$ et $C = 0,4pF$) est ajouté avant le 1^{er} étage. Son but est de prévenir les risques d'oscillations dûs aux sous-harmoniques $\frac{f_0}{2}$.

De même que pour l'inter-étage, les tronçons de lignes micro-rubans utilisés dans la conception du distributeur subissent d'importantes discontinuités de largeur. L'étude électromagnétique réalisée sous *Momentum* est donc indispensable pour valider le *layout* du distributeur obtenu. Les portions de circuits calculées grâce au simulateur électromagnétique correspondent aux éléments hachurés sur la figure 4.11. Une fois validé, le layout est figé, nous présentons ses performances petit signal dans le paragraphe suivant.

- Performances petit signal

Le circuit d'adaptation d'entrée est simulé en paramètres-[S] afin d'en estimer les pertes de puissance ainsi que la qualité de son adaptation.

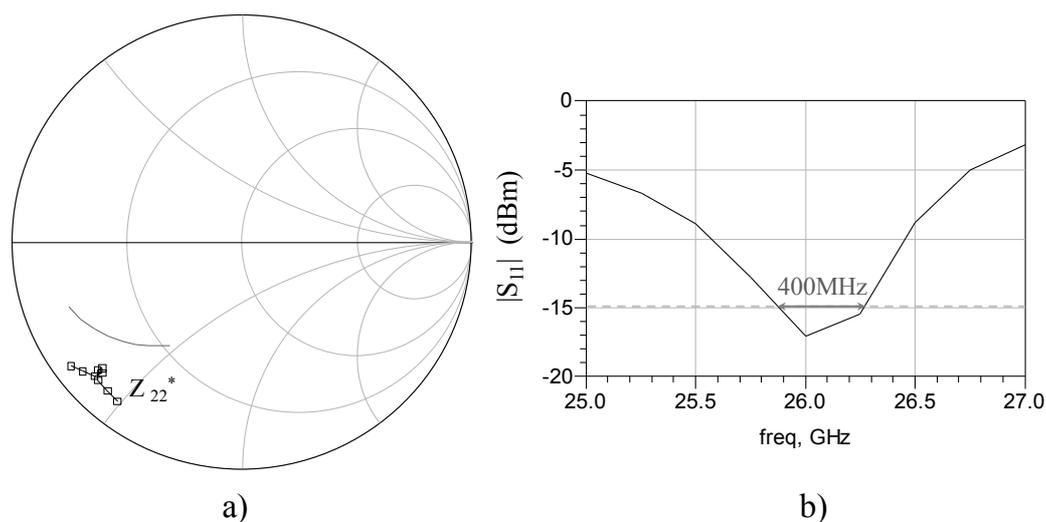


FIGURE 4.12 – Résultat de simulation paramètres-[S] du circuit d'entrée, a) impédances présentées à l'entrée des transistors du 1^{er} étage dans la bande de fréquence [25 – 27GHz], les carrés correspondent à l'impédance souhaitée Z_{22}^* ; b) amplitude du coefficient de réflexion d'entrée S_{11} .

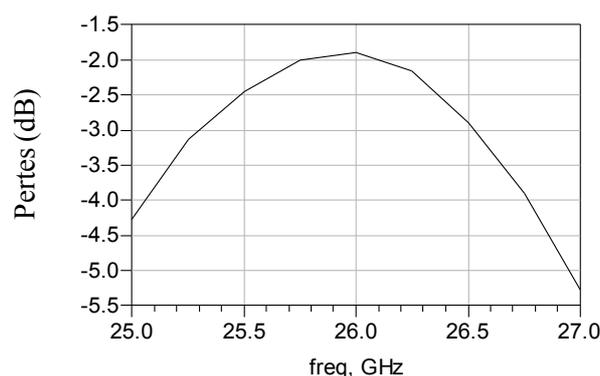


FIGURE 4.13 – Pertes simulées du circuit d'entrée autour de la fréquence de fonctionnement $f_0 = 26GHz$.

On peut constater (figure 4.13) que les pertes engendrées par le circuit d'entrée sont plus importantes que prévu. Ceci s'explique par la difficulté à réaliser l'adaptation d'impédance à l'entrée des transistors T_1 et T_2 (impédance à ramener à 50Ω).

L'analyse et la validation de chaque étage étant assurées, nous nous intéressons maintenant au comportement de l'amplificateur complet.

4.2.4 Simulation de l'amplificateur

La figure 4.14 représente le *layout* de l'amplificateur total, constitué des trois circuits d'adaptation présentés précédemment, et des quatre transistors $4 \times 75\mu m$ reportés en *flip-chip*. Nous présentons dans ce paragraphe les simulations de cet amplificateur en régime

linéaire et non-linéaire. Il est important de préciser que lorsque les trois blocs ont été rassemblés, une ré-optimisation de l'ensemble a été nécessaire afin de prendre en compte les effets de rétroaction par le S_{12} des transistors.

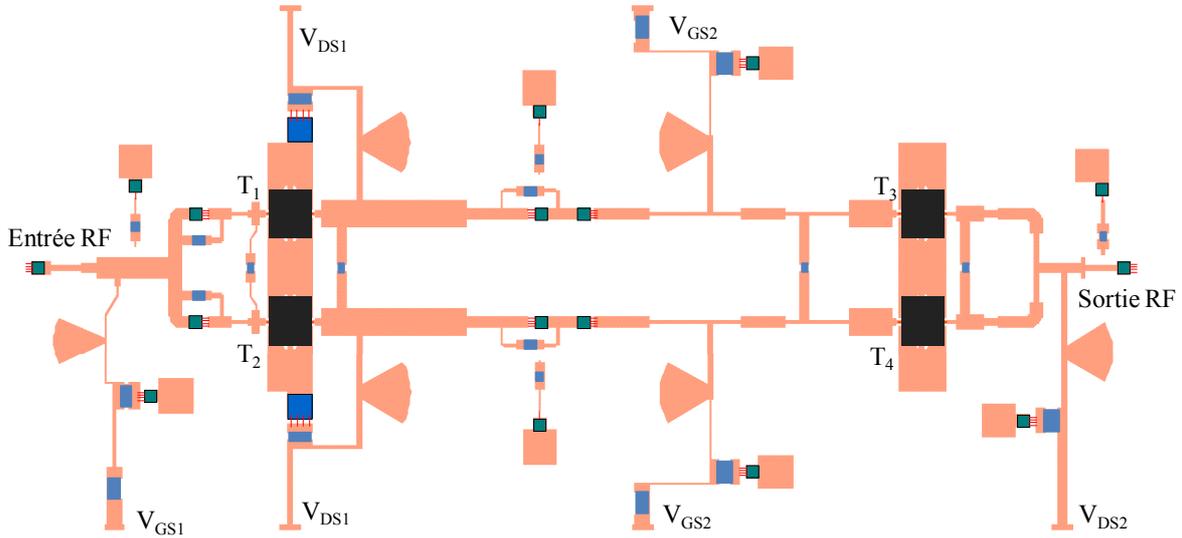


FIGURE 4.14 – *Layout* de l'amplificateur complet comprenant les transistors $4 \times 75 \mu m$ ainsi que les différents composants passifs montés en surface. Dimensions $L = 20,7 cm$ et $l = 10 cm$.

Nous présenterons donc les résultats de simulation paramètres-[S] et grand signal pour une bande de fréquence comprise entre $25 GHz$ et $27 GHz$.

4.2.4.1 Simulation petit signal

- Performances bas niveau

L'étude des paramètres-[S] de l'amplificateur nous permet d'estimer les performances du circuit en régime linéaire. Les coefficients de réflexion d'entrée et de sortie, présentés en figure 4.15a), indiquent la qualité de l'adaptation en entrée et en sortie au voisinage de la fréquence de fonctionnement $f_0 = 26 GHz$. On peut constater que le signal est rejeté, simultanément sur l'entrée et la sortie, au-delà de $-12 dB$ sur une bande de $300 MHz$ autour de la fréquence f_0 .

La figure 4.15b) présente le comportement du coefficient de transmission au voisinage de f_0 , on remarque que celui-ci possède une valeur moyenne de $12,5 dB$ sur une bande $300 MHz$ autour de la fréquence de fonctionnement. De plus l'étude des coefficients de réflexion S_{11} et S_{22} permet de confirmer la qualité de l'adaptation en petit signal.

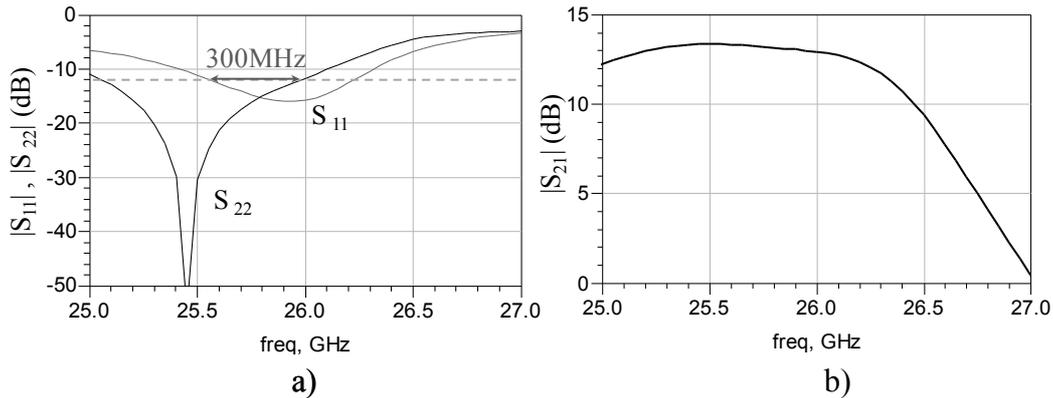


FIGURE 4.15 – Résultats de simulations de paramètres-[S] de l'amplificateur complet. a) Module des coefficients de reflexion d'entrée S_{11} , et de sortie S_{22} ; b) Module du coefficient de transmission S_{21} dans la bande de fréquence [25GHz - 27GHz].

- Stabilité - Facteur de Rollett

L'étude de la stabilité par le facteur de Rollett peut être réalisée à partir de l'étude petit signal. Lorsque le facteur $k < 1$ on pourra déduire une instabilité. Cependant nous ne pourrons pas conclure à la stabilité inconditionnelle dans le cas contraire.

La figure 4.16 présente les résultats du facteur k sur l'ensemble de la bande. De plus afin d'illustrer l'influence des circuits de stabilité nous avons réalisé cette simulation pour quatre différentes configurations :

- 1) Les 4 circuits de stabilité connectés à l'amplificateur.
- 2) 3 circuits sont connectés à l'amplificateur (seul le circuit du distributeur d'entrée est déconnecté).
- 3) 1 circuit est connecté à l'amplificateur (seul le circuit du combineur de sortie est connecté).
- 4) Aucun des circuits de stabilité n'est raccordé à l'amplificateur.

Nous pouvons constater qu'à aucun moment le facteur k ne devient inférieur à 1. Une sécurité supplémentaire est même conservée afin de prévoir les risques d'oscillation.

Il est important de noter que ces circuits de stabilisation engendrent une diminution du coefficient de transmission S_{21} . Comme nous pouvons le constater en figure 4.17, une connexion des circuits de stabilité peut entraîner une chute de $3dB$ du module de S_{21} .

L'étude de la stabilité par le facteur de Rollett ne fournissant qu'une condition nécessaire de stabilité, nous devons la compléter par une étude grand signal qui est développée ultérieurement.

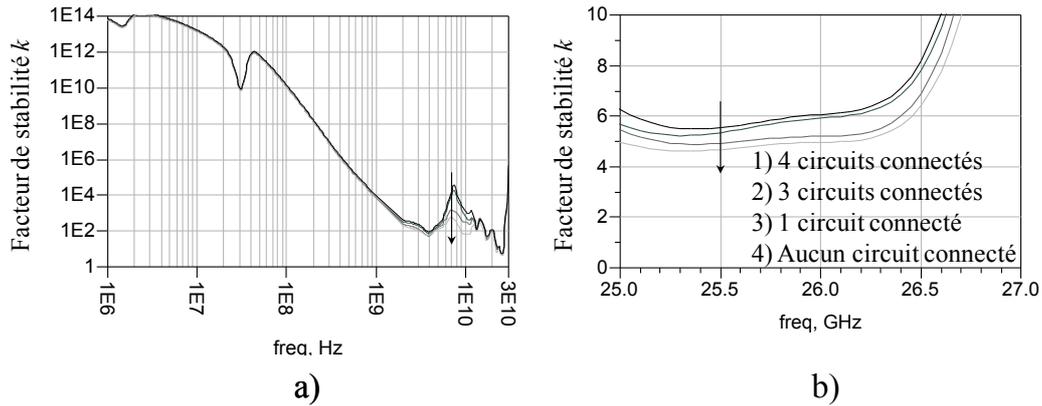


FIGURE 4.16 – Influence de la connexion des circuits de stabilité dans 4 configurations différentes sur le facteur Rollett. a) Sur une large bande de fréquence $[DC - 30GHz]$; b) Zoom du autour de la fréquence de fonctionnement $[25GHz - 27GHz]$.

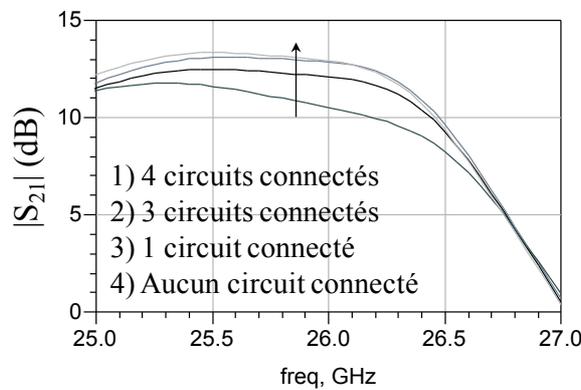


FIGURE 4.17 – Influence de la connexion des circuits de stabilité dans 4 configurations différentes sur le coefficient de transmission S_{21} .

4.2.4.2 Simulation grand signal

La simulation de l'amplificateur, en régime non-linéaire est réalisée à l'aide simulateur d'équilibrage harmonique (*Harmonic Balance*) proposé par ADS. Les résultats de simulation que nous donnons ici sont obtenus pour une polarisation du 1^{er} étage (respectivement 2^{eme} étage), $V_{DS1} = 18V$ et $I_{DS1} = 80mA$ (respectivement $V_{DS2} = 20V$ et $I_{DS2} = 80mA$) appliquée à chaque transistor de l'étage.

Nous injectons en entrée de l'amplificateur un signal RF dont la puissance varie de 20 à 26dBm. La figure 4.18 présente les différentes performances selon la puissance disponible d'entrée.

Le gain en puissance obtenu en régime non-linéaire pour une puissance d'entrée $P_{disp} = 26dBm$ est uniforme sur une bande de 600MHz autour de f_0 , et possède une valeur moyenne de 6dB. Le rendement en puissance ajoutée (*Power Added Efficiency*), défini dans le chapitre 1, est également un paramètre représentatif des performances de

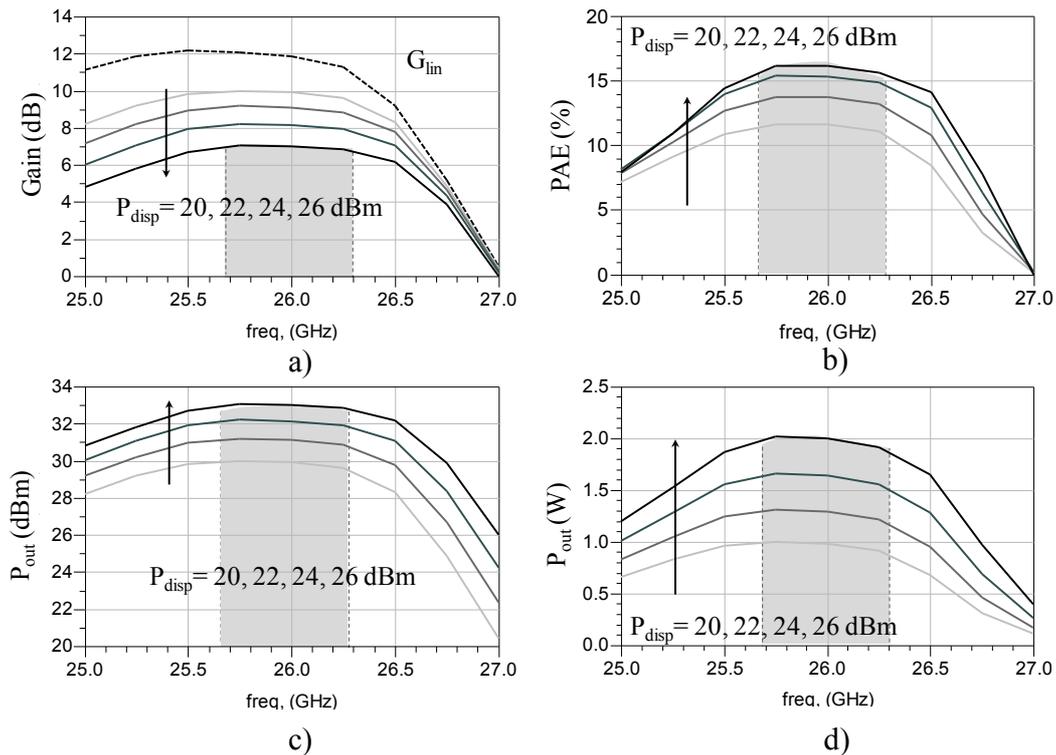


FIGURE 4.18 – Résultats de simulations d'équilibrage harmonique de l'amplificateur complet au voisinage de f_0 pour un balayage de puissance d'entrée RF allant de 20 à 26 dBm par pas de 2 dBm. a) Gain en puissance calculé en dB (le gain linéaire G_{lin} est représenté en pointillés); b) rendement en puissance ajoutée (PAE) présentée en pourcents; c) puissance de sortie délivrée en dBm et d) puissance de sortie en Watts.

puissance. Pour une puissance $P_{disp} = 26 \text{ dBm}$ on s'attend à trouver une $PAE > 16\%$. Dans ces conditions, l'amplificateur délivre une puissance de sortie de $P_{out} = 1,6 \text{ W}$ sur l'ensemble de la bande et une puissance de sortie maximale de $1,8 \text{ W}$ à f_0 .

4.2.5 Etude de la stabilité

- Principes

L'analyse de stabilité est réalisée tout d'abord en régime linéaire par l'application du facteur de J. Rollett [116]. Cependant cette analyse du facteur k ne permet de conclure qu'à une stabilité globale et linéaire du système. Elle ne permet pas d'identifier une oscillation interne au circuit invisible depuis ses accès externes.

Afin d'identifier les risques d'oscillations pouvant apparaître en fonctionnement non-linéaire, nous avons appliqué la méthode STAN, mise au point par l'Université de Pays Basque en collaboration avec le CNES et Thales Alenia Space [117].

Cette analyse repose sur la simulation du circuit en régime établi auquel une

perturbation petit signal qui est introduite en un point du circuit (appelé *nœud*).

A partir de ces résultats de simulation on peut extraire les informations nécessaires à l'étude la stabilité. On calcule l'impédance aux bornes du générateur de perturbation en fonction de la fréquence d'excitation de celui-ci. Nous pouvons en déduire la réponse fréquentielle en boucle fermée linéarisé associée au nœud « n » du circuit :

$$H_{cl}^n = \frac{V_P(j\omega)}{I_P(j\omega)} \quad (4.1)$$

La méthode STAN, développée sous *Scilab*, nous permet de déterminer la fonction de transfert $H_{cl}^n(S)$ à partir de l'équation 4.1 par une méthode d'identification. L'expression factorisée (4.2) de $H_{cl}^n(S)$ nous permet de réaliser l'étude des pôles et des zéros de cette fonction de transfert.

$$H_{cl}^n = \frac{\prod_{i=1}^M (S - Z_i^n)}{\prod_{i=1}^M (S - P_i^n)} \quad (4.2)$$

L'existence d'une paire de pôles complexes conjugués dont la partie réelle est positive correspond à une fréquence pour laquelle le circuit est instable.

- Application à notre amplificateur

Nous avons déterminé deux nœuds N_1 et N_2 , choisis afin d'injecter le signal perturbateur aux bornes de chaque transistors (figure 4.19).

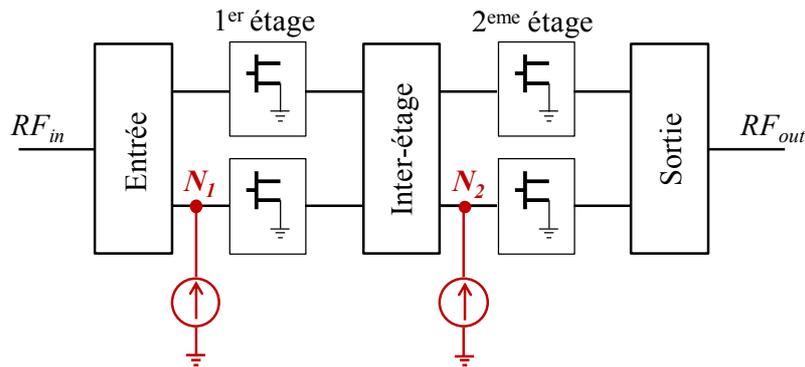


FIGURE 4.19 – Nœuds utilisés pour l'analyse de la stabilité réalisée avec STAN.

L'étude des pôles et des zéros à été réalisée pour différentes conditions de fonctionnement.

- Pour différentes conditions de polarisation autour des conditions de fonctionnement. Une variation des tensions de polarisation a été appliquée : $V_{DS1} = 18$ à $20V$ et $V_{DS2} = 20$ à $25V$. Pour un niveau de puissance d'entrée $P_{disp} = 26dBm$ à la fréquence $f_0 = 26GHz$.

- Pour différentes fréquences de signal d'entrée au voisinage de f_0 sur la bande de fréquence $[25,5 - 26,5GHz]$. Pour une puissance RF d'entrée de $26dBm$. Avec une polarisation du premier étage $V_{DS1} = 18V$ et du second $V_{DS2} = 20V$.

- Pour un balayage de la puissance d'entrée à f_0 comprise entre $10dBm$ et $27dBm$ afin de vérifier la stabilité à l'établissement de la puissance RF. Avec une polarisation du premier étage $V_{DS1} = 18V$ et du second $V_{DS2} = 20V$.

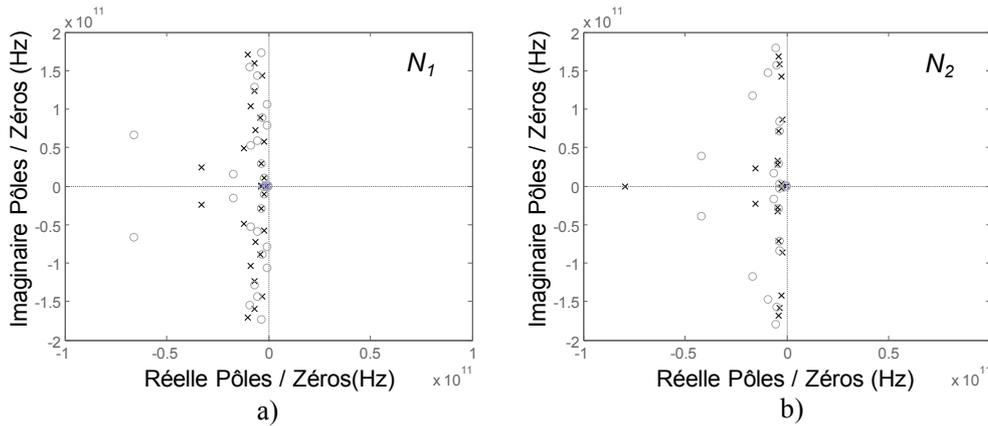


FIGURE 4.20 – Diagrammes de pôles et de zéros obtenus dans les conditions de fonctionnement : $V_{DS1} = 18V$, $V_{DS2} = 20V$, $f_0 = 26GHz$ et $P_{disp} = 26dBm$. Ces diagrammes illustrent les données extraites pour une perturbation, sur une bande de fréquence de $2GHz$, a) du 1^{er} étage (nœud N_1) et b) du 2^{eme} étage (nœud N_2).

Pour chacune de ces conditions nous n'avons pas relevé de pôle à partie réelle positive et, par conséquent, aucun risque d'instabilité. Nous présentons en figure 4.20, à titre d'exemples, les diagrammes de pôles et zéros obtenus aux nœuds N_1 et N_2 dans les conditions usuelles de fonctionnement.

4.3 Réalisation et fabrication de l'amplificateur

4.3.1 Montage de l'amplificateur

L'amplificateur est implanté sur un pied de test permettant de mesurer ses performances. Celui-ci est présenté en figure 4.21, il comprend le circuit de polarisation DC des deux étages (V_{GS1} , V_{DS1} , V_{GS2} et V_{DS2}) ainsi que les lignes d'accès RF d'entrée et de sortie de l'amplificateur.

- Le circuit de polarisation utilisé comporte un large panel de capacités connectées en parallèle afin de bloquer les signaux RF parasites pouvant circuler dans les accès polarisation. Ces circuits sont connectés par des fils d'or tendus entre chaque élément, jusqu'au connecteur *SMB* (*Subclac* [DC-4GHz]) auquel est relié le générateur continu.

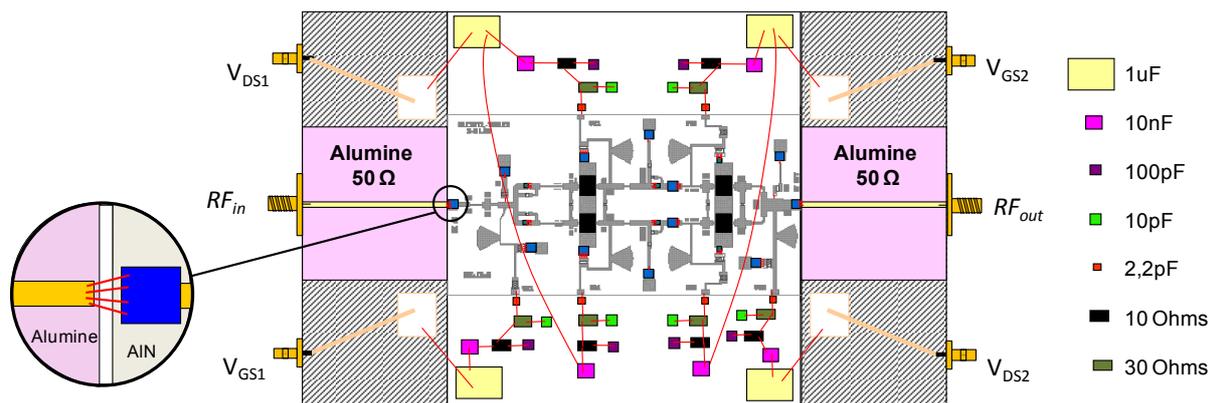


FIGURE 4.21 – Maquette de fabrication du pied de test comprenant l'amplificateur, les circuits de polarisation ainsi que les accès RF d'entrée et de sortie.

- L'accès RF est connecté au pied de test par l'intermédiaire de quatre fils tendus (Zoom figure 4.21) reliés à la capacité de blocage d'entrée et de sortie $C = 0,4pF$. Le circuit en alumine est une simple ligne 50Ω reliant l'entrée et la sortie de l'amplificateur aux connecteurs $K 2,92\mu m$ (diamètre $2,92 [DC-40GHz]$).

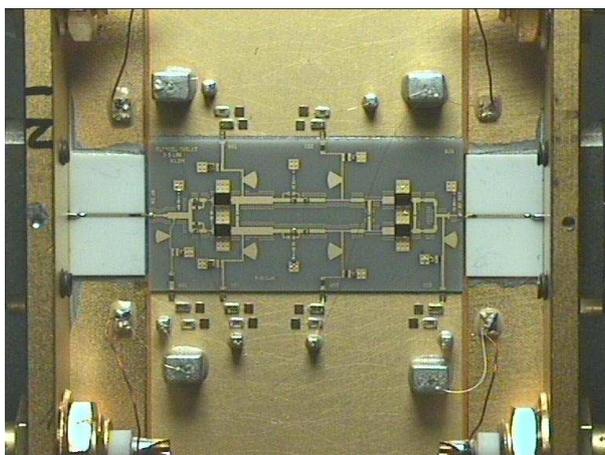


FIGURE 4.22 – Pied de test fabriqué et utilisé lors des mesures préliminaires. Ses dimensions sont $L = 2,5cm$, $l = 3cm$, $h = 1,5cm$.

Une photo du pied de test après fabrication est présentée en figure 4.22.

4.3.2 Mesures avant réglages

Nous avons réalisé tout d'abord des mesures en petit signal puis en régime de fonctionnement de puissance. Les résultats obtenus sont présentés dans les paragraphes suivants.

4.3.2.1 Mesures petit signal

La caractérisation petit signal a pour objectif de valider les performances attendues à bas niveau.

Les mesures sont réalisées à l'aide d'un ARV [500MHz – 40GHz]. Les résultats de mesures sont présentés en figure 4.23, ils sont confrontés aux simulations de l'amplificateur présentées précédemment.

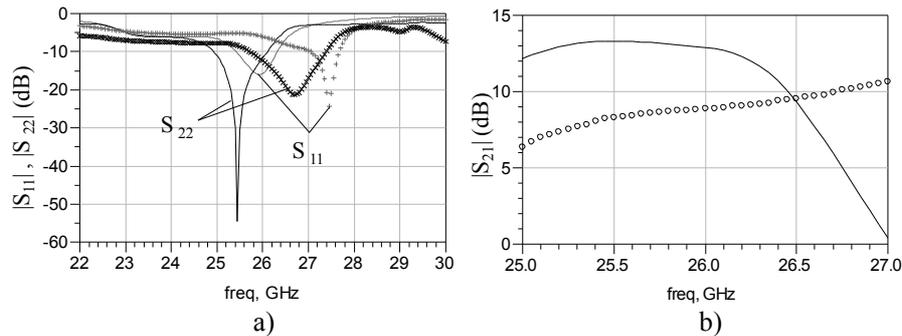


FIGURE 4.23 – a) Module du coefficient de réflexion d'entrée S_{11} (en gris) et de sortie S_{22} (en noir) et b) coefficient de transmission S_{21} . Les mesures sont représentées par les symboles et les simulations par des traits pleins.

On peut constater un décalage entre les performances attendues et celles mesurées à faible niveau de puissance. Nous approfondirons ultérieurement les modèles utilisés afin d'identifier la provenance d'un tel écart (jusqu'à 5dB sur S_{21} à f_0).

4.3.2.2 Mesures grand signal

Des mesures de puissance de l'amplificateur ont été réalisées à III-VLab. Pour cela nous avons utilisé un banc de caractérisation grand signal 50Ω. Un schéma du montage utilisé est présenté en figure 4.24.

Les performances mesurées, à la fréquence de fonctionnement $f_0 = 26GHz$, sont présentées en figure 4.25.

Une puissance de sortie de 1,3W avec 11% de PAE est obtenue à 4dB de compression de gain.

4.3.3 Mesures après réglages

Afin de comprendre l'écart observé sur les mesures et nos simulations initiales, nous avons tenté d'identifier leurs provenances. Pour cela nous avons utilisé des motifs de test permettant de valider ou de reprendre les modèles utilisés.

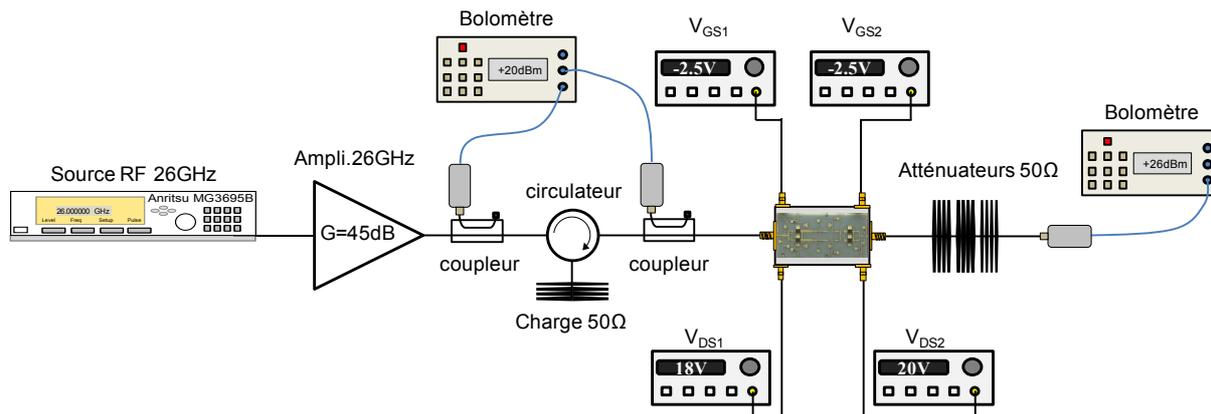


FIGURE 4.24 – Schéma de montage du banc utilisé pour caractériser l'amplificateur en fonctionnement non-linéaire.

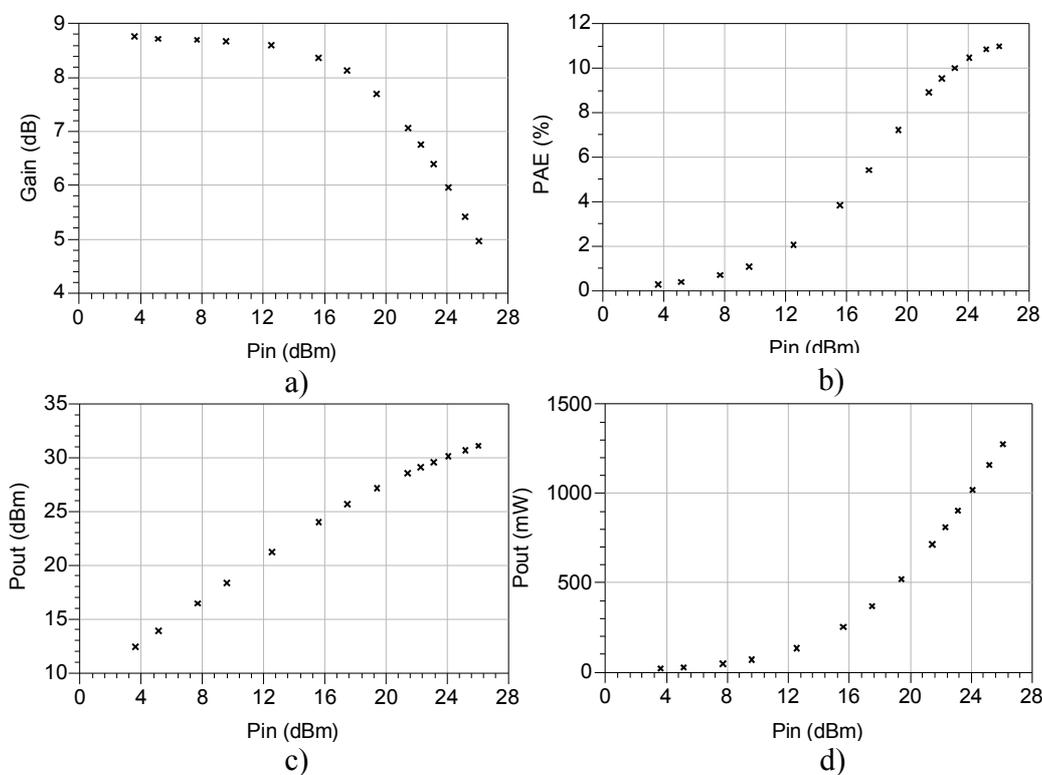


FIGURE 4.25 – Performances mesurées pour un balayage de puissance d'entrée $P_{in} = 3$ à $26dBm$ à la fréquence $f_0 = 26GHz$. a) Gain en puissance de l'amplificateur diminuant jusqu'à $G = 5dB$ (soit $4dB$ de compression) ; b) rendement en puissance ajouté atteignant une valeur maximum de $PAE = 11\%$; c) puissance de sortie en dBm $P_{out} = 31,05dBm$; d) puissance de sortie en Watts $P_{out} = 1,27W$.

4.3.3.1 Rétro-simulations

Nous nous sommes tout d'abord concentrés sur la modélisation du report *flip-chip* du composant $4x75\mu m$. Pour cela nous avons réalisé des mesures complémentaires d'un

transistor *flip-chipé* en petit signal, afin de vérifier le modèle présenté dans le paragraphe [4.2.2]. Le motif de test est présenté en figure 4.26. Le transistor mesuré est placé entre deux lignes d'accès 50Ω sans motif d'adaptation. Il sera alors aisé de revenir dans le plan du composant par un changement du plan de référence.

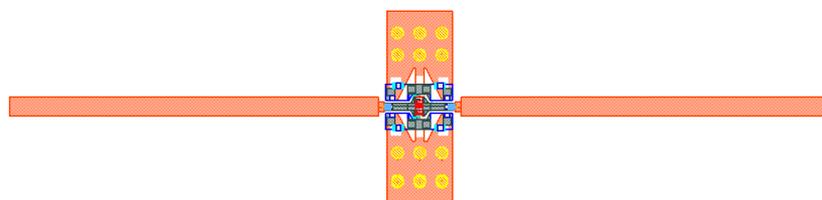


FIGURE 4.26 – Motif de test utilisé afin de réaliser une caractérisation du transistor $4 \times 75\mu m$ monté par procédé *flip-chip*.

Pour ce faire, nous présentons en figure 4.27a) les paramètres-[S] mesurés du transistors $4 \times 75\mu m$ issu du motif de test, qui sont confrontés à la simulation du modèle dans les mêmes conditions de fonctionnement et de montage.

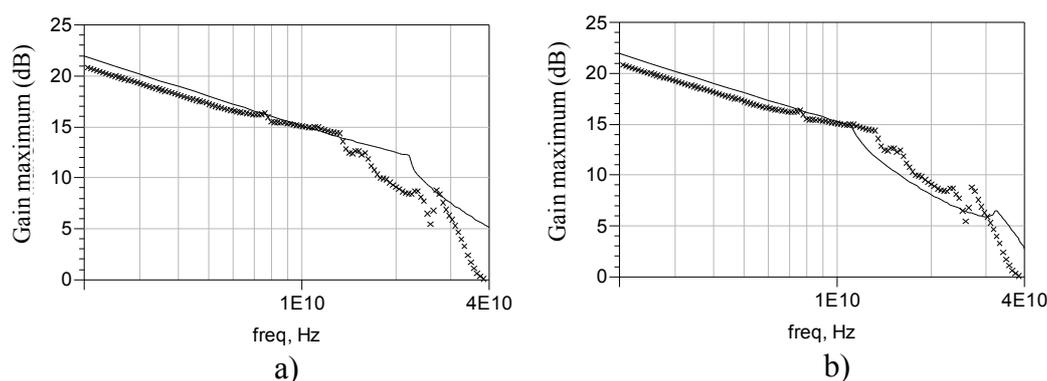


FIGURE 4.27 – Comparaison du gain entre la mesures (symboles) de paramètres-[S] réalisée du transistor $4 \times 75\mu m$ monté en *flip-chip* et le modèle simulé (traits pleins) pour une polarisation $V_{DS} = 20V$, $I_{DS} = 75mA$. b) Comparaison avec le modèle utilisant une correction de la modélisation des vias de la surface d'accueil du transistor.

On peut constater un écart important de la transition MSG/MAG ($e = 3GHz$) ainsi qu'une différence de gain d'environ $3dB$. Le modèle présenté au paragraphe [4.2.2] a été remis en question par une étude électromagnétique des vias utilisés dans l'empreinte accueillant le transistor.

L'empreinte de la surface accueillant le transistor étant symétrique on considérera que l'on peut la simplifier en analysant la moitié des vias. La figure 4.28, représente le maillage obtenu sous *Designer Ansoft*. Il est ainsi possible de réaliser une modélisation précise de ces éléments, en considérant une disposition des vias répartis sur deux lignes espacés d'une ligne micro-ruban de longueur déterminée. La modélisation obtenue est

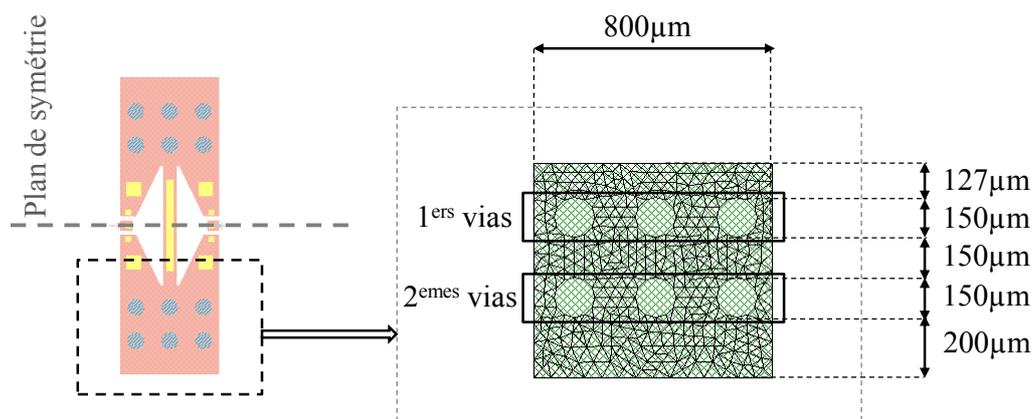


FIGURE 4.28 – *Layout* de l’empreinte d’accueil du transistor. La zone contenant les vias est maillée et simulée sous *Designer Ansoft*.

présentée en figure 4.29. La modélisation de ces vias correspond à une augmentation équivalente de l’inductance de *flip-chip* de $30pH$. Cette élévation réduit considérablement les performances de puissance. Autant que possible, il sera donc préférable d’opter pour une technologie intégrée (MMIC).

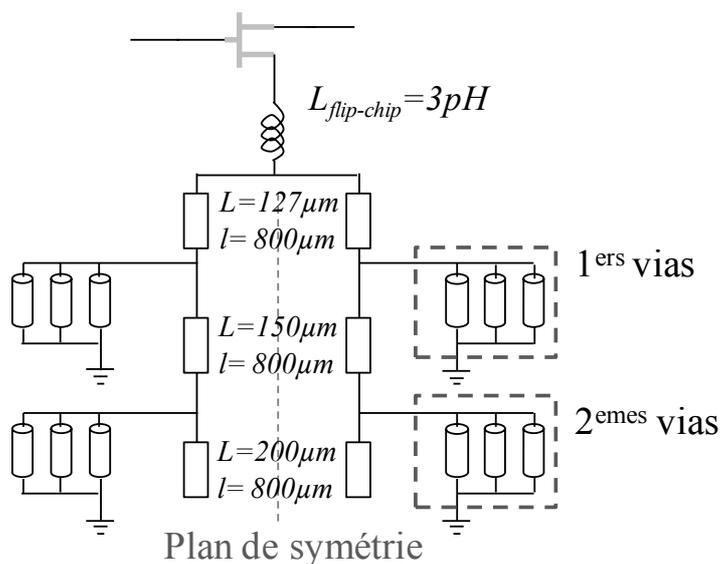


FIGURE 4.29 – Modèle de l’empreinte corrigée utilisant une répartition des vias sur deux lignes espacés par des portions de lignes micro-rubans.

La figure 4.27.b présente une comparaison entre la mesure du transistor de test, reporté par *flip-chip*, et le nouveau modèle. On peut constater cette fois une meilleure concordance que précédemment.

Le comportement petit signal de l’amplificateur simulé se rapproche de celui mesuré en paramètres-[S]. On peut observer un rapprochement des fréquences pour lesquelles le

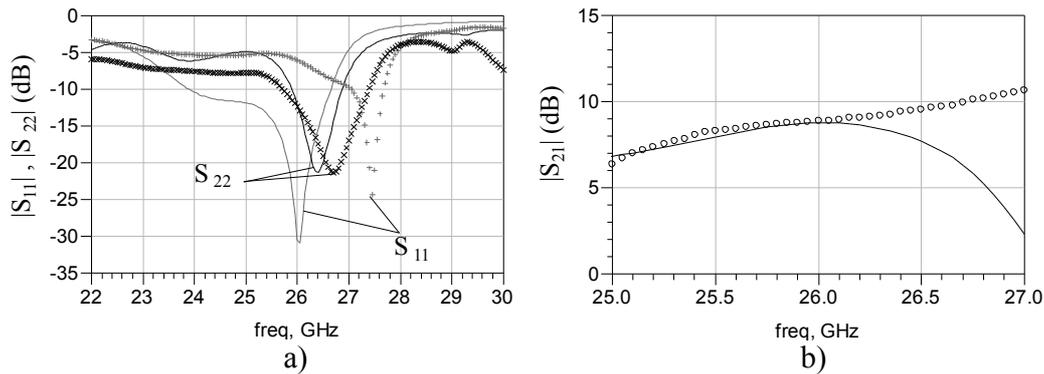


FIGURE 4.30 – Comparaison entre la mesure (symboles) de l'amplificateur et la simulation utilisant le modèle corrigé (traits pleins) en petit signal.

circuit est adapté, ainsi qu'une bien meilleure concordance de coefficient de transmission S_{21} .

Nous avons également re-simulé le circuit en fonctionnement grand signal. Les performances sont présentées en figure 4.31. On peut constater que la nouvelle modélisation des vias proposée diminue l'ensemble des performances de puissance, les rapprochant ainsi des résultats mesurés.

4.3.3.2 Modifications et mesures finales

Les modifications réalisées sur le modèle du transistor n'entraînent que de faibles modifications des impédances optimales à présenter au transistor. Il sera donc nécessaire de modifier légèrement le circuit d'adaptation de l'amplificateur pour que celui-ci fonctionne dans les conditions optimales de transfert de puissance. Ces modifications n'ont pas été portées actuellement et seront effectuées lors de la caractérisation du second lot de circuits réalisés et réceptionnés récemment.

Afin de modifier légèrement l'adaptation, nous avons placé au voisinage des lignes et des endroits sensibles des *plots carrés* de métallisation pour pouvoir faire des réglages (figure 4.32). En les raccordant au circuit par l'intermédiaire de fils, il est possible de modifier localement l'impédance du circuit, et ainsi d'optimiser ses performances.

4.4 Analyse thermique

Comme nous l'avons présenté dans les paragraphes précédents, la prise en compte des phénomènes thermique est capitale pour la réalisation d'amplificateurs de puissance. Afin de réduire l'échauffement de l'amplificateur il est important d'optimiser l'évacuation de la puissance dissipée par effet Joule. Il est à noter que la dissipation de puissance d'un

amplificateur est d'autant plus importante que le rendement en puissance ajouté (PAE) est faible.

La température du canal a été estimée par simulation numérique par éléments finis à l'aide du logiciel *Ansys*. Pour des raisons de symétrie un quart du transistor a été modélisé en figure 4.33.a. Comme le montre la simulation physique, on peut constater que la température est maximale au pied de la grille (coté drain) où le champ électrique est maximal (figure 4.33.b). A fort signal, le transistor $4 \times 75 \mu m$ dissipe une puissance de $7,2 W/mm$, on estime sa température de jonction à $T_j = 160^\circ C$ (à bas niveau une température $T_j = 110^\circ C$ à été simulée pour une puissance dissipée $P_{diss} = 5,3 W/mm$).

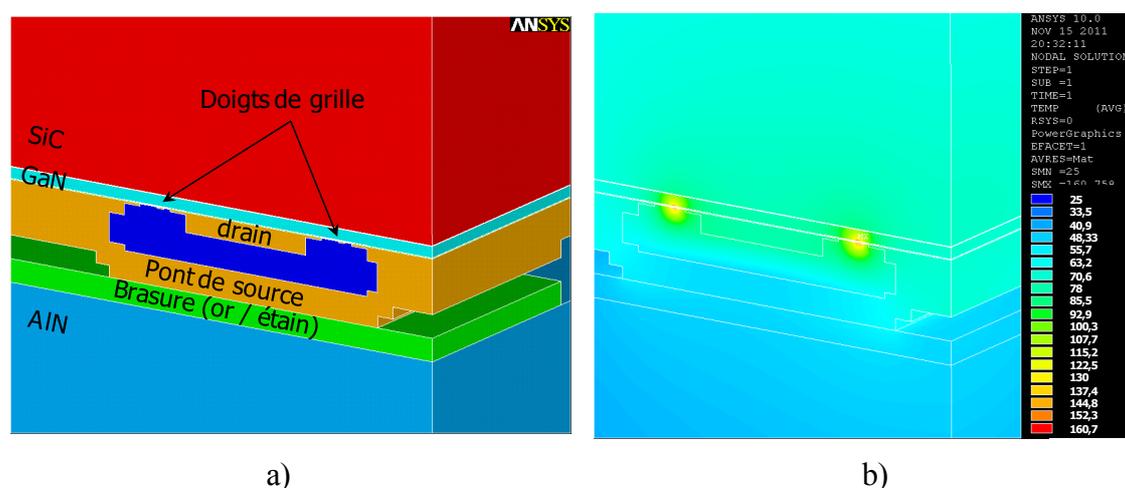


FIGURE 4.33 – Etude de la dissipation thermique, d'un transistor $4 \times 75 \mu m$, réalisée sous Ansys. a) Empilement des couches du transistors monté en flip-chip sur AlN ; b) diffusion thermique du composant, polarisé à $V_{DS} = 20V$ et $I_{DS} = 80mA$, à proximité des doigts de grille.

La réalisation de circuit monolithiques (MMIC) favorisera particulièrement la dissipation de chaleur par le substrat. En effet, celui-ci permettra d'évacuer la chaleur par le substrat SiC qui a une conductivité thermique supérieure à celle de l'AlN (plus de 2,5 fois supérieure).

4.5 Conclusion

Nous avons présenté dans cette partie, la conception et la réalisation d'un amplificateur de puissance en technologie hybride utilisant un report *flip-chip* de transistors HEMT InAlN/GaN à $26GHz$. Le modèle utilisé au cours de cette réalisation a permis de mettre en application les lois d'échelle, relatives au nombre de doigts N , évoquées dans le chapitre 3 et de les valider.

Bien que le gain en puissance soit en dessous de celui attendu, il est important de

garder à l'esprit la relative jeunesse de la technologie InAlN/GaN. Pourtant les résultats obtenus sont déjà en accord avec ceux trouvés dans la littérature en AlGaIn/GaN ; avec notamment une densité de puissance de l'ordre de $P = 2,1W/mm$ à ces fréquences. Pour une telle densité de puissance une température de jonction de $160^{\circ}C$ a pu être estimée pour le transistor reporté par *flip-chip* sur AlN.

Afin d'optimiser la dissipation de puissance, il sera préférable de favoriser des réalisations de type MMIC sur substrat à base carbure de silicium (SiC). Si l'on souhaite conserver un report par *flip-chip*, il sera préférable de rapprocher les vias ou réaliser un report du transistor sur un via oblong. Cependant, la réalisation de ce dernier procédé reste particulièrement délicate.

Les performances très encourageantes permettent de montrer l'intérêt des transistors utilisant l'hétérostructure InAlN/GaN pour des applications d'amplification de puissance en bandes K et Ka.

Conclusion générale

Ce rapport recense les différentes filières de composants utilisées à l'état solide pour l'amplification de puissance au delà de la bande K, en se concentrant plus particulièrement sur les HEMTs réalisés à partir de nitrure de gallium. Leur grande hauteur de bande interdite leur confère naturellement des densités de courant élevées ainsi que des tensions de claquage comptant parmi les plus importantes actuellement. Ils sont donc naturellement d'excellents candidats pour l'amplification de puissance aux longueurs d'ondes millimétriques. Depuis ces dernières années, un intérêt particulier est porté sur les HEMTs utilisant l'hétéro-structure InAlN/GaN. En effet, les laboratoires de l'IEMN (Lille) et MTL (Boston) ont mesuré des fréquences de coupure au delà de 100GHz . Une synthèse de ses principales caractéristiques physiques et électriques a été présentée ici. L'évolution des procédés laisse à penser que le perfectionnement des étapes d'épitaxie et de technologie permettra de passer outre les défauts persistant du nitrure de gallium.

A cause de leur faible maturité actuelle, ces composants possèdent des limitations que nous avons identifiées et quantifiées, à l'aide d'une campagne de caractérisation la plus complète possible. Nous avons pu éprouver les bonnes prédispositions des transistors à base d'InAlN/GaN pour l'amplification de puissance, qui le rendent d'ores et déjà compétitif pour ces applications. Les questions relatives à la caractérisation thermique des composants ont été abordées plus en détail, afin de proposer une méthode pouvant dissocier l'effet thermique des phénomènes de pièges. Malgré des résultats peu précis, dûs à l'utilisation d'instruments de mesures inappropriés, les perspectives pour l'utilisation de la méthode 3ω pour la caractérisation de l'impédance thermique sont très encourageantes. Le travail présenté ici servira d'approche préparatoire et sera approfondi par la suite.

Une étude a également été menée pour l'utilisation de ces composants en mode de commutation en bande X. Elle a permis de démontrer que si les transistors InAlN/GaN ne possèdent pas à l'heure actuelle les aptitudes requises pour ces applications, les HEMTs AlGaN/GaN eux présentent des qualités intéressantes liées en particulier à leur champ de claquage élevé. Cette robustesse, propre aux transistors à base de nitrure de gallium, est particulièrement recherchée pour la protection des circuits élaborés en micro-ondes.

Dans cette perspective, un modèle non-linéaire phénoménologique dédié aux applications de commutation a été développé. Nous avons pu constater sa convergence ainsi que sa bonne reproduction des phénomènes non-linéaires observés lors de la caractérisation. Ce modèle auparavant validé pour des applications d'amplification est actuellement à l'étude pour des applications de linéarité au sein du laboratoire XLIM. Cette validation pluri-applications permet de confirmer la précision du modèle utilisé

depuis une dizaine d'années et sans cesse amélioré depuis.

Enfin, nous avons présenté la conception et la réalisation d'un amplificateur de puissance de deux étages fonctionnant à $26GHz$ utilisant des composants HEMTs InAlN/GaN de $300\mu m$ de développement total de grille. Cette réalisation destinée à démontrer les potentialités de cette solution technologique a permis de mesurer un densité de puissance de $2,1W/mm$ avec un gain de puissance associé de $5dB$, correspondant à l'état de l'art pour cette technologie. Des développement sont actuellement en cours au III-V Lab pour augmenter la fréquence d'utilisation de tels composants, notamment au travers de la réduction des longueurs et largeurs de grille. Il est bien évident que de nombreux travaux sont encore nécessaires pour mieux comprendre et améliorer les phénomènes observés sur ces composants.

Néanmoins, les performances obtenues sont particulièrement encourageantes. Il est ici important de rappeler que ces résultats font parties des toutes premières réalisations au monde, tant au niveau de l'élaboration des modèles non-linéaires que de la conception d'amplificateur de puissance sur cette technologie.

Bibliographie

- [1] M. Marcarini, G. A. Williamson, and L. de Sisternes Garcia, “Comparison of methods for automated recognition of avian nocturnal flight calls,” in *Proc. IEEE Int. Conf. Acoustics, Speech and Signal Processing ICASSP 2008*, 2008, pp. 2029–2032.
- [2] R. Quay, *Gallium Nitride Electronics*, R. Hull, J. R. M. Osgood, J. Parisi, and H. Warlimont, Eds. Springer, 2008.
- [3] O. Jardel, “Contribution à la modélisation des transistors pour l’amplification de puissance aux fréquences microondes. développement d’un nouveau modèle electrothermique de hemt algan/gan incluant les effets de pièges,” Ph.D. dissertation, Université de Limoges, 2008.
- [4] F. Schwierz, “Wide bandgap and other non-iii-v rf transistors : Trends and prospects,” 2004.
- [5] W. Liu, *Handbook of III-V Heterojunction Bipolar Transistor*, J. W. . Sons, Ed., 1998.
- [6] S. Heckman, “Contribution au développement d’une filière de transistors bipolaires à hétérojonction de très forte puissance en bande l et s pour applications de télécommunications civiles et radar,” Ph.D. dissertation, Université de Limoges, 2003.
- [7] J. Kirk, C. T., “A theory of transistor cutoff frequency (ft) falloff at high current densities,” *IRE Transactions on Electron Devices*, vol. 9, no. 2, pp. 164–174, 1962.
- [8] S. Pajic, N. Wang, and Z. Popovic, “Comparison of x-band mesfet and hbt class-e power amplifiers for eer transmitters,” in *Proc. IEEE MTT-S Int. Microwave Symp. Digest*, 2005.
- [9] J. Wood, P. H. Aaen, D. Bridges, D. Lamey, M. Guyonnet, D. S. Chan, and N. Monsauret, “A nonlinear electro-thermal scalable model for high-power rf ldmos transistors,” vol. 57, no. 2, pp. 282–292, 2009.
- [10] P. Pouvil, “Cours composants pour circuits intégrés micro-ondes,” *Cours de 3ème année ENSEA, option Electronique Communication Micro-ondes*, 2008.
- [11] D.-H. Kim and J. A. del Alamo, “30-nm inas pphemts with $f_t=644\text{ghz}$ and $f_{\text{max}}=681\text{ghz}$,” vol. 31, no. 8, pp. 806–808, 2010.
- [12] J. L. Hudgins, G. S. Simin, and M. A. Khan, “A new assessment of the use of wide bandgap semiconductors and the potential for gan,” in *Proc. IEEE 33rd Annual Power Electronics Specialists Conf. pesc 02*, vol. 4, 2002, pp. 1747–1752.
- [13] J. Kuzmik, R. Javorka, A. Alam, M. Marso, M. Heuken, and P. Kordos, “Determination of channel temperature in algan/gan hemts grown on sapphire and

- silicon substrates using dc characterization method,” vol. 49, no. 8, pp. 1496–1498, 2002.
- [14] B. J. Thibeault, B. P. Keller, P. Fini, U. K. Mishra, C. Nguyen, N. X. Nguyen, and M. Le, “High performance and large area flip-chip bonded algan/gan modfets,” in *Proc. Int. Electron Devices Meeting IEDM '97. Technical Digest*, 1997, pp. 569–572.
- [15] M. Seelmann-Eggebert, P. Meisena, F. Schaudela, P. Koidla, V. A., and H. Leier, “Heat-spreading diamond films for gan-based high-power transistor devices,” *Diamond and Related Materials*, vol. 10, pp. 744–749, 2001.
- [16] N. Vellas, “Etudes expérimentales de la filières hfet nitrure de gallium pour l’amplification de puissance hyperfréquence,” Ph.D. dissertation, IEMN, 2003.
- [17] R. Quéré, “Cours de physique du composant,” *Master Circuits, Systèmes, micro et nanotechnologies pour les communications hautes fréquences et optiques*, 2007.
- [18] J. Kuzmik, “Inaln/(in)gan high electron mobility transistors : some aspects of the quantum well heterostructure proposal,” *Semiconductor Science and Technology*, vol. 17, pp. 540–544, 2002.
- [19] O. Jardel, G. Callet, J. Dufraisse, M. Piazza, N. Sarazin, E. Chartier, M. Oualli, R. Aubry, T. Reveyrand, J. C. Jacquet, M. A. Di Forte Poisson, E. Morvan, S. Piotrowicz, and D. S. L., “Electrical performances of alinn/gan hemts. a comparison with algan/gan hemts with similar technological process,” *International Journal of Microwave and Wireless Technologies*, vol. 3, pp. 301–309, 2011.
- [20] M. Gonsiorek, “Physical properties of alinn/(ain)/gan (0.07 μ m x 0.23 μ m) heterostructures and their application for high power electronics,” Ph.D. dissertation, École Polytechnique Fédérale de Lausanne, 2010.
- [21] N. Sarazin, O. Jardel, E. Morvan, R. Aubry, M. Laurent, M. Magis, M. Tordjman, M. Alloui, O. Drisse, J. Di Persio, M. A. di Poisson, S. L. Delage, N. Vellas, C. Gaquiere, and D. Theron, “X-band power characterisation of alinn/aln/gan hemt grown on sic substrate,” *Electronics Letters*, vol. 43, no. 23, 2007.
- [22] G. Mouginot, “Potentialité des transistors hemt algan/gan pour l’amplification large bande de fréquence ; effets limitatifs et modélisation,” Ph.D. dissertation, Université de Limoges, 2010.
- [23] W. Mickanin, P. Canfield, E. Finchem, and B. Odekirk, “Frequency-dependent transients in gaas mesfets : process, geometry and material effects,” in *Proc. th Annual Gallium Arsenide Integrated Circuit (GaAs IC) Symp. Technical Digest 1989*, 1989, pp. 211–214.
- [24] R. Yeats, D. C. D’Avanzo, K. Chan, N. Fernandez, T. W. Taylor, and C. Vogel, “Gate slow transients in gaas mesfets-causes, cures, and impact on circuits,” in *Proc. Int. Electron Devices Meeting IEDM '88. Technical Digest*, 1988, pp. 842–845.

- [25] J. C. Huang, G. Jackson, S. Shanfield, W. Hoke, P. Lyman, D. Atwood, P. Saledas, M. Schindler, Y. Tajima, A. Platzker, D. Masse, and H. Statz, "An algaas/ingaas pseudomorphic high electron mobility transistor (phemt) for x- and ku-band power applications," in *Proc. IEEE MTT-S Int. Microwave Symp. Digest*, 1991, pp. 713–716.
- [26] M. Faqir, "Analysis of the physical mechanisms limiting performance and reliability of gan based hemts," Ph.D. dissertation, Université de Modène & Université de Bordeaux 1, 2009.
- [27] L. F. Eastman, K. Chu, J.-W. Burm, W. J. Schaff, M. Murphy, and N. Weimann, "Design, fabrication and characterization of gan-based hfet's," in *Proc. Advanced Workshop Frontiers in Electronics WOFE '97*, 1997, pp. 3–6.
- [28] P. B. Klein, S. C. Binari, J. A. Freitas, and A. E. Wickenden, "Photoionization spectroscopy of traps in gan metal-semiconductor field-effect transistors," *Journal of Applied Physics*, vol. 88, no. 5, pp. 2843–2852, 2000.
- [29] K. Horio and Y. Fuseya, "Two-dimensional simulations of drain-current transients in gaas mesfet's with semi-insulating substrates compensated by deep levels," vol. 41, no. 8, pp. 1340–1346, 1994.
- [30] O. Mitrofanov and M. Manfra, "Mechanisms of gate lag in gan/algan/gan high electron mobility transistors," *Superlattices and Microstructures*, vol. 34, pp. 33–53, 2003.
- [31] R. Vetury, N. Q. Zhang, S. Keller, and U. K. Mishra, "The impact of surface states on the dc and rf characteristics of algan/gan hfets," vol. 48, no. 3, pp. 560–566, 2001.
- [32] A. Chini, D. Buttari, R. Coffie, L. Shen, S. Heikman, A. Chakraborty, S. Keller, and U. K. Mishra, "Power and linearity characteristics of field-plated recessed-gate algan-gan hemts," vol. 25, no. 5, pp. 229–231, 2004.
- [33] Y. Ando, Y. Okamoto, H. Miyamoto, T. Nakayama, T. Inoue, and M. Kuzuhara, "10-w/mm algan-gan hfet with a field modulating plate," vol. 24, no. 5, pp. 289–291, 2003.
- [34] W. Saito, Y. Takada, M. Kuraguchi, K. Tsuda, I. Omura, and T. Ogura, "600v algan/gan power-hemt : design, fabrication and demonstration on high voltage dc-dc converter," in *Proc. IEDM '03 Technical Digest Electron Devices Meeting IEEE Int*, 2003.
- [35] A. Chini, "Fabrication, characterisation and reliability of algan/gan hemts for power microwave applications," Ph.D. dissertation, University of Padova, 2003.

- [36] O. Jardel, G. Callet, J. Dufraisse, N. Sarazin, E. Chartier, T. Reveyrand, M. Oualli, D. Lancereau, M. A. Di Forte Poisson, S. Piotrowicz, E. Morvan, and S. L. Delage, “Performances of alinn/gan hemts for power applications at microwave frequencies,” in *Proc. European Microwave Integrated Circuits Conf. (EuMIC)*, 2010, pp. 49–52.
- [37] G. Callet, O. Jardel, N. Sarazin, E. Morvan, M. DiForte-Poisson, M. Oualli, E. Chartier, T. Reveyrand, J.-P. Teyssier, S. Piotrowicz, R. Quéré, and S. Delage, “Study of microwave performances of alinn/gan and algan/gan hemt devices up to 18ghz,” in *Heterostructure Technologie*, 2009.
- [38] J. Kuzmik, J.-F. Carlin, M. Gonschorek, A. Kostopoulos, G. Konstantinidis, G. Pozzovivo, S. Golka, A. Georgakilas, N. Grandjean, G. Strasser, and D. Pogany, “Gate-lag and drain-lag effects in (gan)/inaln/gan and inaln/aln/gan hemts,” *Physical Status Solidi*, vol. Volume 204, Issue 6, pp. 2019–2022, 2007.
- [39] T. Nanjo, M. Takeuchi, M. Suita, T. Oishi, Y. Abe, Y. Tokuda, and Y. Aoyagi, “Remarkable breakdown voltage enhancement in algan channel high electron mobility transistors,” *Applied Physics Letters*, vol. 92, no. 26, p. 263502, 2008.
- [40] G. Lecoustre, “Contribution au développement d’une filière de transistor de forte puissance à base de technologie hemt gan pour applications télécoms et radar,” Ph.D. dissertation, IEMN, 2009.
- [41] J. Dufraisse, G. Callet, O. Jardel, C. E., N. Sarazin, S. Piotrowicz, M. A. Di Forte Poisson, D. S. L., P. Bouysse, and R. Quéré, “Characterizations of inaln/aln/gan transistors for s-band applications,” in *Proc. European Microwave Integrated Circuits Conf. (EuMIC)*, 2011.
- [42] M. Shur, “Gan and related materials for high power applications,” *Materials Research Society*, vol. 483, pp. 15–26, 1998.
- [43] J. D. Albrecht, R. P. Wang, P. P. Ruden, M. Farahmand, and K. F. Brennan, “Electron transport characteristics of gan for high temperature device modeling,” *Journal of Applied Physics*, vol. 83, no. 9, pp. 4777–4781, 1998.
- [44] D. Donoval, A. Chvala, R. Sramaty, J. Kovac, J.-F. Carlin, N. Grandjean, G. Pozzovivo, J. Kuzmik, D. Pogany, G. Strasser, and P. Kordos, “Current transport and barrier height evaluation in ni/inaln/gan schottky diodes,” *Applied Physics Letters*, vol. 96, no. 22, p. 223501, 2010.
- [45] M. Alomari, F. Medjdoub, J.-F. Carlin, E. Feltin, N. Grandjean, A. Chuvilin, U. Kaiser, C. Gaquiere, and E. Kohn, “Inaln/gan moshemt with self-aligned thermally generated oxide recess,” vol. 30, no. 11, pp. 1131–1133, 2009.
- [46] A. Crespo, M. M. Bellot, K. D. Chabak, J. K. Gillespie, G. H. Jessen, V. Miller, M. Trejo, G. D. Via, D. E. Walker, B. W. Winningham, H. E. Smith, T. A. Cooper,

- X. Gao, and S. Guo, "High-power ka-band performance of alinn/gan hemt with 9.8-nm-thin barrier," vol. 31, no. 1, pp. 2–4, 2010.
- [47] K. W. Kobayashi, A. K. Oki, L. W. Yang, A. Gutierrez-Aitken, P. Chin, D. Sawdai, W. Okamura, J. Lester, E. Kaneshiro, P. C. Gorsman, K. Sato, T. R. Block, H. C. Yen, and D. C. Streit, "A 0.5 watt-40% pae inp double heterojunction bipolar transistor k-band mmic power amplifier," in *Proc. Int Indium Phosphide and Related Materials Conf*, 2000, pp. 250–253.
- [48] S. Tanaka, S. Yamanouchi, Y. Amamiya, T. Niwa, K. Hosoya, H. Shimawaki, and K. Honjo, "A ka-band hbt mmic power amplifier," in *Proc. IEEE MTT-S Int. Microwave Symp. Digest*, vol. 1, 2000, pp. 553–556.
- [49] T. Satoh, T. Shimura, S. Ichikawa, A. Betti-Berutto, C. Poledrelli, Y. Furukawa, Y. Hasegawa, S. Kuroda, and J. Fukaya, "A compact pa mmic module for k-band high-speed wireless systems," in *Proc. IEEE MTT-S Int. Microwave Symp. Digest*, vol. 3, 2000, pp. 1333–1336.
- [50] http://www.cdiweb.com/datasheets/SEDI/ES_FMM5804YD_Ver10.pdf, 2005.
- [51] K.-S. Kong, B. Nguyen, S. Nayak, and M.-Y. Kao, "Ka-band mmic high power amplifier (4w at 30ghz) with record compact size," in *Proc. IEEE Compound Semiconductor Integrated Circuit Symp. CSIC '05*, 2005.
- [52] <http://www.rfmw.com/datasheets/triquint/TGA4906.pdf>, 2005.
- [53] <http://www.rfmw.com/datasheets/triquint/TGA4916.pdf>, 2005.
- [54] A. Bessemoulin, M. G. McCulloch, A. Alexander, D. McCann, S. J. Mahon, and J. T. Harvey, "Compact k-band watt-level gaas phemt power amplifier mmic with integrated esd protection," in *Proc. 1st European Microwave Integrated Circuits Conf*, 2006, pp. 517–520.
- [55] S. J. Mahon, A. Dadello, A. P. Fattorini, A. Bessemoulin, and J. T. Harvey, "35 dbm, 35 ghz power amplifier mmics using 6-inch gaas phemt commercial technology," in *Proc. IEEE MTT-S Int. Microwave Symp. Digest*, 2008, pp. 855–858.
- [56] C. F. Campbell, D. C. Dumka, M.-Y. Kao, and D. M. Fanning, "Design and performance of a high efficiency ka-band power amplifier mmic," in *Proc. IEEE Compound Semiconductor Integrated Circuit Symp. (CSICS)*, 2010, pp. 1–4.
- [57] <http://ns21647.ovh.net/csums/telechargement/13-14-1.pdf>, 2010.
- [58] M. Micovic, A. Kurdoghlian, H. P. Moyer, P. Hashimoto, A. Schmitz, I. Milosavjevic, P. J. Willadesn, W.-S. Wong, J. Duvall, M. Hu, M. J. Delaney, and D. H. Chow, "Ka-band mmic power amplifier in gan hfet technology," in *Proc. IEEE MTT-S Int. Microwave Symp. Digest*, vol. 3, 2004, pp. 1653–1656.

- [59] M. van Heijningen, F. E. van Vliet, R. Quay, F. van Raay, and M. Seelmann-Eggebert, "Design and analysis of a 34 dbm ka-band gan high power amplifier mmic," in *Proc. 1st European Microwave Integrated Circuits Conf*, 2006, pp. 75–78.
- [60] M. Micovic, A. Kurdoghlian, H. P. Moyer, P. Hashimoto, A. Schmitz, I. Milosavljevic, P. J. Willadsen, W.-S. Wong, J. Duvall, M. Hu, M. Wetzel, and D. H. Chow, "Gan mmic technology for microwave and millimeter-wave applications," in *Proc. IEEE Compound Semiconductor Integrated Circuit Symp. CSIC '05*, 2005.
- [61] Y.-F. Wu, M. Moore, A. Saxler, T. Wisleder, U. K. Mishra, and P. Parikh, "8-watt gan hemts at millimeter-wave frequencies," in *Proc. IEDM Technical Digest Electron Devices Meeting IEEE Int*, 2005, pp. 583–585.
- [62] K. S. Boutros, W. B. Luo, Y. Ma, G. Nagy, and J. Hacker, "5w gan mmic for millimeter-wave applications," in *Proc. IEEE Compound Semiconductor Integrated Circuit Symp. CSIC 2006*, 2006, pp. 93–95.
- [63] A.M. Darwish, K. Boutros, B. Luo, B. D. Huebschman, E. Viveiros, and H. A. Hung, "Algan/gan ka -band 5-w mmic amplifier," vol. 54, no. 12, pp. 4456–4463, 2006.
- [64] K. Takagi, K. Matsushita, K. Masuda, S. Nakanishi, T. Soejima, H. Sakurai, K. Onodera, J. Shim, H. Kawasaki, Y. Takada, M. Hirose, and K. Tsuda, "Developing gan hemts for high efficiency," in *Proc. IEEE MTT-S Int. Microwave Workshop Series Innovative Wireless Power Transmission : Technologies, Systems, and Applications (IMWS)*, 2011, pp. 271–274.
- [65] J.-P. Teyssier, "Caractérisation en impulsions des transistors micro-ondes : application à la modélisation non-linéaire pour la cao des circuits," Ph.D. dissertation, Université de Limoges, 1994.
- [66] J. P. Teyssier, J. P. Viaud, and R. Quere, "A new nonlinear $i(v)$ model for fet devices including breakdown effects," vol. 4, no. 4, pp. 104–106, 1994.
- [67] J.-P. Teyssier, P. Bouysse, Z. Ouarch, D. Barataud, T. Peyretailade, and R. Quere, "40-ghz/150-ns versatile pulsed measurement system for microwave transistor isothermal characterization," vol. 46, no. 12, pp. 2043–2052, 1998.
- [68] S. R. Bahl and J. A. del Alamo, "A new drain-current injection technique for the measurement of off-state breakdown voltage in fets," vol. 40, no. 8, pp. 1558–1560, 1993.
- [69] C. Charbonniaud, "Caractérisation et modélisation électrothermique non linéaire de transistors à effet de champ gan pour l'amplification de puissance micro-onde," Ph.D. dissertation, Université de Limoges, 2005.
- [70] <http://cp.literature.agilent.com/litweb/pdf/N5242-90007.pdf>.

- [71] J. Faraj, “Développement et validation d’un banc de caractérisation de transistors de puissance en mode temporel impulsif,” Ph.D. dissertation, Université de Limoges, 2010.
- [72] F. De Groote, “Mesures de formes d’ondes temporelles en impulsions : application à la caractérisation de transistors micro-ondes de forte puissance,” Ph.D. dissertation, Université de Limoges, 2007.
- [73] S. Piotrowicz, C. E., O. Jardel, J. Dufraisse, J.-C. Jacquet, D. Lancereau, E. Morvan, R. Aubry, N. Sarazin, C. Dua, M. Oualli, M. A. Di Forte Poisson, and D. S. L., “Development of inaln/gan hemts power devices in s-band,” in *CSIC Hawaii*, 2011.
- [74] A. El-Rafei, “Analyse des effets dispersifs dans les transistors radiofréquences par mesures électriques,” Ph.D. dissertation, Université de Limoges, 2011.
- [75] A. El-Rafei, G. Callet, G. Mouginot, J. Faraj, S. Laurent, O. Jardel, M. Prigent, and R. Quéré, “Dc (10 hz) to rf (40 ghz) output conduction extraction by s-parameters measurements for in-depth characterization of alinn/gan hemts, focusing on low frequency dispersion effects,” in *Proc. European Microwave Conf*, 2011.
- [76] G. Vincent, A. Chantre, and D. Bois, “Electric field effect on the thermal emission of traps in semiconductor junctions,” *Journal of Applied Physics*, vol. 50, pp. 5484–5487, 1979.
- [77] R. Aubry, “Etude des aspects électrothermiques de la filière hemt algan/gan pour application de puissance hyperfréquence,” Ph.D. dissertation, IEMN, 2004.
- [78] O. Lancry, “Etude par microspectrométrie raman de matériaux et composants microélectroniques à base de semi-conducteurs iii-v grand gaps,” Ph.D. dissertation, IEMN, 2009.
- [79] C. Teyssandier, “Contribution à la modélisation non-linéaire de transistors de puissance hemt pseudomorphiques sur substrat asga : Analyse des effets parasites,” Ph.D. dissertation, Université de Limoges, 2008.
- [80] O. M. Corbino, “Measurement of specific heats of metals at high temperatures,” in *Atti della Reale Accademia Nazionale dei Lincei*, 1912.
- [81] H. Ebeling, “Temperature variation in wires carrying alternating currents.” *Annalen der Physik*, vol. 27, pp. 391–485, 1908.
- [82] N. O. Birge and S. R. Nagel, “Wide-frequency specific heat spectrometer,” *Review of Scientific Instruments*, vol. 58, no. 8, pp. 1464–1470, 1987.
- [83] D. G. Cahill, “Thermal conductivity measurement from 30 to 750 k : the 3w ; method,” *Review of Scientific Instruments*, vol. 61, no. 2, pp. 802–808, 1990.
- [84] O. M. Corbino, “Periodic variation of resistance of metallic filaments on alternating current,” in *Atti della Reale Accademia Nazionale dei Lincei*, 1911.

- [85] S.-M. Lee and D. G. Cahill, “Heat transport in thin dielectric films,” *Journal of Applied Physics*, vol. 81, no. 6, pp. 2590–2595, 1997.
- [86] D. Song and G. Chen, “Thermal conductivity of periodically microporous silicon membranes,” in *Proc. Twenty-First Int. Conf. Thermoelectrics ICT '02*, 2002, pp. 292–295.
- [87] X. Hu, A. A. Padilla, J. Xu, T. S. Fisher, and K. E. Goodson, “Thermal characterization of vertically-oriented carbon nanotubes on silicon,” in *Proc. IEEE Twenty First Annual IEEE Semiconductor Thermal Measurement and Management Symp*, 2005, pp. 292–297.
- [88] D. de Koninck, “Thermal conductivity measurements using the 3-omega technique : Application to power harvesting microsystems,” Ph.D. dissertation, McGill University, 2008.
- [89] C. Mion, “Investigation of the thermal proprieteies of gallium nitride using the three omega method,” Ph.D. dissertation, North Carolina State University, 2005.
- [90] P. R. Wilson, J. N. Ross, and A. D. Brown, “Predicting total harmonic distortion in asymmetric digital subscriber line transformers by simulation,” vol. 40, no. 3, pp. 1542–1549, 2004.
- [91] J. R. Brews, “Mosfet hand analysis using bsim,” vol. 21, no. 6, pp. 28–36, 2005.
- [92] W. R. Curtice and M. Ettenberg, “A nonlinear gaas fet model for use in the design of output circuits for power amplifiers,” vol. 33, no. 12, pp. 1383–1394, 1985.
- [93] C. A. Liechti, “Microwave field-effect transistors–1976,” vol. 24, no. 6, pp. 279–300, 1976.
- [94] S. M. Sze and K. N. Kwok, *Physics of semiconductor devices*, J. W. . sons, Ed. Wiley-Interscience, 2007.
- [95] C. Lagarde, J. P. Teyssier, P. Bouysse, R. Quere, C. Charbonniaud, O. Jardel, and H. Bousbia, “A new non-linear electrothermal 3d spline model with charge integration for power fets,” in *Proc. European Microwave Conf*, vol. 2, 2005.
- [96] W. Demenitroux, C. Maziere, T. Gasseling, B. Gustavsen, M. Campovecchio, and R. Quere, “A new multi-harmonic and bilateral behavioral model taking into account short term memory effect,” in *Proc. European Microwave Conf. (EuMC)*, 2010, pp. 473–476.
- [97] D. Schreurs, J. Verspecht, E. Vandamme, N. Vellas, C. Gaquiere, M. Germain, and G. Borghs, “Ann model for algan/gan hemts constructed from near-optimal-load large-signal measurements,” in *Proc. IEEE MTT-S Int. Microwave Symp. Digest*, vol. 1, 2003, pp. 447–450.

- [98] A. Ramadan, “Amplification de puissance à haut rendement en bande l et en technologie gan intégrant une pré-formation de la tension de commande d’entrée,” Ph.D. dissertation, Université de Limoges, 2010.
- [99] J. Portilla, M. Campovecchio, R. Quere, and J. Obregon, “A new coherent extraction method of fet and hemts models for mmic applications,” in *Gallium Arsenide Applications Symposium*, 1994.
- [100] C. Charbonniaud, A. Xiong, S. Dellier, O. Jardel, and R. Quéré, “A non-linear hemt model operating in multi-bias conditions,” in *Proc. European Microwave Integrated Circuits Conf. (EuMIC)*, 2010.
- [101] G. Gauthier, Y. Mancuso, and F. Murgadella, “Korrigan - a comprehensive initiative for gan hemt technology in europe,” in *Proc. European Gallium Arsenide and Other Semiconductor Application Symp. EGAAS 2005*, 2005, pp. 361–363.
- [102] O. Jardel, J. Mazeau, S. Piotrowicz, D. Caban-Chastas, E. Chartier, E. Morvan, P. Duème, Y. Mancuso, and S. L. Delage, “Gan power mmics for x-band t/r modules,” in *Proc. European Microwave Integrated Circuits Conf. (EuMIC)*, 2010, pp. 17–20.
- [103] I. Angelov, K. Kanaya, S. Goto, and M. Abbasi, “On the high frequency de-embedding& modeling of fet devices,” in *Proc. 73rd ARFTG Microwave Measurement Conf*, 2009, pp. 1–4.
- [104] C. Gaquière, “Analyse et optimisation de transistors à effet de champ à hétérojonction pour l’amplification de puissance en bande ka,” Ph.D. dissertation, Université de Lille, 1995.
- [105] J. Gao, X. Li, H. Wang, and G. Boeck, “An approach to determine small-signal model parameters for inp-based heterojunction bipolar transistors,” vol. 19, no. 1, pp. 138–145, 2006.
- [106] G. Dambrine, A. Cappy, F. Heliodore, and E. Playez, “A new method for determining the fet small-signal equivalent circuit,” vol. 36, no. 7, pp. 1151–1159, 1988.
- [107] Y. Tajima and P. D. Miller, “Design of broad-band power gaas fet amplifiers,” vol. 32, no. 3, pp. 261–267, 1984.
- [108] K. Hess and I. C. Kizilyalli, “Scaling and transport properties of high electron mobility transistors,” in *Proc. Int. Electron Devices Meeting*, vol. 32, 1986, pp. 556–558.
- [109] S. J. Nash, A. Platzker, and W. Struble, “Distributed small signal model for multi-fingered gaas phemt/mesfet devices,” in *Proc. IEEE MTT-S Int. Microwave Symp. Digest*, vol. 2, 1996, pp. 1075–1078.

- [110] S. H. Wemple, W. C. Niehaus, H. M. Cox, J. V. DiLorenzo, and W. O. Schlosser, "Control of gate-drain avalanche in gaas mesfet's," vol. 27, no. 6, pp. 1013–1018, 1980.
- [111] O. Jardel, F. De Groote, T. Reveyrand, J.-C. Jacquet, C. Charbonniaud, J.-P. Teyssier, D. Floriot, and R. Quere, "An electrothermal model for algan/gan power hemts including trapping effects to improve large-signal simulation results on high vswr," vol. 55, no. 12, pp. 2660–2669, 2007.
- [112] S. Piotrowicz, B. Mallet-Guy, E. Chartier, J. C. Jacquet, O. Jardel, D. Lancereau, G. Le Coustre, E. Morvan, R. Aubry, C. Dua, M. Oualli, M. Richard, N. Sarazin, M. A. diForte Poisson, J. Delaire, Y. Mancuso, and S. L. Delage, "Broadband algan/gan high power amplifiers, robust lnas, and power switches in l-band," in *Proc. European Microwave Integrated Circuits Conf. EuMIC 2009*, 2009, pp. 431–434.
- [113] M. Hangai, T. Nishino, Y. Kamo, and M. Miyazaki, "An s-band 100w gan protection switch," in *Proc. IEEE/MTT-S Int. Microwave Symp*, 2007, pp. 1389–1392.
- [114] J. Janssen, M. van Heijningen, K. P. Hilton, J. O. Maclean, D. J. Wallis, J. Powell, M. Uren, T. Martin, and F. van Vliet, "X-band gan spdt mmic with over 25 watt linear power handling," in *Proc. European Microwave Integrated Circuit Conf. EuMIC 2008*, 2008, pp. 190–193.
- [115] E. Byk, "Méthodes d'analyses couplées pour la modélisation globale de composants et modules millimétriques de forte puissance," Ph.D. dissertation, Université de Limoges, 2002.
- [116] J. Rollett, "Stability and power-gain invariants of linear twoports," *IRE Transactions on Circuit Theory*, vol. 9, no. 1, pp. 29–32, 1962.
- [117] A. Anakabe, J.-M. Collantes, J. Portilla, J. Jugo, A. Mallet, L. Lapiere, and J.-P. Fraysse, "Analysis and elimination of parametric oscillations in monolithic power amplifiers," in *Proc. IEEE MTT-S Int. Microwave Symp. Digest*, vol. 3, 2002, pp. 2181–2184.

Annexes

Nomenclature

<i>2DEG</i>	2 Dimension Electron Gaz.
<i>ADC</i>	Analog to Digital Converter.
<i>ARV</i> (VNA)	Analyseur de Réseaux Vectoriels. Vectorial Network Analyser.
<i>ARVN</i> (NVNA)	Analyseur de Réseaux Vectoriels Non-linéaires. Non-Linear Vectorial Network Analyser.
<i>CW</i>	Continuous Waveform.
<i>DC</i> (CC)	Direct Current. Courant Continu.
<i>DST</i> (DUT)	Dispositif Sous Test. Device Under Test.
<i>HEMT</i> (THME)	High Electron Mobility Transistor. Transistor à Haute Mobilité Électronique.
<i>LDMOS</i>	Lateraly Diffused Oxyde Semiconductor.
<i>LSNA</i>	Large Signal Network Analyser.
<i>MBE</i>	Molecular Beam Epitaxy.
<i>MESTFET</i>	Metal Semiconductor Field Effect Transistor.
<i>MMIC</i>	Monolithic Microwave Integrated Circuit.
<i>MOVPE</i>	MetalOrganic Vapour Phase Epitaxy.
<i>PAE</i> (RPA)	Power Added Efficiency. Rendement en Puissance Ajouté.
<i>pHEMT</i>	Pseudomorphic High Electron Mobility Transistor.
<i>TEC</i> (FET)	Transistor à Effet de Champ. Field Effect Transistor.
<i>TBH</i> (HBT)	Transistor Bipolaire à Hétérojonction. Heterojunction Bipolar Transistor.
<i>TDH</i>	Taux de Distorsion Harmonique.

Publications et communications relatives à ce travail

- [1] G. Callet, O. Jardel, N. Sarazin, E. Morvan, M.A. DiForte-Poisson, M. Oualli, E. Chartier, T. Reveyrand, J-P. Teyssier, S. Piotrowicz, R. Quéré, S.L. Delage, “Study of Microwave Performances of AlInN/GaN and AlGaIn/GaN HEMT Devices up to 18GHz”, *HeTech*, GünzBurg 2009.
- [2] O. Jardel, G. Callet, C Charbonniaud, J-C. Jaquet, N . Sarazin, E. Morvan, R. Aubry, M.A. DiForte-Poisson, J-P. Teyssier, S. Piotrowicz, R. Quéré, “A new nonlinear HEMT model for AlGaIn/GaN switch applications”, *EuMW*, Rome 2009.
- [3] G. Callet, J. Faraj, O. Jardel, C Charbonniaud, T. Reveyrand, E. Morvan, S. Piotrowicz, J-P. Teyssier, R. Quéré, “A new nonlinear HEMT model for AlGaIn/GaN switch applications”, *International Journal of Microwave and Wirless Technologies*, 2010.
- [4] O. Jardel, G. Callet, J Dufraise, N. Sarazin, E. Chartier, T. Reveyrand, M. Oualli, D. Lancereau, M.A. DiForte-Poisson, S. Piotrowicz, E. Morvan, S.L. Delage, “Performances of AlInN/GaN HEMTs for Power Applications at Microwave Frequencies”, *EuMW*, Paris 2010.
- [5] G. Callet, J. Faraj, A. El-Rafei, O. Jardel, J-C. Jacquet, J-P. Teyssier, E. Morvan, S. Piotrowicz, R. Quéré, “Electrothermal and Large-Signal Modeling of Switchmode AlGaIn/GaN HEMTs”, *EuMW*, Paris 2010.
- [6] S. Piotrowicz, Z. Ouarch, E. Chartier, R. Aubry, G. Callet, D. Floriot, J-C. Jacquet, O. Jardel, J-P. Teyssier, E. Morvan, T. Reveyrand, N. Sarazin, S.L. Delage, “43W, 52% PAE X-Band AlGaIn/GaN HEMTs MMIC amplifiers”, *MTT-S*, California 2010.
- [7] J. Faraj, G. Callet, F. De Groote, J. Verspecht, R. Quéré, J-P. Teyssier, “Bursts of Pulses for time domain large signal measurements”, *ARFTG*, 2009.
- [8] S. Piotrowicz, E. Morvan, R. Aubry, G. Callet, E. Chartier, C. Dua, J. Dufraise, D. Floriot, J-C. Jacquet, O. Jardel, Y. Mancuso, B. Mallet-Guy, M. Oualli, Z. Ouarch, M-A. DiForte-Poisson, N. Sarazin, M. Stanislawiak, S-L. Delage “Overview of AlGaIn/GaN HEMT technology for L- to Ku-band applications”, *IJMWT*, 2010.

- [9] A. El-Rafei, G. Callet, G. Mouginot, J. Faraj, S. Laurent, O. Jardel, M. Prigent, S. Delage, R. Quéré “DC (10Hz) to RF (40GHz) output conduction extraction by S-parameters measurements for in-depth characterization of AlInN/GaN HEMTs, focusing on low frequency dispersion”, *EuMIC*, Manchester 2011.
- [10] J. Dufraisse, G. Callet, O. Jardel, E. Chartier, N. Sarazin, S. Piotrowicz, M-A. DiForte-Poisson, S-L. Delage, P. Bouysse, R. Quéré “Characterization of InAlN/AlN/GaN transistors for S-band applications”, *EuMIC*, Manchester 2011.

Caractérisation et Modélisation de Transistors HEMT AlGaN/GaN et InAlN/GaN pour l'Amplification de puissance en Radio-Fréquences

Résumé : Ce document traite de la caractérisation de composants HEMT à base de GaN en vue de leur modélisation. Une caractérisation exhaustive des transistors à base d'InAlN/GaN et AlGaN/GaN est réalisée. Une importance particulière est donnée aux méthodes de caractérisation thermique, avec l'utilisation de la méthode 3ω pour la mesure de l'impédance thermique. Une étude des facteurs d'échelle du modèle linéaire est également abordée. Le modèle non-linéaire présenté est développé afin d'élargir son champ d'application à l'amplification de puissance et à la commutation. Enfin, il est utilisé pour la réalisation du premier amplificateur de puissance utilisant la technologie InAlN en bande Ka.

Mots clés : Bande Ka, modélisation, caractérisation, conception, HEMT AlGaN/GaN, InAlN/GaN, impédance thermique, méthode 3ω .

Characterization and Modeling of AlGaN/GaN and AlInN/GaN HEMTs for Power Amplification in Radio-Frequencies

Abstract : This report deals with the characterization of GaN HEMTs devices in order to create their model. An exhaustive characterization has been realized for AlInN/GaN and AlGaN/GaN based HEMTs. A special care has been given to the different thermal characterization methods, with the use of the 3ω method for the measurement of the thermal impedance. A study of scaling rules for small-signal model is presented. The non-linear model presented is developed in order to extend his application domain to the power amplification and power switches. Finally it is used in the design of the first power amplifier base on AlInN technology in Ka-band.

Keywords : Ka-band, modeling, characterization, design, AlGaN/GaN HEMT, AlInN/GaN HEMT, thermal impedance, 3ω method .

XLIM - UMR CNRS n°6172
123, avenue Albert Thomas - 87060 LIMOGES CEDEX