

# UNIVERSITE DE LIMOGES

ECOLE DOCTORALE Science – Technologie – Santé

Faculté des Sciences et techniques

Année 2006

Thèse N° 77-2006

THESE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITE DE LIMOGES

Discipline : Electronique des Hautes Fréquences et Optoélectronique

Présentée et soutenue par

Hind BOUSBIA

Le 18 décembre 2006

**Analyse et développement de la caractérisation en puissance, rendement  
et linéarité de transistors de puissance en mode impulsif.**

Thèse co-encadrée par Denis Barataud et Jean Michel Nebus.

## **JURY :**

Monsieur Michel PRIGENT	Professeur à l'Université de Limoges	Président
Monsieur Eric BERGEAULT	Professeur à l'ENST Paris	Rapporteur
Monsieur Eric KERHERVE	Professeur à IXL Talence	Rapporteur
Monsieur Denis BARATAUD	Maître de Conférences à l'Université de Limoges	Examineur
Monsieur Sylvain HECKMANN	Ingénieur à UMS - Orsay	Examineur
Monsieur Jean-Michel NEBUS	Professeur à l'Université de Limoges	Examineur
Monsieur Alain PEDEN	Maître de Conférences à l'ENST Brest	Examineur
Monsieur Philippe BOUYASSE	Maître de Conférences à l'Université de Limoges	Invité
Monsieur Guillaume NEVEUX	Maître de Conférences à l'Université de Limoges	Invité



*A ma mère, à mon père*

*A Arnaud*

*A mes frères, à ma soeur*

*A tous ceux qui me sont chers, ...*

# REMERCIEMENTS

---

# REMERCIEMENTS

---

Les travaux de recherche présentés dans ce manuscrit ont été effectués à l'Institut de Recherche Xlim de l'Université de Limoges, UMR n° 6172 du CNRS. Je remercie Messieurs P.GUILLON et A. BARTHELEMY pour m'avoir accueilli successivement dans ce laboratoire de recherche.

Je tiens à adresser ma sincère reconnaissance à Monsieur le Professeur R. QUERE pour m'avoir accueilli au sein du département C2S2 « Composants Circuits Signaux et Systèmes Hautes Fréquences ».

J'exprime mes sincères remerciements à Monsieur le Professeur M. PRIGENT pour l'honneur qu'il me fait en acceptant de présider le jury de cette thèse.

J'exprime toute ma gratitude à Monsieur E. BERGEAULT, Professeur à l'ENST Paris, et Monsieur E. KERHERVE, Professeur à l'IXL Talence, pour avoir accepté de juger ce travail en qualité de rapporteurs.

Je témoigne toute ma reconnaissance à Monsieur S. HECKMAN (Ingénieur UMS Orsay), Monsieur A. PEDEN (Maître de Conférence à l'ENST Brest), Monsieur P.Bouysse (Maître de Conférence à l'Université de Limoges) et Monsieur G.Neveux (Maître de Conférence à l'Université de Limoges) d'avoir accepté d'examiner ce mémoire et de participer à ce jury.

J'adresse également mes plus vifs remerciements à Monsieur le Professeur J.M. NEBUS et Monsieur D. BARATAUD (Maître de Conférence) qui ont dirigé mes travaux de thèse de doctorat. Leur disponibilité, leurs compétences, leur expérience ainsi que leurs encouragements ont été des soutiens précieux au long de ces trois années.

Mes remerciements vont également à Monsieur G. NEVEUX et Monsieur P. BOUYSSSE, pour leur disponibilité, leurs qualités scientifiques et humaines et les nombreux conseils qu'ils m'ont prodigués.

J'exprime également ma sincère reconnaissance à Madame M.C. LEROUGE pour sa gentillesse, sa disponibilité et son aide précieuse durant ces trois années.

Un grand merci à Tony qui m'a transmis les rennes du banc et qui m'a formé à mes débuts, ainsi qu'à Tibo pour ses innombrables conseils avisés.

J'adresse mes sincères remerciements à toute l'équipe de recherche de Limoges et de Brive, pour l'ambiance amicale et le soutien moral qu'ils m'ont apportés et plus particulièrement à mes compagnons de mesures (Gregoire, Floria, Mohamed, ...). Qu'ils sachent tous que je leur suis reconnaissante de tous les bons moments que nous avons passés ensemble.

Je souhaite une bonne continuation aux futurs et très bientôt docteurs (Gregoire, Alaa, Mohamad, Zhour, FX, Audrey, Bo,...).

Il est aujourd'hui admis que les semi-conducteurs à large bande interdite vont permettre de repousser les frontières atteintes à ce jour dans le domaine de la génération de puissance hyperfréquence. L'analyse des principaux critères technologiques (physiques et électriques) des matériaux grands gap, et plus précisément du GaN montre que ce dernier est un candidat sérieux pour les applications de télécommunications et radar.

Un modèle électrothermique de ces transistors hyperfréquences à FET sur GaN a été utilisé dans ces travaux pour analyser les comportements transitoires lents dus aux effets thermiques et aux effets de pièges. Une comparaison des performances en puissance, rendement et linéarité a été faite entre les résultats de simulation et ceux de mesure pour des signaux de deux types :

CW impulsions

Bi porteuses impulsions

L'utilisation de signaux CW impulsions a permis une validation pratique des modèles électrothermiques de transistors HBT et une expertise de différentes filières technologiques de ces transistors. L'utilisation de signaux bi porteuses impulsions a permis d'observer des tendances sur les compromis rendement/linéarité en fonction des effets de pièges de transistors FET GaN.

Des mesures réalisées sur une configuration originale d'un banc de caractérisation de type « load-pull » pour une mesure d'intermodulation en mode pulsé ont permis de montrer les limitations actuelles des modèles de ces transistors dans le cadre de simulations de fonctionnement dynamique.

**Mots clés :** HEMT, GaN, transistors de puissance, caractérisation load pull pulsé, signal bi porteuses pulsé, validation de modèles non linéaires électrothermiques, boucle active, tuner.

## **Analysis and development of the characterization of power, power added efficiency and linearity of power transistors operating under pulsed conditions**

It is admitted today that wide band-gap materials will make it possible to push back the borders reached to date in the field of RF power generation.

The analysis of the properties of wide band-gap materials, and especially the GaN material, highlights that it is a serious candidate for telecommunication and radar applications. RF field effect transistors on GaN are prone to show dispersive behaviors due to heating and trapping effects.

A non linear electrothermal model of these high frequency FETs transistors on GaN used in this work makes possible the analysis of dispersive behaviors due to heating and trapping effects.

A comparison of performances in terms of output power, power added efficiency and linearity has been made between simulation and measurement results for two type of excitation:

one tone pulsed signal

two tones pulsed signal

The use of a one tone pulsed excitation permitted the validation of an HBT electrothermal model and the expertise of different technological process of these transistors.

The use of a two tone pulsed excitation has permitted to observe the trade-offs between power added efficiency and linearity versus trapping effects.

The measurements carried out on an original configuration of the load pull set up for intermodulation measurements under pulsed conditions had shown the actual limitations of the transistor model.

**Keywords:** HEMT, GaN, power transistors, pulsed load pull characterization, two-tone pulsed signal, validation of non linear electrothermal models, active loop, tuner.

---

<b>Introduction générale.....</b>	<b>1</b>
<b>Chapitre 1 : Les potentialités de la filière nitrure de gallium pour l'amplification de puissance micro-onde.....</b>	<b>6</b>
<u>I - INTRODUCTION :</u> .....	<u>8</u>
<u>II - GAN : UN MATERIAU PRIVILEGIE POUR LA PUISSANCE HAUTE FREQUENCE.....</u>	<u>10</u>
II-1. Généralités sur les semi-conducteurs à grand gap:.....	10
II-2. Principales propriétés physiques des matériaux et leur impact sur la génération de puissance micro-onde .....	12
II-2-1. Bande interdite (gap).....	13
II-2-2. Champ de claquage .....	15
II-2-3. Densité de porteurs intrinsèques .....	16
II-2-4. Mobilité des porteurs .....	17
II-2-5. Conductivité thermique.....	17
II-2-6. Résistance carrée, $R_{on}$ .....	18
II-2-7. Résumé.....	19
II-3. Figures de mérites.....	20
II-3-1. Facteur de mérite de Johnson (JMF).....	20
II-3-2. Facteur de mérite Keyes (KMF).....	20
II-3-3. Facteur de mérite de Baliga (BMF).....	21
<u>III - CRITERES DE PERFORMANCE ELECTRIQUE D'UN TRANSISTOR.....</u>	<u>22</u>
III-1. Fonctionnement petit signal .....	22
III-1-1. Gain en courant, fréquence de transition .....	22
III-1-1-1. Eléments intrinsèques .....	22
III-1-1-2. Eléments extrinsèques.....	23
III-1-2. Gain maximum disponible, fréquence maximale d'oscillation, gain en puissance unilatéral .....	24
III-2. Fonctionnement grand signal .....	25
III-2-1. Caractéristiques statiques .....	25
III-2-2. Principe de génération de puissance RF : .....	27
III-2-2-1. Exemple illustrant l'intérêt des fortes tensions de claquage .....	28
<u>IV - LES TRANSISTORS EN TECHNOLOGIE NITRURE DE GALLIUM .....</u>	<u>32</u>
IV-1. Transistors bipolaires .....	32
IV-2. Le MESFET .....	33
IV-3. Le HEMT .....	35
IV-3-1. Principe de l'hétérojonction .....	36
IV-3-2. Structure physique.....	38
<u>V - STRUCTURE CRISTALLINE, SUBSTRATS ET CROISSANCE DES NITRURES :</u> .....	<u>40</u>
V-1. Structure cristalline :.....	40
V-2. Substrats pour la croissance de GaN : .....	41

---



<u>V-3. Substrats pour le GaN hexagonal :</u> .....	43
<u>V-3-1. Le saphir : Al<sub>2</sub>O<sub>3</sub></u> .....	44
<u>V-3-2. Le carbure de silicium SiC</u> .....	44
<u>V-3-3. Le silicium : Si</u> .....	45
<u>VI - CHAMPS PIEZOELECTRIQUE ET DE POLARISATION SPONTANEE :</u> .....	45
<u>VI-1. Champ de polarisation spontanée</u> .....	45
<u>VI-2. Champ de polarisation piézoélectrique</u> .....	47
<u>VI-3. Effet des champs sur la concentration du gaz bidimensionnel d'électrons</u> ..	48
<u>VII - EFFETS LIMITATIFS DANS LES HEMTs GAN</u> .....	49
<u>VII-1. Les phénomènes de pièges</u> .....	49
<u>VII-1-1. Pièges de substrat</u> .....	49
<u>VII-1-2. Pièges de surfaces</u> .....	51
<u>VII-1-3. Modèle de la grille virtuelle</u> .....	51
<u>VII-2. Les effets thermiques</u> .....	53
<u>VIII - LES POINTS CLEFS POUR L'AMPLIFICATION DE PUISSANCE</u> .....	54
<u>VIII-1. Augmentation de la tension de claquage</u> .....	54
<u>VIII-2. Augmentation de la densité de porteurs et de la vitesse de saturation</u> .....	57
<u>IX - ETAT DE L'ART DES TRANSISTORS EN TECHNOLOGIE GAN</u> .....	63
<u>X - CONCLUSION</u> .....	64
<b>Bibliographie</b> .....	<b>65</b>
<b>Chapitre 2 : Simulations des performances en puissance, rendement et linéarité d'un HEMT GaN</b> .....	<b>71</b>
<u>I - INTRODUCTION</u> .....	73
<u>II - DESCRIPTION DU MODELE NON LINEAIRE DU TRANSISTOR UTILISE</u> .....	74
<u>II-1. Principe d'extraction du modèle</u> .....	74
<u>II-1-1. Non linéarités convectives</u> .....	74
<i>II-1-1-1. Caractérisation de l'effet de la température</i> .....	75
<i>II-1-1-2. Caractérisation des effets de piège de drain</i> .....	76
<i>II-1-1-3. Caractérisation des effets de piège de grille</i> .....	77
<u>II-1-2. Non linéarités capacitives</u> .....	80
<u>II-2. Topologie du modèle non linéaire</u> .....	83
<u>II-2-1. Fonctionnement de l'effet thermique</u> .....	84
<u>II-2-2. Fonctionnement de l'effet de piège de grille</u> .....	84
<u>III - METHODES DE SIMULATION</u> .....	85
<u>III-1. Les méthodes temporelles</u> .....	85
<u>III-2. La méthode d'Equilibrage Harmonique (HB)</u> .....	86
<u>III-3. La méthode de transitoire d'enveloppe</u> .....	87

---

<u>IV - APPLICATION A L'ANALYSE DU COMPORTEMENT DU TRANSISTOR .....</u>	<u>87</u>
<u>IV-1. Simulation temporelles des effets de piège.....</u>	<u>87</u>
<i>IV-1-1-1. Phénomène de libération des pièges.....</i>	<i>87</i>
<i>IV-1-1-2. Phénomène de capture des pièges .....</i>	<i>88</i>
<u>IV-2. Simulation des caractéristiques I/V.....</u>	<u>89</u>
<u>IV-2-1. Commentaire général .....</u>	<u>94</u>
<i>IV-2-1-1. Classe B.....</i>	<i>94</i>
<i>IV-2-1-2. Classe A.....</i>	<i>95</i>
<u>IV-3. Simulation des paramètres S :.....</u>	<u>95</u>
<u>IV-4. Simulation fort signal CW à <math>V_{ds0}=10V</math> et à <math>f_0=3GHz</math>.....</u>	<u>95</u>
<u>IV-4-1. Maximisation de la puissance de sortie.....</u>	<u>96</u>
<u>IV-4-2. Maximisation du rendement.....</u>	<u>99</u>
<u>IV-4-3. Simulation fort signal CW à <math>V_{ds0}=30V</math> et à <math>f_0=3GHz</math>.....</u>	<u>100</u>
<u>IV-4-4. Maximisation de la puissance de sortie.....</u>	<u>102</u>
<i>IV-4-4-1. Influence des impédances de charge présentées à <math>2f_0</math> et <math>3f_0</math> sur les performances lors d'une optimisation en puissance de sortie .....</i>	<i>105</i>
<u>IV-4-5. Maximisation du rendement.....</u>	<u>107</u>
<i>IV-4-5-1. Influence des impédances de charge à <math>2f_0</math> et <math>3f_0</math> sur les performances lors d'une optimisation en rendement .....</i>	<i>110</i>
<u>IV-4-6. Le compromis entre la puissance de sortie et le rendement.....</u>	<u>112</u>
<u>IV-5. Simulation fort signal deux tons à <math>V_{ds0}=30V</math> autour de <math>f_0=3GHz</math> .....</u>	<u>114</u>
<u>IV-5-1. Maximisation de la puissance de sortie.....</u>	<u>115</u>
<u>IV-5-2. Maximisation du rendement.....</u>	<u>116</u>
<u>IV-5-3. Le compromis entre la puissance de sortie et le rendement.....</u>	<u>118</u>
<u>IV-5-4. Influence des pièges sur la linéarité.....</u>	<u>119</u>
<u>IV-5-5. Simulation fort signal en mode CW impulsionnel à <math>V_{ds0}=30V</math> et à <math>f_0=3GHz</math>.....</u>	<u>120</u>
<u>IV-6. Analyse en bi porteuses en mode impulsionnel.....</u>	<u>123</u>
<u>V - CONCLUSION.....</u>	<u>124</u>
<b>Bibliographie.....</b>	<b>125</b>
<b>Chapitre 3 : Développement du système de caractérisation de puissance - rendement et linéarité de transistors de puissance en mode impulsionnel.....</b>	<b>127</b>
<u>I - INTRODUCTION .....</u>	<u>129</u>
<u>II - DESCRIPTION DU SYSTEME DE CARACTERISATION –GENERALITES. ....</u>	<u>129</u>
<u>II-1. Prélèvement des ondes pour une caractérisation vectorielle de composants de forte puissance.....</u>	<u>129</u>
<u>II-2. Synthèse d'impédance – Boucle active et Charge passive .....</u>	<u>131</u>
<u>II-3. Architecture du système de mesure pour un fonctionnement de type CW impulsionnel.....</u>	<u>134</u>
<u>II-3-1. Description des signaux.....</u>	<u>134</u>
<i>II-3-1-1. Signaux de polarisation et principe d'alimentation des composants .....</i>	<i>134</i>

---

---

II-3-1-2. Signaux d'excitation microondes et signaux reçus par l'ARV.	135
II-3-2. Description du système de mesure.	138
II-3-3. Etalonnage du système de mesure.	141
II-4. Résultats de mesures.	147
II-4-1. Caractérisation de T.B.H. AsGa en bande X.	147
II-4-2. Caractérisation de T.E.C. GaN.	157
II-4-2-1. Confrontation simulations-mesures au point de polarisation ( $V_{gs}, V_{ds}$ )=(-3.5V,10V)	157
II-4-2-2. Confrontation simulations-mesures au point de polarisation ( $V_{gs}, V_{ds}$ )=(-3.5V,20V)	161
II-4-2-3. Confrontation simulations-mesures au point de polarisation ( $V_{gs}, V_{ds}$ ) = (-5V,20V)	164
II-4-2-4. Confrontation simulations-mesures au point de polarisation ( $V_{gs}, V_{ds}$ ) = (-5V,30V)	166
II-4-2-5. Résultats de mesures au point de polarisation ( $V_{gs}, V_{ds}$ ) = (-5V,30V) pour une impédance de charge donnant un optimum en puissance de sortie.	169
III - NOUVELLE ARCHITECTURE DE BANC DE MESURE POUR LA CARACTERISATION DE TYPE BIPORTEUSE IMPULSIONNEL.	172
III-1. Motivations.	172
III-2. Description des signaux.	173
III-3. Description du système de mesure.	177
III-4. Etalonnage du système de mesure.	179
III-5. Résultats de mesure de transistors GaN.	179
IV - CONCLUSION.	183
<b>Bibliographie.</b>	<b>184</b>
<b>Conclusion générale et perspectives</b>	<b>186</b>
<b>Conclusion générale</b>	<b>188</b>
<b>Perspectives</b>	<b>189</b>

**Introduction générale**



# Introduction générale

---

La génération de puissance en hyperfréquence constitue un aspect stratégique dans les systèmes actuels et futurs de transmission de l'information que ce soit pour les applications de type télécommunications ou radars.

La fonction amplification de puissance en émission est un point critique au sein des modules émission/réception car elle a un impact conséquent sur le bilan énergétique en terme de consommation. Elle est par ailleurs le siège de points durs tels que les distorsions non linéaires pouvant nuire à l'intégrité des signaux transmis. Elle est également synonyme de dissipation négligeable et d'auto échauffement des composants constituant ayant ainsi une contrainte sur des critères de fiabilité et de robustesse. Elle nécessite enfin une extrême vigilance concernant les problématiques d'instabilité électrique dans la bande de fonctionnement et hors bande.

Pour les systèmes de télécommunications, les points difficiles de l'amplification de puissance seront la gestion du compromis rendement/linéarité pour des signaux complexes à variation d'enveloppe forte et occupant une bande de plus en plus large pour le transfert d'un volume d'information de plus en plus important avec une efficacité spectrale la meilleure possible.

Pour les systèmes radars, citons par exemple une difficulté essentielle liée à la conception d'antennes actives pouvant contenir des milliers de modules amplificateurs avec tout ce que cela représente comme problématique d'optimisation du rendement et de gestion thermique des calories due à la dissipation dans un volume qui doit toujours être réduit pour des raisons de coût et d'encombrement.

Au-delà des aspects d'architectures et de conception d'amplificateurs de puissance, le point crucial donc stratégique c'est la technologie des composants semi-conducteurs candidats pour la forte puissance en hyperfréquence.

En deçà de la bande S (jusqu'à une fréquence de 2-3 GHz) on assiste à une relative suprématie de la technologie LDMOS silicium. Il existe néanmoins des applications pour lesquelles cette technologie ne convient pas, en particulier, les applications charges utiles satellite en raison de critère de fiabilité des transistors de ce type vis-à-vis des radiations ionisantes.

Au-delà de 3GHz, et pour simplifier en se restreignant à la forte puissance ( $\geq$  dizaine de Watts) la compétition existe entre technologies PHEMT AsGa, HBT AsGa et HEMT GaN.

Si on peut considérer que les deux premières sont matures, la troisième en revanche est en phase de développement et non encore mature en Europe. Un projet européen KORRIGAN vise à

# Introduction générale

---

doter l'Europe de cette technologie avec possibilité de concevoir des circuits MMIC à l'horizon 2009.

L'émergence de la technologie GaN de puissance peut créer une rupture technologique dans le domaine de la puissance hyperfréquence (3-20 GHz). Nous indiquerons pourquoi dans le chapitre 1 de ce manuscrit en exposant les densités de puissance record atteintes en laboratoire.

Cependant la densité de puissance (W/mm) est certes un critère important mais la très grande difficulté réside dans l'élaboration de puissance RF en combinant un grand nombre de cellules élémentaires. On cumule alors les difficultés de gestion thermique, d'instabilité potentielle, de chute de performance de part les lois d'échelles non idéales et dans ce cas les densités de puissance sont loin d'atteindre les records obtenus sur de toutes petites cellules élémentaires. Par la suite, le concepteur se verra contraint à des adaptations d'impédances très faibles donc difficile surtout en entrée des composants et par conséquent des pertes et des chutes de performances dans les circuits passifs de combinaison de puissance.

Dans ce contexte général d'expertise de technologie de semi-conducteurs de puissance et de conception d'amplificateurs de puissance, la caractérisation fonctionnelle de transistors revêt une place importante. Elle permet de dégager les conditions de fonctionnement optimales des transistors et contribue à la validation de modèles non linéaires pour la CAO des circuits.

C'est dans ce cadre général que se situent ces travaux de thèse. Face à l'émergence et les potentialités de transistors HEMT's en technologie GaN, il convient également de porter un effort particulier sur la caractérisation et la modélisation de ces composants.

C'est donc le cadre plus particulier des travaux rapportés dans ce manuscrit, même si le système de mesure présenté a été aussi appliqué à d'autres types de composants tels que des HBTs AsGa.

Le premier chapitre propose une présentation et un commentaire général sur les principaux paramètres physiques et électroniques qui témoignent de réelles potentialités pour les transistors de technologie GaN.

Quelques critères simples de comparaison avec d'autres technologies de puissance sont donnés. Quelques aspects chiffrés permettent de mettre en évidence l'intérêt de la technologie GaN.

# Introduction générale

---

Les points durs et les limitations aux quelles on est confronté actuellement sont mentionnés (thermique, piège, claquage). Un relevé de l'état de l'art publié pour des réalisations en laboratoire est donné.

Le second chapitre propose une analyse par la simulation des performances et des tendances en terme de rendement, puissance et linéarité d'un transistor HEMT GaN  $8 \times 75 \mu\text{m}$  de la fonderie THALES TIGER avec un process de 2001. Ce travail est basé sur l'utilisation d'un modèle non linéaire intégrant les effets de la thermique et des pièges développé avec les moyens de XLIM C2S2 dans le cadre de la thèse de Cyril Lagarde. Un aspect intéressant est la quantification de l'impact des pièges et de la thermique sur les performances même si ces phénomènes pénalisants ont largement été améliorés par les technologues depuis.

Des résultats de simulations de type I/V, CW et pulsés fort signal obtenus dans l'environnement ADS seront présentés.

Enfin le troisième et dernier chapitre présentera la caractérisation de type load-pull pulsé.

Des résultats seront montrés pour des transistors HBTs GaAs UMS et des transistors HEMTs GaN THALES TIGER.

Une nouvelle configuration de système qui n'a pas été relevée dans la littérature à notre connaissance et qui vise à faire des caractérisations d'intermodulation à deux porteuses en mode d'impulsion sera présentée ainsi que quelques premiers résultats de mesure sur un transistor GaN.

Une conclusion générale et des perspectives à ses travaux seront indiquées en fin de manuscrit.



# **Chapitre 1 : Les potentialités de la filière nitride de gallium pour l'amplification de puissance micro-onde**



## **I - Introduction :**

Un des points critiques dans la conception d'un système de communication civile ou militaire demeure la génération de puissance RF pour des fréquences porteuses de plus en plus élevées et des bandes passantes de plus en plus larges. Pour cela, l'intégration d'un nombre de transistors de plus en plus grands dans les systèmes requière de disposer de technologies novatrices. Disposer de technologies de transistors fondés sur l'utilisation de matériaux permettant d'obtenir des densités de puissance de plus en plus élevées est primordiale pour concevoir des circuits de plus en plus intégrés.

La génération de densités de puissance et de puissances importantes dans des surfaces faibles s'accompagne inévitablement de problématiques de rendement de conversion de l'énergie DC en énergie RF.

Au-delà des techniques d'optimisation des performances en rendement d'un transistor par le choix de circuits associés connectés à ce transistor (par exemple les circuits de fermeture adéquats des composantes harmoniques du signal RF), il n'en demeure pas moins une problématique cruciale de gestion thermique des circuits de puissance c'est-à-dire d'évacuation de la chaleur occasionnée par la puissance dissipée.

Ainsi les matériaux disposant des meilleures résistances thermiques et les transistors capables de fonctionner avec une très bonne fiabilité pour des températures de jonction les plus hautes possibles seront les candidats aux potentiels les plus forts pour l'amplification de fortes puissances.

Pendant longtemps, le carbure de silicium SiC a semblé être le candidat idéal, mais il ne remplissait pas vraiment son rôle dans les applications micro-ondes à cause d'une faible mobilité de porteurs et des problèmes de pièges. Actuellement, les matériaux grands gaps apparaissent comme une alternative très intéressante en termes de puissance de sortie et de rendement pour la conception des amplificateurs d'émission des systèmes de communications RF. L'attention s'est notamment focalisée sur le nitrure de gallium GaN qui présente de très bonnes propriétés électroniques pour la puissance haute fréquence.

Dans ce chapitre, nous présentons dans un premier temps, les caractéristiques physiques et électriques des matériaux grand gap et leur impact sur la génération de puissance micro-onde. Puis, une présentation du transistor HEMT en nitrure de gallium sera faite.

Enfin, les effets limitatifs dans les HEMT's GaN sont abordés, suivis d'un état de l'art concernant les transistors HEMT's en technologie GaN.

## **II - GaN : un matériau privilégié pour la puissance haute fréquence**

### **II-1. Généralités sur les semi-conducteurs à grand gap:**

[I.1], [I.2], [I.3]

Les semi-conducteurs à grand gap sont les matériaux privilégiés pour la réalisation de composants fonctionnant à très haute température. Non seulement ils présentent des densités de porteurs intrinsèques qui restent toujours faibles jusqu'à 1000°C, mais en outre leurs propriétés physiques remarquables, comme l'énergie de cohésion, leur permettent de supporter sans dommage des températures très élevées. Les semi-conducteurs à grand gap présentent un intérêt indéniable pour la conception de composants radiofréquences et hautes fréquences de forte puissance. Les raisons essentielles sont d'une part leur bonne conductivité thermique qui permet une dissipation efficace de la chaleur en régime passant, de l'autre leur tension de claquage élevée qui assure une bonne tenue en tension inverse en régime bloqué.

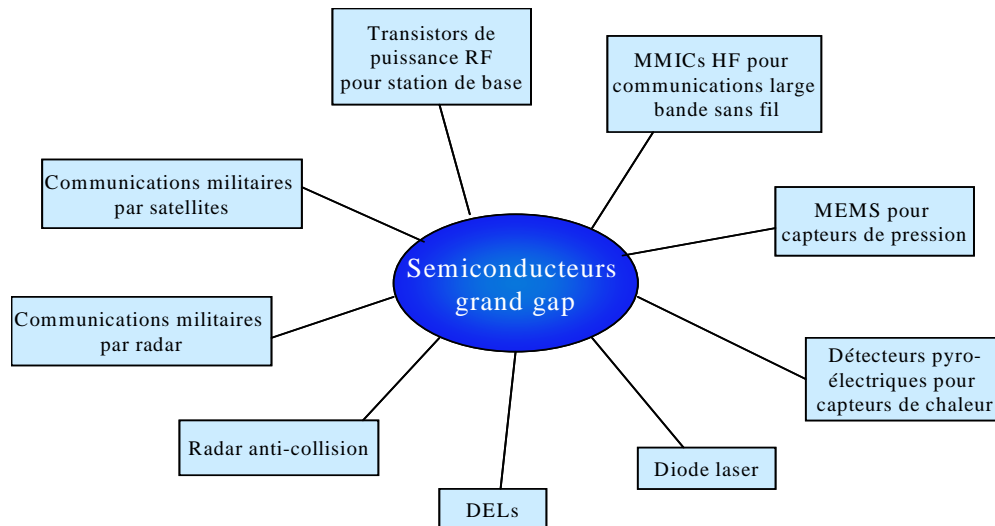
Les concepteurs de systèmes fonctionnant dans les domaines des hautes fréquences, de puissance et / ou haute température, comme les radars embarqués par exemple, sont très intéressés par l'utilisation de semi-conducteurs à grand gap. Ces derniers autorisent une double réduction de taille et de poids car leur faculté à fonctionner avec des densités de puissance élevées permet de réduire d'autant l'encombrement des dispositifs de refroidissement. Ces deux paramètres, taille et poids sont capitaux dans les matériels embarqués et ceci dans tout type de véhicule et également dans le domaine spatial. Notons en outre que dans les semi-conducteurs à grand gap les électrons conservent une vitesse de saturation élevée, qui conditionne les performances en haute fréquence, même à haute température. Les systèmes de communications mis en œuvre notamment dans les avions sans pilote et les réseaux satellites, sont demandeurs d'émetteurs de forte puissance en bande X, fonctionnant à des températures de 500°C.

Les semi-conducteurs à grand gap ont aussi des applications, et non des moindres, dans le domaine de l'optoélectronique à la fois en détection et en émission.

Les hétéro-structures aussi ont un profit certain à tirer de l'utilisation de semi-conducteurs à grand gap. En effet les discontinuités de bandes peuvent être considérables ce qui permet dans les gaz d'électron bidimensionnels, d'atteindre des densités de porteurs très importantes ( $> 10^{13} \text{ cm}^{-2}$ ).

Par voie de conséquence les transistors à effet de champ élaborés à partir de ces matériaux présentent des conductances de drain et des transconductances plus élevées.

Notons enfin que les semi-conducteurs à grand gap ont la particularité de présenter une affinité électronique faible qui peut même sous certaines conditions, de symétrie et de traitement de surface, devenir négative. Cette propriété, très appréciée dans le domaine de la photo émission, débouche sur la réalisation de cathodes froides et de dispositifs d'affichage à écrans plats.



**Figure 1-1 : Exemples d'applications des semi-conducteurs grand gap.**

Dans la panoplie des matériaux semi-conducteurs les plus prometteurs sont le diamant (C), le carbure de silicium (SiC), et les composés III-IV (BN, AlN, GaN, InN). Certains semi-conducteurs II-VI, comme le ZnS, ZnSe et leurs alliages ZnSSe, sont des matériaux à grand gap, mais ils présentent généralement des énergies de cohésion trop faibles pour supporter sans dommage les hautes températures.

Les valeurs élevées des énergies de cohésion, qui conditionnent la tenue du composant en température, sont en contre partie des sources de difficultés majeures dans la réalisation des dispositifs car elles compliquent d'autant toutes les étapes du processus de fabrication, polissages mécaniques, érosions chimiques, dopages, réalisation de contacts ohmiques, etc.

En outre, les matériaux à grand gap ont généralement des températures de fusion très élevées et nécessitent pour leurs épitaxies des températures de substrats élevées. Or non seulement il est difficile d'atteindre et de contrôler des températures élevées, mais surtout, à ces températures les

matériaux utilisés dans les systèmes d'élaboration dégazent des impuretés qui sont susceptibles de contaminer le cristal. Il en résulte des défauts significatifs qui altèrent les performances électriques.

Il est de ce fait difficile d'obtenir des substrats d'homo épitaxie de taille supérieure à quelques millimètres. La difficulté d'obtenir des substrats d'homo épitaxie de qualité se traduit par le fait que les semi-conducteurs à grand gap sont souvent déposés sous forme d'hétéro épitaxies, avec d'importants désaccords paramétrique couche substrat. Il en résulte des couches de mauvaises qualités cristallines contenant beaucoup de dislocations.

## **II-2. Principales propriétés physiques des matériaux et leur impact sur la génération de puissance micro-onde**

[I.2], [I.3], [I.4], [I.5], [I.6], [I.7], [I.8], [I.9], [I.10], [I.11], [I.12], [I.13], [I.14], [I.15], [I.16], [I.23]

Une présentation des caractéristiques principales des matériaux permet de mettre en avant leur potentialité pour la génération de puissance micro-onde. Plusieurs technologies de semi-conducteurs peuvent être envisagées.

Le tableau suivant (Tableau 1.1) regroupe ces principaux paramètres.

Semiconducteur		Si	GaAs	4H-SiC	GaN	AlN	Diamant
Caractéristique	Unité						
Largeur de bande interdite	(eV)	1.1	1.43	3.26	3.39	6.1	5.45
Champ critique	(10 <sup>6</sup> V/cm)	0.3	0.4	3	3.3	NC	5.6
Vitesse de saturation des électrons	(10 <sup>7</sup> cm / s)	1	1	2	2.5	NC	2.7
Mobilité des électrons à 300K	(cm <sup>2</sup> .V <sup>-1</sup> .s <sup>-1</sup> )	1350	6000	800	1500	1100	1900
Conductivité thermique	(W.cm <sup>-1</sup> .K <sup>-1</sup> )	1.5	0.5	4.9	1.7	2.5	20
Constante diélectrique relative	$\zeta_r$	11.8	12.5	10	9	8.4	5.5
Densité de porteurs intrinsèques	(cm <sup>-3</sup> )	1.5 10 <sup>10</sup>	1.79 10 <sup>6</sup>	8.2 10 <sup>9</sup>	1.9 10 <sup>10</sup>	≈1 10 <sup>31</sup>	1.6 10 <sup>27</sup>
Température max	(K)	600	760	1720	1930	NC	2800
Température de fusion	(°C)	1412	1240	3103	2500	NC	NC

\*NC : Non Communiqué

Tableau 1-1 : Comparaison de quelques propriétés physiques de différents semi-conducteurs.

Dans la suite, nous allons définir les paramètres prépondérants de ce tableau.

### II-2-1. Bande interdite (gap)

L'énergie de bande interdite est la mesure de la quantité d'énergie nécessaire à un électron pour passer de la bande de valence à la bande de conduction lorsque celui-ci est soumis à une excitation.

Le matériau sera appelé semi-conducteur si le gap (noté  $E_g$ , unité : eV), ou la distance énergétique entre le bas de la bande de conduction et le sommet de la bande de valence, est inférieur à 2 eV. C'est le cas des matériaux Ge, Si, GaAs, InP, Si. Le matériau est considéré comme un semi-conducteur grand gap pour des valeurs supérieures à 2eV.



Le carbure de silicium (3.2 eV), le nitrure de gallium (3.39 eV), le nitrure d'aluminium (6.1 eV) ainsi que le diamant (5.45 eV) ont des largeurs de gap supérieures à 2eV (cf Tableau 1), c'est pourquoi nous parlons de matériaux grand gap. Pour de très grandes valeurs de gap, on parle de matériaux isolants.

Cette quantité est un facteur de la capacité du matériau à supporter une forte température. En effet, la largeur de bande interdite fixe la limite en température au-dessous de laquelle le dispositif peut fonctionner sans détérioration, ainsi que l'aptitude du semi-conducteur à résister aux radiations.

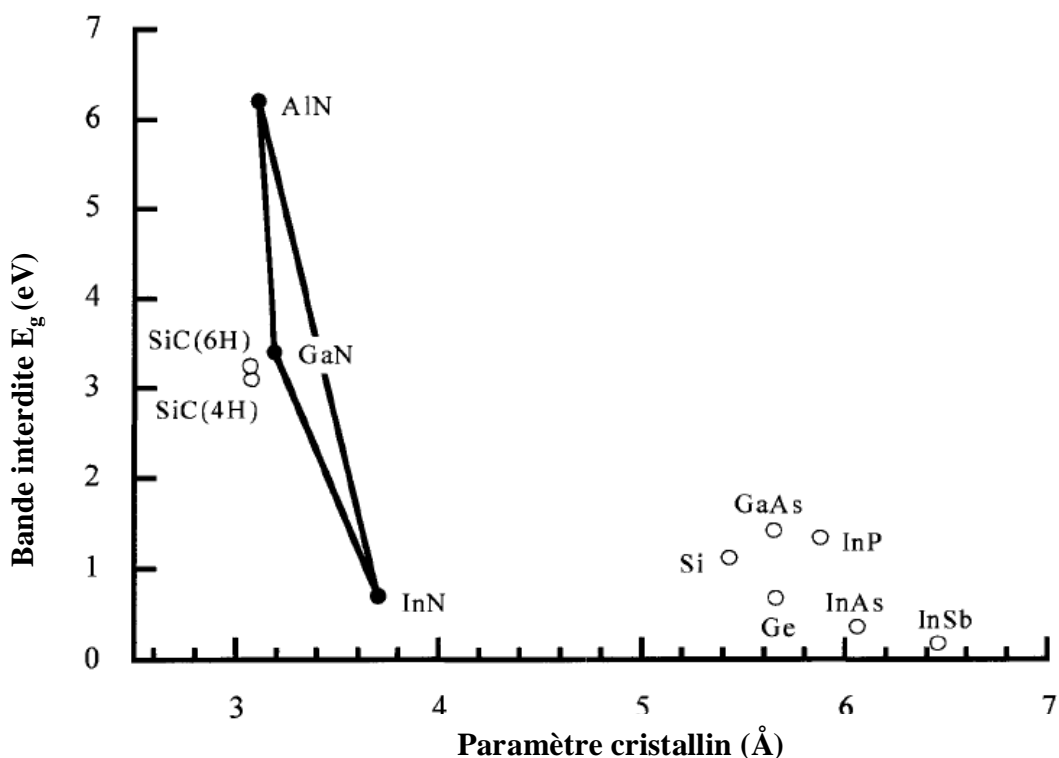


Figure 1-2 : Largeur de la bande interdite en fonction du paramètre cristallin [I.12].

Le diagramme de la figure 1-2 montre l'évolution de l'énergie de bande interdite pour différents alliages III-V. Ces matériaux offrent une grande variété de composition permettant de modifier leurs propriétés électroniques et de réaliser ainsi des composants de type hétérojonction.

En résumé, une large bande interdite est un facteur prépondérant pour la génération de puissance.

## II-2-2. Champ de claquage

Le champ de claquage ou champ critique (noté  $E_c$ , unité : V/cm) fixe la valeur de la tension maximale que peut supporter le composant.

Nous pouvons remarquer qu'il existe un rapport de huit entre le champ de claquage de GaAs et celui du nitrure de gallium, et un rapport de quatorze entre le champ de claquage de GaAs et celui du diamant (Tableau 1.1). La valeur de ce champ de claquage est directement liée à la largeur de bande interdite. Plus le gap est important, plus la tension de polarisation du transistor peut être importante, ce qui est intéressant pour les applications de puissance (figure 1-3). A noter aussi que le champ de claquage diminue lorsque la température augmente.

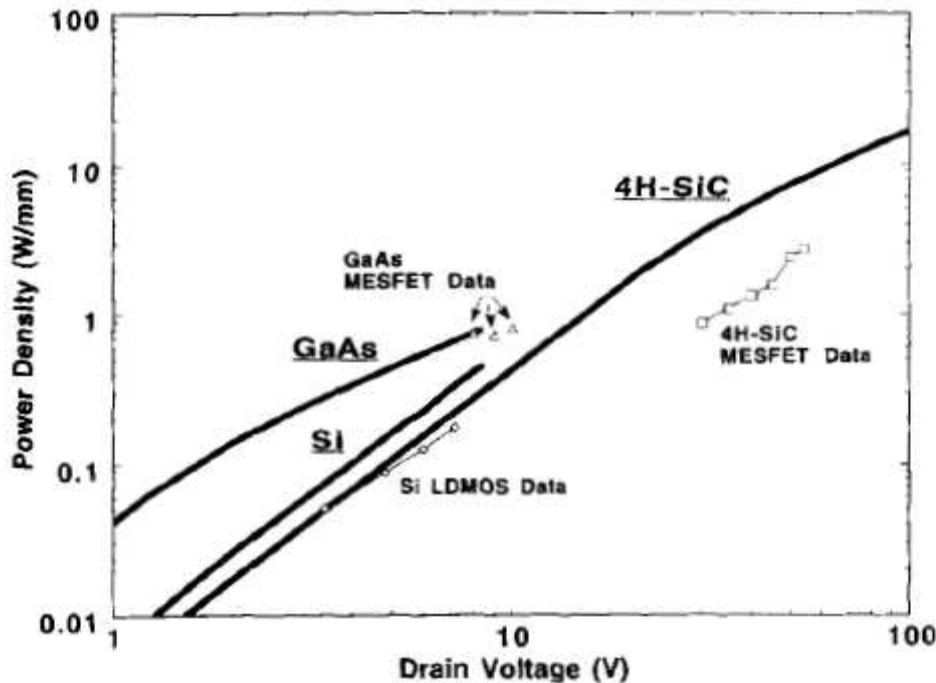


Figure 1-3 : Densités de puissance  $P$  (W/mm) en fonction de la tension de drain, pour les transistors MESFET à Si, GaAs et SiC [I.6].

Les variations simulées de la densité de puissance en fonction de la tension de drain, sont représentées sur la figure 1-3. Ces courbes montrent que pour les faibles tensions le MESFET-GaAs est le plus performant. Ceci résulte directement de sa plus faible résistance de drain, liée à la plus grande mobilité des électrons. Par contre les tensions de drain des MESFET's GaAs et Si sont limitées à des valeurs relativement faibles par les tensions de claquage. Le MESFET-SiC, dont la tension de claquage est beaucoup plus importante, supporte des tensions de drain plus élevées. Il devient de ce fait nettement plus performant aux hautes fréquences.

### II-2-3. Densité de porteurs intrinsèques

Un semi-conducteur intrinsèque n'est jamais dégénéré de sorte que le produit  $n.p=n_i^2$ . où  $n$  et  $p$  représentent respectivement la densité d'électrons dans la bande de conduction et la densité de trous dans la bande de valence.  $n_i$  est appelé densité des porteurs intrinsèques, c'est une caractéristique du semi-conducteur à une température donnée.

Il en résulte que la densité de porteurs intrinsèques s'écrit :

$$n_i = (N_c \times N_v)^{1/2} \times e^{\frac{-E_g}{2 \times k \times T}} = A \times T^3 \times e^{\frac{-E_g}{2 \times k \times T}} \quad (1-1)$$

où  $A$  est une constante dépendante du matériau mais indépendante de la température,  $E_g$  est la valeur du gap à  $0^\circ\text{K}$ ,  $k$  est la constante de Boltzmann ( $1.38 \times 10^{-23} \text{ J}/^\circ\text{K}$ ) et  $T$  la température en  $^\circ\text{K}$ . Les quantités  $N_c$  et  $N_v$  sont caractéristiques des densités d'états dans les bandes de conduction et de valence respectivement.

La bande interdite  $E_g(T)$  ne varie que très lentement en fonction de la température. La densité de porteurs intrinsèques est donc principalement une fonction exponentielle de la température. Le facteur  $T^3$  est nettement moins important que le facteur  $e^{-E_g/2kT}$ . La densité en porteurs intrinsèques est donc un paramètre important à prendre en compte pour des applications à haute température.

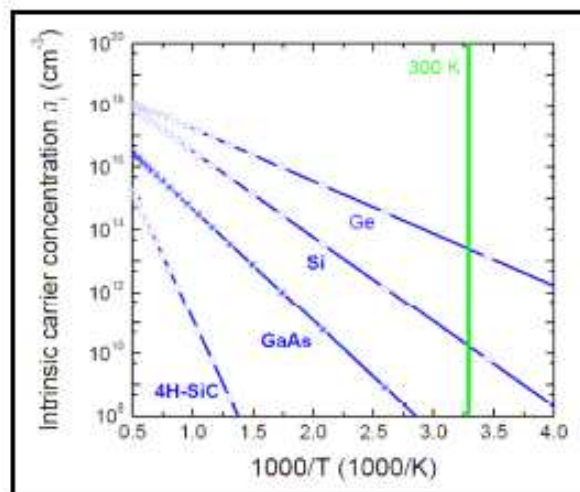


Figure 1-4: Concentration intrinsèque des porteurs pour différents semi-conducteurs en fonction de la température [I.5].

En résumé, un matériau possédant un  $n_i$  faible peut être un excellent choix pour les applications à hautes températures (figure 1-5).

Les semi-conducteurs à grand gap sont alors des matériaux de choix pour la réalisation de composants haute température.

#### **II-2-4. Mobilité des porteurs**

La mobilité des électrons influence la valeur de la tension de déchet qui représente la tension de passage entre la zone ohmique et la zone saturée des caractéristiques I/V des transistors. Une faible mobilité de charges induira une augmentation de la résistance parasite, soit plus de pertes donc moins de gain. De plus, ces effets s'intensifieront pour des fonctionnements aux hautes fréquences et / ou à des températures élevées. Une tension de déchet importante est préjudiciable en terme de puissance RF et de rendement.

#### **II-2-5. Conductivité thermique**

Dans un composant, une partie de la puissance DC est convertie en puissance RF, une autre partie est dissipée et transformée en chaleur. La conductivité thermique d'un matériau traduit sa capacité à évacuer les calories. La chaleur non dissipée provoque une élévation de température du composant qui va entraîner une chute de la mobilité des électrons, causant une diminution des performances électrique RF. C'est pourquoi, une forte conductivité thermique est préférable pour des applications de puissance.

$$K = L \times T \times \sigma \quad (1-2)$$

où L est le nombre de Lorentz ( $2.45 \cdot 10^{-8}$ ), T est la température en °K,  $\sigma$  est la conductivité électrique en S/m, K est la conductivité thermique en W/m.°K.

La résistance thermique  $R_{th}$  est inversement proportionnelle à la conductivité thermique :

$$R_{th} \propto K^{-1} \quad (1-3)$$

et

$$R_{th} = \frac{P_{diss}}{\Delta T} \quad (1-4)$$

où  $\Delta T$  est l'élévation de la température en °K,  $P_{diss}$  est la puissance dissipée en Watts.

Autrement dit, d'après le tableau 1-1, le silicium (1.5 W/cm.K), le carbure de silicium (4.9 W/cm.K), le nitrure de gallium (1.7 W/cm.K) et encore plus idéalement le diamant (20 W/cm.K) sont les meilleurs matériaux pour évacuer la chaleur, et sont donc à privilégier pour les applications de puissance.

## II-2-6. Résistance carrée, $R_{on}$

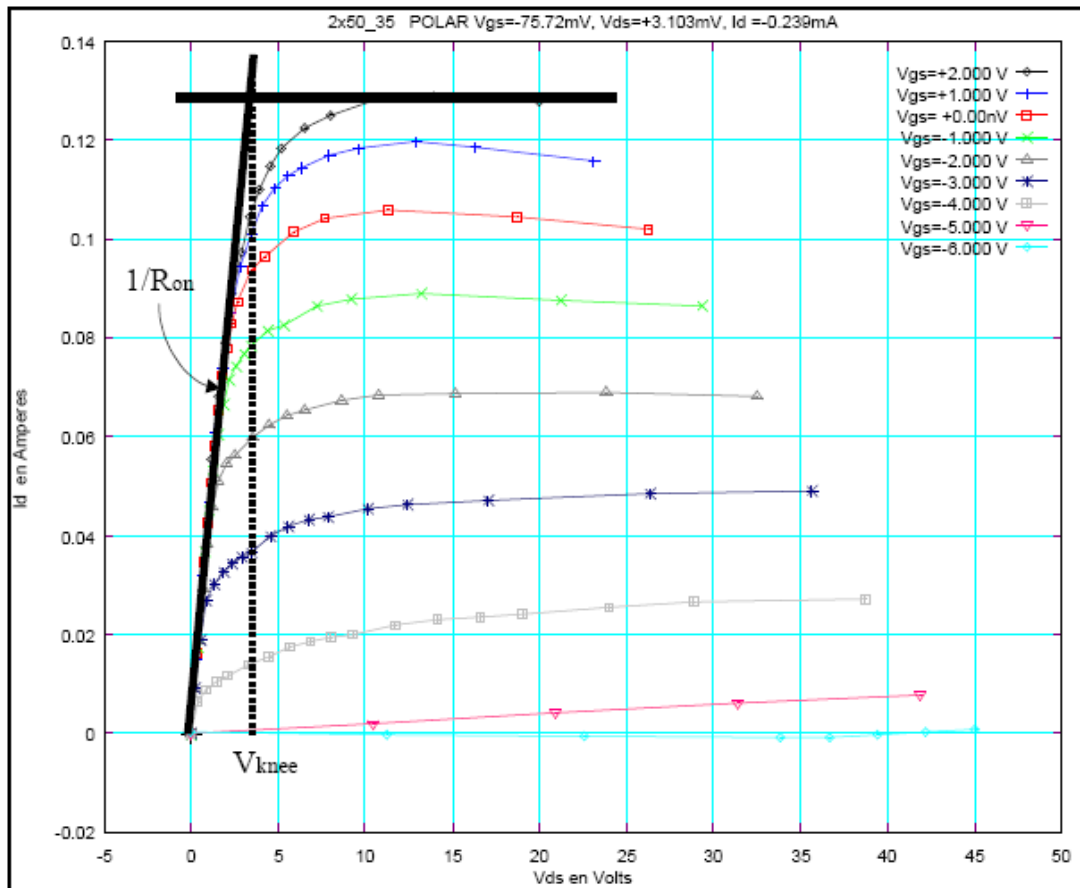


Figure 1-5: Transistor HEMT GaN sur substrat silicium de 0.1 mm de développement de grille [L5].

Le courant de sortie (figure 1-5) dans ce transistor pour des faibles valeurs de tension drain-source (zone ohmique) est égal à :

$$I_d = \frac{V_{ds}}{R_{on}} \quad (1-5)$$

La pente du réseau I-V dans cette zone correspond à l'inverse de  $R_{on}$ .  $1/R_{on}$  représente la variation du courant dans le canal modulé par la tension de drain.  $R_{on}$  traduit la résistance du canal.

Nous remarquons d'après la figure 1-5 que si  $R_{on}$  est faible, la tension de coude (notée  $V_{Knee}$ , unité : V) qui correspond à la tension de transition entre la zone ohmique et la zone de saturation du courant  $I_d$ , est faible elle aussi. Cela a pour conséquence directe une augmentation de l'excursion courant/ tension, et donc un accroissement de la puissance.

$$R_{on} \propto \frac{1}{\mu_n} \quad (1-6)$$

où  $\mu_n$  est la mobilité des électrons.

D'après l'équation (6), la résistance  $R_{on}$  est inversement proportionnelle à la mobilité des électrons. La mobilité électronique de l'arséniure de gallium étant de  $8500 \text{ cm}^2/\text{V.s}$ , elle est très supérieure à celle des matériaux à grand gap (Tableau 1.1). En effet, la mobilité n'est que de  $700 \text{ cm}^2/\text{V.s}$  pour le carbure de silicium (4H-SiC) et de  $900 \text{ cm}^2/\text{V.s}$  pour le nitrure de gallium, ce qui se traduit par des tensions de coude de l'ordre de 5 à 10 V.

## II-2-7. Résumé

Les potentialités de génération de puissance aux hautes fréquences d'un transistor seront directement liées aux possibilités d'obtenir simultanément une forte densité de courant et une forte excursion de tension. Une excursion de tension élevée est possible avec une tension de claquage élevée. Celle-ci étant liée au champ de claquage du matériau, la figure 1-6 nous montre tout l'intérêt des matériaux grand gap.

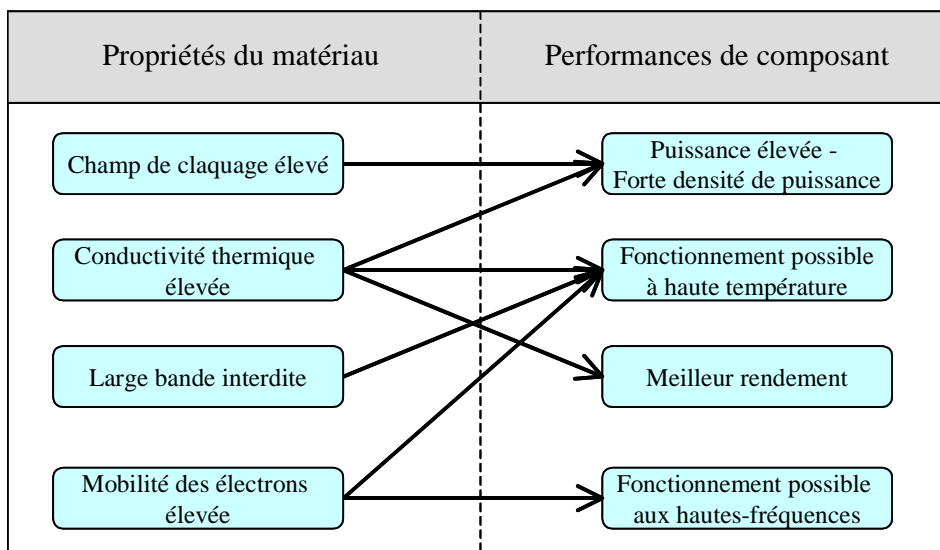


Figure 1-6: Influence des propriétés des matériaux sur les performances en puissance aux fréquences micro-ondes des composants.

Quant à la densité de courant elle est donnée par :

$$J = q \times n \times v_{sat} = q \times n \times \mu \times E_{sat} \quad (1-7)$$

Avec,  $n$  la densité de porteurs,  $\mu$  la mobilité,  $E_{sat}$  le champ de saturation.

La densité de porteurs qu'il est possible d'obtenir en technologie GaN ainsi que le produit  $\mu \cdot E_{sat}$  font de ce matériau un candidat incontournable pour l'amplification de puissance aux hautes fréquences ( $f \geq 3$  GHz).

Seul le diamant permet d'espérer encore plus dans ce domaine. Nul doute qu'il fait et fera l'objet de recherches et d'applications à l'avenir.

### II-3. Figures de mérites

[I.15], [I.17], [I.18], [I.19], [I.20], [I.21], [I.22]

Afin de faciliter le choix du composant RF en fonction de l'utilisation envisagée, nous avons à notre disposition différentes figures de mérites regroupant l'ensemble des technologies du marché pour les applications micro-ondes de puissance.

#### II-3-1. Facteur de mérite de Johnson (JMF)

Il prend en compte le champ électrique critique  $E_c$  et la vitesse de saturation des porteurs  $v_{sat}$ . Sa valeur nous informe sur les capacités du matériau semi-conducteur dans les applications haute fréquence et forte puissance.

$$JMF = \left( \frac{E_c \times v_{sat}}{2 \times \pi} \right) \quad (1-8)$$

#### II-3-2. Facteur de mérite Keyes (KMF)

Ce facteur prend en compte la conductivité thermique du matériau  $\lambda$ , sa permittivité électrique  $\zeta$  et la vitesse de saturation des porteurs  $v_{sat}$ ,  $c$  la vitesse de la lumière dans le vide. Il nous renseigne en même temps sur les performances thermiques et fréquentielles que peut permettre d'atteindre le matériau.

$$KMF = \lambda \times \left( \frac{c \times v_{sat}}{4 \times \pi \times \zeta} \right)^{1/2} \quad (1-9)$$

### II-3-3. Facteur de mérite de Baliga (BMF)

Ce dernier facteur prenant en compte la mobilité des porteurs  $\mu$ , la permittivité électrique du matériau  $\zeta$  ainsi que le champ électrique critique  $E_c$  apporte une appréciation en terme de tenue en tension.

$$BMF = \zeta \times \mu \times E_c^3 \quad (1-10)$$

Le tableau 1-2 donne les valeurs de ces facteurs de mérite, normalisées par rapport au silicium.

Matériaux	JMF (normalisée sur Si)	KMF (normalisée sur Si)	BMF (normalisée sur Si)
<b>SiC-4H</b>	180	4,61	130
<b>SiC-6H</b>	260	4,68	110
<b>SiC-3C</b>	65	1,6	33,4
<b>Si</b>	1	1	1
<b>GaAs</b>	7,1	0,45	15,6
<b>GaN</b>	760	1,6	650
<b>Diamant</b>	2540	32,1	4110

**Tableau 1-2 : Figures de mérites des différentes technologies utilisées dans les applications micro-ondes de puissance normalisées par rapport au silicium [I.12].**

Le diamant possède des performances électriques très attractives qui en font potentiellement le semi-conducteur idéal dans différents domaines des composants électroniques.

Il demeure cependant non exploité pour la fabrication des composants électroniques du fait de la difficulté de son élaboration. Si certains freins technologiques peuvent être dépassés (croissance, dopage,...), le diamant sera alors voué à un avenir prometteur. Actuellement, des détecteurs de rayonnement en diamant polycristallin sont utilisés dans le domaine nucléaire.

Concernant les composants optoélectroniques, le GaN est le matériau choisi pour l'élaboration des diodes luminescentes bleues. Néanmoins, ce marché reste porteurs pour le SiC dont les substrats sont de plus en plus utilisés pour l'hétéroépitaxie de GaN. D'autre part, dans le domaine des hyperfréquences (>5GHz), les transistors à haute mobilité électronique (HEMTs) à



base d'hétérostructures GaN/GaAlN ou GaN/GaInN, permettent d'atteindre des fréquences plus élevées que les MESFETs à base de SiC. Ces composants peuvent toutefois rester intéressants pour des applications à plus basse fréquence (autour du GHz) nécessitant de la puissance (>10 Watts).

### III - Critères de performance électrique d'un transistor

Nous allons maintenant considérer les critères des performances électriques des transistors pour des applications de puissance.

#### III-1. Fonctionnement petit signal

[I.2], [I.5], [I.13], [I.24], [I.31]

Nous nous intéressons principalement à deux grandeurs qui sont la fréquence de coupure  $f_t$  et la fréquence maximale d'oscillation  $f_{max}$ .

Ces fréquences caractéristiques définissent les limites supérieures de fonctionnement d'un composant. Elles sont particulièrement importantes pour les composants faible bruit et de puissance.

##### III-1-1. Gain en courant, fréquence de transition

On définit le gain en courant (noté  $\beta$  ou  $|H_{21}|$ ) comme le rapport du courant de sortie sur le courant d'entrée lorsque la tension de sortie est court-circuitée :

$$\beta = \left. \frac{I_2}{I_1} \right|_{V_2=0} = \left| \frac{Y_{21}}{Y_{11}} \right| = |H_{21}| = \left| \frac{-2 \times S_{21}}{(1 - S_{11}) \times (1 + S_{22}) + S_{12} \times S_{21}} \right| \quad (1-11)$$

où  $I_1$  et  $I_2$  sont respectivement les courants d'entrée et de sortie du quadripôle,  $Y_{ij}$  sont les paramètres  $[Y]$  de la matrice admittance, et  $S_{ij}$  sont les paramètres de la matrice  $[S]$ .

La fréquence de transition (notée  $f_t$ ) est définie lorsque l'amplitude du gain en courant, sortie en court circuit,  $H_{21}$ , est égale à 1, c'est-à-dire 0 dB.

Dans le cas où l'on considère un transistor HEMT dont le modèle petit signal simplifié est représenté Figure I.8.

##### III-1-1-1. Eléments intrinsèques

- Le générateur de courant  $I_{ds} = g_m \times V_{gs} \times e^{-j\omega\tau}$  représente l'effet fondamental du transistor. Il constitue en effet une source de courant contrôlée en tension modélisant

le phénomène de gain au sein du composant. Le retard  $\tau$  imposé à la source traduit le temps de transit des électrons dans le canal. La transductance  $g_m$ , caractéristique fondamentale d'un transistor, représente la variation du courant dans le canal modulé par la tension de grille.

$$g_m = \left. \frac{\partial I_{ds}}{\partial V_{gs}} \right|_{V_{ds}=cte}$$

- La conductance de sortie  $g_d = \frac{1}{R_{ds}}$ , représente la variation du courant dans le canal modulé par la tension de drain. Cette valeur traduit la résistance du canal.

$$g_d = \left. \frac{\partial I_{ds}}{\partial V_{ds}} \right|_{V_{gs}=cte}$$

- La capacité grille-source  $C_{gs}$  et grille-drain  $C_{gd}$  représentent les variations de la charge accumulée dans la zone dépeuplée, située sous la grille.  $C_{gs}$  détermine cette variation modulée par la tension grille-source pour une tension grille-drain constante et  $C_{gd}$ , le contraire :

$$C_{gs} = \left. \frac{\partial Q_g}{\partial V_{gs}} \right|_{V_{gd}=cte}$$

$$C_{gd} = \left. \frac{\partial Q_g}{\partial V_{gd}} \right|_{V_{gs}=cte}$$

- La capacité drain-source  $C_{ds}$  décrit le couplage capacitif entre les contacts de drain et de source.
- Les résistances  $R_i$  et  $R_{gd}$  décrivent le caractère distribué du canal. La résistance  $R_i$  est la résistance d'entrée, permettant de modéliser l'impédance d'entrée du transistor. La résistance  $R_{gd}$  quant à elle permet de modéliser la rétroaction du composant, elle est parfois négligée.

### *III-1-1-2. Eléments extrinsèques*

Ce sont les éléments parasites qui dépendent principalement des accès à la partie intrinsèque et sont donc liés à la géométrie du transistor.

Les résistances de source  $R_s$  et de drain  $R_d$  traduisent l'effet résistif des contacts ohmiques et des zones du substrat situées entre les électrodes externes de source ou de drain et la zone active du canal.

La résistance de grille  $R_g$  représente les pertes dues à l'effet distribué le long de l'électrode de grille du signal de commande.

Les capacités  $C_{pg}$  et  $C_{pd}$  sont les capacités induites par les accès de grille et de drain vis-à-vis du substrat.

La fréquence de transition est alors égale à :

$$f_t = \frac{g_m}{2 \times \pi \times (C_{gs} + C_{gd})} \quad (1-12)$$

Les transistors GaN, avec des fréquences de coupure  $f_t$  usuellement de l'ordre de 50 à 100 GHz [I.32] [I.33], peuvent viser l'ensemble des applications allant jusqu'à 40GHz, sans trop pénaliser le rendement des composants.

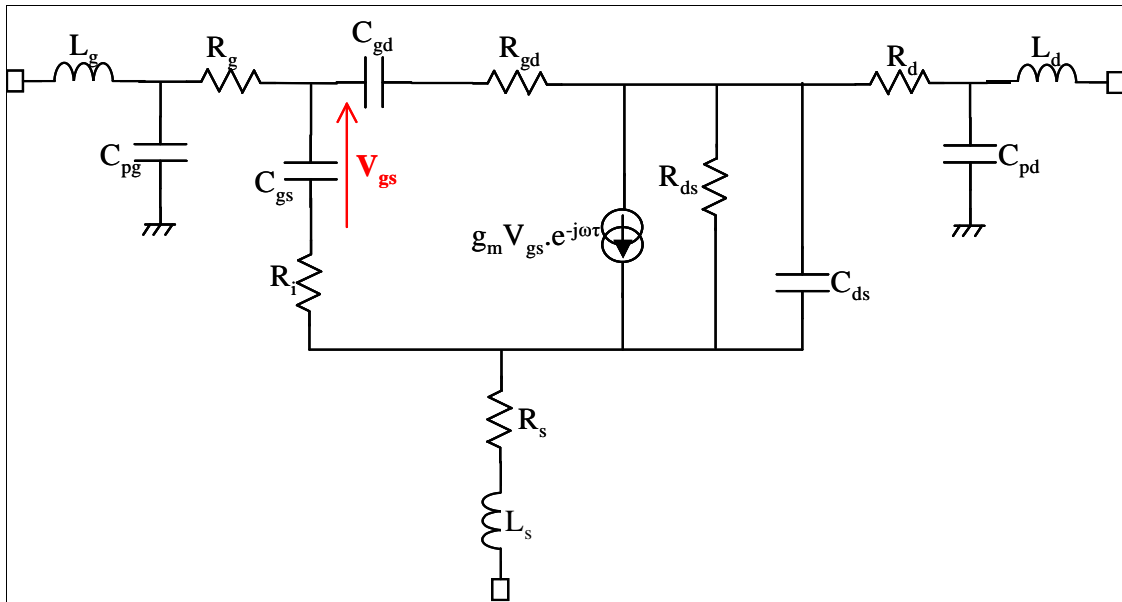


Figure 1-7: Modèle petit signal simplifié d'un transistor HEMT.

### III-1-2. Gain maximum disponible, fréquence maximale d'oscillation, gain en puissance unilatéral

Le gain maximum disponible  $G_M$  (Maximum Available Gain) représente le gain maximum que peut avoir l'amplificateur à bas niveau.

$$G_M = \frac{S_{21}}{S_{12}} \times \left( K - (K^2 - 1)^{1/2} \right) \quad (1-13)$$

où  $K$  est le facteur de stabilité de Rollet.

Ce gain ne peut être calculé que si  $K > 1$ . Si  $K < 1$ , on définit alors le gain maximum stable.

$$G_{MSG} = \frac{S_{21}}{S_{12}} \quad (1-14)$$

De plus, si  $|S_{12}|=0$ , alors on définit le gain maximum unilatéral  $|S_{21}|$ .

La fréquence maximale d'oscillation (notée  $f_{max}$ ) est définie lorsque le gain unilatéral en puissance est égal à 1, c'est-à-dire 0 dB.

De nouveau, dans le cas où l'on considère un transistor HEMT dont le modèle petit signal est représenté à la figure 1-7, la fréquence maximale d'oscillation est alors égale à :

$$f_{max} = \frac{g_m}{4 \cdot \pi \cdot C_{gs}} \left( \frac{1}{R_i \cdot g_d} \right)^{1/2} = \frac{f_t}{(4 \cdot R_i \cdot g_d)^{1/2}} \quad (1-15)$$

Kumar et al, ont pu obtenir une fréquence maximale d'oscillation de 162GHz au point de polarisation  $V_{gs}=-3.95V$  et  $V_{ds}=8V$  sur un HEMT AlGaIn/GaN sur substrat SiC.

## III-2. Fonctionnement grand signal

### III-2-1. Caractéristiques statiques

Lors du fonctionnement normal du HEMT, la grille est polarisée négativement par rapport à l'électrode de source. Une tension positive est appliquée entre les électrodes de drain et la source.

Le courant  $I_{max}$  est lié à la densité de courant de conduction donnée par l'équation (1-16):

$$\vec{J}_c = q \times n \times \mu \times \vec{E} \quad (1-16)$$

$\vec{J}_c$  : Densité de courant de conduction des électrons ( $A.m^2$ )

$n$  : Nombre d'électrons libres par unité de volume ( $m^{-3}$ )

$q$  : Charge électrostatique de l'électron ( $1,6.10^{-19}$  C)

$\mu$  : Mobilité des électrons dans le semi-conducteur ( $m^2.V^{-1}.S^{-1}$ )

$\vec{E}$  : Champ électrique appliqué au semi-conducteur ( $V.m^{-1}$ )

La densité de courant sera d'autant plus grande que la densité d'électron et leur mobilité sera élevée.

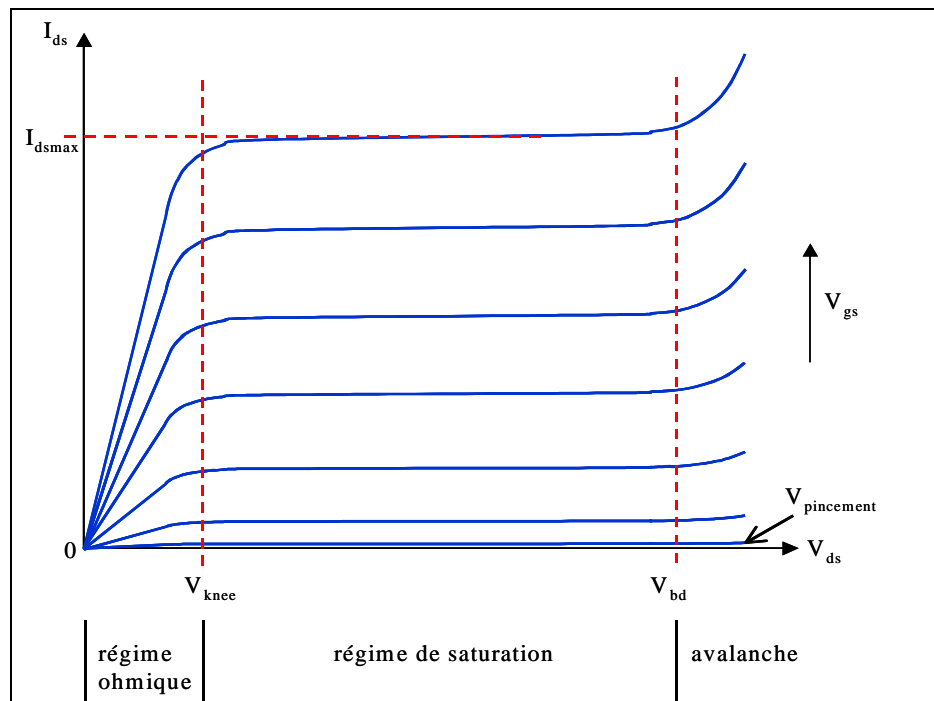


Figure 1-8: Caractéristiques I (V) d'un HEMT.

La figure 1-8 représente les caractéristiques statiques classiques d'un HEMT. Il s'agit de courbes de courant drain source en fonction de la tension de commande grille source et de la tension de sortie drain source.

Sur ces courbes, trois régimes de fonctionnement sont observés :

Le régime ohmique (a) : le courant  $I_{ds}$  croît de façon linéaire en fonction des tensions  $V_{ds}$  et  $V_{gs}$ . Cette zone est délimitée par les valeurs  $V_{knee}$  et  $I_{dsmax}$ .

Le régime de saturation (b) : le courant  $I_{ds}$  est quasi-constant vis-à-vis de la tension drain-source mais croît avec la tension grille source.

L'avalanche (c) : le courant  $I_{ds}$  " s'emballe " jusqu'à destruction du composant.

Nous apportons ici quelques détails sur ces trois zones de fonctionnement du transistor :

(a) Pour de faibles valeurs de la tension drain source, plus cette tension augmente et plus la vitesse des électrons proportionnelle au champ appliqué dans le canal augmente, induisant un accroissement du courant  $I_{ds}$ .

La tension de déchet  $V_{knee}$  sera d'autant plus faible que les résistances d'accès et de contact métal seront faibles. Elle le sera également si la mobilité des porteurs est forte.

(b) Au delà d'une tension  $V_{ds}=V_{knee}$  (appelée tension de coude), les électrons du canal atteignent leur vitesse de saturation. En conséquence, le courant  $I_{ds}$  atteint un certain niveau de saturation pour une tension de commande donnée.

(c) Lorsque le champ dans le canal atteint la valeur du champ critique de claquage, un phénomène d'avalanche se produit. En effet, lorsque le champ atteint cette valeur, correspondant à une tension drain-source  $V_{bd}$  (appelée tension de breakdown). Au-delà de cette tension le composant est détruit.

Le courant  $I_{ds}$  croît quand la tension de commande  $V_{gs}$  augmente. Lorsque l'on applique une tension de grille de plus en plus négative, on a une diminution de la densité d'électrons dans le canal et donc une diminution du courant  $I_{ds}$ . Lorsque la tension de commande atteint la valeur de pincement  $V_p$ , le courant est nul.

La tension maximale est directement liée à la tension de claquage des semi conducteurs utilisés. Cette tension de claquage est fonction du champ critique en  $V/m$ .

### **III-2-2. Principe de génération de puissance RF :**

Typiquement la génération de puissance de sortie RF par un transistor (cellule élémentaire) est liée au produit de l'excursion crête de tension par l'excursion crête de courant de sortie.

On a par exemple de manière idéale en classe A (figure 1-9).

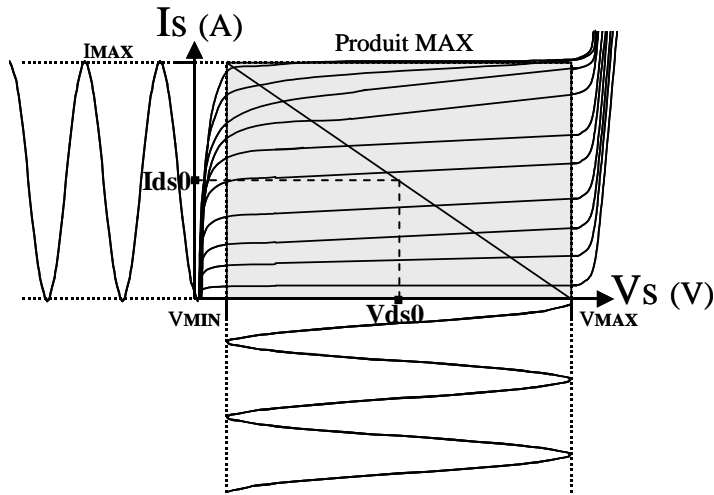


Figure 1-9 : Maximisation de la puissance de sortie.

Pour monter en fréquence avec des composants aux tailles de plus en plus petites, l'augmentation du champ critique et donc des tensions d'avalanche peut être obtenue en utilisant des semi conducteurs à large bande interdite ( $E_g > 3\text{eV}$ ).

Autrement pour de plus faible bande interdite il faut augmenter la taille ou influencer sur les dopages ce qui a pour conséquence de diminuer la fréquence de fonctionnement.

L'augmentation du courant crête de sortie d'un transistor pour générer plus de puissance peut se faire par la mise en parallèle de cellules amplificatrices élémentaires.

Ceci conduit inévitablement à la diminution de l'impédance de charge nécessaire pour obtenir le maximum de puissance, cela conduit généralement à une complexification des circuits de combinaison de puissance et d'adaptation sur  $50\Omega$  avec une augmentation de ceux-ci donc une augmentation des pertes de combinaison.

Ainsi idéalement, l'augmentation de la tension de sortie crête passe par l'utilisation de semi conducteurs à large bande interdite autorisant de ce fait de fort champ de claquage électrique.

Dans ce cas l'impédance de charge optimale du transistor est plus favorable pour la combinaison de puissance de plusieurs cellules et l'adaptation à  $50\Omega$ .

### *III-2-2-1. Exemple illustrant l'intérêt des fortes tensions de claquage*

Dans ce paragraphe une comparaison des valeurs de puissances théoriques est faite pour deux montages différents :

- ❖ Le premier concerne un amplificateur constitué de quatre transistors dont les paramètres I/V idéaux sont pris en compte Montage 1 (figure 1-10).
- ❖ Le second concerne un amplificateur constitué d'un seul transistor dont les paramètres I/V idéaux sont représentés Montage 2 (figure 1-11).

a. Expression de la puissance dans le cas du montage 1 (Combinaison de quatre transistors mis en parallèle)

Cet exemple permet de juger de l'influence de la tension d'avalanche sur la génération de puissance en classe A et la résistance de charge optimale d'un amplificateur constitué de quatre transistors mis en parallèle. Chaque transistor possède le réseau I/V figure 1-10.

Dans cet exemple les valeurs sont choisies un peu arbitrairement.

Pour une cellule avec une technologie petit gap prenons :

$$I_{\max}=1.12\text{A}, V_{\max}=15\text{V}, V_{\text{dmin1}}=1\text{V}.$$

On suppose alors que l'amplificateur est polarisé au point suivant :  $V_{\text{ds0}_1}=7\text{V}$ ,  $I_{\text{ds0}_1}=2.24\text{A}$ .

La figure 1-10 représente l'amplification de puissance idéale où le cycle de charge est une droite.



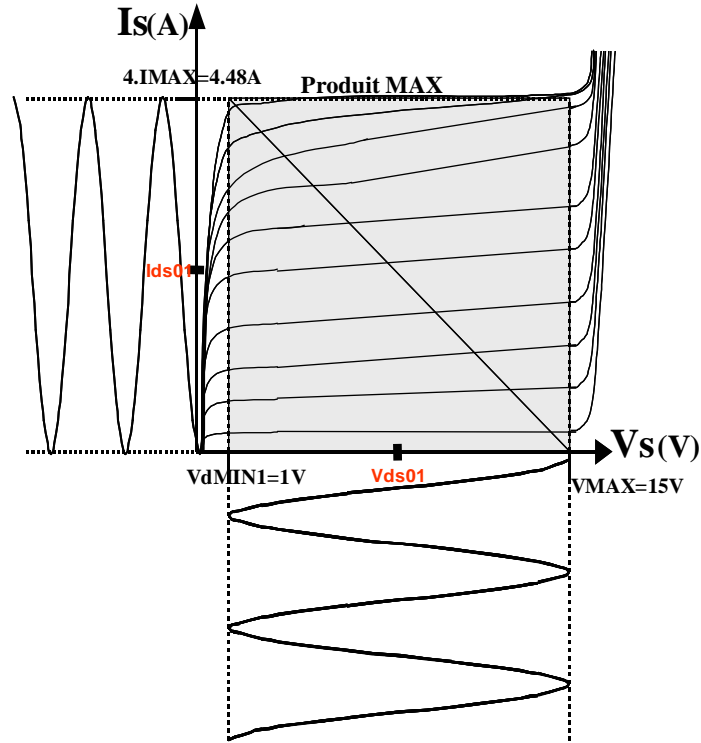


Figure 1-10 : Maximisation de la puissance de sortie de quatre cellules mises en parallèles (techno petit gap).

Dans ce cas, il est possible de définir les grandeurs suivantes :

La puissance de sortie fournie sera :

$$P_{s1} = \frac{1}{2} \times \left( \frac{V_{\max} - V_{d\min1}}{2} \right) \times \left( \frac{4 \times I_{\max}}{2} \right) = 7.84W \quad (1-17)$$

La résistance de charge pour l'association de ces quatre cellules sera :

$$R_{ch1} = \left( \frac{V_{\max} - V_{d\min1}}{4 \times I_{\max}} \right) = 3\Omega \quad (1-18)$$

*b. Expression de la puissance dans le cas du montage 2 (un seul transistor)*

La figure 1-11 représente l'amplification par un transistor ayant une forte tension d'avalanche et un courant  $I_{\max}$  donné (transistor en technologie grand gap).

Prenons à titre d'exemple un transistor ayant une tension d'avalanche quatre fois plus élevée que le cas précédent et prenons également une tension de déchet quatre fois supérieure.

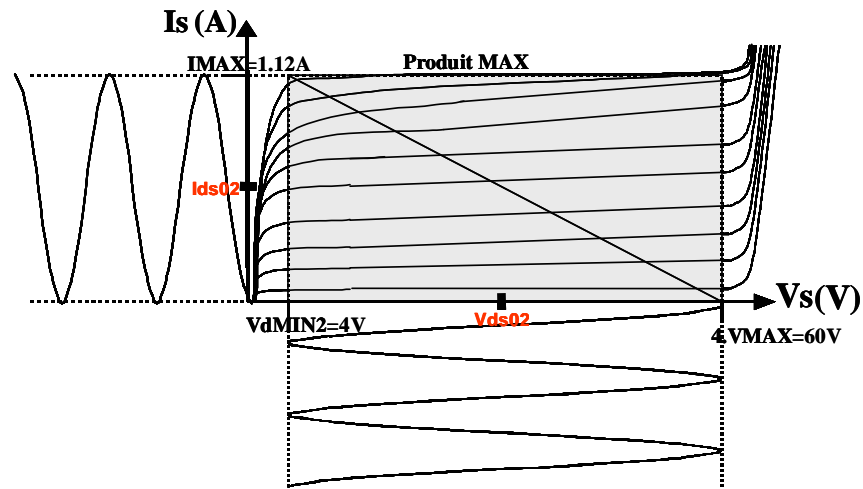


Figure 1-11 : Maximisation de la puissance de sortie d'un transistor à forte tension d'avalanche.

$$P_{s2} = \frac{1}{2} \times \left( \frac{4 \times V_{\max} - V_{\min}}{2} \right) \times \left( \frac{I_{\max}}{2} \right) = 7.84W \quad (1-19)$$

$$R_{ch2} = \left( \frac{V_{\max} - V_{d\min1}}{4 \times I_{\max}} \right) = 50\Omega \quad (1-20)$$

La puissance obtenue sera 7.84W de même ordre que le cas précédent, mais la résistance de charge sera 50Ω.

La résistance de charge optimale a été choisie ici dans ce cas purement illustratif volontairement égale à 50Ω pour le transistor à forte tension d'avalanche pour accentuer son intérêt pour l'amplification de puissance.

On peut noter en outre que l'utilisation de transistors à forte tension d'avalanche que l'on peut donc polariser à forte tension d'alimentation (par exemple 32V comparé à 8V) présentent un avantage certain de simplification de génération des bus d'alimentation DC dans les stations de base ou dans les satellites ou l'on peut disposer de bus DC primaires autour de la trentaine de Volt.

La montée en fréquence requiert l'utilisation de semi conducteurs pour lesquels la mobilité des électrons est très élevée. Cette montée en fréquence nécessite également la réalisation de transistors aux dimensions de plus en plus faibles.

Ainsi pour monter en fréquence et en puissance simultanément, il faut utiliser des matériaux ayant simultanément une forte mobilité des électrons et un champ critique élevé pour permettre des tensions fortes pour des dimensions très faibles [I.17].

## **IV - Les transistors en technologie Nitrure de Gallium**

[I.1], [I.2], [I.3], [I.5], [I.12], [I.14], [I.26], [I.27], [I.29], [I.30], [I.38], [I.39], [I.41]

Le marché mondial du transistor est divisé entre les transistors bipolaires et les transistors à effet de champ selon l'application.

En ce qui concerne le GaN, des recherches ont été menées sur les transistors bipolaires à hétérojonction (HBTs) et sur les transistors à effet de champ (HEMTs).

### **IV-1. Transistors bipolaires**

La structure du transistor HBT est verticale. Dans ce type de structure, les techniques modernes d'épitaxie que sont la MOCVD (Metal Organic Chemical Vapor Deposition) et la MBE (Molecular Beam Epitaxy), permettent de réaliser des distances émetteur-collecteur nettement inférieure à  $0.1\mu\text{m}$ . Il en résulte des performances en fréquence très élevées. Les performances du transistor HBT résultent de la discontinuité des bandes de valence de l'hétérojonction. Il est alors possible de doper fortement la base ce qui permet de réduire considérablement sa longueur. Mais il est actuellement difficile de doper fortement de type p les nitrures. Une solution réside dans la réalisation d'hétérostructures SiC/GaN du type GaN(n)/SiC(p)/SiC(n) [1.1].

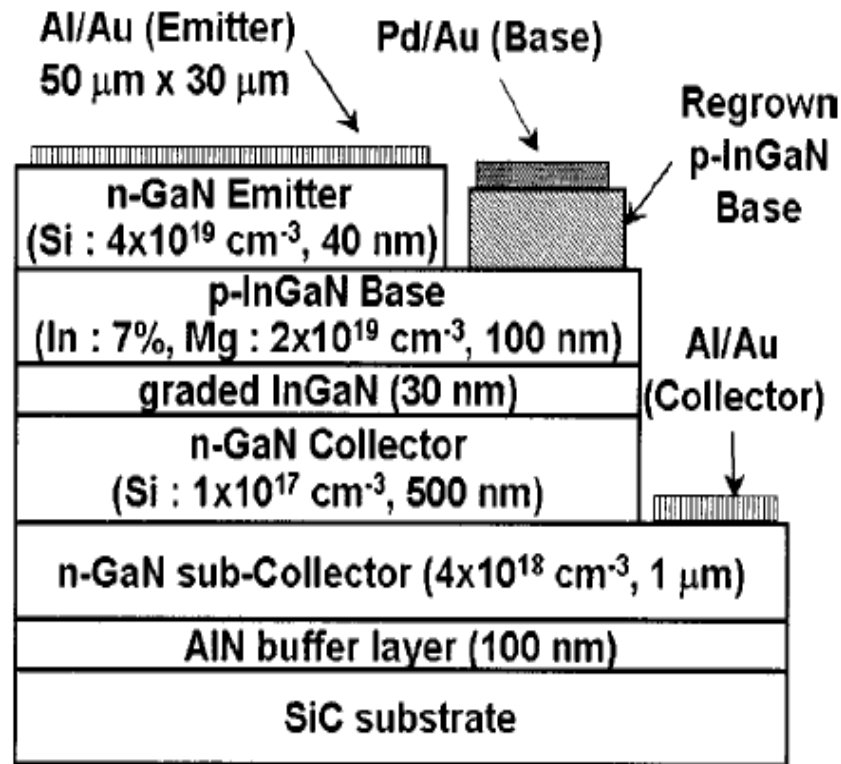


Figure 1-12 : Structure physique d'un transistor DHBT GaN/InGaN [I.36].

L'état de l'art concernant les HBTs AlGaN/GaN montre que les gains en courant DC obtenus sont généralement entre 3-20 à 300 °K [I.7], [I.21], [I.34], [I.35], [I.36], [I.37].

Makimoto et al ont présenté des résultats prometteurs concernant des DHBTs GaN/InGaN ayant des gains en courant supérieur à 2000 [I.36] et des tensions de claquage supérieures à 50V [I.37].

Cependant, l'attention des chercheurs s'est principalement focalisée sur les transistors à effet de champ, en particulier les MESFETs et les HEMTs.

## IV-2. Le MESFET

Le transistor MESFET (Metal Semiconductor Field Effect Transistor) est un transistor à un seul type de porteurs : on dit que c'est un transistor unipolaire. La structure d'un transistor MESFET est représentée figure 1-13.

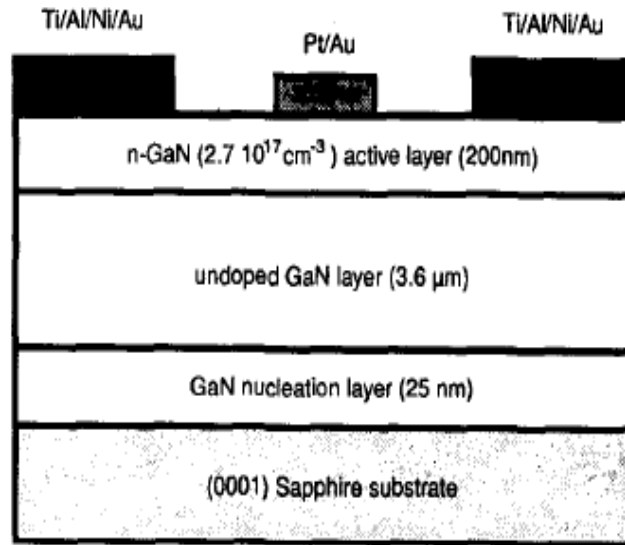


Figure 1-13 : Vue en coupe d'un MESFET [I.52].

La base de fonctionnement d'un MESFET est la possibilité de moduler l'épaisseur du canal sous la grille (figure 1-13). Le contact de grille est de type Schottky. Une couche dépeuplée d'électrons libres, appelée zone de charge d'espace (ZCE), se crée sous la grille. Aucun courant ne peut traverser cette couche. La région où le courant peut circuler est donc réduite à la fraction de la couche active non dépeuplée. En régime de fonctionnement normal le drain est polarisé positivement par rapport à la source, tandis que la grille est polarisée négativement, toujours par rapport à la source.

A tension de drain fixée, la polarisation négative de la grille a pour effet d'augmenter la pénétration de la zone de charge d'espace dans la couche active, diminuant ainsi le passage du courant. Le transistor est alors dit « pincé » et la tension appliquée sur la grille est alors appelée tension de pincement ( $V_p$ ).

A tension de grille fixée, l'augmentation de la tension positive de drain crée un champ électrique dans le canal. Ce champ entraîne les électrons de la source vers la drain, établissant ainsi un courant  $I_{ds}$  (drain source).

La différence de potentiel entre la grille et le canal étant plus faible à l'extrémité située près de la source que du côté drain, le canal est plus resserré à proximité drain.

Dans le domaine des hyperfréquences, le paramètre qui limite les performances des transistors à effet de champ, qui sont des structures planaires, est la longueur de grille. Cette

longueur est limitée par la résolution des techniques de photolithographie qui permettent difficilement de réduire la distance drain source en de ça de 0.5  $\mu\text{m}$ .

Les premiers dispositifs micro-ondes GaN ont été des transistors MESFETs dont la structure est simple à réaliser d'un point de vue procédé de fabrication. Le désavantage de cette structure est que les électrons se déplacent dans une couche dopée qui limite leur mobilité. De plus la faible hauteur de la barrière Schottky du GaN dopé ( $<1\text{V}$ ), le MESFET n'était pas la structure optimale pour des applications hautes tensions. Les hétéro structures de type AlGaIn/GaN sont alors apparus plus intéressantes, parce qu'elles ont l'avantage de présenter de fortes mobilités électroniques associées à de fortes densités de porteurs et une hauteur de barrière Schottky plus importante.

### **IV-3. Le HEMT**

Afin de palier aux inconvénients de la faible mobilité due au canal dopé du MESFET, des hétérostructures à haute mobilité électronique ont été réalisées. Ces structures à vitesse élevée des porteurs ont pour nom HEMT (High Electron Mobility Transistor), cependant on peut trouver différentes appellations comme : MODFET (MODulation Doped Field Effect Transistor) pour les structures à modulation de dopage, TEGFET (Two-dimensional Electron Gas Field Effect Transistor), HFET (Heterojunction Field Effect Transistor) généralement utilisé pour les structures pour lesquelles le canal est dopé.

Depuis son apparition, ce transistor est vu comme un composant faible bruit et faible consommation d'énergie. Il est désormais un élément essentiel pour les applications d'amplification aux hautes fréquences. Son effet fondamental est une source de courant contrôlée en tension.

Le HEMT présente une hétérojonction, une jonction entre deux matériaux ayant des énergies de bande interdite différentes. La conséquence de cette hétérojonction est la création d'un canal très fin dans le matériau non dopé de très faible résistance, entraînant une mobilité d'électrons élevée. Cette couche est appelée gaz d'électrons à deux dimensions (origine du nom TEGFET) et est la conséquence de polarisations piézoélectriques et spontanées. En fait, l'effet fondamental décrit au-dessus est lié au phénomène de variation de la densité de porteurs de ce gaz bidimensionnel d'électrons sous l'influence d'une tension appliquée à l'accès grille du composant ; cet effet est en opposition au principe du MESFET dans lequel une tension appliquée sur la grille contrôle la largeur du canal de conduction entre le drain et la source.

Comme il s'agit du type de composant utilisé dans l'étude de ces travaux de thèse, nous allons le décrire plus longuement.

### IV-3-1. Principe de l'hétérojonction

Pour mieux comprendre son fonctionnement, nous allons décrire brièvement les structures de bande des matériaux mis en jeu dans un HEMT AlGaN/GaN. L'hétérojonction formée par la juxtaposition de deux matériaux dont les largeurs de bande interdite sont différentes, l'un présentant un large gap (AlGaN : 3,82eV) et l'autre un plus faible (GaN : 3,4eV), entraîne la formation d'une discontinuité de la bande de conduction à l'interface ( $\Delta E_c$ ). La figure 1-14 présente les niveaux d'énergie mis en jeu dans chacun des matériaux de l'hétérojonction considérés séparément, c'est-à-dire avant contact.

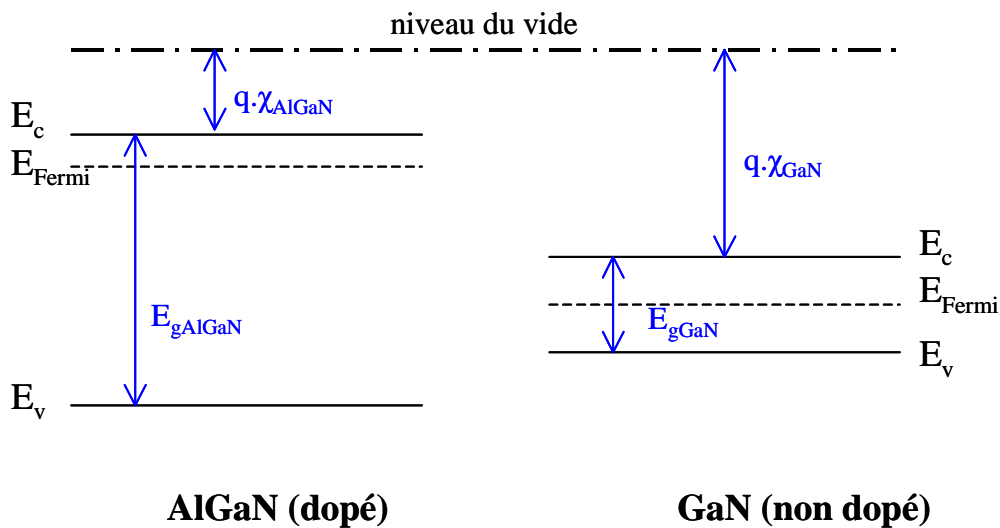


Figure 1-14: niveaux d'énergie des matériaux mis en jeu dans l'hétérojonction

D'après les règles d'Anderson, lors de la jonction de deux matériaux, leur niveau de Fermi s'aligne. Le niveau du vide ne pouvant pas subir de discontinuités, il en résulte une discontinuité de la structure de bande d'énergie à l'interface. La figure 1-14 montre les niveaux d'énergie à l'hétérojonction pour une tension appliquée nulle.

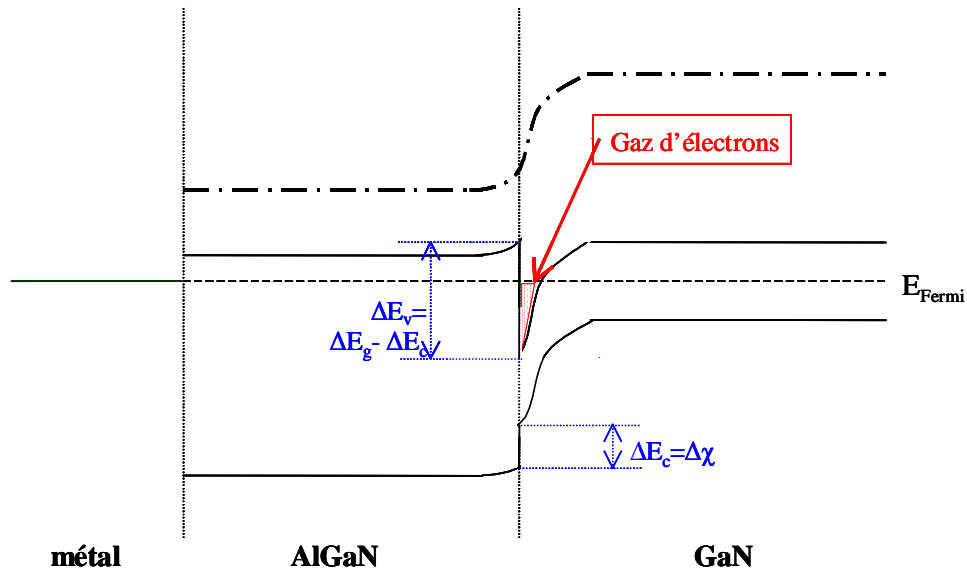


Figure 1-15: niveaux d'énergie des matériaux à l'hétérojonction pour une tension appliquée nulle

Nous pouvons observer la formation d'un puit quantique à l'interface, dans le matériau de plus faible largeur de bande interdite. Ce puit reste cantonné dans la partie supérieure du matériau à plus faible gap non dopé car, au-dessus, le matériau de plus grande largeur de bande interdite joue le rôle de barrière. C'est dans ce puit que se regroupent les charges libres entraînant le phénomène de conduction à l'origine de la formation d'un gaz d'électrons à deux dimensions ; c'est le canal. La densité de porteurs dans ce canal dépendra du niveau de Fermi dans la bande interdite du matériau (niveau de dopage), de la différence de largeur de cette bande entre les deux matériaux ( $\Delta E_g$ ) et du dopage considéré. Par exemple, la figure 1-16 montre l'hétérojonction lorsqu'on applique une tension sur la grille du composant. On voit en effet une modulation de ce gaz d'électrons et donc de la concentration de porteurs dans le canal. C'est pourquoi une tension appliquée sur la grille d'un HEMT permet le contrôle du courant qui circule entre drain et source.

Une saturation du courant s'observe en raison de la vitesse de saturation des électrons pour des fortes valeurs de tension entre drain et source. Si l'on compare une fois encore le HEMT au MESFET, la mobilité des électrons étant plus élevée dans un gaz que dans un matériau dopé, il est plus rapide que ce dernier, permettant des applications à plus haute fréquence.



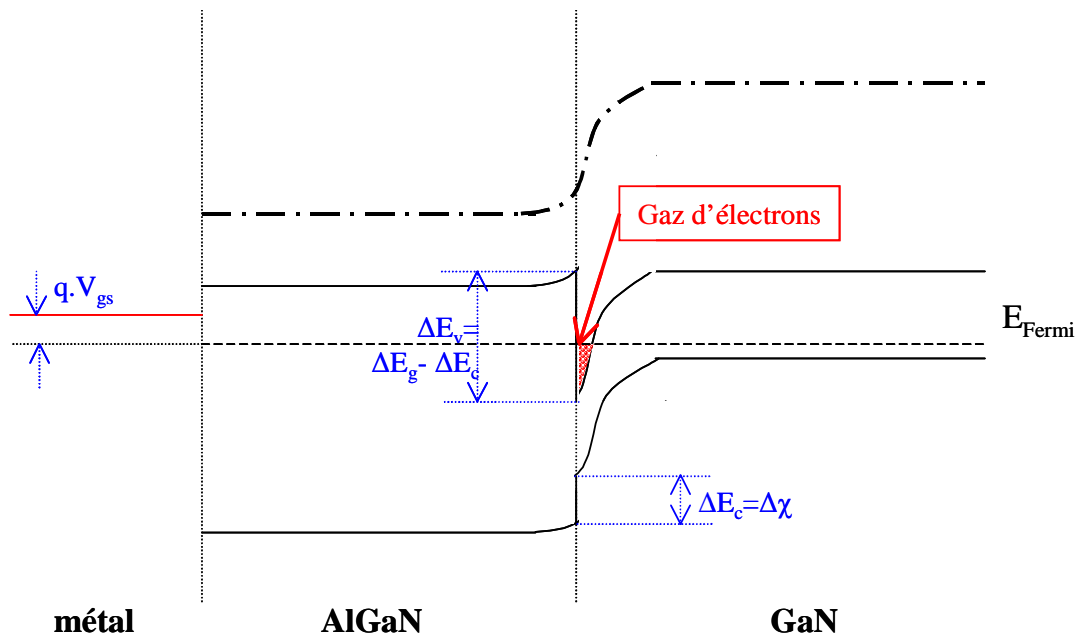


Figure 1-16: niveaux d'énergie des matériaux à l'hétérojonction pour une tension appliquée non nulle

### IV-3-2. Structure physique

La structure d'un HEMT est constituée essentiellement de trois matériaux différents : le substrat, un matériau à large bande interdite et un matériau à plus faible bande interdite. Comme nous l'avons vu précédemment, c'est la jonction de ces deux derniers matériaux qui conduit à la formation d'un gaz d'électrons à l'interface, modulé par la tension appliquée au composant.

L'autre phénomène caractéristique du fonctionnement d'un HEMT, outre l'existence d'un gaz d'électrons, est la jonction Schottky créée par la jonction métal de grille et semi-conducteur du substrat.

La figure 1-17 présente la structure de base d'un HEMT. Nous donnerons ensuite quelques explications sur les différents éléments de ce composant.

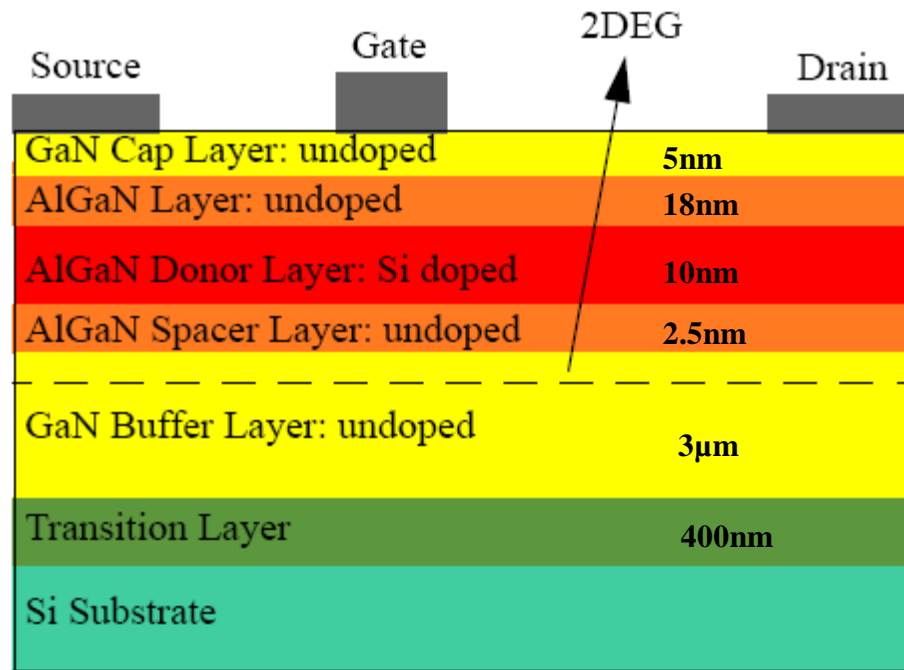


Figure 1-17: structure physique de base d'un HEMT.

La couche superficielle, appelée Cap Layer, est formée par un matériau de faible bande interdite, pour permettre la réalisation des contacts ohmiques de source et de drain. Cette fine couche de nitrure de gallium permet également de réduire les résistances d'accès.

La couche à grand gap non dopée est destinée à la réalisation du contact Schottky de grille, qui est déposé après gravure du Cap Layer (fossé de grille ou recess). Le recess de grille consiste à réduire l'épaisseur de la couche barrière sous la grille. Dans des conditions de fonctionnement optimal, cette couche doit être complètement déplétée et aucun courant parasite à celui du canal ne doit y circuler.

La couche de matériau à grand gap dopé, appelée également couche donneuse a pour rôle de fournir les électrons libres à la structure ; c'est la couche donneuse. Ce dopage pouvant être volumique, est généralement réalisé par un plan de dopage silicium. Sa maîtrise influera sur la densité de donneurs dans le canal.

Vient ensuite l'espaceur (spacer), qui est réalisé à partir du matériau de plus large gap, dans notre cas il s'agit du nitrure de gallium aluminium AlGaN. Ce film non intentionnellement dopé permet de réduire les interactions électrons donneurs entre le gaz d'électrons et la couche donneuse. La diffusion coulombienne est ainsi pratiquement éliminée. Plus cette couche sera épaisse,

meilleure sera la mobilité des électrons dans le canal. A l'inverse, le transfert des électrons de la couche donneuse dans le canal est favorisé par un espaceur fin.

Une couche tampon, communément appelée buffer. Cette couche est constituée du matériau de plus faible largeur de bande interdite, dans notre cas il s'agit du nitrure de gallium. C'est dans ce matériau, dans la partie supérieure de la couche, que va se former le gaz bidimensionnel d'électrons.

Une couche de nucléation est utilisée entre le buffer et le substrat. Cette couche permet d'avoir un matériau de bonne qualité cristallographique nécessaire à la croissance des autres couches en minimisant le désaccord de maille et le désaccord du coefficient de dilatation thermique entre le substrat et le GaN

Enfin, le substrat comme vu précédemment, un bulk GaN n'est pas à ce jour disponible à faible coût et en grande taille ; les substrats de nitrure de gallium sont encore très peu utilisés. Nous avons donc recours à des substrats de matériaux différents, sur lesquels peut s'opérer la croissance d'une couche de cristaux de nitrure de gallium. Les matériaux les plus utilisés sont actuellement le carbure de silicium, le saphir et le silicium, dans cet exemple le substrat utilisé est le silicium.

## **V - Structure cristalline, substrats et croissance des nitrures :**

[I.1], [I.12], [I.14], [I.25], [I.26], [I.28], [I.31], [I.42], [I.43], [I.44], [I.45], [I.46], [I.47], [I.48], [I.49]

### **V-1. Structure cristalline :**

Les nitrures III se présentent essentiellement sous deux structures cristallines (polytypes) différentes : phase hexagonale encore appelée Wurtzite et phase cubique (Zinc-blende). La majeure partie des études réalisées sur cette famille de semi-conducteurs a été menée sur la phase hexagonale toutes deux représentées sur la figure 1-18. La structure zinc-blende peut être représentée par deux réseaux cubiques faces centrées occupés l'un par les atomes de gallium, l'autre par les atomes d'azote et décalés d'un quart de la diagonale principale de la maille soit  $(\frac{1}{4} \frac{1}{4} \frac{1}{4})$ . De la même façon la structure wurtzite correspond à deux réseaux hexagonaux composés chacun d'une des deux espèces d'atomes et décalés suivant l'axe c de  $\frac{5}{8}$ <sup>ième</sup> de la maille élémentaire.

Ces deux polytypes sont relativement proches d'un point de vue cristallin, la direction (0001) de la phase hexagonale ne diffère de la direction (111) de la phase cubique que par la



une maturité du process suffisante pour la commercialisation ; en effet, les méthodes employées généralement pour la fabrication de substrats ne sont pas applicables aux substrats de nitrure de gallium en raison de très hautes températures et pression nécessaires pour fondre les matériaux. De plus, les wafers disponibles sont encore chers. On peut espérer voir baisser les prix avec le développement de la technique de fabrication et l'augmentation des volumes de production ; mais des applications bien implantées telles que les diodes électroluminescentes resteront sur saphir pour quelques années encore.

En conséquence, ce semi-conducteur nécessite un substrat d'un autre matériau sur lequel un film de cristaux de nitrure de gallium pourrait croître.

Le principal problème rencontré pour l'épitaxie du nitrure de gallium est qu'il n'existe pas de substrat en accord de maille. Les substrats les plus utilisés, leurs paramètres de maille et coefficients de dilatation thermique sont répertoriés dans le tableau 1-4.

Le polytype du GaN obtenu dépendant du substrat de départ, nous avons répertorié séparément les substrats utilisés pour la croissance de h-GaN et pour la croissance de c-GaN. Notons cependant que chacun des deux polytypes peut être déposé sur certains substrats tels que Si ou GaAs et que les conditions de croissance restent primordiales pour favoriser la formation de l'une ou l'autre des phases, cubique ou hexagonale.

Matériau	Structure cristalline	Paramètres de maille (Å)	Coefficients de dilatation thermique $\Delta a/a ; \Delta c/c$ ( $\times 10^{-6} \text{ K}^{-1}$ )
<i>substrats pour GaN hexagonal</i>			
Saphir ( $\text{Al}_2\text{O}_3$ )	hexagonale	a = 4,758 ; c = 12,99	a: 7,5 ; c: 8,5
6H SiC	wurtzite	a = 3,08 ; c = 15,12	a: 4,2 ; c: 4,68
Si (111)(100)	cubique	a = 5,4301	a: 3,59
GaAs (111)(100)	cubique	a = 5,6533	a: 6
ZnO	wurtzite	a = 3,250 ; c = 5,213	a: 8,25 ; c: 4,75
AlN (couche tampon)	wurtzite	a = 3,112 ; c = 4,982	a: 4,2 ; c: 5,3
<i>substrats pour GaN cubique</i>			
3C SiC	cubique	a = 4,36	a: ~5*
Si (100)	cubique	a = 5,4301	a: 3,59
GaAs (100)	cubique	a = 5,6533	a: 6
MgO	cubique	a = 4,216	a: 10,5

Tableau 1-3: Paramètres de maille et coefficients de dilatation thermique des substrats les plus employés pour la croissance de GaN [I.42].\*Les coefficients de dilatation thermique sont donnés autour de 800°C.

### V-3. Substrats pour le GaN hexagonal :

La majorité des couches de GaN élaborées à l'heure actuelle sont déposées sur substrat saphir. Ce substrat présente les avantages d'un coût relativement faible et surtout d'une grande stabilité en température, mais les inconvénients d'être un isolant électrique et thermique. Le désaccord de maille entre les plans de base du h-GaN et du saphir est de 30%, cependant, lors de l'épitaxie, la maille élémentaire de h-GaN est en fait tournée par rapport à la maille des atomes d'Al du saphir, et le désaccord de maille réel est inférieur à 15%.

Le développement de la croissance sur substrat 6H-SiC s'est fait, lorsque les substrats SiC de grande surface ont été commercialisés en particulier par la société CREE Research. Ce substrat est celui qui présente le paramètre de maille et coefficient de dilatation thermique les plus proches de ceux du GaN. Toutefois, il n'existe pas de technique de gravure permettant d'obtenir un état de surface approprié à l'hétéro épitaxie du GaN et ces substrats sont encore très coûteux.

Les substrats silicium sont très attractifs non seulement parce qu'ils présentent une bonne morphologie de surface et sont disponibles à bas prix. Néanmoins, les couches de GaN, hexagonal

ou cubique, élaborées sur Si présentent une concentration de défauts importante du fait des différences de paramètres de maille et de coefficient de dilatation thermique trop importantes.

Une alternative proposée pour pallier aux problèmes de relaxation de contrainte de GaN sur substrat Si est l'utilisation d'un substrat SOI « Silicon On Insulator » [I.42]. Avec ce substrat, c'est la fine couche superficielle de Si qui devrait encaisser la majeure partie de la contrainte et donc réduire le nombre de défauts structuraux du GaN.

### **V-3-1. Le saphir : $\text{Al}_2\text{O}_3$**

Le saphir est le plus ancien substrat utilisé pour la croissance du GaN. En effet, ce substrat transparent sur l'ensemble du spectre visible a bénéficié de l'élan de l'industrie de l'optoélectronique à partir des années 90.

Le saphir présente un désaccord de maille inférieur à 15% avec le nitrure de gallium. Ce critère peut entraîner une forte densité de dislocations de l'ordre de  $10^7$  à  $10^8 \text{cm}^{-2}$ , provoquant une baisse de la fréquence de transition  $f_t$ . De plus, sa faible conductivité thermique ( $0.5 \text{ W/cm.K}$ ) le fait apparaître comme une barrière à la dissipation de chaleur, pouvant limiter son application aux fortes puissances. En revanche, les substrats de saphir sont disponibles à moindre coût et dans de grandes dimensions.

On notera que sa découpe et son polissage sont difficiles, augmentant la difficulté de sa mise en œuvre.

### **V-3-2. Le carbure de silicium SiC**

Le substrat Carbure de Silicium (SiC) est disponible sous plusieurs polytypes. Les plus couramment utilisés, sont ceux de formes 4H-SiC et 6H-SiC.

Le carbure de silicium présente un bien meilleur accord de maille avec le nitrure de gallium (96,5% d'accord), et une bonne conductivité thermique  $4,9 \text{ W.cm}^{-1}.\text{K}^{-1}$  (4H-SiC) permettant une dissipation aisée de la chaleur. De plus, ces substrats peuvent être de type n, p et SI, permettant leur utilisation pour les applications micro-ondes. A ce jour les épitaxies ayant donné les meilleurs résultats en puissance aux fréquences micro-ondes ont été réalisées sur substrat SiC. En revanche, ce matériau représente un coût encore élevé. De plus, la nucléation du nitrure de gallium sur ce substrat reste délicate.

### **V-3-3. Le silicium : Si**

Tout comme le saphir, le silicium présente un désaccord de maille important avec le nitrure de gallium, ce qui peut entraîner un stress supplémentaire au niveau de l'interface. De plus, la conductivité thermique offerte par le silicium est légèrement inférieure à celle du nitrure de gallium. Ceci signifie qu'une attention particulière devra être apportée au management thermique lors d'une conception. Contrairement au SiC, ce substrat offre les avantages du coût, de sa disponibilité, de son élaboration et de son intégration aisée.

## **VI - Champs piézoélectrique et de polarisation spontanée :**

Tous les composés III-V, par le fait qu'ils sont non-centrosymétriques, sont piézoélectriques. En ce qui concerne les nitrures cette piézoélectricité est très importante car la liaison III-N est fortement polarisée, les électrons sont essentiellement localisés sur l'atome d'azote.

La piézoélectricité est l'aptitude de certains matériaux à produire une charge électrique dipolaire proportionnelle à la contrainte mécanique (traction ou compression) qui les déforme. Cet effet résulte essentiellement de l'existence de dipôles électriques internes créés par la séparation à l'échelle de la maille du centre de gravité des charges positives de celui des charges négatives sous l'effet d'une contrainte externe.

Certaines classes cristallines piézoélectriques présentent une polarisation électrique spontanée - ou moment dipolaire permanent – en l'absence de contrainte ou champ extérieur : elles sont dites polaires. Les cristaux appartenant à ces classes sont appelés pyroélectriques en raison de la variation de la polarisation spontanée avec la température. Cette dernière classe est composée de cristaux non ferroélectriques typiques des nitrures d'éléments III hexagonal (GaN, AlN, InN et leurs alliages) et de cristaux ferroélectriques typiques de certaines céramiques comme le titanate de plomb (PbTiO<sub>3</sub>) ou le titanate de baryum (BaTiO<sub>3</sub>).

### **VI-1. Champ de polarisation spontanée**

En l'absence de toute contrainte dans une couche de nitrure wurtzite, celle-ci peut cependant présenter une polarisation macroscopique non nulle.

La structure wurtzite est la structure de plus haute symétrie compatible avec le phénomène de la polarisation spontanée [I.44].



Cette polarisation spontanée s'explique par la non superposition des barycentres des charges positives avec ceux des charges négatives.

Pour les composés binaires Ga-N de type Wurtzite, la séquence des couches d'atomes des constituants Ga et N est inversée le long des directions  $[0001]$  et  $[000\bar{1}]$  (figure 1-19). On associe alors respectivement les faces Ga et N aux directions  $[0001]$  et  $[000\bar{1}]$ . Etant donné que le vecteur polarisation spontanée est orienté de l'atome d'azote vers l'atome de gallium, les structures a et b de la figure 1-19 présentent une polarisation spontanée de signe opposé.

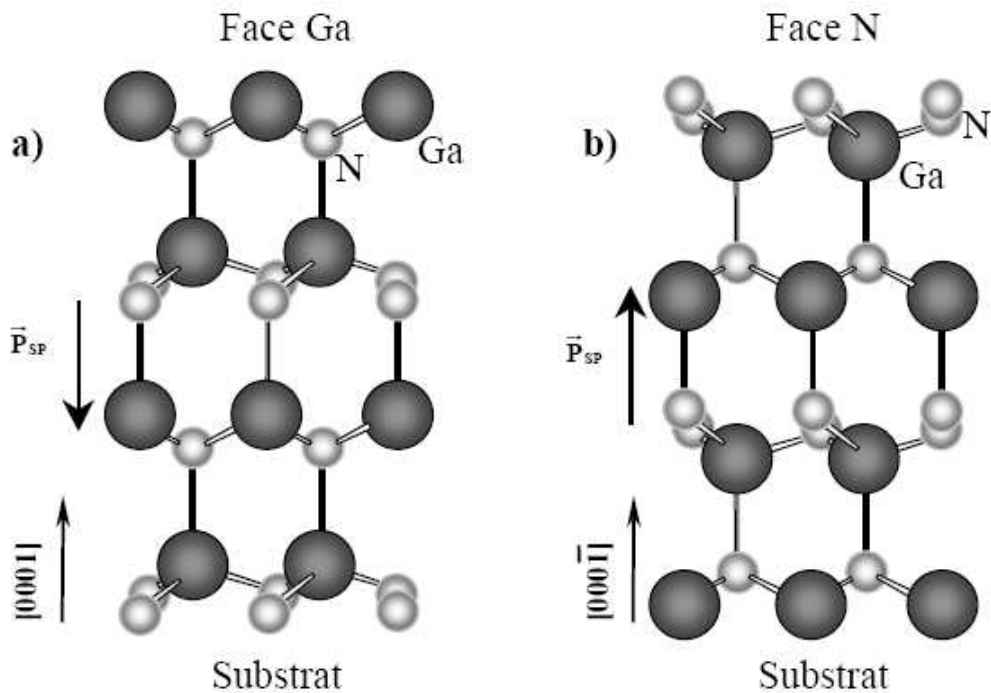


Figure 1-19 : Représentation des séquences de couches d'atomes donnant lieu à deux polarités différentes.

Dans un échantillon de GaN hexagonal, il y a apparition d'une succession de dipôles orientés dans la direction  $[0001]$  et création d'un champ électrique dans le sens opposé à cette polarisation. Le GaN hexagonal relaxé possède ainsi une polarisation spontanée suivant l'axe c sans excitation extérieure appliquée. La tranche d'un échantillon peut être schématisée par le dessin de la figure 1-20.

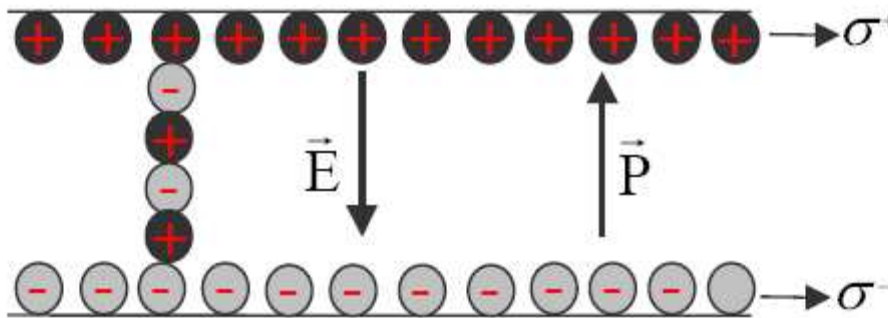


Figure 1-20 : Génération d'un champ électrique E par la polarisation spontanée dans un échantillon de GaN relaxé sans champ extérieur appliqué [I.31].

En d'autres termes, un échantillon de GaN Wurtzite épitaxié suivant l'axe c présente sur chacune de ces deux faces des densités de charges fixes identiques mais de signes opposés. Ce matériau est par définition naturellement polarisé sans l'apport extérieur d'un champ électrique : c'est la polarisation spontanée.

Le tableau 1-5 résume les valeurs numériques de la polarisation spontanée suivant l'axe c de différents nitrures d'éléments III. Ces données issues de la littérature ont été déterminées théoriquement par F. Bernardini et al [I. 44]

	GaN	AlN	InN	Références
$P_{sp}$ (C/m <sup>2</sup> )	-0.029	-0.081	-0.032	[35]

Tableau 1-4 : Valeurs numériques théoriques de  $P_{sp}$ .

## VI-2. Champ de polarisation piézoélectrique

La polarisation piézoélectrique trouve essentiellement son origine dans la symétrie du cristal. L'effet piézoélectrique peut se définir comme l'apparition d'une polarisation électrique dans une couche semi-conductrice lorsque celle-ci est soumise à une contrainte  $\sigma$  qui modifie la maille du cristal en brisant sa symétrie. L'effet inverse existe également, à savoir une modification du volume de maille cristalline lorsqu'on lui applique une polarisation électrique. Comme nous l'avons déjà mentionné les nitrures peuvent cristalliser suivant deux phases cristallines. Ces deux phases : zinc blende (cubique) et wurtzite (hexagonale) sont non centrosymétriques. Ceci induit l'existence en leur sein de l'effet piézoélectrique. Sous l'effet de contrainte, des barycentres des charges positives et négatives à l'intérieur des tétraèdres formant la maille cristalline. Il apparaît alors à

l'intérieur de chaque tétraèdre de la maille un dipôle élémentaire orienté selon la direction de la contrainte.

Une contrainte suivant la direction de croissance (0001) dans la phase hexagonale va donner naissance à une polarisation d'origine piézoélectrique suivant cette direction car le déplacement des barycentres des charges positives et négatives est non nul.

### VI-3. Effet des champs sur la concentration du gaz bidimensionnel d'électrons

Les polarisations spontanées pour les matériaux GaN et AlN sont environ cinq fois supérieure que dans les matériaux III-V conventionnels (GaAs, InP). Les polarisations piézoélectriques pour le GaN et AlN sont environ dix fois plus importante que pour les matériaux III-V conventionnels.

La polarisation spontanée peut générer des champs électriques de 3MV/cm dans les matériaux de type III - N et la contrainte de la couche supérieure des hétéro structures AlGaN/GaN ou InGaN/GaN peut générer un champ piézoélectrique additionnel d'environ 2MV/cm. Ces très fortes polarisations engendrent des champs électriques permettant la formation d'un gaz bidimensionnel d'électrons avec des densités de porteurs très élevées.

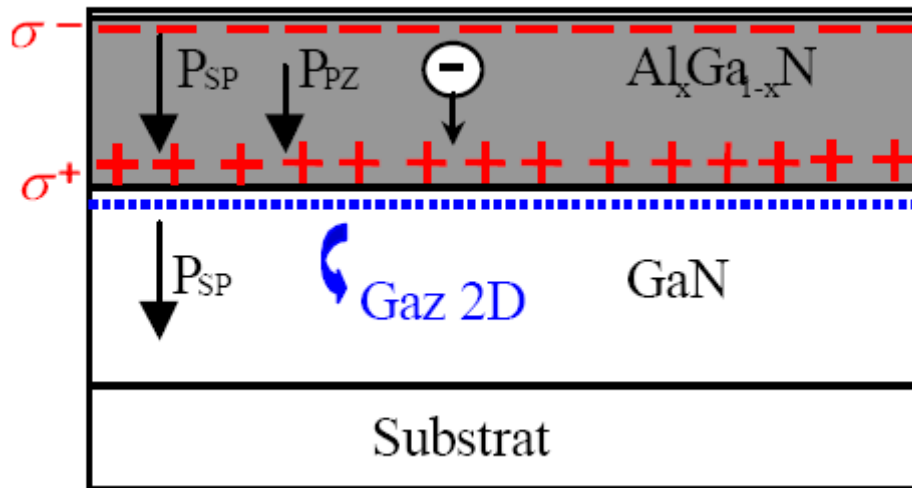


Figure 1-21 : Structure AlGaN/GaN face Ga où GaN est relaxé et AlGaN contraint en tension.

## **VII - Effets limitatifs dans les HEMTs GaN**

[I.2], [I.5], [I.12], [I.27], [I.31], [I.50], [I.51]

L'effet fondamental d'un transistor à effet de champ est la source de courant  $I_{ds}$  commandée par la tension de grille. Cependant des effets dispersifs limitent le fonctionnement des transistors. Pour la réalisation d'une conception MMICs, ces effets doivent être connus et modélisés.

### **VII-1. Les phénomènes de pièges**

Les effets de pièges dans les composants semi-conducteurs sont dus à la présence d'impuretés et de défauts cristallins.

Ils génèrent des états intermédiaires d'énergie dans la bande interdite pouvant être occupés par des porteurs.

La constante de temps de capture de pièges peut être évaluée environ à la microseconde alors que celle d'émission des pièges à une durée d'environ 1000 fois supérieure à la capture, c'est-à-dire de l'ordre de la milliseconde.

Les transistors HEMTs GaN sont principalement sensibles aux phénomènes de self-backgating et de gate lag.

#### **VII-1-1. Pièges de substrat**

La cause principale du « self-backgating » est due au comportement non idéal du substrat semi-isolant qui contient des impuretés. En effet Nitrure de Gallium est un matériau semi-conducteur actuellement mal contrôlé du point de vue des défauts. Ces impuretés génèrent des états énergétiques pouvant être occupés par des porteurs dans la bande interdite du matériau. Ils sont alors capables de capturer pendant un temps «  $T$  » puis de réémettre les électrons qui participent au courant dans le canal. Le principal effet du « self-backgating » se traduit par la réponse transitoire du courant de sortie ( $I_{ds}$ ).

En l'absence de champ électrique au niveau du canal, les électrons s'écoulent de façon continue par-dessus la barrière de potentiel vers le substrat. Ces électrons sont piégés par des donneurs ionisés et d'autres sont émis par les donneurs neutres. L'état permanent conduit à l'équilibre entre les concentrations d'électrons libres et piégés. Le nombre moyen d'électrons capturés dans le substrat est alors égal au nombre moyen de ceux émis dans le canal. Les taux de capture et d'émission sont égaux le long de l'interface canal/substrat.

Toutefois, une brusque augmentation du champ électrique entre le drain et la source provoque l'état transitoire. En effet, des électrons sont injectés du canal dans le substrat où ils sont rapidement piégés dans des zones ionisées. Ces pièges deviennent électriquement neutres et le substrat au voisinage du canal est alors chargé plus négativement. Ce phénomène est représenté sur la figure 1-22.

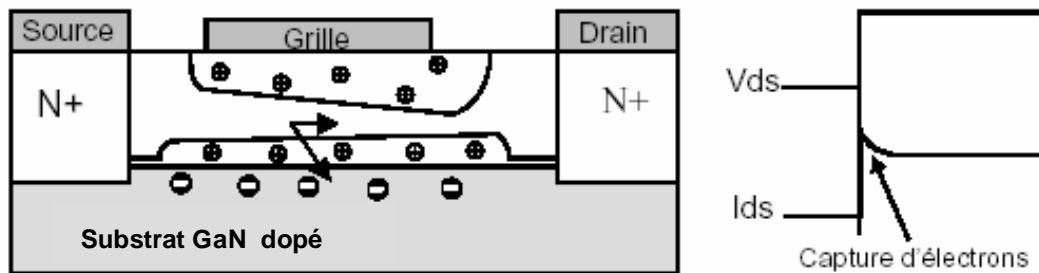


Figure 1-22 : Influence de la capture des électrons par des pièges de substrat.

A ce moment là, une charge positive apparaît à l'interface canal/substrat, assurant ainsi l'équilibre des charges. Le potentiel de substrat agit comme une grille arrière du canal qui diminue. Par conséquent le courant de drain ( $I_{ds}$ ) diminue jusqu'à atteindre l'état permanent. Le « self-backgating » est caractérisé par la naissance d'un potentiel spontané du substrat semi-isolant qui se traduit par une jonction canal/substrat difficile à contrôler.

Lorsque la tension de drain chute brutalement, les pièges commencent à émettre les électrons. La charge d'espace canal/substrat diminue lentement, ce qui augmente l'épaisseur du canal (figure 1-23). Le courant de drain  $I_{ds}$  (figure 1-23) augmente au rythme du processus d'émission des charges dans le canal jusqu'à atteindre son état permanent.

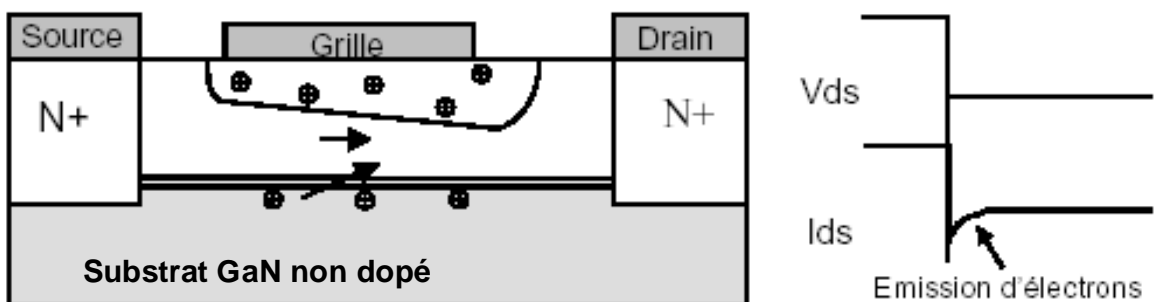


Figure 1-23 : Influence de l'émission d'électrons par des pièges de substrat.

Les effets de pièges sont également très sensibles à l'illumination du matériau. Lorsque le composant est placé dans l'obscurité, les phénomènes de pièges sont plus importants (augmentation du temps d'émission).

### VII-1-2. Pièges de surfaces

Tous les mécanismes physiques liés aux pièges de surfaces ne sont pas encore expliqués. Cependant, ils sont responsables de variations lentes et transitoires du courant de sortie  $I_{ds}$ , lorsqu'on applique une variation brusque de la tension  $V_{gs}$  allant du pincement à la conduction pour une tension  $V_{ds}$  constante. Ce phénomène est appelé « gate-lag ».

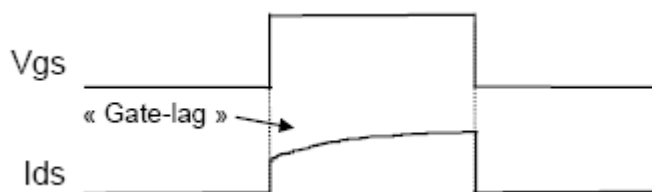


Figure 1-24 : Phénomène de « gate-lag »

R. Vetry [I.28] montre que pour des niveaux de courant de drain importants lorsque la grille est ON (courant de drain  $\gg 0A$ ), des transitions ON/OFF et OFF/ON abruptes de la tension grille provoquent des overshoots sur le courant et sur la tension de sortie. L'état OFF de la tension de grille correspond à  $|V_{gs}| \geq |V_p|$ . Par contre, si le niveau de courant est suffisamment faible quand la tension de grille est ON, le courant est suffisamment faible quand la tension de grille est ON, le courant de drain monte lentement jusqu'à atteindre son état établi lorsque la tension de grille passe de façon abrupte de l'état OFF à l'état ON. C'est ce phénomène transitoire du courant de drain que l'on nomme « gate lag ».

### VII-1-3. Modèle de la grille virtuelle

La diminution du courant de drain ( $I_{ds}$ ) en RF est le principal facteur limitant la densité de puissance de sortie des transistors à base de nitrures aux fréquences micro-ondes. Ces conséquences sur les performances des composants ont été démontrées par différentes techniques expérimentales, comme les mesures de caractéristiques statiques pulsées, les transitoires de grille et de drain, les dispersions fréquentielles de transductances et les réponses RF [I.52] [I.53]. Différentes études suggèrent que les états de surface jouent un rôle dominant sur les évolutions des caractéristiques des composants observés. Des études ont montré l'importance de la passivation de la surface sur le courant de drain (figure 1-25). En effet cette étape technologique réduit considérablement la densité

de pièges en surface ou du moins l'influence de ceux-ci sur le comportement hyperfréquence du composant.

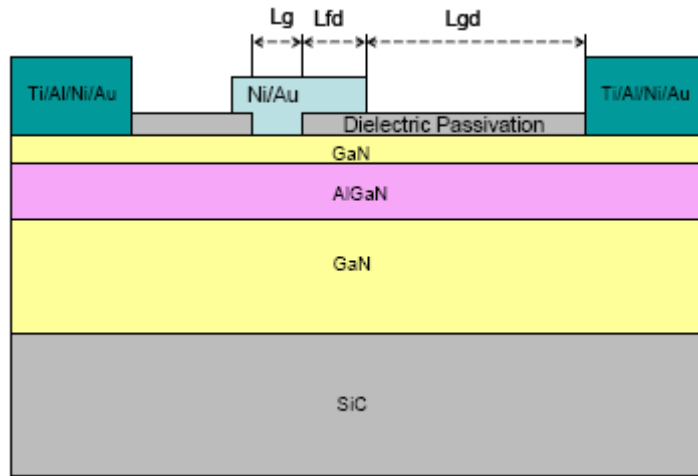


Figure 1-25 : Structure physique d'un transistor AlGaIn/GaN HEMT avec une couche de passivation [I.69].

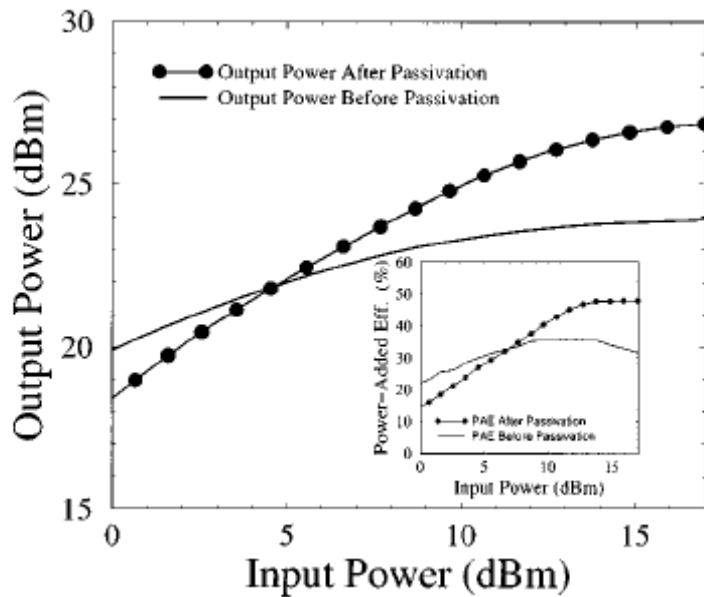


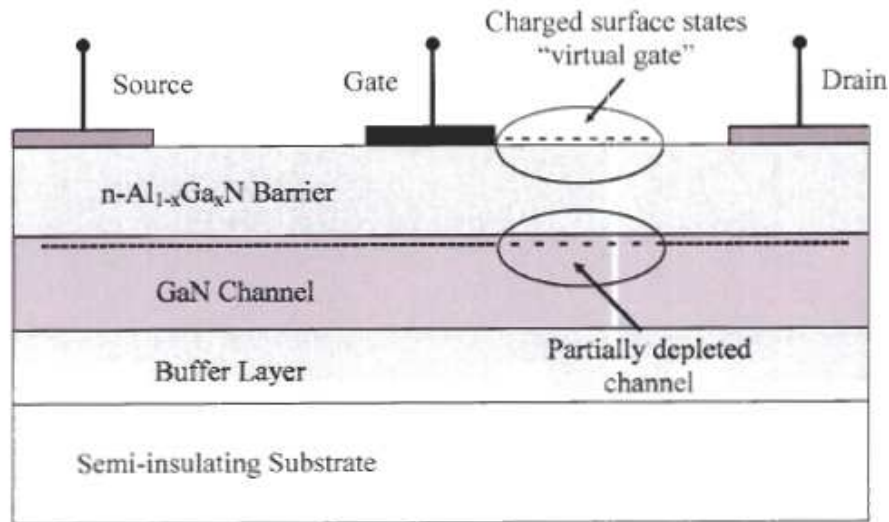
Figure 1-26 : Puissance de sortie et rendement en puissance ajoutée d'un transistor  $2 \times 125 \times 0.5 \mu\text{m}$  GaN HEMT avant et après passivation au point de polarisation  $V_{ds}=15\text{V}$ ,  $V_{gs}=-4\text{V}$  à la fréquence 4GHz ( $Z_I=131+j120$ ,  $Z_s=22+j90$  avant passivation et  $Z_I=122+j51$ ,  $Z_s=32+j85$  après passivation) [I.54].

D'après la figure 1-26, les performances en puissance et en rendement du transistor sont meilleures après la passivation.

Les mécanismes de piégeage en surface liés à une forte densité d'états, provoquant la baisse du courant  $I_{ds}$ , ont été expliqués par plusieurs auteurs [I.28] [I.55] : Les surfaces libres dans les espaces source-grille et grille-drain se comportent comme une grille virtuelle et modulent la zone de

dépletion par la variation de la densité de charges piégées. Quand les tensions de grille et de drain changent rapidement, cette grille virtuelle répond avec une caractéristique temporelle plus lente, liée aux temps de capture et d'émission des électrons. Ceci entraîne le retard de variation du courant de drain et de la même manière limite les performances RF des composants.

Cependant, cette explication peut aussi être appliqués si l'on considère une grille virtuelle induite par la couche buffer du GaN ou encore le substrat.



**Figure 1-27 : Illustration des effets de la grille virtuelle. Les états de surfaces occupés déplète partiellement le canal dans la région grille-drain [I.12].**

## VII-2. Les effets thermiques

Les effets thermiques dans les transistors, vont induire des variations dynamiques lentes. L'état thermique résulte de la température ambiante et de l'auto échauffement du composant.

La génération de chaleur est due à l'effet Joule et est égale à la puissance électrique dissipée.

L'augmentation de la température interne du composant entraîne une diminution de la mobilité des porteurs. Il en résulte une chute de courant de drain entraînant une diminution de la transductance de sortie.

En raison de son faible coût, le saphir est le substrat le plus utilisé pour la croissance du GaN; Cependant en plus d'avoir un désaccord de maille important avec le GaN, il a également une faible conductivité thermique. Sachant que les nitrures sont généralement dédiés à des applications de fortes puissances, il est nécessaire de gérer la thermique. Le report Flip-Chip [I.2] [I.12] [I.56] [I.57] qui consiste à retourner le composant et de le déposer sur un substrat de report est fortement



utilisé. Le désavantage est que cette méthode représente un coût supplémentaire et une complexité lors de la fabrication du composant.

L'utilisation de substrat SiC permet une meilleure dissipation de la chaleur due à son importante conductivité thermique.

En raison des niveaux de puissance élevés atteints par les composants GaN, une gestion thermique s'impose peu importe le substrat choisi.

## VIII - Les points clés pour l'amplification de puissance

### VIII-1. Augmentation de la tension de claquage

Pour augmenter la tension de claquage on peut modifier le profil du champ électrique dans le transistor et notamment la valeur du pic du champ électrique pour ne pas atteindre le champ électrique critique. L'utilisation d'une métallisation de grille appelée « field plate » ou « overlapping » située au dessus de la couche de passivation du composant comme indiqué figure I-28 apporte une solution au problème.

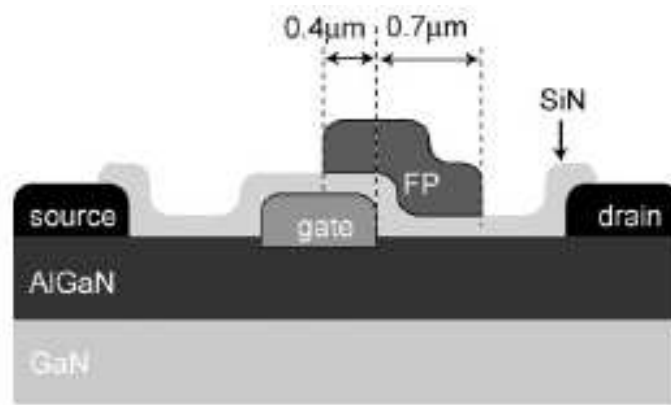


Figure 1-28 : Structure d'un transistor HEMT GaN avec field-plate [I.58].

Le profil typique du champ électrique avec et sans field plate est le suivant :

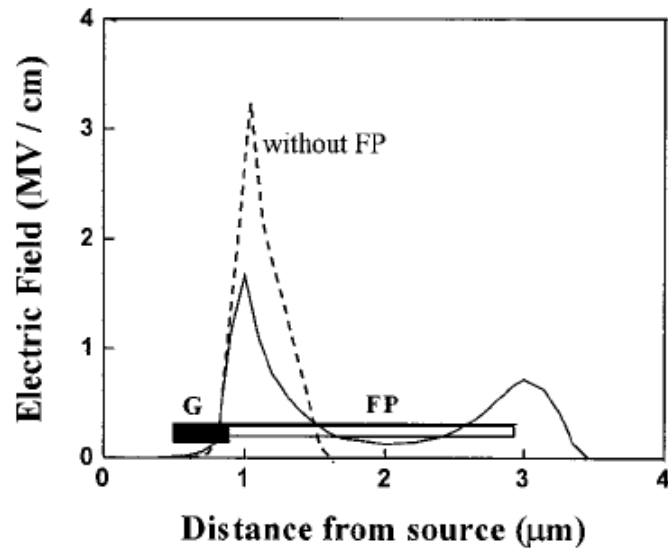


Figure 1-29 : Simulation de la distribution du champ électrique le long de l'axe du gaz d'électrons bidimensionnel avec et sans field-plate [L.59].

Cette métallisation au-dessus de la couche de passivation permet de modifier le profil de la distribution du champ électrique du bord de la grille coté drain et de réduire le pic du champ électrique critique, augmentant ainsi la tension d'avalanche (figure 1-30)

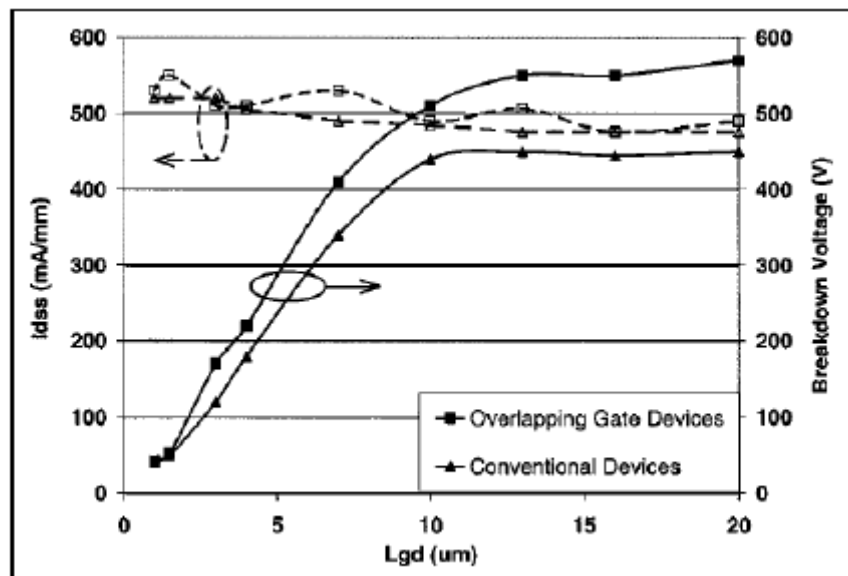


Figure 1-30 : Courant maximum de sortie et tension d'avalanche drain source obtenus pour un transistor HEMT GaN conventionnel et pour un transistor avec field plate en fonction de la distance grille-drain [L.60].

Les premiers travaux relatant l'emploi de cette technologie field-plate datent du début des années 90. En effet, en 1992 C.L. Chen (Laboratoire Lincoln du Massachusset) présente un transistor MESFET GaAs avec field plate ayant une tension de claquage grille-drain de 42V [I.61].

Afin d'augmenter encore la tension d'avalanche, un transistor HEMT GaN à double field plate (figure 1-31) possédant une tension d'avalanche de 900V a été présenté par H. Xing et al en 2004 [I.62].

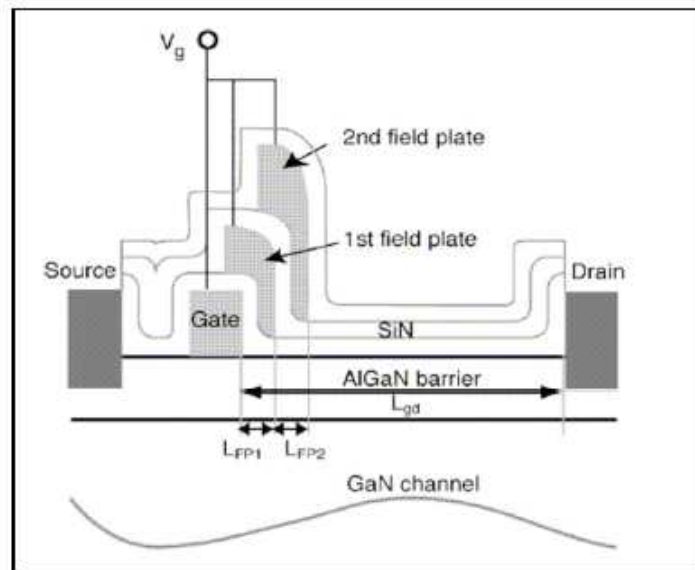


Figure 1-31 : Structure d'un transistor HEMT GaN à double field plate [I.62].

Y.-F. Wu obtient de meilleures densités de puissance, à savoir une densité de puissance supérieure à 30 W/mm à partir de transistors HEMTs GaN sur SiC avec un seul field plate [I.63].[I.40]. Les résultats exacts des mesures grand signal CW obtenus pour une tension de polarisation continue de drain égale à 120V sur deux transistors quasi identiques (longueurs de field plate différentes), sont les suivants :

- Une densité de puissance de 32.2 W/mm, une PAE de 54.8%, un gain en puissance de 14 dB à 4 GHz pour une longueur de field plate égale à 1.1  $\mu\text{m}$ .
- Une densité de puissance de 30.8 W/mm, un PAE de 49.8%, un gain en puissance de 10.7 dB à 8 GHz pour une longueur de field plate égale à 0.9  $\mu\text{m}$ .

Cependant, la présence du field plate augmente la capacité grille-drain et réduit ainsi quelque peu les performances en fréquence (figure 1-32) de ces transistors [I.63].

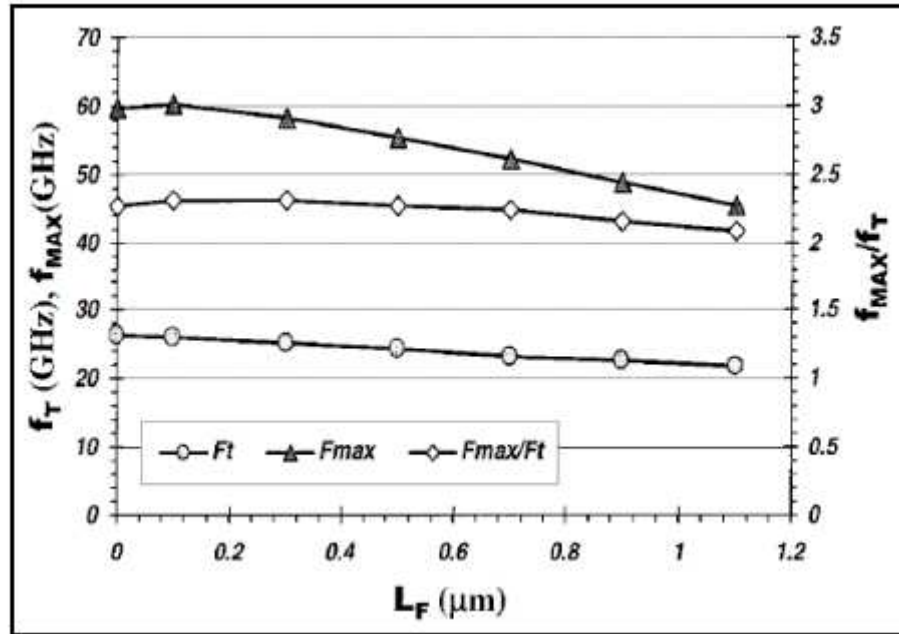


Figure 1-32 : Evolution de la fréquence de transition et de la fréquence d'oscillation maximale en fonction de la longueur du field plate de grille [I.63].

## VIII-2. Augmentation de la densité de porteurs et de la vitesse de saturation

[I.64]

L'augmentation de la fraction molaire en aluminium dans l'hétérojonction AlGaIn/GaN a pour conséquence une largeur de bande interdite plus importante du composé AlGaIn : le champ électrique de claquage devient alors plus élevé dans les dispositifs GaN. La discontinuité des bandes de conduction ( $\Delta E_c$ ) qui résultent de ce phénomène est plus importante, ce qui conduit au confinement des électrons : les densités de porteurs et la mobilité sont de ce fait plus fortes. De plus, en augmentant la hauteur de barrière Schottky avec la teneur en Al, on supprime les courants de fuites thermoélectroniques de grille.

Les dispositifs AlGaIn/GaN, à partir desquels les performances en puissances obtenues sont les meilleures, ont été réalisés à partir de films épitaxiés dont les teneurs en aluminium sont de l'ordre de 25% et 50%. Le procédé de fabrication utilisé est un procédé classique de mesa isolé avec une technique de gravure chimique par chlorures (RIE), nécessaire pour la définition du mesa. Le contact ohmique est réalisé à partir d'un alliage Ti/Al/Ni/Au et le métal de grille est en Ni/Au. La résistance de contact ohmique est de 0,5  $\Omega \cdot \text{mm}$  pour le HEMT Al<sub>0.25</sub>Ga<sub>0.75</sub>N/GaN et de 1  $\Omega \cdot \text{mm}$  pour le HEMT Al<sub>0.5</sub>Ga<sub>0.5</sub>N/GaN. La valeur élevée de la résistance de contact est due à la forte

teneur en aluminium du composé. Les longueurs de grille sont respectivement de 0,9 et 0,7  $\mu\text{m}$ . La figure 1-33 montre les caractéristiques I (V) de ces HEMTs AlGaN/GaN.

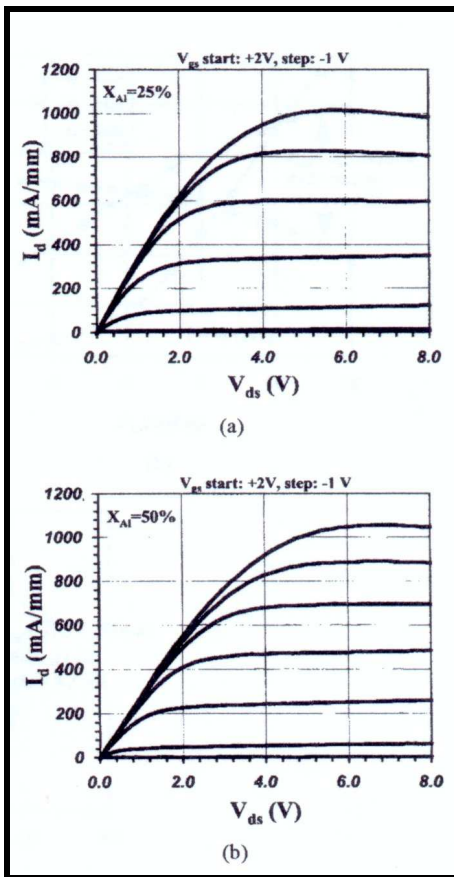


Figure 1-33 : Caractéristiques I(V) DC de HEMTs  $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}/\text{GaN}$  et  $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}/\text{GaN}$  [L.64]

Les dispositifs HEMTs  $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}/\text{GaN}$  présentent une densité de charges de  $10^{13} \text{ cm}^{-2}$  et une densité de courant de 1000 mA/mm. Les premiers HEMTs  $\text{Al}_{0.15}\text{Ga}_{0.85}\text{N}/\text{GaN}$  présentaient des densités de charges de seulement 5 à  $7 \times 10^{12} \text{ cm}^{-2}$  et des densités de courant plus faibles (700 mA/mm). La résistance  $R_{on}$  a diminué : sa valeur est de 3  $\Omega \cdot \text{mm}$ , ce qui donne une tension de coude de seulement 5 V, compte tenu de la densité de courant. La transconductance pour les HEMTs  $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}/\text{GaN}$  est de 255 mS/mm, elle était de 160 mS/mm pour les HEMTs  $\text{Al}_{0.15}\text{Ga}_{0.85}\text{N}/\text{GaN}$ . L'augmentation de la transconductance est liée à la réalisation de couches AlGaN plus minces et aux résistances d'accès plus faibles.

Compte tenu de la valeur de la résistance de contact ohmique, les performances des HEMTs  $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}/\text{GaN}$  sont limitées. Cependant, avec une densité de charges de  $1.2 \times 10^{13} \text{ cm}^{-2}$ , la densité de courant mesurée est de 1050 mA/mm. La tension de coude est alors de 6 V et la transconductance de 220 mS/mm.

Malgré une densité de charge supérieure à celle des dispositifs  $\text{Al}_{0.15}\text{Ga}_{0.85}\text{N}/\text{GaN}$ , les HEMTs  $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}/\text{GaN}$  présentent des tensions grille drain de claquages identiques, de l'ordre de 100 V, 160 V et 220 V pour des distances grille drain de 1, 2 et 3  $\mu\text{m}$  respectivement. Les valeurs de tensions de claquages correspondantes pour un HEMT  $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}/\text{GaN}$  sont en moyenne 20% plus élevées. Ainsi, pour un espace grille drain de 3  $\mu\text{m}$ , la tension de claquage est supérieure à 284 V.

Des mesures RF petit signal ont également été réalisées sur ces transistors. Ces mesures ont permis de mettre en évidence des fréquences de transition  $f_t$  et des fréquences maximales d'oscillation  $f_{\text{max}}$  respectivement de 15 et 35 GHz pour le HEMT  $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}/\text{GaN}$  dont la longueur de grille est de 0,9  $\mu\text{m}$ , et de 17.5 et 44 GHz pour le HEMT  $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}/\text{GaN}$  de 0.7  $\mu\text{m}$  de longueur de grille.

Les mesures en puissance de ces transistors montés sur substrats en saphir ont été réalisées grâce à un système de caractérisation de type Load Pull. A 4 GHz, (figure 1-34.a), le HEMT  $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}/\text{GaN}$  présente une densité de puissance en sortie de 1.9 W/mm avec un rendement en puissance ajoutée de 24%. Ces résultats sont sensiblement meilleurs que ceux obtenus avec un HEMT  $\text{Al}_{0.15}\text{Ga}_{0.85}\text{N}/\text{GaN}$  pour lequel la densité était de 1.57 W/mm et le rendement de 20%.

Les HEMTs  $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}/\text{GaN}$  fournissent des densités de puissance plus importantes, de 2.7 W/mm, avec un rendement en puissance ajoutée (PAE) de 28% et un gain fort signal de 11.2 dB (figure 1-34.b). Sur la figure 1-34.c, ont été tracés les résultats en puissance d'un HEMT  $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}/\text{GaN}$  à 10 GHz : à cette fréquence de fonctionnement, la densité de puissance est de 2.57 W/mm avec un rendement PAE de 21% et un gain fort signal de 5.1 dB.

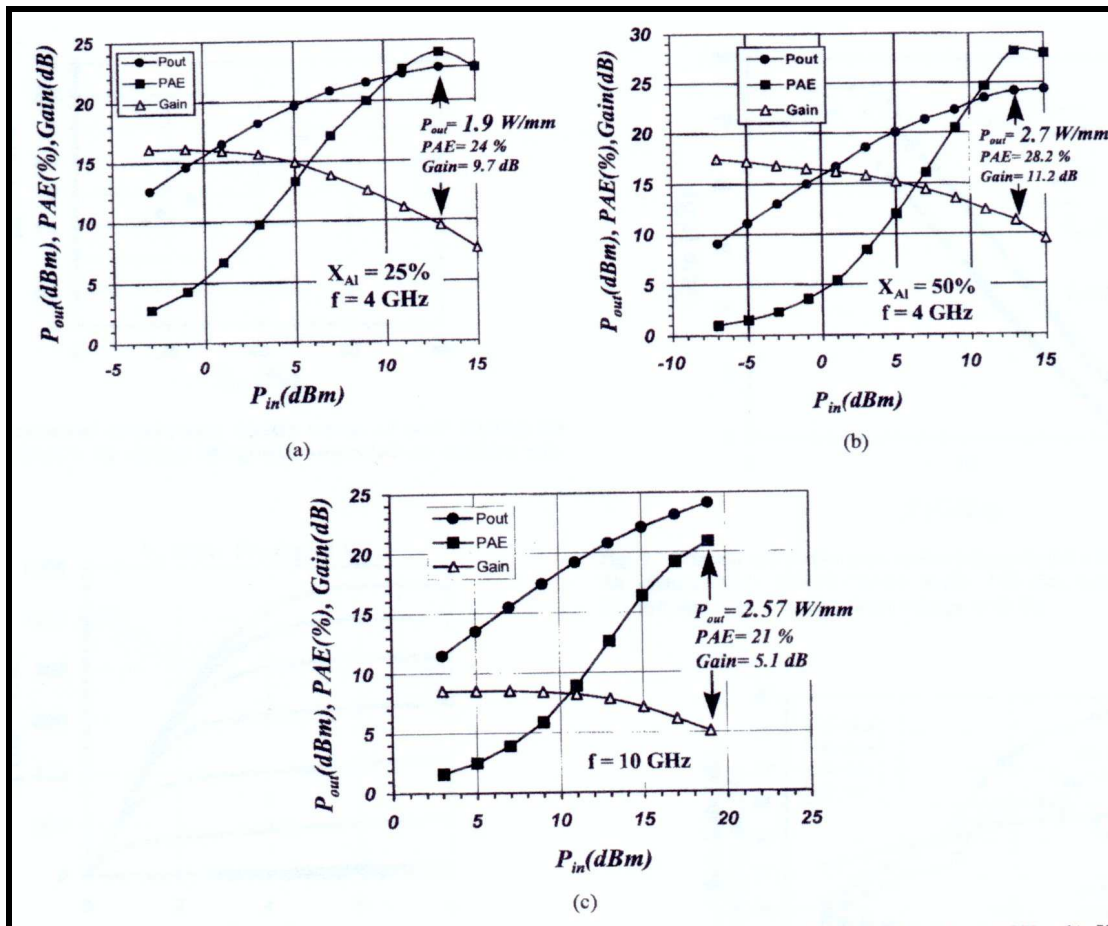


Figure 1-34 : Performances en puissance de HEMTs ( $W = 100 \mu\text{m}$ )  $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$  :

(a)  $X_{Al}=25\%$ ,  $f_0 = 4$  GHz, (b)  $X_{Al}=50\%$ ,  $f_0 = 4$  GHz, (c)  $X_{Al}=50\%$ ,  $f_0 = 10$  GHz [I.64]

Compte tenu de la vitesse des électrons dans les semi-conducteurs GaN, des dispositifs  $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}/\text{GaN}$  à très faible longueur de grille ont été fabriqués. La longueur de grille est de l'ordre de  $0.25\text{-}0.28 \mu\text{m}$  ; les longueurs grille source et grille drain sont respectivement de  $0.6$  et  $0.7 \mu\text{m}$ . Les résistances de contacts ohmiques sont de l'ordre de  $0.9$  à  $1 \Omega.\text{mm}$ .

La figure 1-35 représente les caractéristiques I(V) pour lesquelles la densité de courant de saturation est  $1130 \text{ mA/mm}$  et la transconductance maximale extrinsèque de  $240 \text{ mS/mm}$ . La résistance  $R_{on}$  a été déterminée : sa valeur est de  $2.85 \Omega.\text{mm}$  mais elle tient compte de la résistance de source dont la valeur est de  $1.3 \Omega.\text{mm}$ . La tension d'avalanche grille drain est de  $80 \text{ V}$ . Les fréquences  $f_t$  et  $f_{max}$  sont respectivement de  $52$  et  $82 \text{ GHz}$ , pour des HEMTs de  $100 \mu\text{m}$  de développement de grille (figure 1-36).

La figure 1-37 montre les résultats des mesures en puissance réalisées à  $18 \text{ GHz}$ , pour un transistor de  $76 \mu\text{m}$  de développement de grille, polarisé en classe AB, pour une tension de drain de

21 V et un courant de drain de repos de 190 mA/mm. L'adaptation en sortie du transistor a été réalisée mais uniquement à la fréquence fondamentale.

Le gain linéaire petit signal est de 7.5 dB. La puissance de sortie obtenue est de 23.65 dBm, ce qui correspond à une densité de 3.05 W/mm, associée à un rendement PAE de 19.2% et un gain en puissance de 3.1 dB.

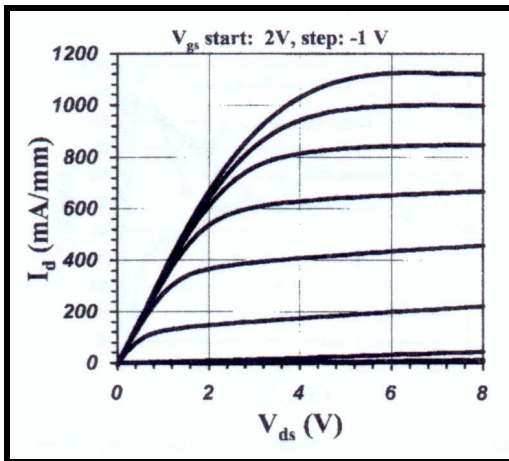


Figure 1-35 : Caractéristiques I(V) d'un HEMT Al<sub>0.5</sub>Ga<sub>0.5</sub>N/GaN de 0.25 µm de longueur de grille [L.64]

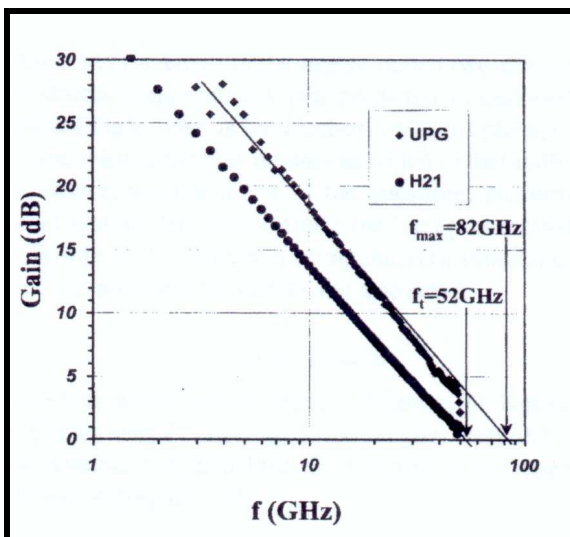


Figure 1-36 :Gain en courant (H21) et Gain unilatéral en puissance (UPG) en fonction de la fréquence, pour un HEMT Al<sub>0.5</sub>Ga<sub>0.5</sub>N/GaN, de 0.25 µm de longueur de grille, de 100 µm de développement de grille, polarisé à  $V_{ds} = 8$  V et  $I_{ds} = 300$  mA/mm [L.64]



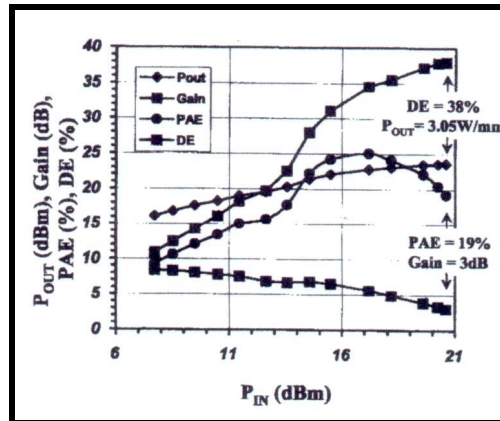


Figure 1-37 : Caractéristiques en puissance d'un HEMT Al<sub>0.5</sub>Ga<sub>0.5</sub>N/GaN, de 0.25 μm de longueur de grille, de 76 μm de développement de grille, à 18 GHz [I.64].

## IX - Etat de l'art des transistors en technologie GaN

Le tableau présenté ci-dessous est la synthèse de l'état de l'art des derniers composants HEMTs GaN portés à notre connaissance.

laboratoires	Substrat	Fréquence	Tension de drain	Densité de puissance	PAE	Commentaires	Publication
Cornell	SiC	10 GHz	60 V	16.5 W/mm	47%	Passivation+ Field-plate	Fév.2004 [I.65]
Cree	SiC	4 GHz 8 GHz	120 V 120V	32.2 W/mm 30.6 W/mm	54.8 % 49.6%	Passivation + Field-plate	Mars2004 [I.63]
BAE systems/Cree	GaN	10 GHz	50 V	9.4 W/mm	40%	Passivation + Field-plate	Sept.2004 [I.66]
National Central University Taiwan	Sapphire	2.4GHz	30V	4 W/mm	38%		Janv.2005[I.67]
UCSB	Si	4 GHz	25V	3.3 W/mm	54%	Passivation	Mai 2005 [I.68]
HRL laboratories Malibu/Boeing Satellite Systems/University of San Diego	SiC	30 GHz	20V	5.7 W/mm	45%		Juin2005 [I.69]
Nitronex Corporation	Si	2.14 GHz	28 V	2.1 W/mm	65%		Juin2005 [I.70]
RF Micro Devices	SiC	2.14 GHz	80 V	22.7 W/mm	54%	Passivation + Field-plate	Juin2005 [I.71]
Mitsubishi Electric Corporation	SiC	Bande C	40 V	2.79 W/mm	25%	Passivation	Juin2005 [I.57]
UCSB		40 GHz	30 V	10.5 W/mm	34%	Passivation	Nov.2005 [I.53]
Hong-Kong University	Sapphire	4 GHz	8 V	3.26 W/mm	55.6%		Déc.2005 [I.63]
TIGER/Picogiga	Si	18 GHz	35 V	5.1 W/mm	20%	Passivation	Janv 2006 [I.52]
University of Illinois/Emcore Corporation	SiC	18 GHz	55V	9.1 W/mm	23.7 %	Passivation + Field-plate	Juin 2006 [I.62]
Freescale Semiconductor	SiC	2.14 GHz	48V	5.9 W/mm	55%	Passivation	Juin 2006 [I.64]
RF Micro Devices	SiC	2.14 GHz	28 V 48 V 60 V	4.1 W/mm 7 W/mm 8.7 W/mm	44.7% 47.9% 50%	Passivation	Juin 2006 [I.66]
UCSB	SiC	4 GHz	35 V 55 V	6.4 W/mm 8.8 W/mm		Passivation + Field-plate	Sept 2006 [I.65]

Tableau 1-5 : Etat de l'art des transistors HEMT sur nitrure de gallium.

Néanmoins, les chiffres record en terme de densité de puissance ne sont pas généralement significatifs et applicables pour la génération de puissance car obtenus sur des transistors de très petite taille. Typiquement pour la forte puissance (>10 Watts), il semble que les densités applicables soient de l'ordre de 5W/mm. Ceci est également l'ordre de grandeur constaté sur les composants récemment commercialisés par MITSUBISHI, EUDYNA et RFHIC.

## **X - Conclusion**

Dans ce chapitre, les principaux critères technologiques (physiques et électriques) du nitrure de gallium pour les applications de puissance haute fréquence ont été abordés.

Nous avons pu démontrer tout l'intérêt de ce matériau pour des applications de puissance haute fréquence.

Ensuite, une étude du fonctionnement du transistor HEMT au travers du principe de l'hétérojonction et de la structure physique d'un tel composant a été réalisée. A partir du modèle petit signal d'un HEMT, nous avons étudié ses caractéristiques électriques ainsi que ses principales figures de mérite. Même si la technologie n'est pas encore totalement mature et la réalisation des composants pas totalement maîtrisée, le GaN s'avance néanmoins comme le matériau le plus prometteur.

Finalement, un état de l'art des transistors HEMTs en nitrure de gallium a été dressé.

## Bibliographie

[L.1] H. MATHIEU

“Physique des semiconducteurs et des composants électroniques”  
5<sup>ème</sup> Edition, Dunod, Paris, 2004, ISBN 2 10 048633 0

[L.2] S. DE MEYER

“Etude d'une nouvelle filière de composants HEMTs sur technologie nitrure de gallium.  
Conception d'une architecture flip-chip d'amplificateur distribué de puissance à très large bande”  
Thèse de doctorat soutenue le 12 septembre 2005, Université de Limoges.

[L.3] <http://www.ioffe.rssi.ru/SVA/NSM/Semicond/>

Consulté en Juillet 2006

[L.4] LESTER F.EASTMAN; UMESH K. MISHRA

“The toughest transistor yet”  
*IEEE Spectrum*, Mai 2002, pages: 28-33

[L.5] C. CHARBONNIAUD

“Caractérisation et modélisation électrothermique non-linéaire de transistors à effet de champ GaN pour l'amplification de puissance micro-onde”  
Thèse de doctorat soutenue le 20 octobre 2005, Université de Limoges.

[L.6] C. WEITZEL

“Comparison of SiC, GaAs, and Si RF MESFET Power Densities”  
*IEEE Electron Device Letters*, Vol. 16, No. 10, October 1995, pages: 451-453

[L.7] H. XING, D.S. GREEN, L. McCARTHY, I.P. SMORCHKOVA, P. CHAVARKAR, T. MATES, S. KELLER, S. DENBAARS, J. SPECK et U. MISHRA

“Progress in Gallium Nitride-based Bipolar Transistors”  
*IEEE Bipolar/BiCMOS Circuits and Technology Meeting, Proceedings*, Pages: 125 – 130, 2001

[L.8] C.E. WEITZEL, J.W. PLAMOUR, C.H. CARTER, K. MOORE, K.J. NORDQUIST, AND AL  
“Silicon Carbide High-Power Devices”

*IEEE Transactions On Electron Devices*, Vol. 43, No. 10, October 1996, pages : 1732-1741

[L.9] O. AMBACHER

“Growth and applications of group III-nitrides”  
*Journal of Physics D (Applied Physics)*, Vol. 13, pages: 2653-2710, 1998

[L.10] S.M. Sze

“Physics of Semiconductor Devices”  
2<sup>nd</sup> Edition, 1981, ISBN 0-471-09837-X

[L.11] N. GHALICHECHIAN

“Silicon Carbide Overview of Physical Properties and Thin Film Deposition”  
*ENEE 793, Solid State Electronics*, Fall 2002.

[L.12] D.W. DISANTO

“Aluminium Gallium Nitride/ Gallium Nitride high electron mobility transistor fabrication and characterization”  
*PhD thesis in Physics, Simon Fraser University, Burnaby, British Columbia, Canada, Fall 2005*

[L.13] R.J. TREW

“SiC and GaN Transistors-Is There One Winner for Microwave Power Applications?”  
*Proceedings of the IEEE*, Vol. 90, No. 6, pages: 1032-1047, Juin 2002

[L.14] I. EL-HARROUNI

“Analyse des défauts et des propriétés électroniques du SiC-4H par voie optique”  
Thèse de doctorat soutenue en 2004, Institut National des Sciences Appliquées de Lyon

[L.15] M. FENG, R.K. PRICE, R. CHAN, T. CHUNG, R.D. DUPUIS, D.M. KEOGH, J.C. LI, A.M. CONWAY, D. QIAO, S. RAYCHAUDHURI et P.M. ASBECK

“Current Status of GaN Heterojunction Bipolar Transistors”  
*IEEE Bipolar/BiCMOS Circuits and Technology Meeting, Proceedings*, Pages: 26-31, 2004

**[I.16] R.A. SADLER, S.T. ALLEN, W.L. PRIBBLE, T.S. ALCORN, J.J. SUMAKERIS et J.W. PLAMOUR**

“SiC MESFET Hybrid Amplifier with 30-W Output Power at 10GHz”

*High Performance Devices, 2000. Proceedings. 2000 IEEE/Cornell Conference on, pages: 173-177, 7-9 August, 2000*

**[I.17] W.L. PRIBBLE, J.W. PALMOURS, S.T. SHEPPARD, R.P. SMITH, S.T. ALLEN, T.J. SMITH, Z. RING, J.J. SUMAKERIES, A.W. SAXLER, et J.W. MILLIGAN**

“Applications of SiC MESFETs and GaN HEMTs in Power Amplifier Design”

*Microwave Symposium Digest, 2002 IEEE MTT-S International, Vol. 3, Pages: 1819-1822*

**[I.18] B.J. BALIGA**

“Power Semiconductor Device Figure of Merit for High-Frequency Applications”

*IEEE Electron Device Letters, Vol. 10, No. 10, October 1989*

**[I.19] R. KEYES**

“Figure of Merit for Semiconductors for High-speed switches”

*Proceedings of IEEE, Vol. 60, pages: 225-232, 1972*

**[I.20] B.J. BALIGA**

“Semiconductors for High-voltage, vertical channel field effect transistors”

*Journal of Applied Physics, Vol. 53, No:3, pages: 1759-1764, 1982*

**[I.21] E. ALEKSEEV, D. PAVLIDIS**

“DC and high-frequency performance of AlGaIn/GaN Heterojunction Bipolar Transistors”

*SOLID-STATE ELECTRONICS, Vol. 44, pages: 245-252, 2000*

**[I.22] U.K. MISHRA, P. PARIKH et Y.F. WU**

“AlGaIn/GaN HEMTs-an overview of device operation and applications”

*Proceedings of IEEE, Vol. 90, pages:1022-1031, 2002*

**[I.23] J. XU**

“AlGaIn/GaN High-Electron-Mobility-Transistors Based Flip-chip Integrated Broadband Power Amplifiers”

*Ph.D Dissertation, ECE Technical Report, December 2000, Department of Electrical and Computer Engineering, University of California, Santa Barbara, CA 93106*

**[I.24] Collectifs d’auteurs sous la direction de Martine Villegas**

“Radiocommunications numériques /2-Conception de circuits intégrés RF et micro-ondes ”

*Dunod, 2002, ISBN 2 10 005581 X*

**[I.25] M. RUFF, H. MITLEHNER, R. HELBIG**

“SiC Devices: Physics and Numerical Simulation”

*IEEE Transactions On Electron Devices, Vol. 41, No. 6, pages : 1040-1054, June 1994*

**[I.26] D. SIRIEX**

“Modélisation non linéaire des MESFETs sur carbure de silicium pour l’amplification de puissance micro-ondes”

*Thèse de doctorat soutenue le 28 Janvier 2000, Université de Limoges.*

**[I.27] N. DUBUC**

“Modélisation électrothermique de transistors MESFET SiC et optimisation d’une architecture Doherty pour l’amplification de puissance à haut rendement”

*Thèse de doctorat soutenue le 23 Novembre 2003, Université de Limoges.*

**[I.28] R VETURY**

“Polarisation Induced 2DEG in AlGaIn/GaN HEMTs: On the origin, DC and transient characterization”

*PhD Dissertation in Electrical and Computer Engineering, University of California, Santa Barbara, December 2000.*

**[I.29] J. LIU, Y. ZHOU, R. CHU, Y. CAI, K.J. CHEN, AND AL**

“Highly Linear Al<sub>0.3</sub>Ga<sub>0.7</sub>N-Al<sub>0.05</sub>Ga<sub>0.95</sub>N-GaN Composite-Channel HEMTs”

*IEEE Electron Device Letters, Vol. 26, No. 3, March 2005, pages : 145-147*

**[I.30] P. CHEVALIER**

“Transistors HEMT sur matériaux II-V”

*http://www.eudil.fr, consulté en Juillet 2006*

**[I.31] M. WERQUIN**

“Etude théoriques et expérimentales de transistors HEMT's de la filière Nitrure de Gallium pour les applications de puissance hyperfréquences”

*Thèse de doctorat soutenue le 14 Décembre 2005, Université des sciences et technologies de Lille*

**[I.32] V. KUMAR, W. LU, R. SCHWINDT, A. KULIEV, G. SIMIN, J. YANG, M. ASIF KHAN AND ILESANMI ADESIDA**

“AlGaIn/GaN HEMTs on SiC with  $f_T$  of over 120GHz”

*IEEE Electron Device Letters, Vol. 23, No. 8, pages: 455-457, August 2003*

**[I.33] W. LU, J. YANG, M. ASIF KHAN, AND I. ADESIDA**

“AlGaIn/GaN HEMTs on SiC with over 100 GHz  $f_T$  and Low Microwave Noise”

*IEEE Transactions on Electron Devices, Vol. 48, No. 3, page: 581-585, March 2001*

**[I.34] L.S. MCCARTHY, I.P. SMORCHKOVA, H. XING, P. KOZODOY, P. FINI, AND AL**

“GaN HBT: Toward an RF Device”

*IEEE Transactions on Electron Devices, Vol. 48, No. 3, pages : 543-551, March 2001*

**[I.35] D.J.H. LAMBERT, D.E. LIN, R.D. DUPUIS**

“Simulation of the electrical characteristics of AlGaIn/GaN heterojunction bipolar transistors”

*Solid-State Electronics, Vol. 44, pages: 253-257, 2000*

**[I.36] T. MAKIMOTO, K. KUMAKURA, AND N. KOBAYASHI**

“High current gain ( $>2000$ ) of GaN/InGaIn double heterojunction bipolar transistors using base regrowth of P-InGaIn”

*Applied Physics Letters, Vol. 83, No. 5, pages: 1035-1037, 4 August 2003*

**[I.37] T. MAKIMOTO, Y. YAMAUCHI AND K. KUMAKURA**

“High-power characteristics of GaN/InGaIn double heterojunction bipolar transistors”

*Applied Physics Letters, Vol. 84, No. 11, pages: 1964-1966, 15 March 2004*

**[I.38] C. MELIANI**

“Circuits intégrés amplificateurs à base de transistors HEMT pour les transmissions numériques à très haut débit ( $\geq 40$  Gbit/s)”

*Thèse de doctorat soutenue le 17 Juin 2003, Université Paris VII Denis Diderot*

**[I.39] W. NAGY, J. BROWN, R. BORGES, AND S. SINGHAL**

“Linearity Characteristics of Microwave-Power GaN HEMTs”

*IEEE Transactions on Microwave Theory and Techniques, Vol. 51, No. 2, February 2003*

**[I.40] C. CHARBONNAUD, S. DEMEYER, R. QUERE, J.P. TEYSSIER**

“Electrothermal and trapping effects characterization of AlGaIn/GaN HEMTs”

*GAAS Symposium 2003, pages: 201-204, Octobre 2003, Munich*

**[I.41] F. ALI, A. GUPTA**

“HEMTs & HBTs : device, fabrication and circuits”

*Ed. Artech House, ISBN 0-89006-401-6, pages 11 à 76*

**[I.42] A. PHILIPPE**

“Caractérisation électrique et optique du nitrure de gallium hexagonal et cubique en vue de l'obtention d'émetteurs bleus”

*Thèse Science de matériaux et des surfaces. Lyon : INSA de Lyon, 1999*

**[I.43] S. FANGET**

“Matériaux et hétérostructures à base de nitrures d'éléments III en phase cubique et hexagonale pour l'optoélectronique”

*Thèse Science de matériaux et des surfaces. Lyon : INSA de Lyon, 2002*

**[I.44] F. BERNARDINI, V. FIORENTINI**

“Spontaneous polarization and piezoelectric constants of III-V nitrides”

*Physical Review B, Vol. 56, No. 56, October 1997, pages: 10024-10027*

**[I.45] F. BERNARDINI, V. FIORENTINI**

“Spontaneous versus piezoelectric polarization in III-V nitrides: Conceptual aspects and practical consequences”

*Solid State Physics, Vol. 216, pages: 391-398, 1999*

**[I.46] S.H. PARK, S.L. CHUANG**

“Comparison of zinc-blende and wurtzite GaN semiconductors with spontaneous polarization and piezoelectric field effects”

*Journal of applied physics, Vol. 87, No. 1, pages: 353-364, 1 January 2000*

**[I.47] M.J. MURPHY, B.E. FOUTZ, K. CHU, H. WU, W. YEO, W.J. SCHAFF, AND AL**

“Normal and inverted AlGaIn/GaN based piezoelectric field effect transistors grown by plasma induced molecular beam epitaxy”

*MRS Internet J.Nitrides Semicond. Res. 4S1, G8.4(1999)*

**[I.48] J.J. HARRIS, K.J. LEE, J.B. WEBB, H. TANG, I. HARRISON, AND AL**

“The implications of spontaneous polarization effects for carrier transport measurements in GaN”

*Semiconductor Science and Technology, Vol. 15, pages: 413-417, 2000*

**[I.49] O. AMBACHER, J. SMART, J.R. SHEALY, N.G. WEIMANN, K. CHU, AND AL**

“Two-dimensional electron gases induced by spontaneous and piezoelectric polarization charges in N- and Ga-face AlGaIn/GaN heterostructures”

*Journal of Applied Physics, Vol. 85, pages: 3222-3233, 1999*

**[I.50] Z. OUARCH**

“Caractérisation et modélisation des effets de pièges et thermiques des transistors à effet de champ sur AsGa : Application à la simulation de la dynamique lente des circuits non linéaires micro-ondes”

*Thèse de doctorat soutenue le 28 Janvier 1999, Université de Limoges.*

**[I.51] A. LALOUE**

“Modélisation non linéaire distribuée des transistors à effet de champ : Application à l'analyse de la stabilité des transistors et des caractéristiques en bruit dans les circuits MMIC millimétriques”

*Thèse de doctorat soutenue le 28 Mars 2001, Université de Limoges.*

**[I.52] G. MENEGHESSO, A. CHINI, E. ZENONI, M. MANFREDI AND AL**

“Diagnosis of trapping phenomena in GaN MESFETs”

*Proc.Int.Electron Device Meeting, 2000, pages: 389-392*

**[I.53] N. VELLAS, C. GAQUIERE, F. BUE, Y. GUHEL, B. BOUDART AND AL**

“Load Impedance Influence on the  $I_{DS}(V_{DS})$  Characteristics of AlGaIn/GaN HEMTs in large Signal Regime at 4 GHz”

*IEEE Electron Device Letters, Vol. 23, No. 5, Mai 2002, pages: 246-248*

**[I.54] B.M. GREEN, K.K. CHU, E.M. CHUMBES, J.A. SMART, AND AL**

“The Effect of Surface Passivation on the Microwave Characteristics of Undoped AlGaIn/GaN HEMT's”

*IEEE Electron Device Letters, Vol. 21, No. 6, Juin 2000, pages: 268-270*

**[I.55] G. MENEGHESSO, AND AL**

“Surface-Related Drain Current Dispersion Effects in AlGaIn/GaN HEMTs”

*IEEE Transaction on electron Devices, Vol. 51, No. 10, Octobre 2004, pages: 1554-1561*

**[I.56] J.J. XU, Y.F. WU, S. KELLER, S. HEIKMAN, B.J. THIBEAULT, AND AL**

“1-8-GHz GaN-based power amplifier using flip-chip bonding”

*IEEE Microwave and Wireless Components Letters, Vol. 9, 1999, pages: 277-279*

**[I.57] Y.F. WU, D. WAPOLNEK, J. IBBETSON, P. PARIKH, AND AL**

“14-W GaN-based microwave power amplifiers”

*Vol.2, 2000, pages:963-965*

**[I.58] A. CHINI, D. BUTTARI, R. COFFIE, L. SHEN, S. HEIKMAN, AND AL**

“Power and Linearity Characteristics of Field-Plated Recessed-Gate AlGaIn-GaN HEMTs”

*IEEE Electron Device Letters, Vol. 25, No. 5, May 2004, pages: 229-231*

**[I.59] S. KARMALKAR, U.K. MISHRA**

“Enhancement of Breakdown Voltage in AlGa<sub>N</sub>/Ga<sub>N</sub> High Electron Mobility Transistors Using a Field Plate”

*IEEE Transactions On Electron Devices, Vol. 48, No. 8, August 2001, pages : 1515-1521*

**[I.60] N.-Q. ZHANG, S. KELLER, G. PARISH, S. HEIHMAN, AND AL**

“High Breakdown Ga<sub>N</sub> HEMT with Overlapping Gate Structure”

*IEEE Electron Device Letters, Vol. 21, No. 9, September 2000, pages: 421-423*

**[I.61] C.-L. CHEN, L.J. MAHONEY, M.J. MANFRA, F.W. SMITH, AND AL**

“High-breakdown-voltage MESFET with a low-temperature grown GaAs passivation layer and overlapping gate structure”

*IEEE Electron Device Letters, Vol. 13, 1992, pages: 335-337*

**[I.62] H. XING, Y. DORA, A. CHINI, S. HEIKMAN, S. KELLER, AND AL**

“High Breakdown Voltage AlGa<sub>N</sub>-Ga<sub>N</sub> HEMTs Achieved by Multiple Field Plates”

*IEEE Electron Device Letters, Vol. 25, No. 4, April 2004*

**[I.63] Y. F.WU, A. SAXLER, M.MOORE, P. SMITH, S. SHEPPARD AND AL**

“30-W/mm Ga<sub>N</sub> HEMTs by field plate optimization”

*IEEE Electron Device Letters, vol. 25, Mar. 2004, pp. 117–119*

**[I.64] U.K. MISHRA, Y. WU, B.P. KELLER, S. KELLER, AND AL**

“Ga<sub>N</sub> Microwave Electronics”

*IEEE Transactions On Microwave Theory and Techniques, Vol. 46, No. 6, June 1998, pages: 756-761*

**[I.65] R. THOMPSON, T. PRUNTY, V. KAPER AND J.R. SHEALY**

“Performance of the AlGa<sub>N</sub> HEMT Structure with a Gate Extension”

*IEEE Transactions On Electron Devices, Vol. 51, No. 2, February 2004, pages: 292-295*

**[I.66] K. K. CHU, P. C. CHAO, M. T. PIZZELLA, R. ACTIS AND AL**

“9.4-W/mm Power Density AlGa<sub>N</sub>-Ga<sub>N</sub> HEMTs on Free-Standing Ga<sub>N</sub> Substrates”

*IEEE Electron Device Letters, Vol. 25, No. 9, September 2004, pages: 596-598*

**[I.67] W.K. WANG, P.C. CHIN, C.H. LIN, Y.J. CHAN, AND AL**

“Performance Enhancement by using the n+ Ga<sub>N</sub> Cap Layer and Gate Recess Technology on the AlGa<sub>N</sub>/Ga<sub>N</sub> HEMT fabrication”

*IEEE Electron Device Letters, Vol. 26, No. 1, January 2005, pages:5-7*

**[I.68] H. YU, L. MCCARTHY, S. RAJAN, S. DENBAARS AND AL.**

“Ion implanted AlGa<sub>N</sub>-Ga<sub>N</sub> HEMTs with Nonalloyed Ohmic Contacts”

*IEEE Electron Device Letters, Vol. 26, No. 5, May 2005, pages: 283-285*

**[I.69] J.S. MOON, S. Wu, D. WONG AND AL**

“Gate-recessed AlGa<sub>N</sub>-Ga<sub>N</sub> HEMTs for High-Performance Millimeter-Wave Applications”

*IEEE Electron Device Letters, Vol. 26, No. 6, June 2005, pages:348-350*

**[I.70] W. NAGY, S. SINGHAL, R. BORGES, J.W. JOHNSON, J.D. BROWN, AND AL**

“150 W Ga<sub>N</sub>-on-Si RF Power Transistor”

*Microwave Symposium Digest, 2005 IEEE MTT-S International, pages: 483-486, 12-17 Juin 2005*

**[I.71] R. VETURY, Y. WEI, D.S. GREEN, S.R. GIBB, T.W. MERCIER, AND AL**

“High Power, High Efficiency, AlGa<sub>N</sub>/Ga<sub>N</sub> hemt Technology for Wireless Base Station Applications”

*Microwave Symposium Digest, 2005 IEEE MTT-S International, pages: 487-490, 12-17 Juin 2005*

**[I.72] Y. KAMO, T. KUNII, H. TAKEUCHI, Y. YAMAMOTO, M. TOTSUKA, AND AL**

“A C-Band AlGa<sub>N</sub>/Ga<sub>N</sub> HEMT with Cat-CVD Si<sub>N</sub> Passivation Developed for an Over 100 W operation”

*Microwave Symposium Digest, 2005 IEEE MTT-S International, pages: 495-498, 12-17 Juin 2005*

**[I.73] T. PALACIOS, A. CHAKRABORTY, S. RAJAN, C. POBLENZ, AND AL**

“High Power AlGa<sub>N</sub>/Ga<sub>N</sub> HEMTs for Ka-Band Applications”

*IEEE Electron Device Letters, Vol. 26, No. 1, November 2005, pages: 781-783*

**[I.74] Z.H. FENG, S.J. CAI, K.J. CHEN, AND K.M. LAU**

“Enhanced-Performance of AlGa<sub>N</sub>-Ga<sub>N</sub> HEMTs Grown on Grooved Sapphire Substrate”

*IEEE Electron Letters, Vol. 26, No. 12, December 2005, pages: 870-872*



- [I.75] **D. DUCATTEAU, A. MINKO, V. HOEL, E. MORVAN, E. DELOS AND AL**  
“Output Power Density of 5.1 W/mm et 18 GHz With an AlGa<sub>N</sub>/Ga<sub>N</sub> HEMT on Si Substrate”  
*IEEE Electron Device Letters*, Vol. 27, 2005, pages: 7-9
- [I.76] **V. KUMAR, G. CHEN, S. DUO, AND AL**  
“Field Plate 0.25  $\mu$ m gate-length AlGa<sub>N</sub>/Ga<sub>N</sub> HEMTs on 6H-SiC with power density of 9.1 W/mm at 18 GHz”  
*IEEE Transactions On Electron Devices*, Vol. 53, No. 6, June 2006, pages: 1477-1480
- [I.77] **B.M. GREEN, H. HENRY, J. SELBEE, R. LAWRENCE, K. MOORE, AND AL**  
“A Ga<sub>N</sub> HFET Device Technology on 3” SiC Substrates for Wireless Infrastructure Applications”  
*International Microwave Symposium Digest, 2006 IEEE MTT-S*, pages: 706-709, 11-16 Juin 2006
- [I.78] **R. VETURY, J.B. SHEALY, D.S. GREEN, J. MCKENNA, J.D. BROWN, AND AL**  
“Performance and RF Reliability of Ga<sub>N</sub>-on-SiC HEMT's using Dual-Gate Architectures”  
*International Microwave Symposium Digest, 2006 IEEE MTT-S*, pages: 714-717, 11-16 Juin 2006
- [I.79] **Y. DORA, A. CHAKRABORTY, L. MCCARTHY, S. KELLER, AND AL**  
“High Breakdown Voltage Achieved on AlGa<sub>N</sub>/Ga<sub>N</sub> HEMTs With Integrated Slant Field Plates”  
*IEEE Electron Device Letters*, Vol. 27, No. 9, September 2006, pages: 713-71

---

**Chapitre 2 : Simulations des performances en  
puissance, rendement et linéarité d'un HEMT  
GaN**



## I - Introduction

Des nouvelles technologies voient le jour afin de répondre au besoin croissant de puissance haute fréquence. Or, les composants, circuits et sous-ensembles réalisés à partir de ces technologies représentent une fabrication longue et coûteuse.

Afin d'éviter la multiplication des réalisations, une phase de simulation et d'optimisation est nécessaire, au cours de laquelle nous cherchons à simuler au mieux les différents phénomènes linéaires et non linéaires et à optimiser les conditions de fonctionnement des circuits pour maximiser les performances en puissance et en rendement et les compromis avec la linéarité.

Nous avons vu au cours du Chapitre 1 que les transistors HEMTs AlGaN/GaN ont des potentialités remarquables en terme de génération de puissance aux fréquences micro-ondes.

Cependant, ces transistors à forte densité de puissance subissent un auto échauffement important. Afin de représenter la température de fonctionnement de manière électrique, un modèle de circuit thermique à base de cellules RC est établi.

De plus, la technologie récente de ces transistors HEMTs n'est pas sans défaut de structure. Cela se traduit par les effets de pièges qui eux aussi affectent considérablement la puissance de sortie des transistors.

La difficulté essentielle est de pouvoir étudier de façon séparée ces phénomènes afin de voir précisément l'impact de la thermique ou des effets des pièges sur la puissance de sortie. Cela est rendu possible grâce au modèle électrothermique élaboré dans le cadre de la thèse de Cyril Lagarde dans le laboratoire XLIM.

Les transistors caractérisés et modélisés sont des HEMTs en Nitrure de Gallium sur substrat Carbure de Silicium de taille 12x75  $\mu\text{m}$  provenant de la société Tiger, fabriqué avec un process de 2001.

Ce chapitre présente une analyse par la simulation sous ADS des performances et des tendances en terme de puissance, rendement et linéarité.

Dans un premier temps, le modèle non linéaire utilisé est décrit. Dans un second temps des simulations en mode CW en utilisant les techniques d'équilibrage harmonique sont effectuées et commentées. Puis des simulations plus délicates sont faites en mode impulsionnel en utilisant la technique du transitoire d'enveloppe.

## II - Description du modèle non linéaire du transistor utilisé

Une photographie du transistor étudié est donnée figure 2-1. C'est un transistor d'un process de 2001. Le substrat est un substrat SiC.

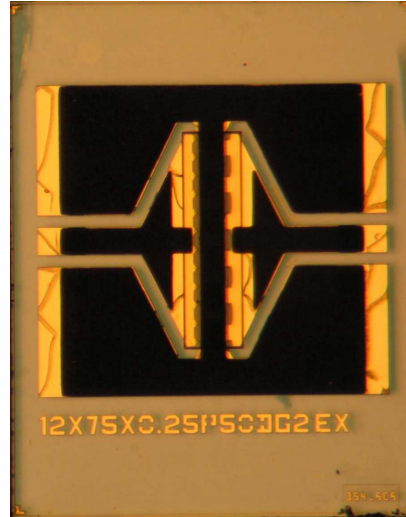


Figure 2-1: Photo d'un transistor GaN 12x75  $\mu\text{m}$  Tiger Thales.

### II-1. Principe d'extraction du modèle

[II.1], [II.2], [II.3], [II.4], [II.5]

#### II-1-1. Non linéarités convectives

Le modèle non linéaire à topologie électrique a été extrait à partir de mesures I/V et paramètres [S] en impulsion, dont nous rappelons le principe dans ce paragraphe.

Dans un premier temps des mesures de caractéristiques I/V en impulsions sont faites pour la caractérisation des non linéarités convectives au premier rang desquelles se trouve la source de courant de drain.

La largeur des impulsions est de 300ns et le taux de répétition de 5%. Ceci a pour but d'effectuer une caractérisation I/V quasi isotherme.

L'état de température sera fixé par la station sous pointe avec son contrôle thermique.

Le comportement de la source de courant commandée qui est l'effet fondamental du transistor dépend de la température et des phénomènes de pièges qui dépendent eux même de la température.

Un des objectifs de cette étude consiste à analyser le comportement du transistor en distinguant au mieux ces deux effets thermique et piège.

Pour cela, un choix judicieux est fait pour le point de repos autour duquel sont appliquées les impulsions de tension de grille et de drain.

Le schéma de principe du banc de mesure est le suivant :

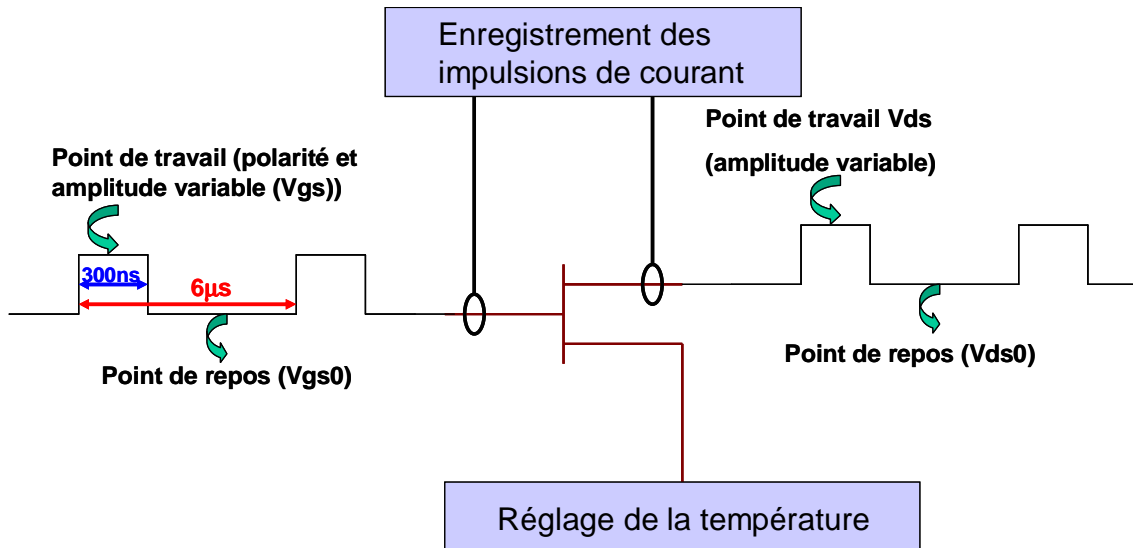


Figure 2-2 : Schéma du banc de mesure I/V pulsé de XLIM.

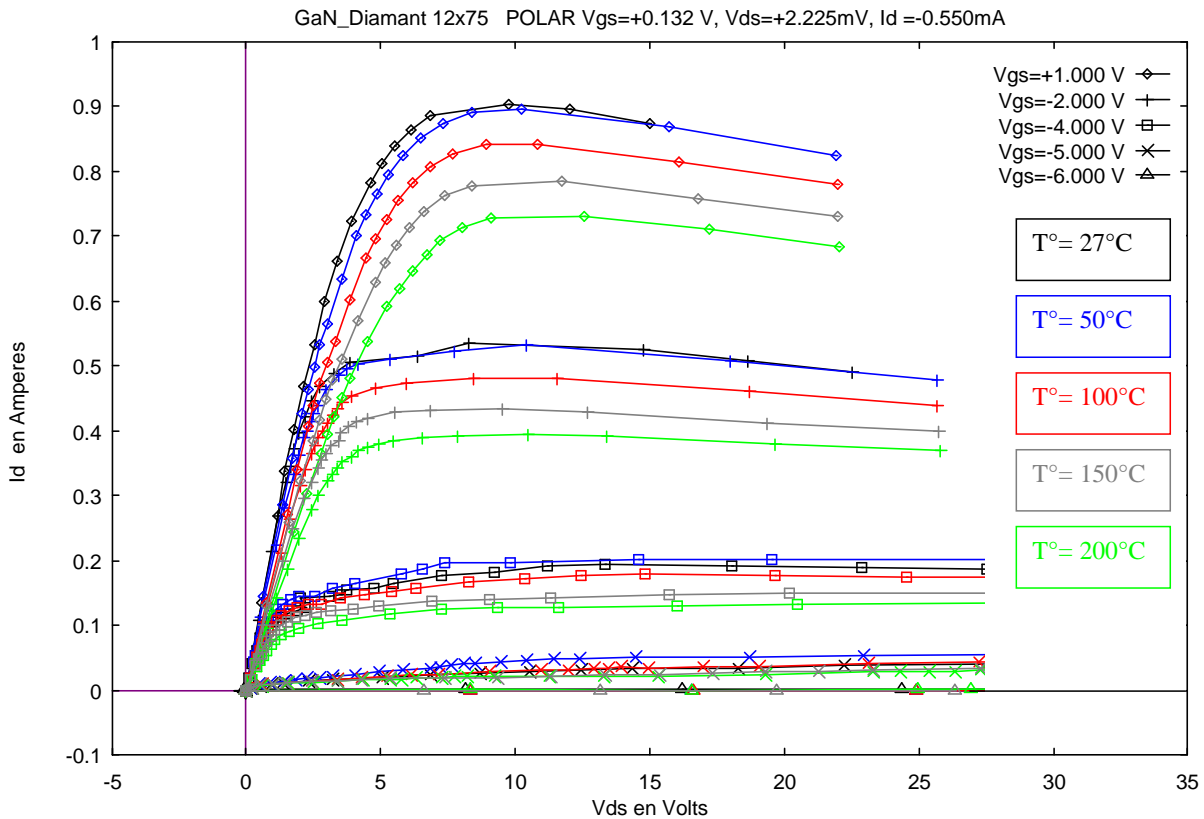
Ce graphique permet de bien visualiser les variables de commande (qui seront celles des non linéarités du modèle) :

- Le couple  $(V_{gs0}, V_{ds0})$ . Par la suite, il sera montré que seules les variations en  $V_{gs0}$  seront prépondérantes car les phénomènes de pièges de grille sont prépondérants par rapport aux pièges de drain pour le composant considéré.
- Les tensions de commandes  $V_{gs}$  et  $V_{ds}$ .
- La température.

### *II-1-1-1. Caractérisation de l'effet de la température*

Le réseau I/V est enregistré pour un point de repos  $(V_{gs0}, V_{ds0})=(0,0)$  fixant un état électrique dit froid et pour plusieurs températures imposées par la station sous pointe.

Les enregistrements sont montrés figure 2.3.



**Figure 2-3 : Comparaison de réseaux I(V) pour des températures de 22°C à 200°C au point de repos ( $V_{ds}=0V$  ;  $V_{gs}=0V$ ).**

A partir de ces courbes on interpole à l'aide de fonctions splines 3D une relation  $I_d=f(V_{gs},V_{ds},T)$ .

### *II-1-1-2. Caractérisation des effets de piège de drain*

La présence des effets de piège peut être mise en évidence grâce aux caractéristiques I/V pour différentes impulsions de travail ( $V_{gs},V_{ds}$ ) à partir de points de repos ( $V_{gs0},V_{ds0}$ ) différents.

Ainsi pour caractériser les phénomènes dus aux pièges de drain on enregistre les réseaux I/V pour deux points de repos différents pour la tension de drain ( $V_{ds0}=0V$  et  $V_{ds0}=20V$ ).

Mais il faut que l'état thermique du transistor soit identique entre les deux cas pour distinguer les effets de pièges et les effets thermiques.

Pour cela, les conditions de pincement en tension de repos de grille soit  $(-7V,0V)$  et  $(-7V,20V)$  seront utilisées pour s'assurer que le transistor est dans un état thermique de repos considéré comme « Froid ».

Les courbes obtenues sont les suivantes (figure 2-4).

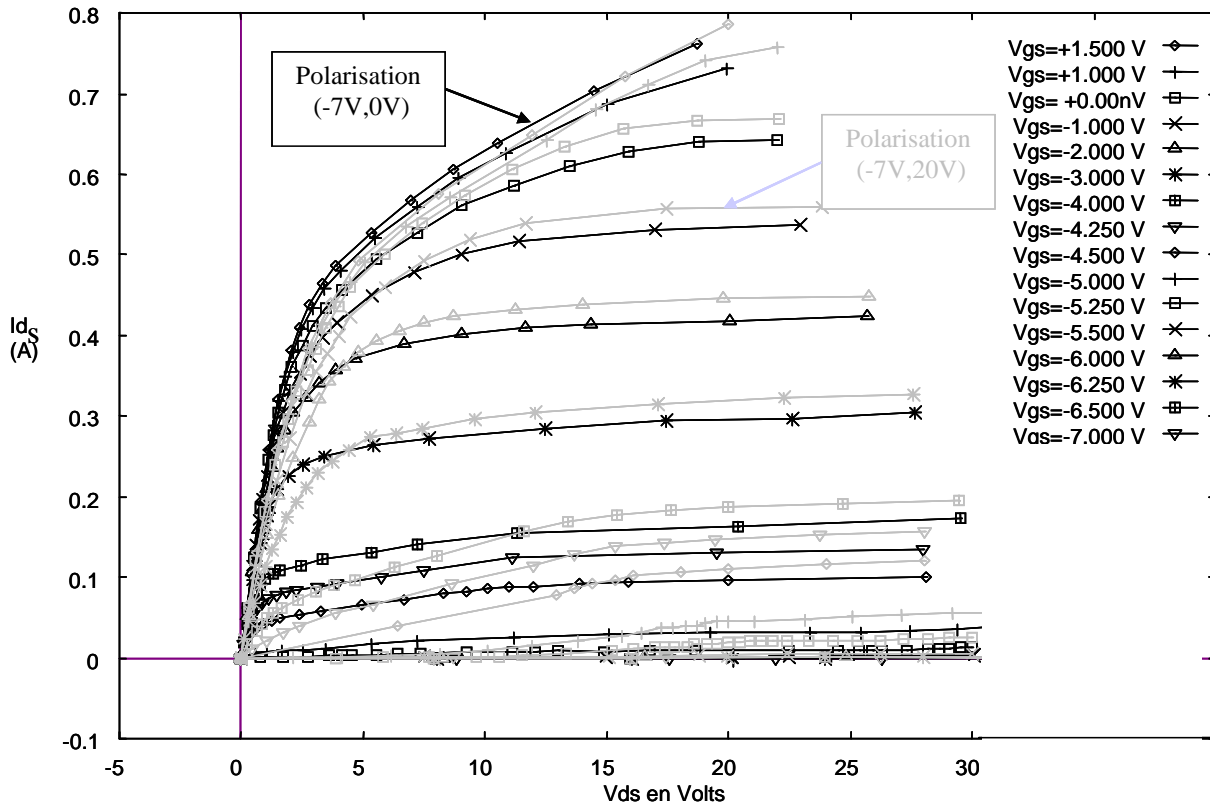


Figure 2-4 : Mise en évidence des « pièges de drain ».

On ne note pas de différences très significatives entre les deux réseaux. L'effet des pièges dit « de drain » ne sera donc pas pris en compte dans le modèle utilisé par la suite.

### II-1-1-3. Caractérisation des effets de piège de grille

Le même principe est appliqué en choisissant maintenant deux tensions de repos de grille différentes  $V_{gs0}=0V$  et  $-7V$  pour une même tension de drain  $V_{ds0}=0V$  pour fixer dans les deux cas un état thermique identique et froid.

Dans ce cas, les courbes obtenues (Figure 2-5) montrent des différences significatives d'où la nécessité de prendre en compte dans le modèle les effets de piège « dit de grille ».

Le réseau enregistré pour un point de repos  $(-7V,0V)$  sera considéré comme réseau de référence  $I_{dS}$ .



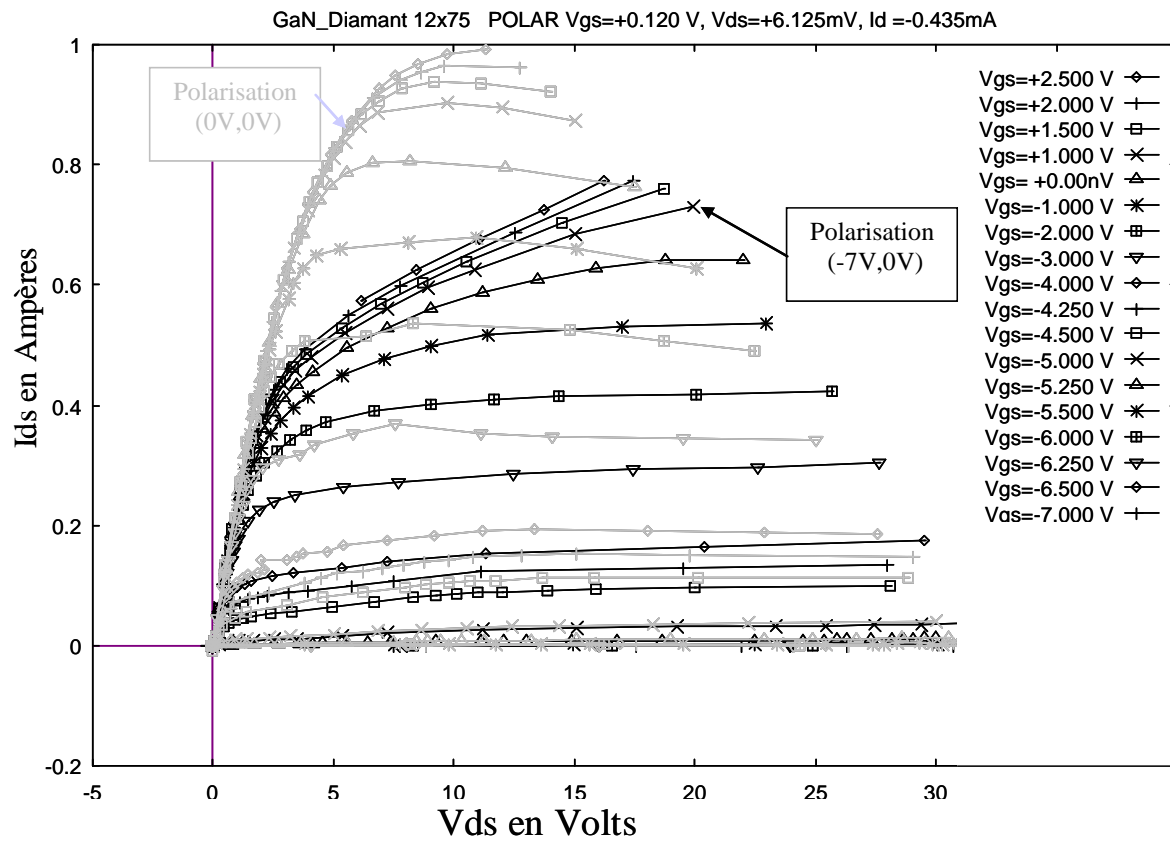


Figure 2-5 : Mise en évidence des pièges de grille.

On peut alors calculer et tracer la différence entre  $I_{ds}$  enregistré à  $V_{gs0}$  différent de  $-7V$  (variant de  $-6.5V$  à  $0V$ ) et  $I_{ds}$  de référence enregistré à  $V_{gs0}=-7V$ .

Cette quantité  $\Delta I_{ds}$  dépend de  $V_{gs0}$  et a la forme suivante.

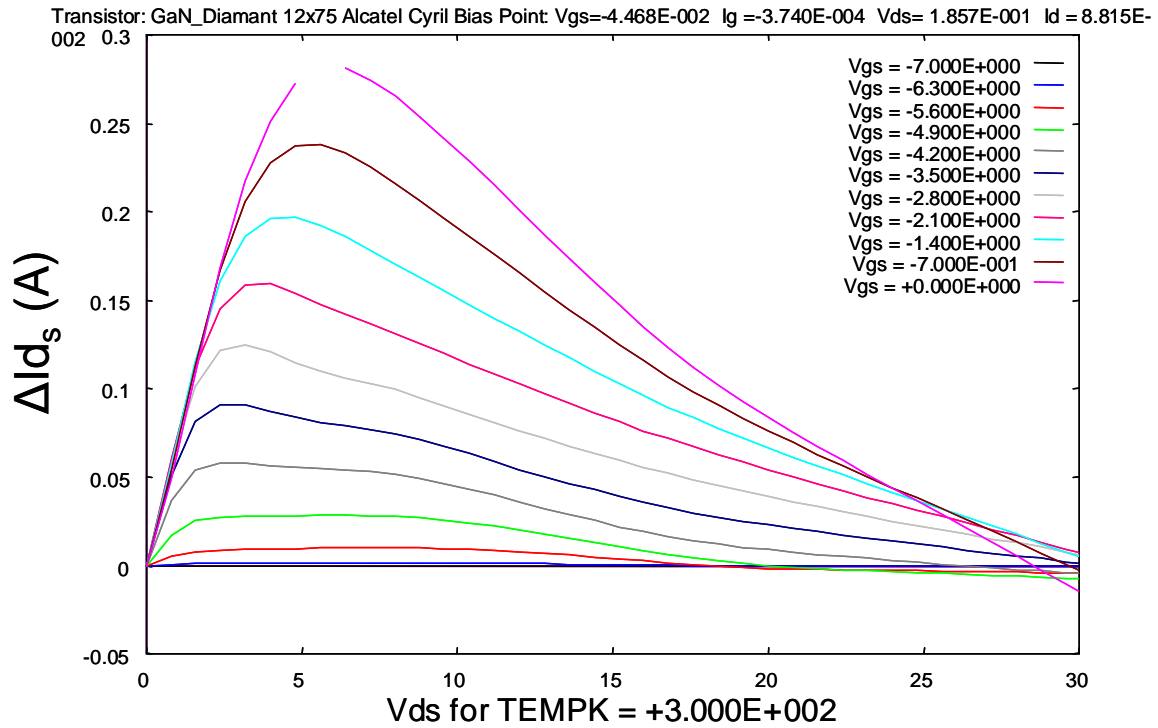


Figure 2-6 :  $\Delta I_{ds}=f(V_{ds})$  pour  $T_j=30^\circ\text{K}$ .

Cette fonction peut être modélisée par le même type de fonction spline que celle utilisé pour  $I_{ds}$  référence (fonction f) avec en plus une fonction d'interpolation g commandée par  $V_{gs0}$ .

Ainsi, on peut écrire

$$\Delta I_{ds} = f(V_{gs}, V_{ds}, T) \times g(V_{gs0}) \quad (2-1)$$

et pour la fonction  $I_{ds}$  totale

$$I_{ds_{Totale}} = I_{ds_{référence}} + \Delta I_{ds} \quad (2-2)$$

$$I_{ds_{Tot}} = f(V_{gs}, V_{ds}, T, V_{gs0}) \quad (2-3)$$

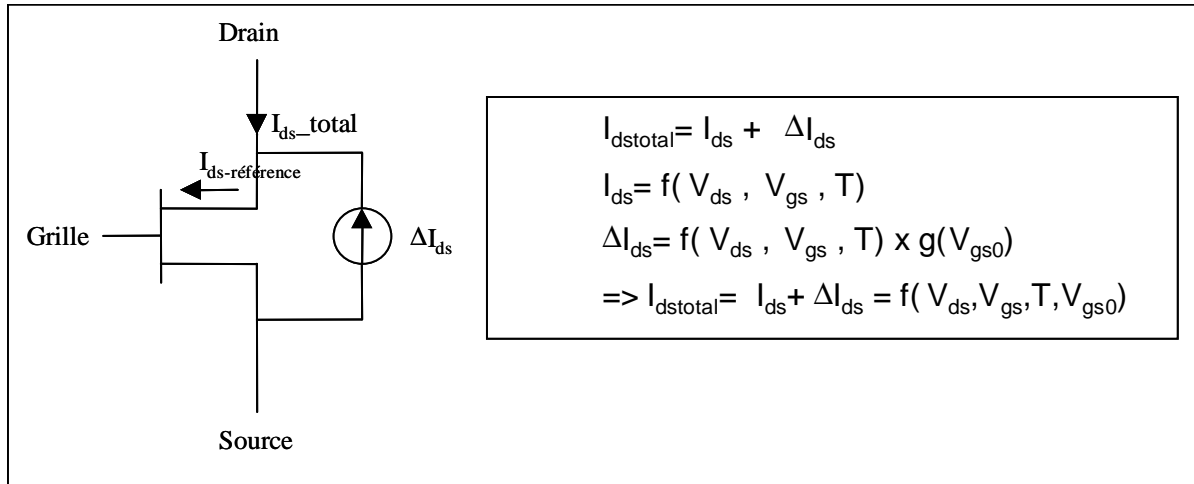


Figure 2-7 : Principe du modèle de pièges.

En ce qui concerne la non linéarité convective d'entrée (diode grille source) elle dépend de  $V_{ds}$ ,  $V_{gs}$  et  $T$ .

En ce qui concerne le courant d'avalanche il n'a pas été modélisé car les limites du banc de mesure  $I(V)$  et paramètres  $[S]$  impulsionnel (2A, 100V) n'ont pas permis d'atteindre l'avalanche.

## II-1-2. Non linéarités capacitives

La topologie électrique du modèle petit signal est la suivante

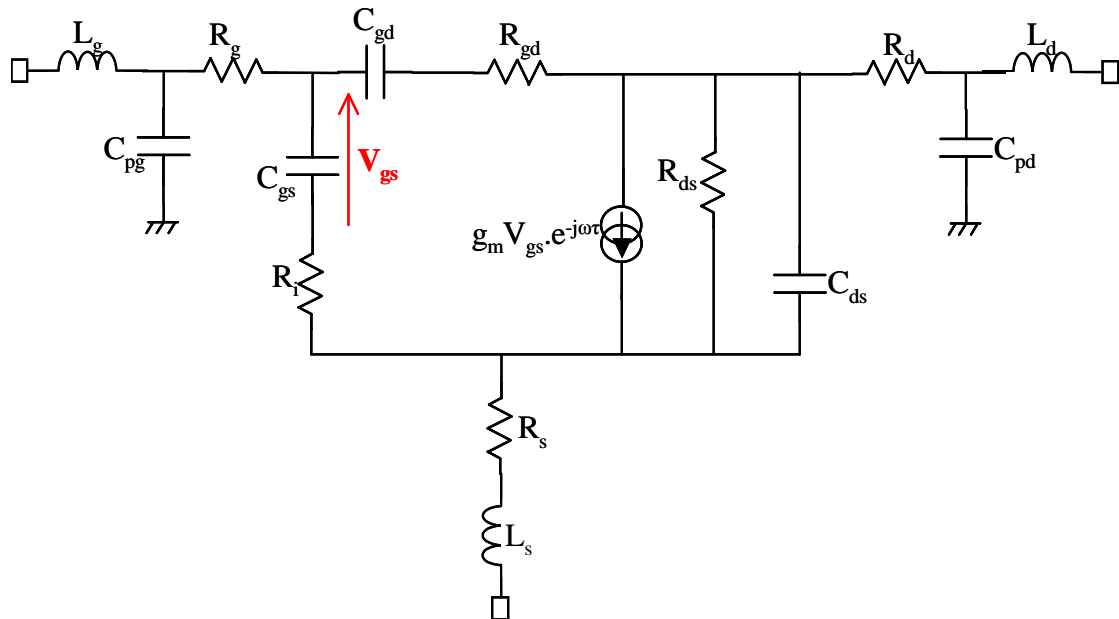


Figure 2-8 : Schéma électrique petit signal d'un transistor à effet de champ.

Pour un point de travail donné ( $V_{gs}, V_{ds}$ ) les éléments de ce modèle sont extraits à partir des paramètres [S] mesurés en impulsions.

On réitère la procédure d'extraction pour de multiples points de polarisation et on fait également varier la température de la station sous pointe, ce qui donne des valeurs différentes des capacités  $C_{gs}$ ,  $C_{ds}$  et  $C_{gd}$ . On peut alors extraire des fonctions décrivant les capacités en fonction de trois variables ( $V_{gs}, V_{ds}$  et  $T$ ). Cela permet d'extraire les capacités non linéaires.

Pour le transistor considéré, les courbes représentant les variations des différentes capacités en fonction de  $V_{ds}$  et  $V_{gs}$  sont données sur les figures suivantes.

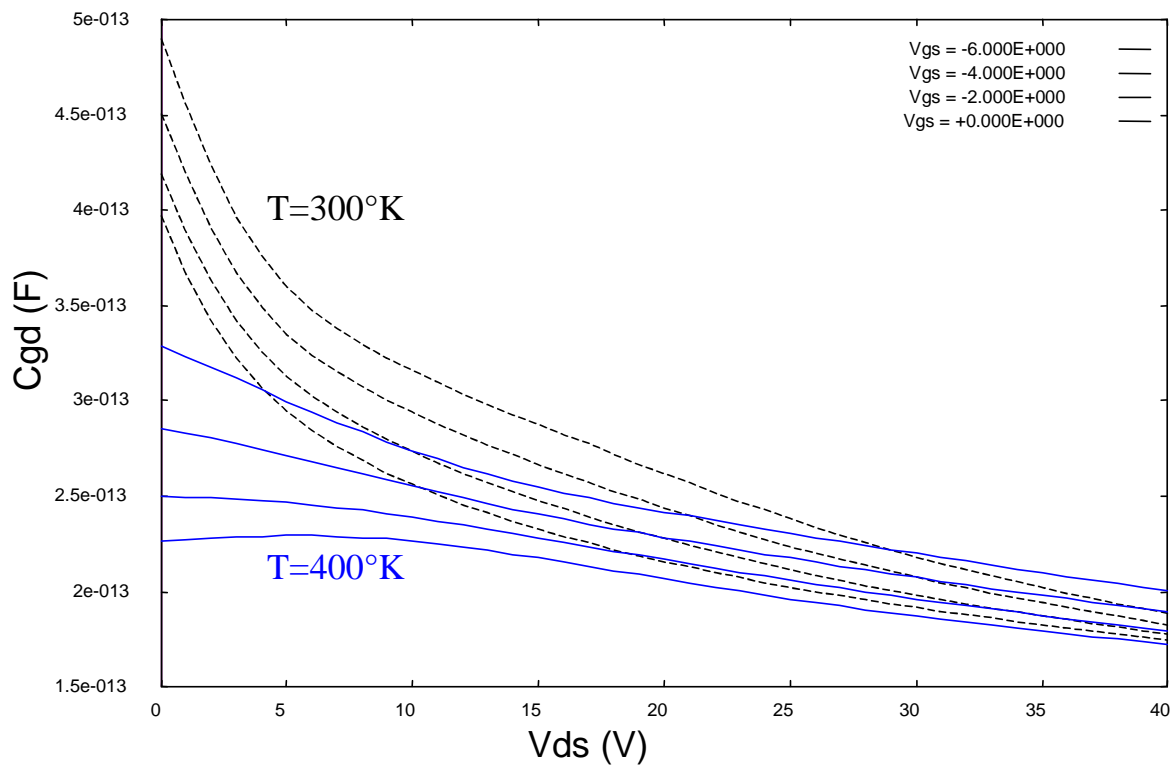


Figure 2-9 : Capacité  $C_{gd}$  non-linéaire 3D.

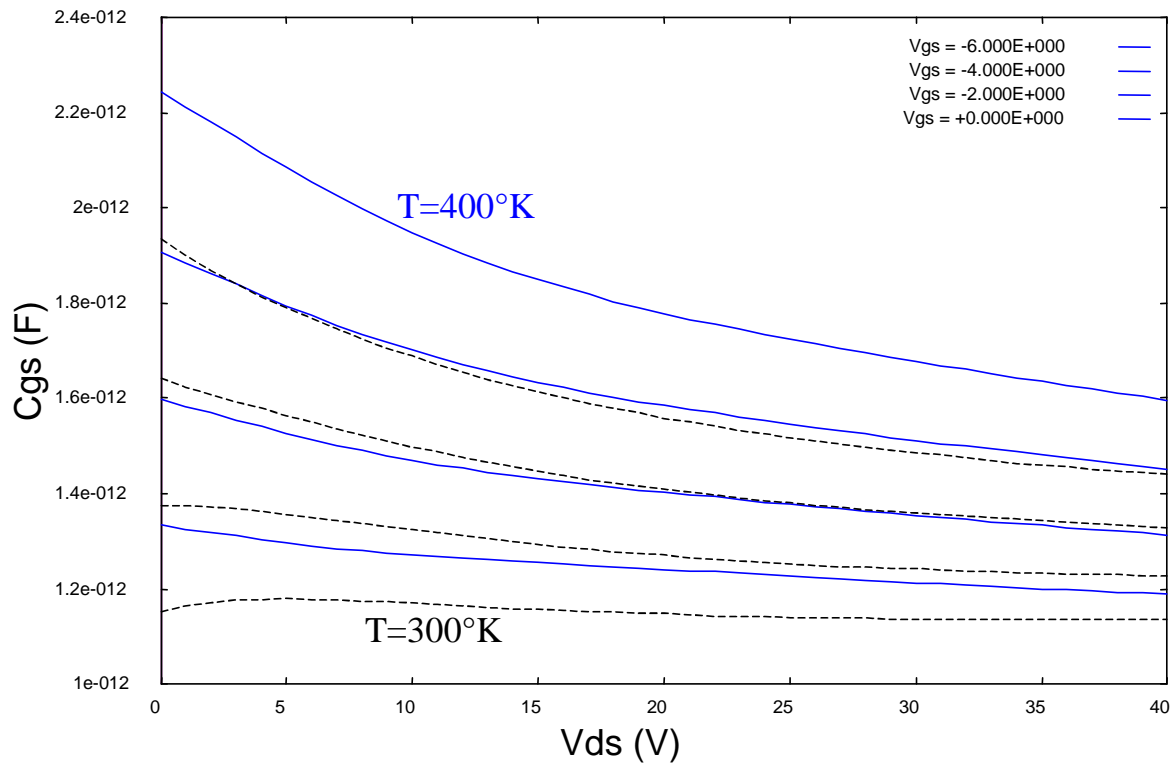


Figure 2-10 : Capacité  $C_{gs}$  non-linéaire 3D.

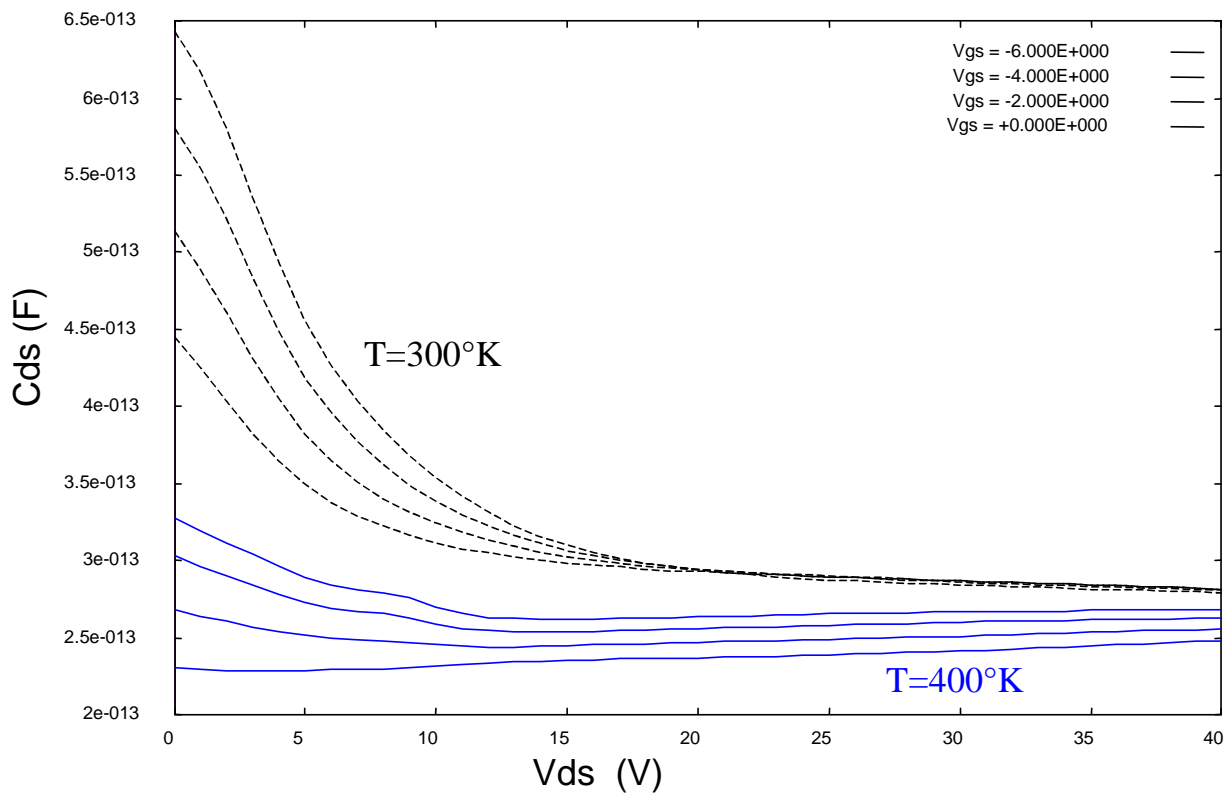


Figure 2-11 : Capacité  $C_{ds}$  non-linéaire 3D.

## II-2. Topologie du modèle non linéaire

La topologie du modèle non linéaire tenant compte de la température et des pièges de grille est donnée figure 2-12.

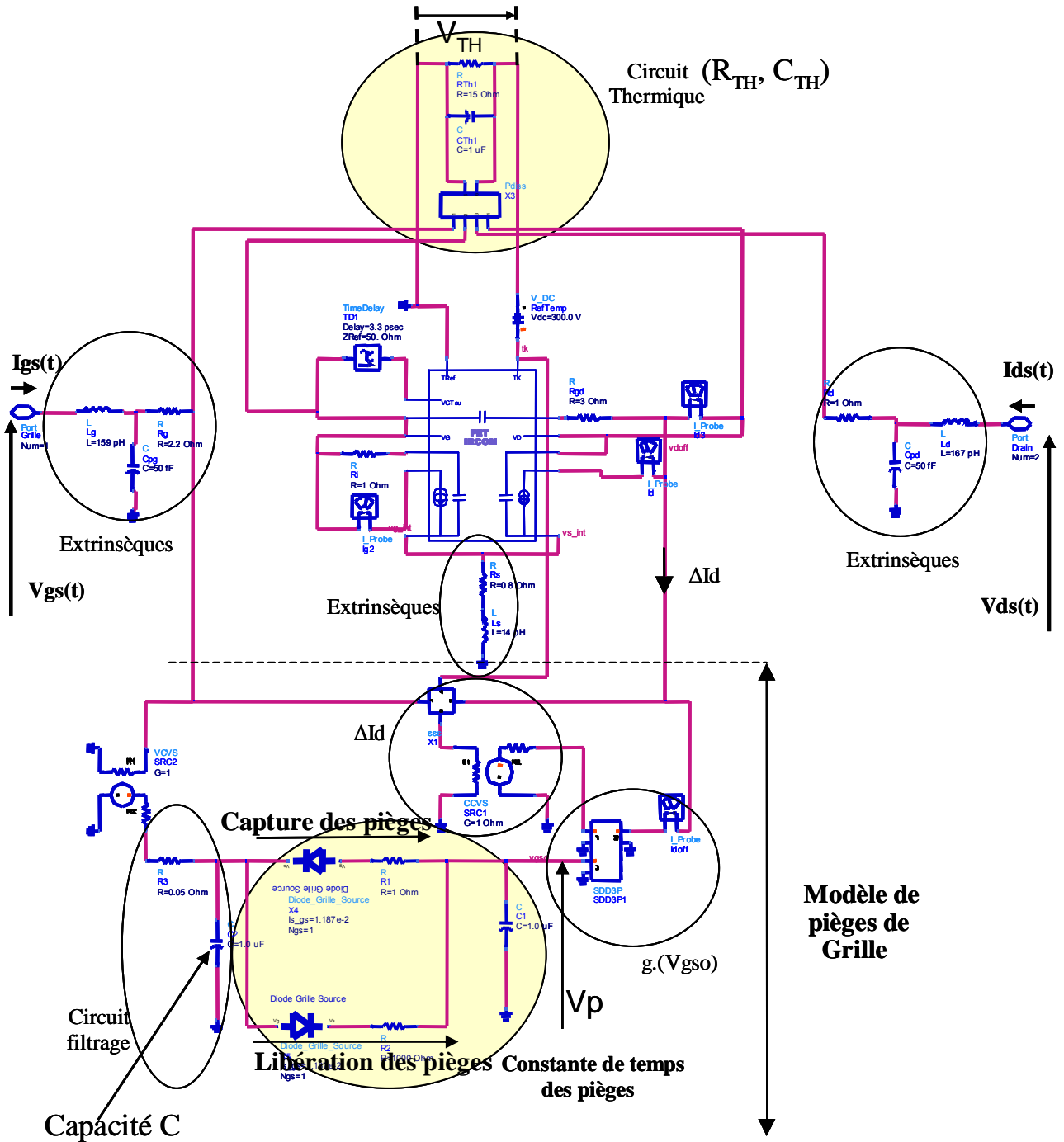


Figure 2-12 : Présentation du modèle 3D+pièges.

## II-2-1. Fonctionnement de l'effet thermique

Pour chaque état électrique donné par la présence des signaux  $v_{gs}(t)$ ,  $i_{gs}(t)$ ,  $v_{ds}(t)$  et  $i_{ds}(t)$ , la puissance instantanée est calculée :

$$p(t) = v_{gs}(t) \times i_{gs}(t) + v_{ds}(t) \times i_{ds}(t) \quad (2-4)$$

Cette valeur est intégrée par le filtre passe bas ( $R_{TH}$ ,  $C_{TH}$ ) du circuit thermique et on a comme tension aux bornes de ce circuit passe bas  $V_{TH}$ .

$$V_{TH} = R_{TH} \times \frac{1}{\tau_{TH}} \int_0^{\tau_{TH}} p(t) dt = R_{TH} \times P_{dissipée} \quad (2-5)$$

$$\tau_{TH} = R_{TH} \times C_{TH} \quad (2-6)$$

$\tau_{TH}$  est la constante de temps thermique, ici égale à  $1\mu s$  ;  $R_{TH}=10^\circ C/W$ .

Ainsi d'après l'analogie électrique/thermique.

$$V_{TH} \approx \Delta T(^{\circ}C) = R_{TH} (^{\circ}C/W) \times P_{dissipée} (W) \quad (2-7)$$

$V_{TH}$  représente l'élévation de température par rapport à la température de référence (masse électrique) due à l'auto échauffement.

La température obtenue  $T = T_0 + \Delta T$  est ainsi prise en compte comme variable de commande dans les équations des non linéarités dépendant de la température.

## II-2-2. Fonctionnement de l'effet de piège de grille

Supposons une tension  $V_{gs0}$  sur la grille (polarisation), les variations micro-ondes  $V_{gs}(t)$  sont court-circuitées par la capacité  $C$  du circuit de filtrage du modèle de piège de grille (figure 2-12).

Comme les modèles des diodes de ce sous circuit de piège sont idéales (seuil 0) et que la sortie du sous circuit de piège possède une impédance infinie,  $V_{gs0}$  se retrouve en sortie  $V_p$  et est une tension de commande de la source de courant de piège  $\Delta I_{ds}$ . Ainsi le courant total  $I_{dTot}$  est affecté et les caractéristiques  $I/V$  varient avec le point de polarisation  $V_{gs0}$ .

Si maintenant on a un passage lent (polarisation ou variation d'enveloppe BF) de  $V_{gs0}$  à  $V_{gs0} + \Delta V_{gs0}$  (figure 2-13), la diode en série avec la résistance de  $1k\Omega$  est passante et on retrouve la variation de sortie  $V_p$  suivant la loi de charge d'un circuit RC de constante de temps de 1ms. Ce circuit modélise donc l'état d'émission de charges piégées.

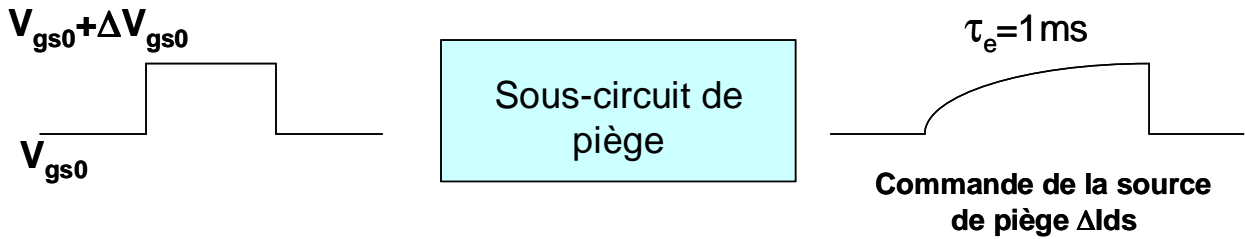


Figure 2-13 : Commande de la source de piège  $\Delta I_{ds}$  pendant la phase de libération de charges.

A l'inverse si  $V_{gs}$  passe de  $V_{gs0}$  à  $V_{gs0} - \Delta V_{gs0}$  (figure 2-14), la diode en série avec la résistance de  $1\Omega$  est passante et la variation lente de polarisation est répercutée en tension  $V_p$  de commande de pièges  $\Delta I_{ds}$  avec une constante de temps courte  $\tau_c = 1\mu s$ . Ce circuit modélise la capture de charges par les pièges.

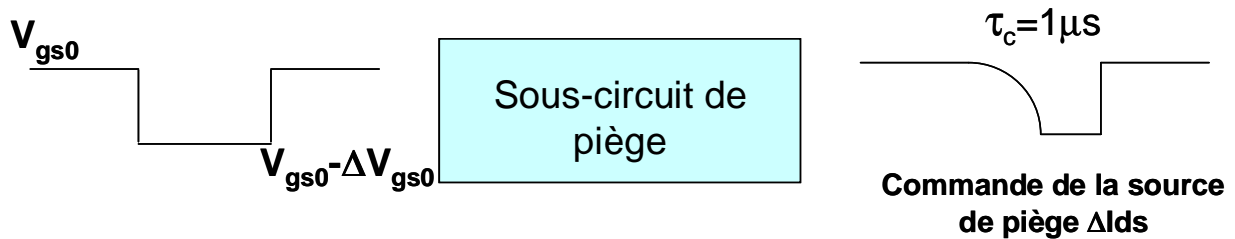


Figure 2-14 : Commande de la source de piège  $\Delta I_{ds}$  pendant la phase de capture de charges.

Ces valeurs de constantes de temps ont été choisies à partir de données moyennes citées par les technologues.

### III - Méthodes de simulation

Dans les paragraphes suivants trois méthodes d'analyse non linéaire des circuits micro-ondes sont utilisées.

- L'approche temporelle.
- L'équilibrage harmonique (tempo fréquentiel).
- La méthode dite de transitoire d'enveloppe.

#### III-1. Les méthodes temporelles

L'analyse non linéaire d'un circuit dans le domaine temporel a été la première technique utilisée pour l'étude du comportement non linéaire des circuits [II.6], [II.7]. Le calcul de la réponse



temporelle s'effectue par intégration du système des équations différentielles régissant le circuit. La résolution analytique générale du système complet étant trop complexe à mettre en œuvre, la solution en régime établi est obtenue à partir d'une méthode d'intégration numérique, en discrétisant le paramètre temps depuis son origine jusqu'à l'extinction du régime transitoire. Cependant, pour les circuits analogiques micro-ondes, le temps de calcul prohibitif rend ces méthodes inutilisables pour des circuits complexes surtout s'ils contiennent des lignes de transmission. Il faut les limiter aux cas de circuits à régime transitoire assez bref.

### **III-2. La méthode d'Équilibrage Harmonique (HB)**

La méthode d'équilibrage harmonique est relativement récente puisque les premières publications à son sujet datent des années 1980 [II.9], [II.10], [II.11], [II.12]. Elle est aujourd'hui extrêmement présente dans la CAO des circuits non linéaires. Elle est intégrée dans les différents simulateurs commerciaux tels que LIBRA, MDS, ADS et CADENCE.

Le principe de l'équilibrage harmonique consiste à diviser le circuit en deux sous réseaux. Le premier sous réseau est constitué exclusivement des éléments linéaires et des générateurs indépendants du circuit. Il est analysé dans le domaine fréquentiel par l'intermédiaire des matrices  $[S]$ ,  $[Y]$  ou  $[Z]$ . Le deuxième sous réseau est principalement constitué des éléments non linéaires. Il est analysé dans le domaine temporel.

L'interconnexion entre deux sous réseaux est réalisée par transformée de Fourier directe et inverse. L'équation d'équilibrage harmonique à résoudre consiste à trouver l'état des variables du système qui permettront l'équilibre entre les deux sous réseaux.

La limitation majeure de l'équilibrage harmonique est la limitation du nombre de fréquences fondamentales présentes dans le circuit, et la nécessité de l'existence d'une période pas trop longue commune aux différentes fréquences fondamentales.

En pratique, cet algorithme est donc particulièrement efficace pour la simulation des signaux RF d'excitation monochromatiques. Dans les premières étapes de la conception d'un amplificateur, ce type de signal de test suffira. Les courbes  $P_s(P_e)$ , ainsi que celles du gain et du rendement sur une bande de fréquence sont réalisées en effectuant une série de simulation HB. De plus, les courbes d'intermodulation ( $C/I3$ ) peuvent être simulées avec cet algorithme en utilisant deux fréquences d'excitation.

### III-3. La méthode de transitoire d'enveloppe

Dans le cas de signaux complexes, la méthode de transitoire d'enveloppe permet l'étude de circuits en combinant une intégration temporelle des variables d'enveloppe des signaux (amplitude et phase) à un équilibrage harmonique à chaque instant d'intégration [II.13]. Un mauvais réglage du pas d'intégration peut conduire à des résultats erronés ou tronqués.

Nous utilisons cette méthode de calcul afin de permettre une étude des effets des non linéarités des transistors sur les signaux complexes correspondant à une modulation. Les modulations RF impulsionnelles, pourront être simulées avec la méthode du transitoire d'enveloppe.

## IV - Application à l'analyse du comportement du transistor

Le but de ces analyses est de deux ordres. Il s'agit de valider la modélisation effectuée en petit et grand signal, ensuite d'observer des phénomènes en mode CW « Continuous Wave », en mode CW pulsé, en mode deux tons ainsi que l'étude de l'impact des phénomènes à dynamique lente sur les performances du transistor.

Une vérification en paramètres S au point de polarisation ( $V_{gs0}, V_{ds0}$ )= $(-4V, 15V)$ , en réseaux I/V pour différents points de repos et une validation grand signal en mode CW ont été réalisés dans la thèse de Cyril Lagarde et montre une bonne concordance entre la mesure et la simulation.

### IV-1. Simulation temporelles des effets de piège

#### IV-1-1-1. Phénomène de libération des pièges

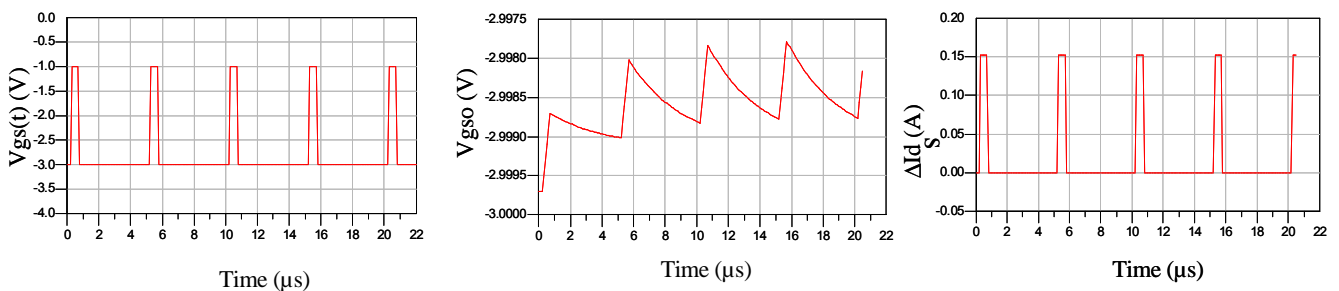


Figure 2-15 : Libération des pièges.

Dans cet exemple, la tension de repos est  $V_{gs0} = -3V$  et la tension dans l'impulsion est  $-1V$ .

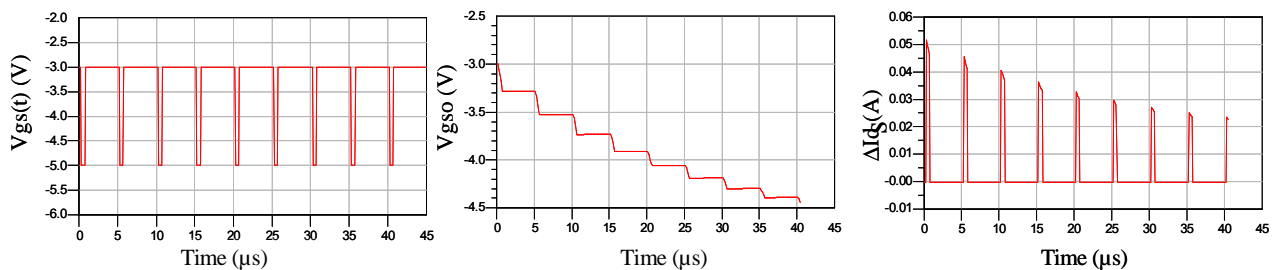
La graphique de gauche (figure 2-15) représente les impulsions appliquées à la grille du transistor au cours du temps. Les impulsions sont d'une durée de  $0.5\mu\text{s}$  pour une période de  $5\mu\text{s}$ .

Le graphique central (figure 2-15) représente la tension de grille  $V_{gso}$  de commande de la source  $\Delta Id$  en fonction du temps (sortie des circuits RC du modèle de pièges). La constante de temps de libération des pièges étant importante (1 ms), nous pouvons voir la tension  $V_{gso}$  est quasiment constante : les porteurs n'ont pas le temps d'être libérés.

Enfin le graphique de droite (figure 2-15) représente le courant «  $\Delta Id$  » en fonction du temps. Ce courant se rajoute à la source de courant du modèle de référence.

Dans ce cas, la commande BF  $V_{gso}$  étant quasi constante au cours du temps, l'état de pièges reste également constant et est fixé par la tension de polarisation de grille de repos (hors impulsion). On est dans le cas où la fréquence du signal  $V_{gs}(t)$  est supérieure à la bande passante des pièges.

#### *IV-1-1-2. Phénomène de capture des pièges*



**Figure 2-16 : Capture des pièges.**

Par rapport à l'exemple précédent, la tension de repos est toujours de  $-3\text{V}$  mais la tension dans l'impulsion est maintenant de  $-5\text{V}$ . Il y a donc maintenant capture de pièges entre les 2 états. La constante de temps de capture étant de l'ordre de  $1\mu\text{s}$ , à chaque impulsion, la tension  $V_{gso}$  (sortie des circuits RC) diminue après chaque impulsion. Cette tension se stabilisera lorsqu'elle atteindra les  $-5\text{V}$  (cela représente environ  $120\mu\text{s}$ ). Les simulations  $I(V)$  pulsées devront donc se faire après ce régime transitoire, une fois le régime établi atteint. Dans ce cas, l'état de piège en régime établi est lié à la valeur  $V_{gs}(t)$  pendant l'impulsion.

## IV-2. Simulation des caractéristiques I/V

La simulation est effectuée en mode impulsionnel avec le moteur de calcul transitoire (Transient) d'ADS. Pour tenter de juger de l'influence distincte de la thermique et des effets de pièges, des simulations seront réalisées en activant ou non chacun des sous circuits du transistor modélisant les effets thermiques et les effets de piège. On applique un point de repos de grille de 0V puis -7V puis -3.5V avec des largeurs de pulses différentes mais toujours avec le même rapport cyclique 10%.

Ce montage de simulation envoie des impulsions simultanément sur la grille et le drain du transistor.

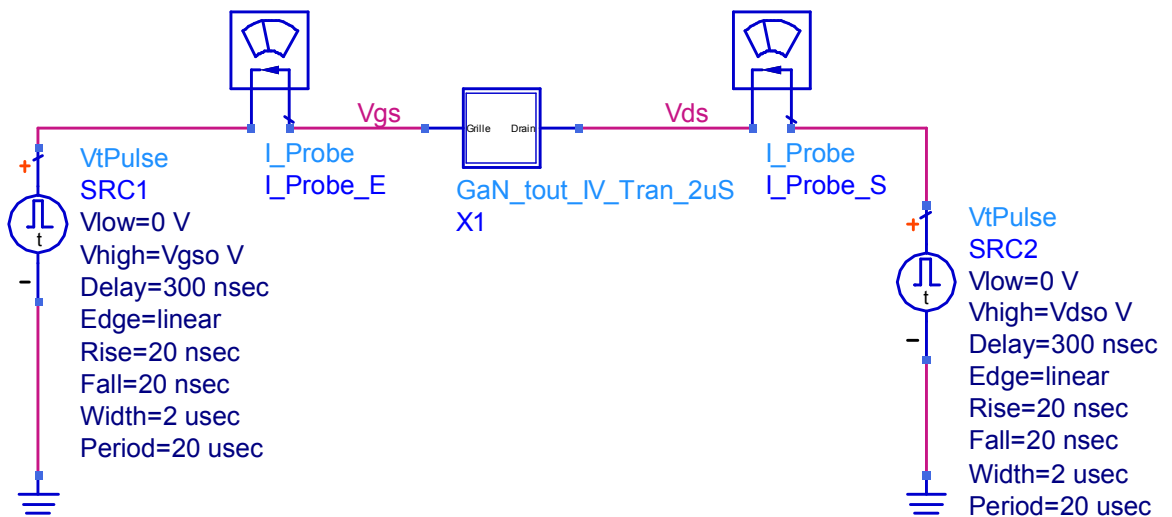


Figure 2-17 : Simulation du banc de mesure I(V).

Pour chacun des cas tout le réseau I/V est balayé et on enregistre le courant en début, milieu, et fin d'impulsion. Nous avons choisi de montrer les résultats en début et fin d'impulsion uniquement car les courbes en milieu d'impulsion se situent entre ces extrema.

La figure suivante (figure 2-18) représente le réseau I/V en appliquant des impulsions de courte durée dans notre cas  $2\mu\text{s}$ . avec une période de récurrence de  $20\mu\text{s}$ , à partir du point de repos  $(V_{gs0}, V_{ds0}) = (0V, 0V)$ .

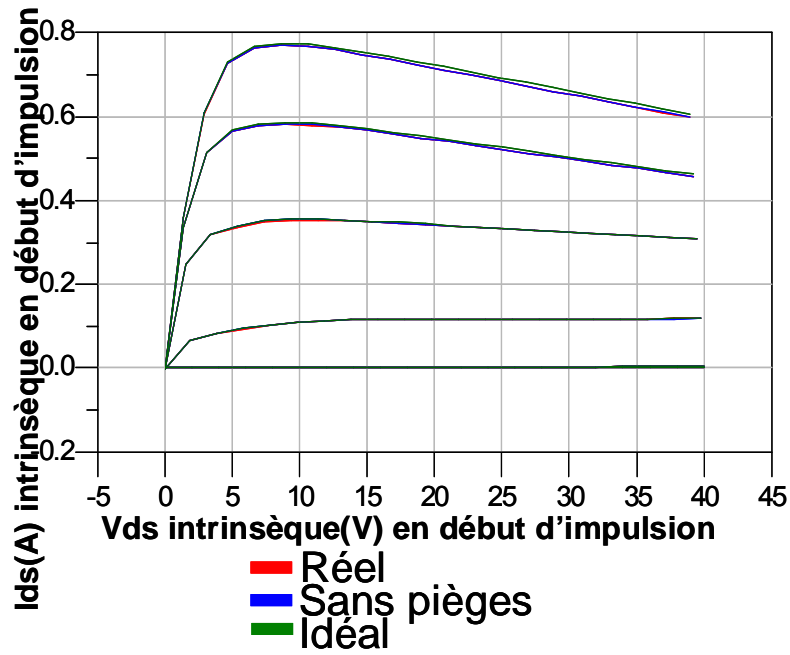


Figure 2-18 : Réseau I(V) à  $V_{gs0}=0V$  en début d'impulsion.

La figure 2-18 représente l'évolution du réseau I/V dans les cas suivants:

- Cas réel : circuits thermique et pièges activés.
- Cas sans pièges : circuit thermique activé et piège inactivé.
- Cas idéal : circuits thermiques et pièges inactivés.

Comme les constantes de temps sont de 1 $\mu$ s (capture pour les pièges) et 1 $\mu$ s pour la thermique. Les trois courbes ci-dessus (à  $t=100ns$ ) ne montrent pas de différences significatives.

La Figure suivante (figure 2-19) présente les mêmes courbes à partir du même point de repos avec un enregistrement du courant en fin d'impulsions.

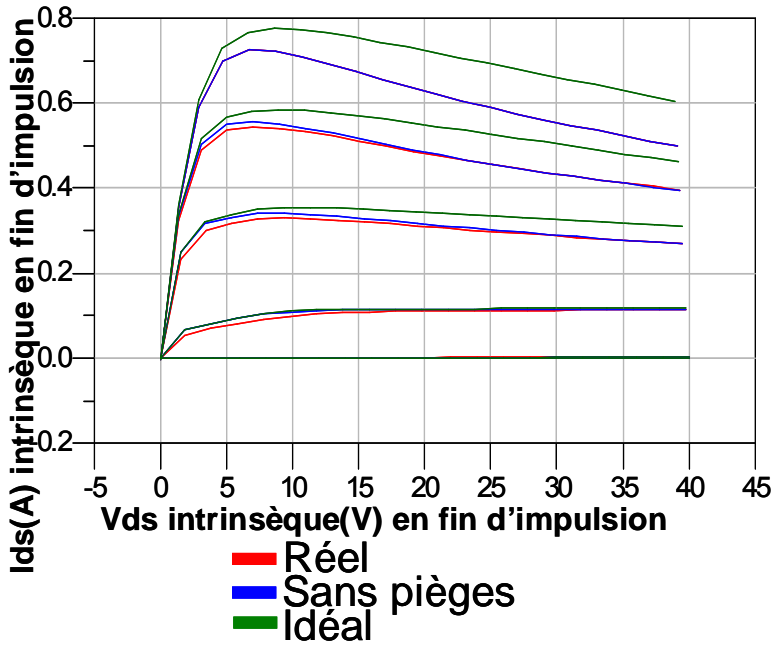


Figure 2-19 : Réseau I(V) à  $V_{gs0}=0V$  en fin d'impulsion.

En fin d'impulsion les pièges (capture) et la thermique qui se combinent conduisent à un même effet de diminution du courant. Cet effet est plus important à fort courant (température élevée).

Les réseaux obtenus pour des impulsions générées à partir d'un point de repos de  $V_{gs0}=-7V$  et pour un enregistrement du courant en début et fin d'impulsion sont donnés figures 2-20 et 2-21.

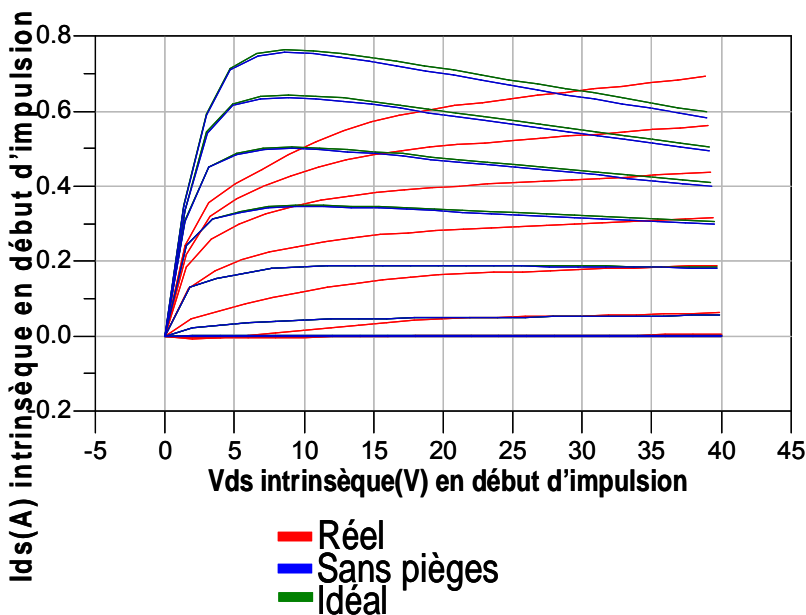


Figure 2-20 : Réseau I(V) à  $V_{gs0}=-7V$  en début d'impulsion.

Les cas réel, sans pièges et idéal correspondent toujours aux cas définis précédemment.

Dans le paragraphe précédent, il a été vu que la constante de temps de libération des pièges est de l'ordre de 1ms et la constante de temps thermique est de l'ordre de 1us. En début d'impulsion (100ns), aucune de ces constantes n'est effective. On observe donc ici les différences dues aux états de pièges imposés par le point de repos de grille  $V_{gs0}=-7V$  (figure 2-20).

Quand le circuit des pièges (courbes rouges) est activé, le réseau I/V simulé correspond à celui qui avait été mesuré en impulsions étroites pour un point de repos  $(V_{gs0}, V_{ds0})=(-7,0)$ . Sans les pièges (courbes bleue et verte), le réseau I/V simulé correspond à celui mesuré pour un point de repos égal à  $(V_{gs0}, V_{ds0})=(0,0)$  idéal si l'on considère les phénomènes de pièges (figure 2-20).

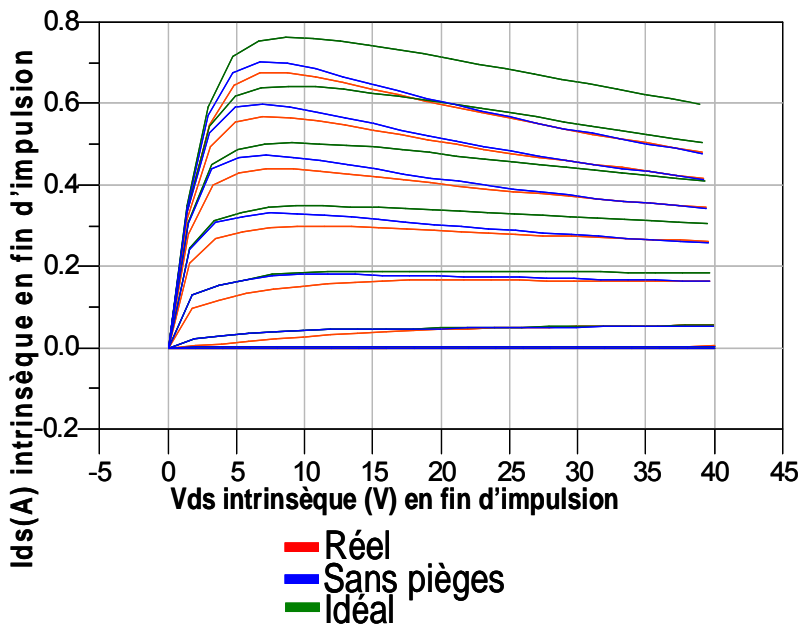


Figure 2-21 : Réseau I(V) à  $V_{gs0}=-7V$  en fin d'impulsion.

En fin d'impulsion ( $t=1ms$ ) (figure 2-21) les pièges sont libérés, ce qui contribue à une augmentation du courant donc un rapprochement avec le réseau I/V mesuré à  $(0V,0V)$ . La thermique influe et tend à baisser la valeur du courant. Les phénomènes de thermique et piège étant liés, l'effet de compensation existe mais n'est pas évident à distinguer. On constate ici simplement que la courbe verte (sans thermique et sans piège) se détache des autres vers le haut.

Ci après (figure 2-22 et 2-23), nous pouvons observer les réseaux obtenus pour des impulsions générées à partir de  $V_{gs0}=-3.5V$  en début et fin de pulse.

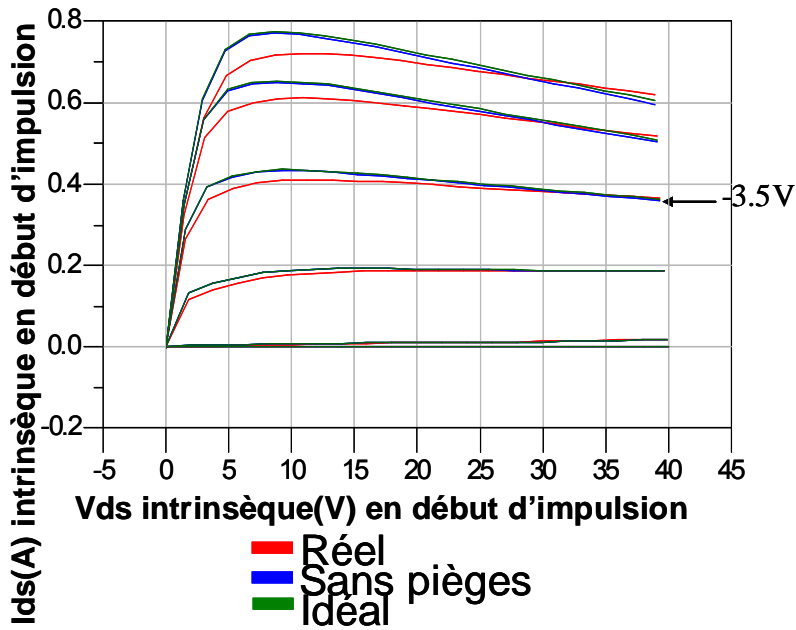


Figure 2-22 : Réseau I(V) à  $V_{gs0}=-3.5V$  en début de pulse.

A  $V_{gs0}=-3.5V$  en début d'impulsion (figure 2-22), l'état des pièges est bien moins handicapant qu'à  $V_{gs0}=-7V$  (figure 2-20). Ici en début d'impulsion (100ns), le réseau simulé se rapproche du réseau enregistré à  $V_{gs0}=0V$  (figure 2-18) (courbe verte). Pour les réseaux obtenus pour des tensions  $V_{gs0}$  au dessus de  $-3.5V$ , il y a libération de charges par les pièges. Pour les réseaux obtenus pour des tensions  $V_{gs0}$  au dessous de  $-3.5V$  il y a capture de charges. On observe des différences surtout à fort courant (pièges+thermique conduisent à une diminution du courant).

En fait si on compare les réseaux à  $V_{gs0}=-3.5V$  (figure 2-22) et à  $V_{gs0}=-7V$  (figure 2-20) (rouge), il devient clair que les pièges seront très pénalisants pour les classes de fonctionnement de type AB profonde et B.



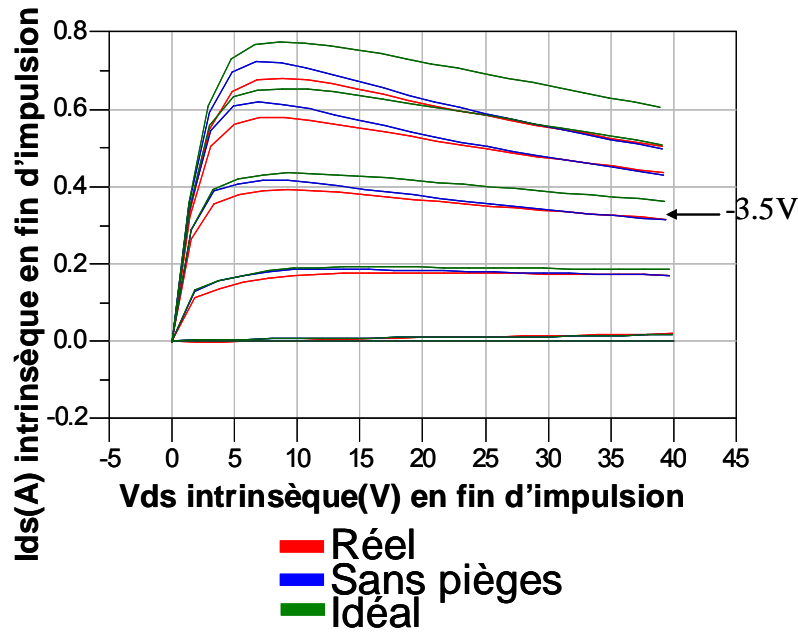


Figure 2-23 : Réseau I(V) à  $V_{gs0}=-3.5V$  en fin de pulse.

En fin d'impulsion (figure 2-23) la thermique joue beaucoup plus. On peut faire des commentaires similaires au cas précédent excepté que la courbe bleue (thermique sans piège) décroche nettement en dessous du cas plus idéal (courbe verte).

#### IV-2-1. Commentaire général

Idéalement un composant peut fournir la même puissance de sortie en classe B (dans le cas du transistor étudié pour  $V_{gs0}=-7V$ ) et en classe A (pour le transistor étudié  $V_{gs0}=-3.5V$ ).

Mais avec les pièges, les réseaux sont très différents, même en les observant en début d'impulsion.

A titre illustratif calculons les puissances de sortie possibles dans les deux cas pour une polarisation de drain de 30V.

##### IV-2-1-1. Classe B

Lorsque  $V_{gs0}=-7V$ ,  $I_{MAX}=500mA$ ,  $V_{déchet}=10V$  (figure 2-18).

$$P_S = \left(\frac{1}{2}\right) \times (V_{ds0} - V_{déchet}) \times \left(\frac{I_{max}}{2}\right) = \left(\frac{1}{2}\right) \times (30 - 10) \times \left(\frac{0.5}{2}\right) = 2.5W \quad (2-8)$$

### IV-2-1-2. Classe A

Lorsque  $V_{gs0}=-3.5V$ ,  $I_{MAX}=750mA$ ,  $V_{d\acute{e}chet}=7V$  (figure 2-20).

$$P_s = \left(\frac{1}{2}\right) \times (30 - 7) \times \left(\frac{0.75}{2}\right) = 4.3W \quad (2-9)$$

Cette différence calculée ici au premier ordre est très importante. Elle est due à un double effet de pièges (diminution de  $I_{max}$  et augmentation de la tension de déchet).

Il est évident que l'impact sur le rendement et donc l'auto échauffement est très important.

### IV-3. Simulation des paramètres S :

Les valeurs de paramètres S simulées à 3GHz pour quelques points de polarisation représentatifs et étudiés par la suite sont données dans le tableau suivant en module linéaire et phase en degrés.

Polar ( $V_{gs0}, V_{ds0}$ )	S11	S12	S21	S22
(-3.5V,10V)	0.82@-127.2	0.09@16.8	4.38@101.6	0.36@-109.4
(-3.5V,30V)	0.82@-126.7	0.09@15.4	5.18@100.1	0.51@-74.6
(-5V,30V)	0.77@-135.8	0.13@9.4	0.48@-104	0.48@-104
(-7V,30V)	0.85@-100.9	0.33@11.8	0.33@4.1	0.93@-52.7

Tableau 2-1 : Paramètres [S] à 3 GHz.

A partir de ces paramètres [S] nous pouvons calculer les lieux conventionnels d'instabilité potentielle vis-à-vis des conditions de charge externe. Ceux-ci seront systématiquement superposés aux impédances optimales obtenues en simulation dans l'étude faite dans le paragraphe suivant.

### IV-4. Simulation fort signal CW à $V_{ds0}=10V$ et à $f_0=3GHz$

Le schéma de simulation est le suivant (figure 2-24). La tension de polarisation de grille est  $V_{gs0}=-3.5V$ . Avec un réseau d'admittance placé en sortie du transistor, l'impédance de charge à  $f_0$  est optimisée pour obtenir un maximum de puissance de sortie. Les harmoniques supérieurs sont court-circuités.

La simulation est faite en harmonique balance.

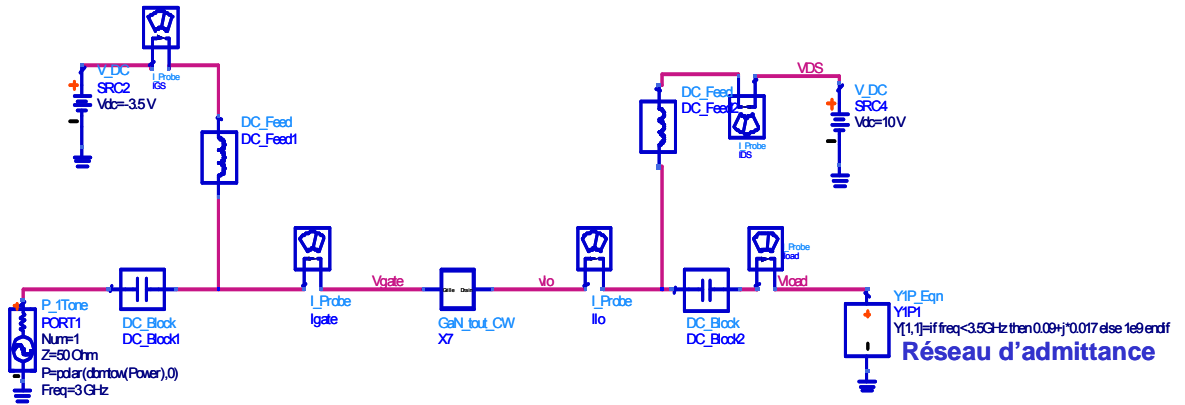


Figure 2-24 : Schéma de simulation pour une excitation CW à  $V_{ds0}=10V$  et à  $f_0=3GHz$ .

#### IV-4-1. Maximisation de la puissance de sortie

Les résultats obtenus sont les suivants (figures 2-25, 2-26, 2-27, 2-28 et 2-29). Les courbes vertes correspondent au cas idéal (sans piège et sans thermique). Les courbes bleues, correspondent à des simulations où le circuit des pièges est inactivé et où le circuit thermique est activé. Les courbes rouges sont réelles au sens où les circuits modélisant les effets de piège et de la thermique sont activés et pris en compte.

En résumé, les courbes suivantes seront présentées sous l'appellation suivante :

- Cas idéal : circuits piège et thermique inactivés.
- Cas sans piège : circuit piège inactivé et circuit thermique activé.
- Cas réel : circuits piège et thermique activés.

Une optimisation pour un maximum de puissance de sortie est réalisée à la fréquence  $f_0$ .

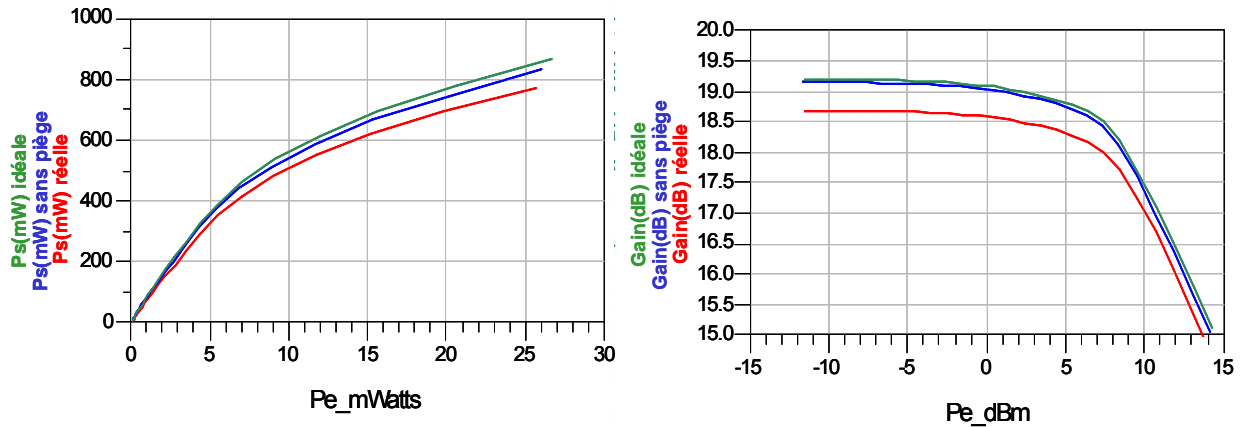


Figure 2-25 : La puissance de sortie et le gain en fonction de la puissance d'entrée.

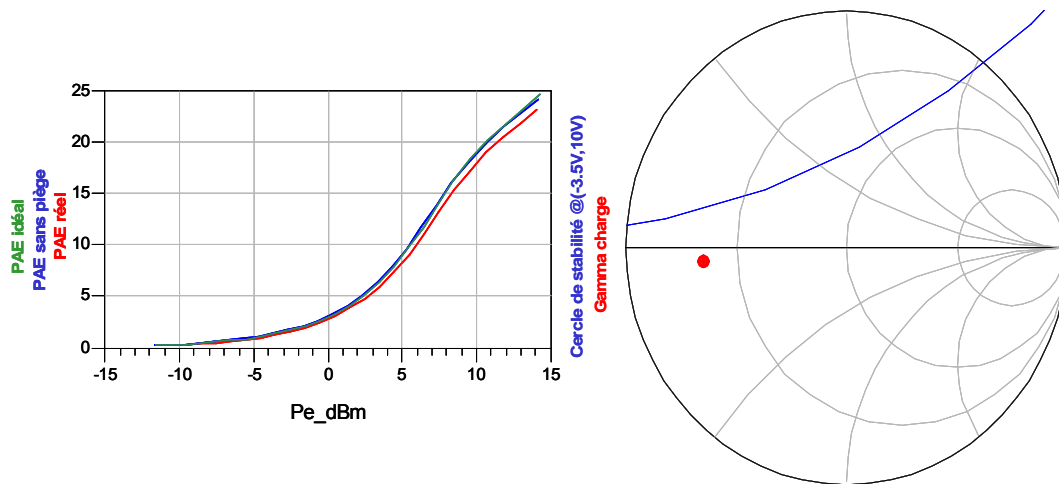


Figure 2-26 : Rendement en puissance ajoutée, coefficient de réflexion de la charge et le cercle de stabilité @ (-3.5V,10V).

Dans le cas réel « courbe rouge », on obtient un gain bas niveau de 18.7dB (figure 2-25). Une puissance de sortie de 770mW (figure 2-25) et un rendement en puissance ajoutée de 23% (figure 2-26).

L'effet des pièges est surtout sensible sur la puissance de sortie (chute de 7% à fort niveau).

Dans le cas sans piège « courbe bleue », les performances du transistor sont légèrement meilleures. Le gain bas niveau vaut 19dB, la puissance de sortie vaut 830mW et le rendement en puissance ajoutée vaut 24%.

Le coefficient de réflexion d'entrée est donné en fonction de la puissance d'entrée sur la figure 2-27.

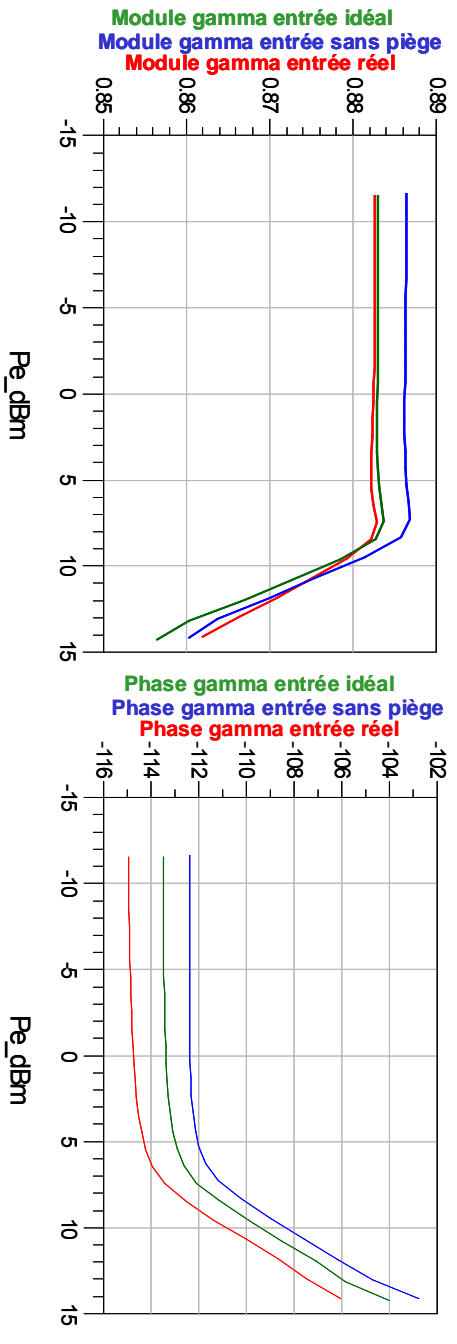


Figure 2-27 : Module et phase du coefficient de réflexion en entrée en fonction de la puissance d'entrée en dBm.

Les évolutions de température et de courant continu  $I_{ds0}$  sont données figure 2-28.

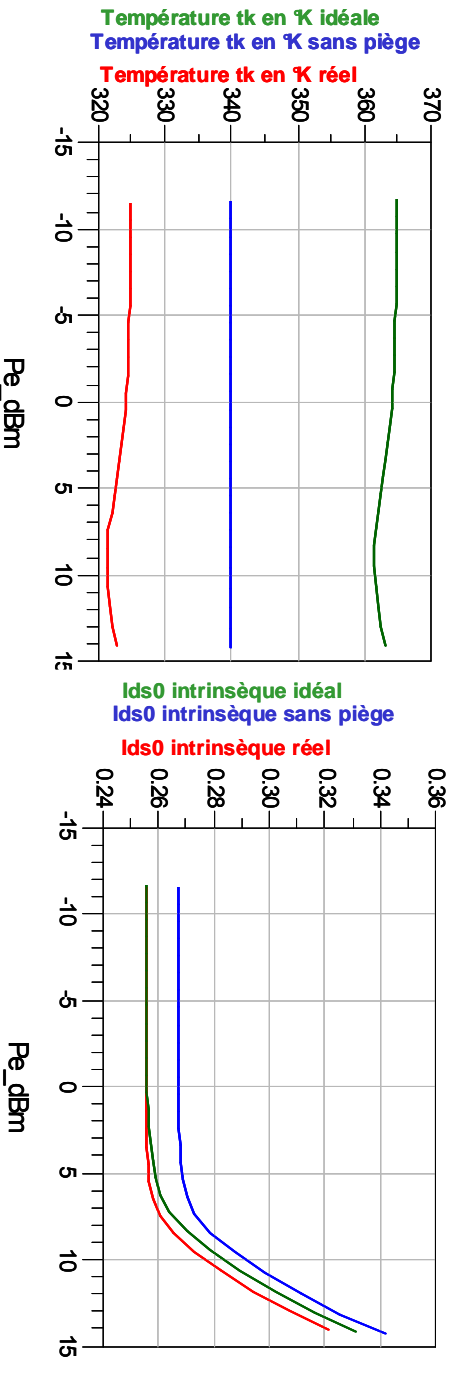


Figure 2-28: Evolution de la température et du courant  $I_{ds0}$  en fonction de la puissance d'entrée.

Sur la figure 2-28, nous observons une augmentation constante du courant  $I_{ds0}$  en fonction de la puissance d'entrée.

La figure 2-29 indique l'allure du cycle de charge optimisé.

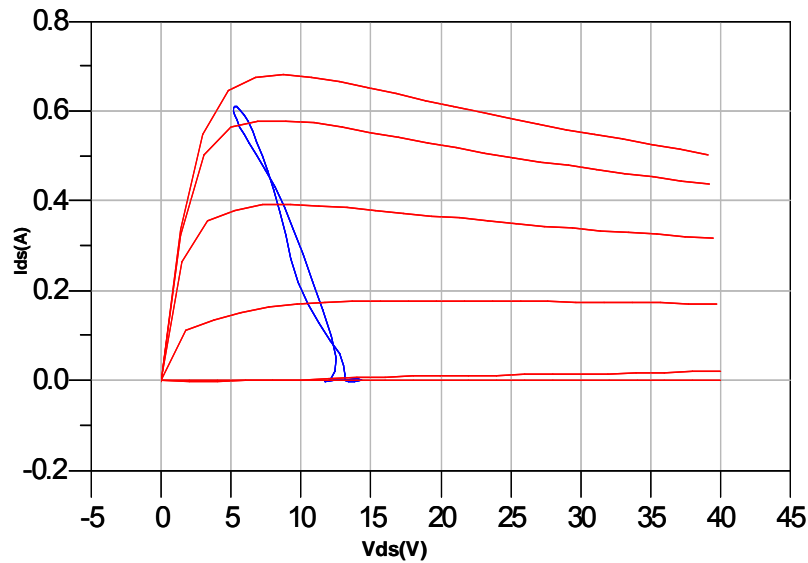


Figure 2-29 : Forme du cycle de charge lorsque la puissance d'entrée vaut 12dBm.

#### IV-4-2. Maximisation du rendement

Une autre simulation est alors réalisée en modifiant la valeur de l'admittance de charge pour modifier le cycle de charge qui est à présent légèrement incliné avec une pente plus faible. Une optimisation en rendement est alors réalisée. Les performances obtenues sont meilleures (figure 2-30).

Les courbes sont ici uniquement montrées avec effets de piège et thermique.

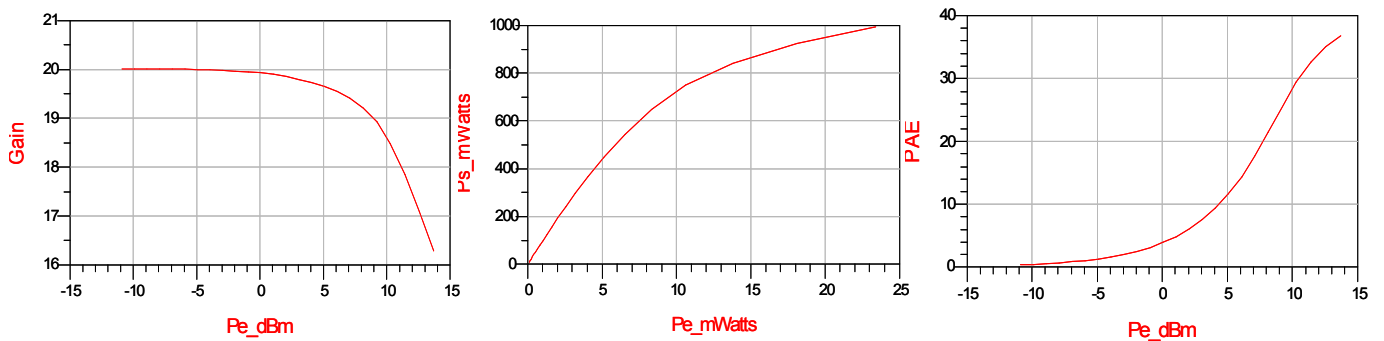


Figure 2-30 : Performances du gain, de la puissance de sortie et du rendement en puissance ajoutée en fonction de la puissance d'entrée.

Le gain bas niveau est de 20dB, la puissance de sortie de 1W et le rendement en puissance ajoutée vaut 36.7% (figure 2-30).

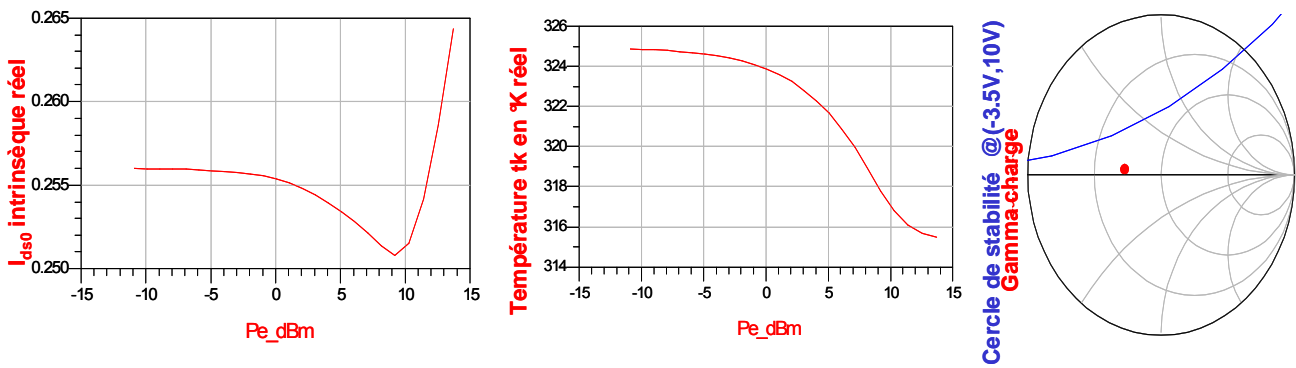


Figure 2-31 : Evolution de la température et du courant  $I_{ds0}$  en fonction de la puissance d'entrée et représentation du coefficient de réflexion de la charge sur l'abaque de Smith.

Une différence notable avec le cas précédent est la diminution du courant  $I_{ds0}$  avec la variation de puissance d'entrée (figure 2-31).

Le cycle de charge est le suivant :

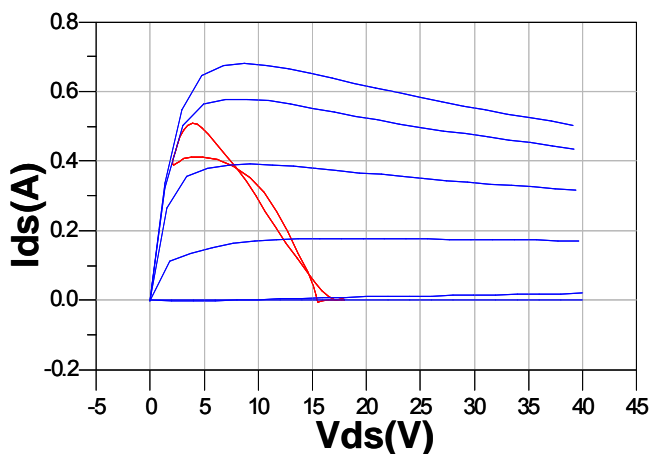


Figure 2-32 : Forme du cycle de charge lorsque la puissance d'entrée vaut 12.6dBm.

A l'évidence, vu la zone de déchet «  $V_{déchet} \approx 5V$  », un fonctionnement à  $V_{ds0} = 10V$  n'est pas opportun. On fera donc par la suite des analyses à  $V_{ds0} = 30V$ .

#### IV-4-3. Simulation fort signal CW à $V_{ds0} = 30V$ et à $f_0 = 3GHz$

L'objectif des simulations est maintenant d'analyser les performances du transistor pour une tension d'alimentation de 30V.

Dans un premier temps, la tension de polarisation de grille est  $V_{gs0} = -3.5V$ . Avec un réseau d'admittance placé en sortie du transistor, l'impédance de charge à  $f_0$  est optimisée pour obtenir un maximum de puissance de sortie. Les harmoniques supérieures sont court-circuités.

Les résultats obtenus sont les suivants (figures 2-33, 2-34, 2-35 et 2-36). Les courbes vertes correspondent au cas idéal (sans piège et sans thermique). Pour les courbes bleues, on a annulé l'effet des pièges mais pas de la thermique. Les courbes rouges sont réelles au sens où les effets de piège et de la thermique sont pris en compte.

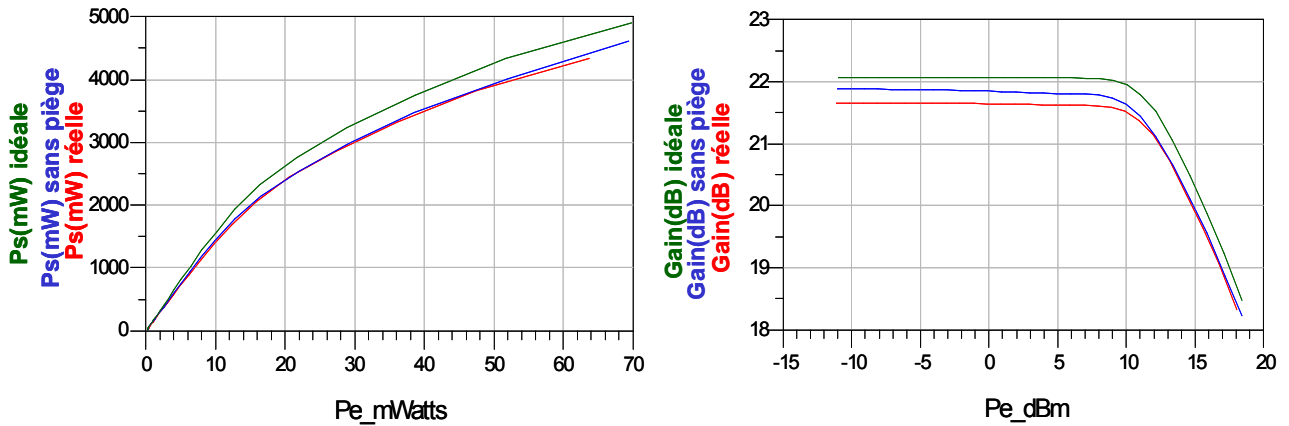


Figure 2-33 : Performances du transistor : puissance de sortie, rendement en puissance ajoutée et gain en fonction de la puissance d'entrée.

Dans le cas réel ou idéal, il n'y a pas beaucoup de variation du point à 1dB de compression de gain (figure 2-33).

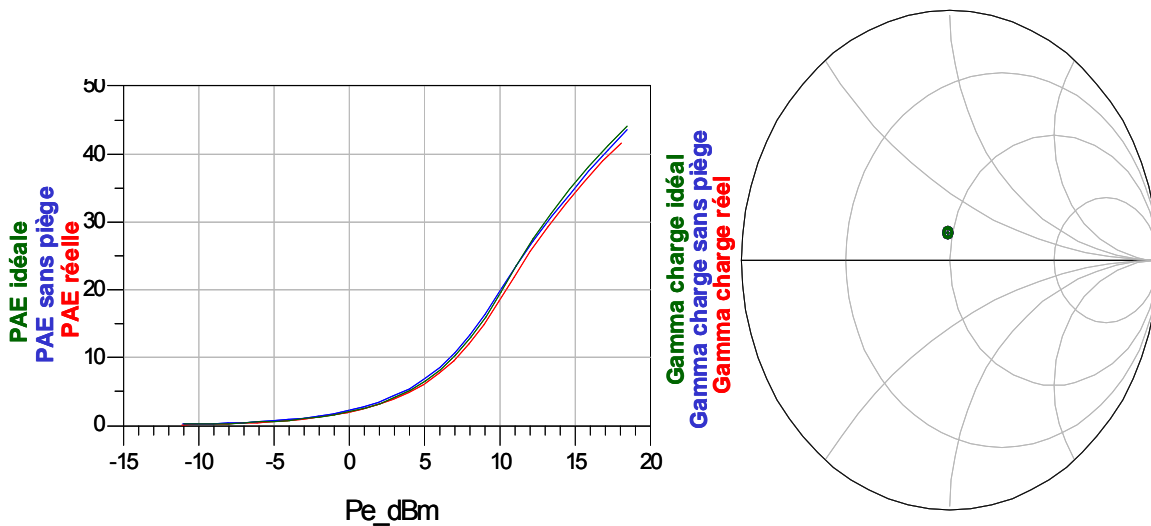


Figure 2-34 : Rendement en fonction de la variation de la puissance d'entrée et représentation des impédances de charges sur l'abaque de Smith.

Dans le cas réel « thermique+pièges » le rendement maximal vaut 43% et dans le cas thermique sans pièges le rendement vaut 41%. Il est intéressant de noter que  $Z_{opt}$  n'est pas loin de  $50\Omega$  (figure 2-34).



L'évolution de la température et du courant  $I_{ds0}$  est donnée à titre indicatif figure 2-35.

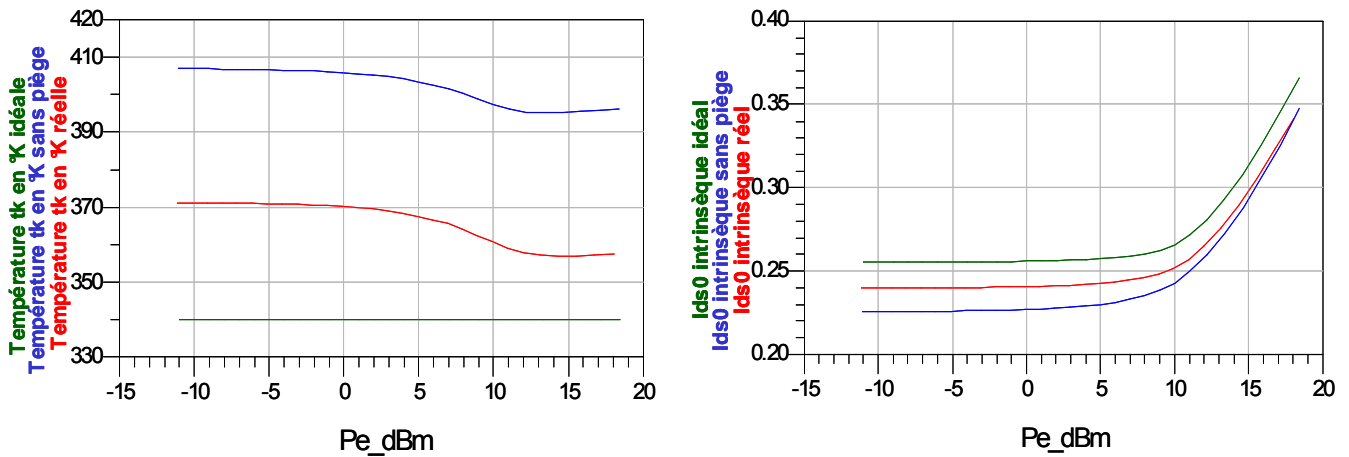


Figure 2-35 : Evolution de  $I_{ds0}$  et de la température en fonction de la variation de la puissance d'entrée.

L'allure du cycle de charge optimisé est représentée sur la figure suivante :

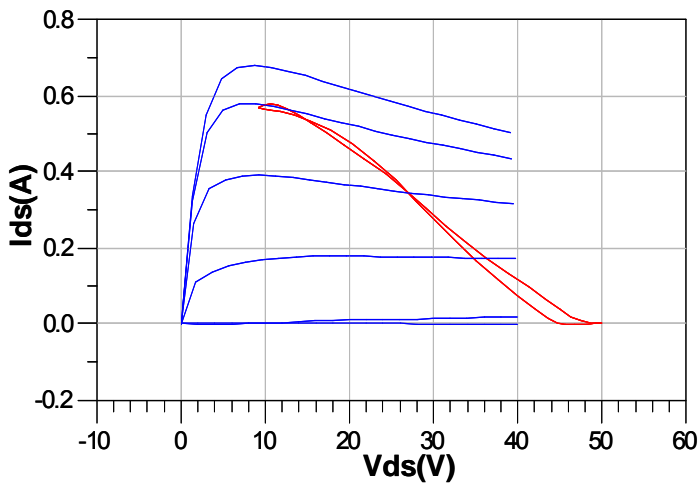


Figure 2-36 : Forme du cycle de charge lorsque la puissance d'entrée est égale à 14dBm.

#### IV-4-4. Maximisation de la puissance de sortie

Dans ce qui suit, nous faisons varier la valeur de  $V_{gs0}$  de -3.5V correspondant à une classe A à -6V correspondant à une classe AB profonde et nous réadaptions le cycle de charge à chaque fois afin d'avoir une puissance de sortie maximale (figure 2-37) (excursion maximale en courant).

Les simulations sont faites avec le modèle complet. Les harmoniques sont court-circuités.

Nous ne comparerons pas tous les cas (cas idéal, cas sans piège, cas réel), pour les classes et conditions suivantes les différences étant du même ordre de grandeur. Nous ferons une optimisation des conditions de fonctionnement puis nous donnerons le résultat que l'on aurait sans les pièges.

Les cycles de charge obtenus sont donnés figure 2-37 pour une puissance au voisinage de la compression.

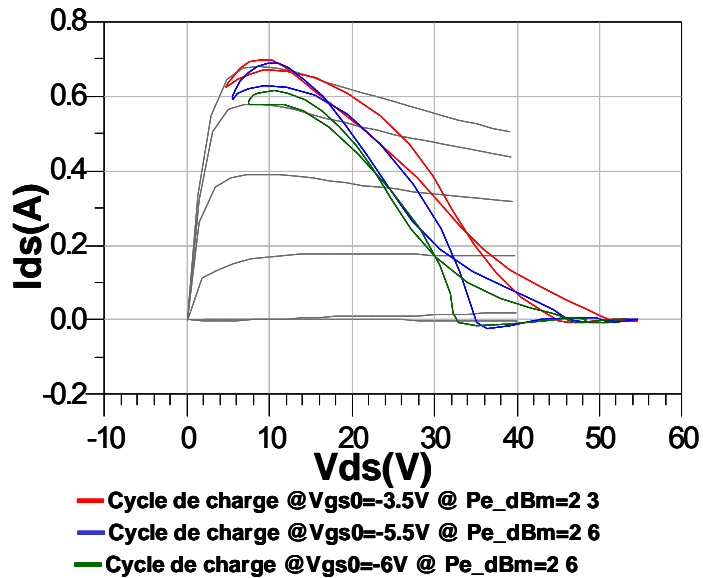


Figure 2-37 : Forme du cycle de charge pour différentes valeurs de  $V_{gs0}$ .

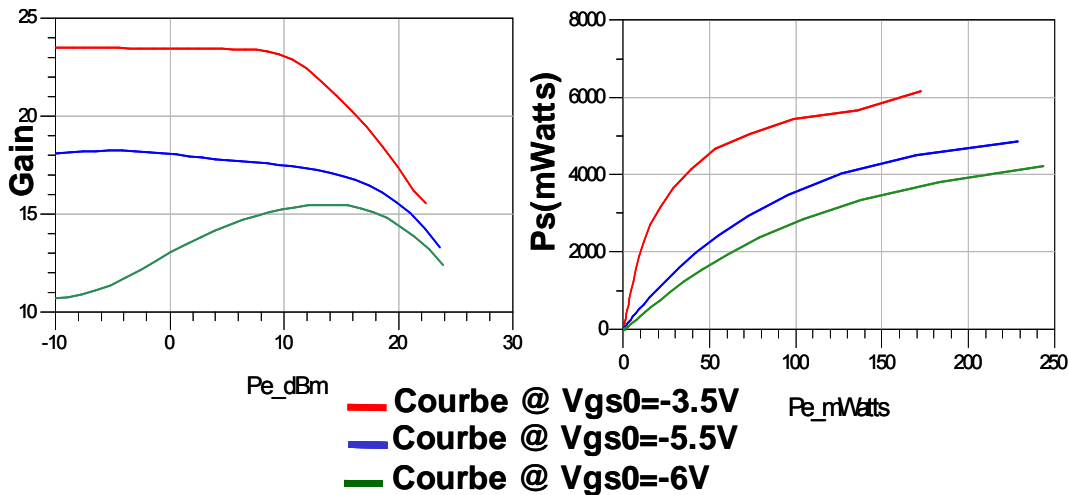


Figure 2-38 : Performances du gain, de la puissance de sortie et du rendement en puissance ajoutée en fonction de la puissance d'entrée.

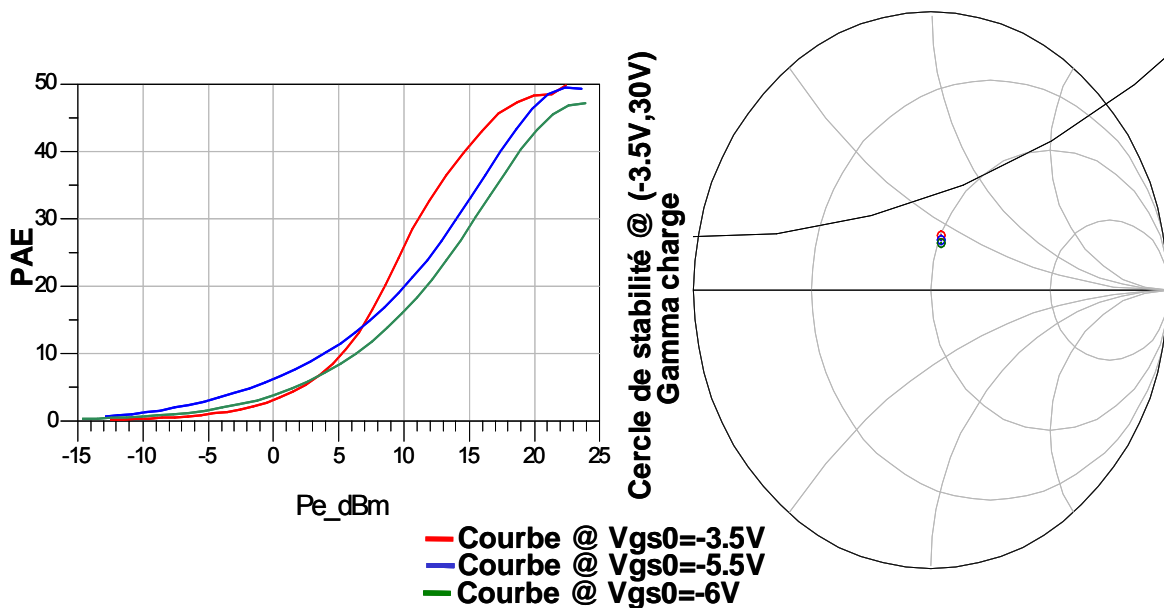
Les courbes de gain et de puissance de sortie en fonction de la puissance d'entrée sont données figure 2-38.

Le gain chute de manière classique lorsqu'on passe de la classe A à AB profonde. A titre d'exemple lorsque la puissance en entrée vaut -10dBm sur le graphique de gauche de la figure 2-38, les valeurs du gain en fonction du point de polarisation sont les suivantes :

- Gain @ -6V=10.5dB.
- Gain @ -3.5V=23.5dB.

La puissance chute de manière drastique en raison des pièges. Pour une puissance d'entrée de 150mW, la puissance de sortie à -6V=3.5W et la puissance de sortie à -3.5V=5.8W.

Les courbes de rendement sont indiquées sur le graphique de gauche de figure 2-39. La position des impédances de charge optimale est représentée sur le graphique de droite de la figure 2-40 avec le cercle de stabilité pire cas c'est-à-dire celui à  $V_{gs0}=-3.5V$ .



**Figure 2-39 : Rendement en fonction de la variation de la puissance d'entrée et représentation des impédances de charges sur l'abaque de Smith.**

La courbe de rendement qui se distingue est la courbe à  $V_{gs0}=-3.5V$ .

Les courbes de courant de drain  $I_{ds0}$  et de température sont données figure 2-40.

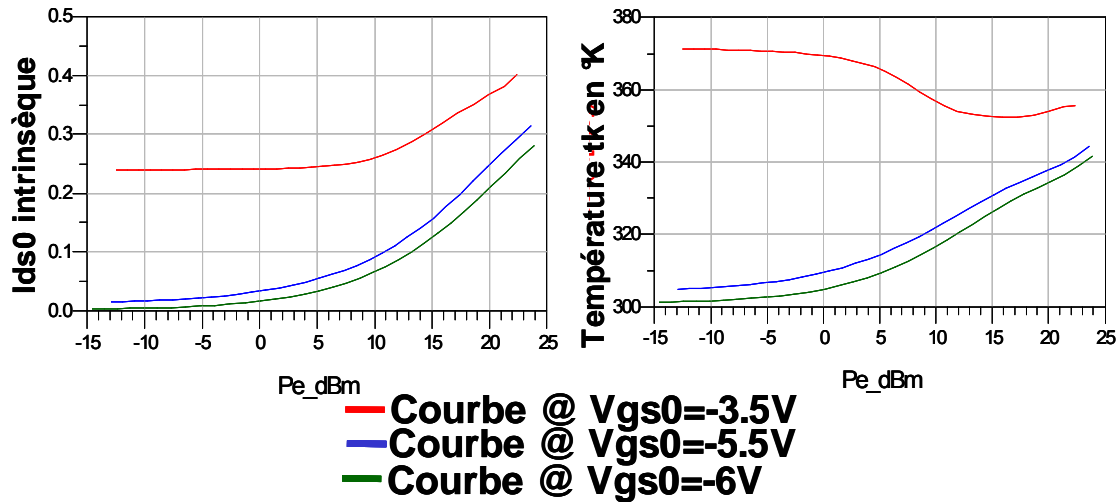


Figure 2-40 : Evolution de  $I_{ds0}$  et de la température en fonction de la variation de la puissance d'entrée.

Désormais nous retiendrons la classe et l'impédance donnant la meilleure platitude de gain en fonction de la puissance d'entrée pour avoir le meilleur compromis rendement/linéarité c'est-à-dire celle obtenue à  $V_{gs0} = -5.5V$ .

#### *IV-4-4-1. Influence des impédances de charge présentées à $2f_0$ et $3f_0$ sur les performances lors d'une optimisation en puissance de sortie*

Nous optimisons ensuite les impédances de charge à  $2f_0$  et  $3f_0$  afin d'obtenir un maximum de puissance de sortie. Pour terminer nous avons annulé l'effet des pièges. La comparaison des trois cas (optimisation à  $f_0$  et court circuit à toutes les autres fréquences, optimisation à  $f_0$ ,  $2f_0$ ,  $3f_0$  et court circuit ailleurs, optimisation à  $f_0, 2f_0, 3f_0$  et court circuit ailleurs sans pièges) est montrée sur les courbes suivantes (figures 2-41, 2-42 et 2-43):

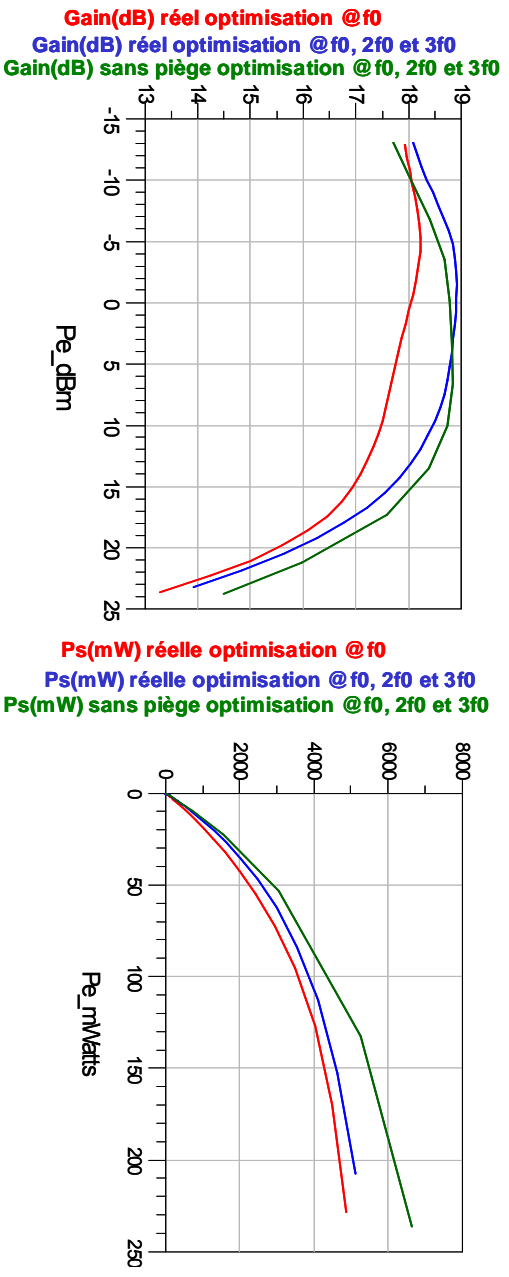


Figure 2-41 : Performances en gain et en puissance de sortie en fonction de la variation de la puissance d'entrée.

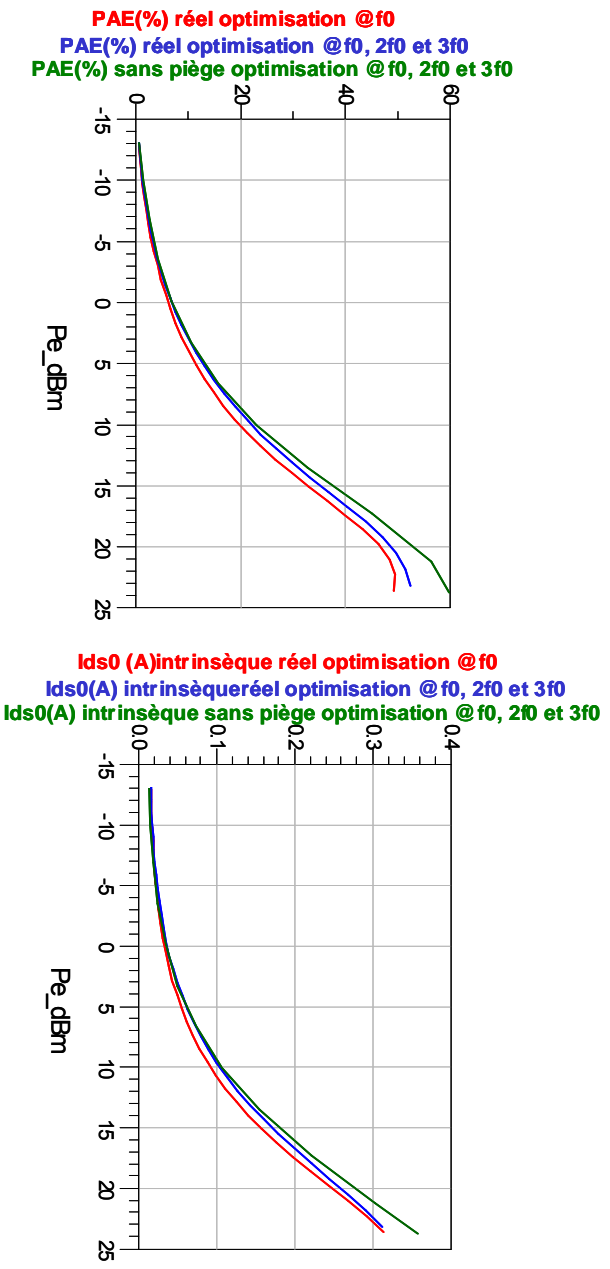


Figure 2-42 : Courbes du rendement et du courant continu de sortie intrinsèque en fonction de la variation de la puissance d'entrée.

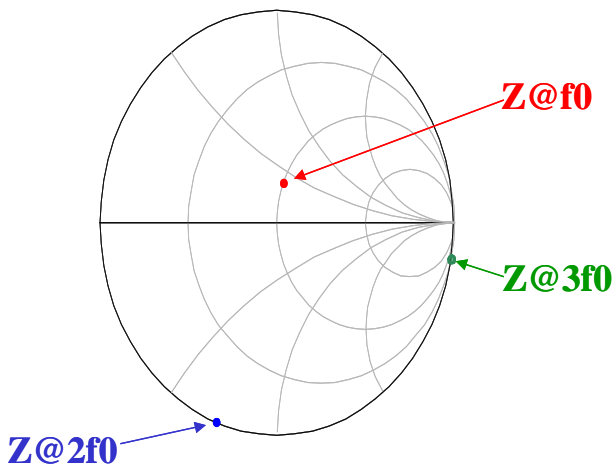


Figure 2-43 : Impédances de charge @  $f_0$ ,  $2f_0$  et  $3f_0$ .

On peut remarquer que la gestion optimale des harmoniques n'a pas abouti à des augmentations de puissance et de rendement importantes.

Par contre on remarque bien l'effet pénalisant des pièges sur la puissance de sortie, le rendement en puissance ajoutée et le gain.

#### IV-4-5. Maximisation du rendement

Dans ce qui suit, nous faisons varier la valeur de  $V_{gs0}$  et nous réadaptions le cycle de charge à chaque fois afin d'avoir un rendement en puissance ajoutée maximum (figure 2-44) (excursion maximale en tension). L'excursion maximale en courant est limitée à  $I_{dss}/2$  car en dessous les chutes de performances en puissance sont trop importantes.

Les simulations sont faites avec le modèle complet. Les harmoniques sont court-circuités.

Les cycles de charge au voisinage de la compression sont données figure 2-44.

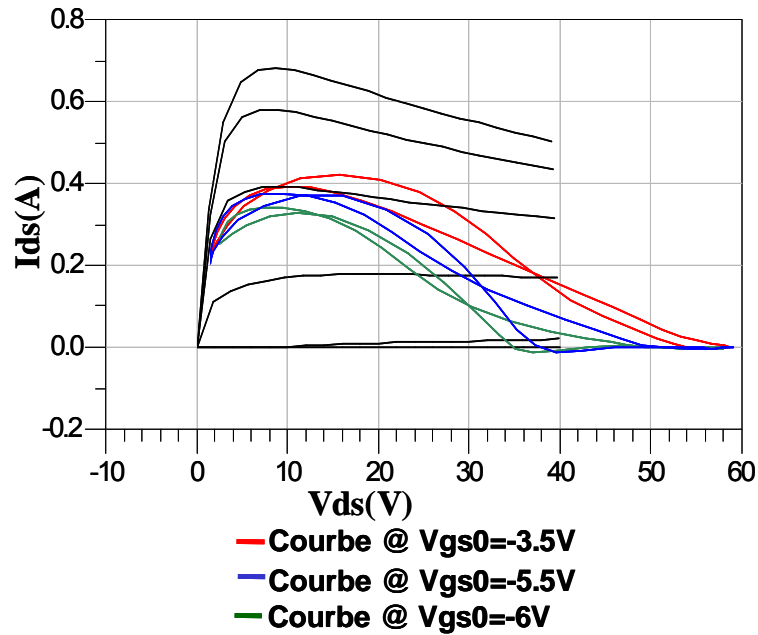


Figure 2-44 : Allure des cycles de charge pour différentes classes de fonctionnement.

Les courbes de puissance sont montrées figure 2-45. On a la même remarque que figure 2-38 à savoir la chute de puissance en allant de la classe A à AB profonde.

Les courbes de rendement (figure 2-45) montrent quant à elles de plus fortes valeurs que précédemment, on arrive quasiment à 60%.

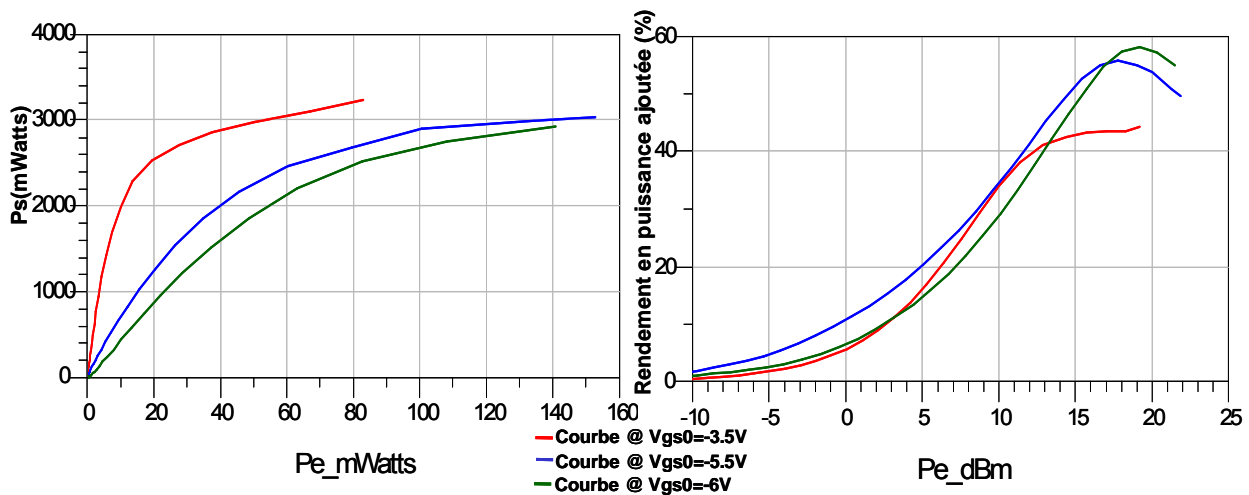


Figure 2-45 : Puissance de sortie et rendement en puissance ajoutée du transistor en fonction de la variation de la puissance d'entrée.

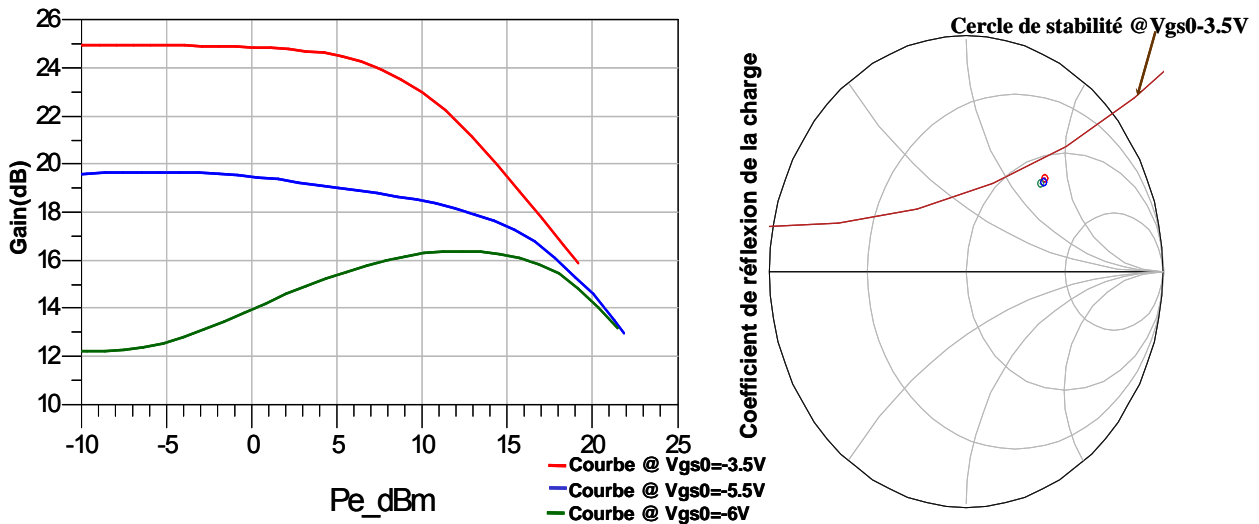


Figure 2-46 : Gain du transistor et impédances de charge pour différentes classes de fonctionnement.

Les courbes de gain figure 2-46 indiquent encore un maximum de platitude pour  $V_{gs0}=-5.5V$ . Les impédances optimales sont évidemment différentes de celles du cas précédent « optimisation pour une puissance de sortie maximale », mais elles sont néanmoins situées dans la même zone.

A titre indicatif, les courbes de température et de courant continu sont données figure 2-47.

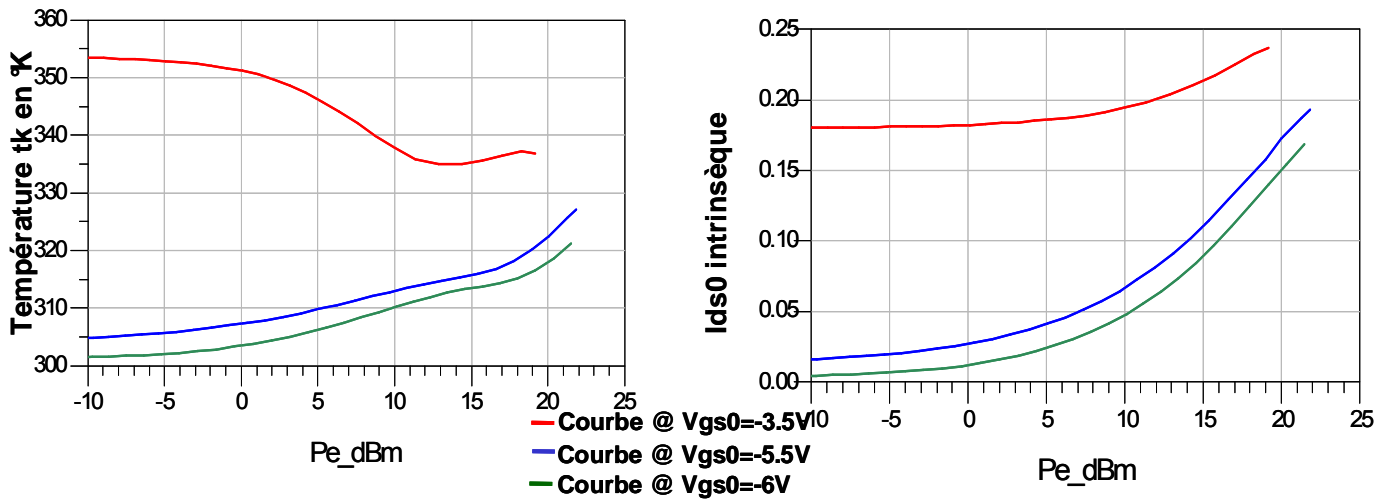


Figure 2-47 : Evolution de la température et du courant continu de sortie  $I_{ds0}$  en fonction de la puissance d'entrée en dBm.



#### IV-4-5-1. Influence des impédances de charge à 2f0 et 3f0 sur les performances lors d'une optimisation en rendement

Nous retenons la courbe à maximum de platitude de gain et nous optimisons les impédances de charge à 2f0 et 3f0 afin d'obtenir un maximum de rendement en puissance ajoutée. Pour terminer nous désactivons le circuit de pièges. La comparaison des trois cas (optimisation à f0 et court circuit ailleurs, optimisation à f0, 2f0, 3f0 et court circuit aux autres fréquences, optimisation à f0, 2f0, 3f0 sans pièges avec court circuit aux autres fréquences) est montrée sur les courbes suivantes (figures 2-48, 2-49 et 2-50).

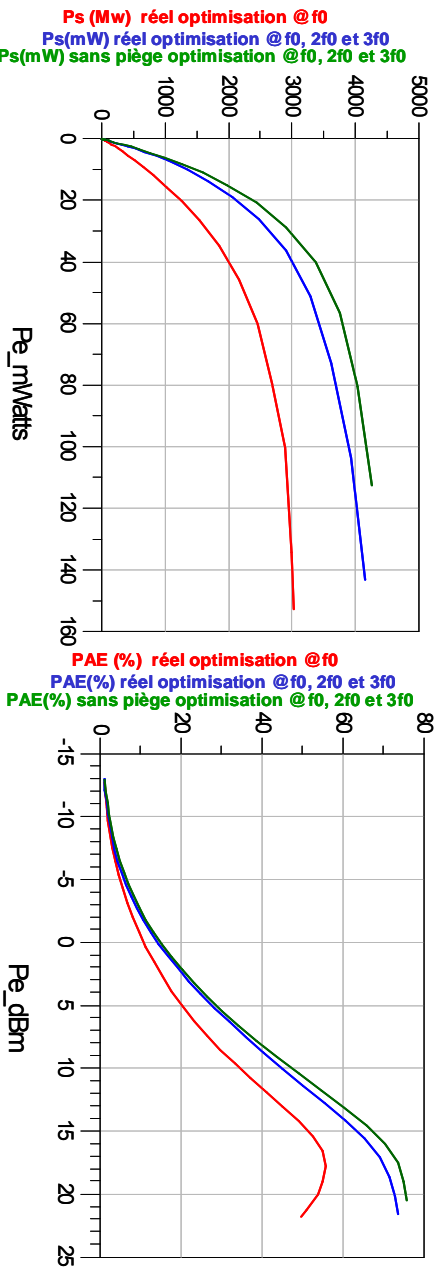


Figure 2-48 : Puissance de sortie et rendement en puissance ajoutée du transistor en fonction de la variation de la puissance d'entrée.

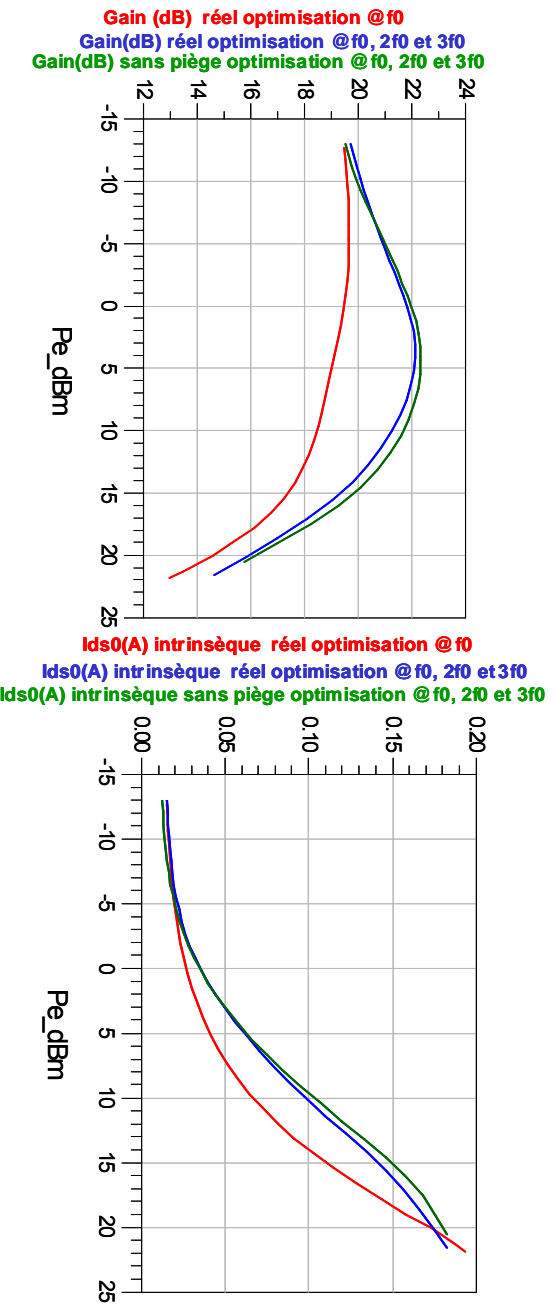


Figure 2-49 : Courbes du rendement et du courant continu de sortie intrinsèque en fonction de la variation de la puissance d'entrée.

La position des impédances de charge optimales est donnée figure 2-50.

Contrairement au cas précédent (figures 2-41, 2-42 et 2-43) on a un impact très fort des impédances aux harmoniques sur la puissance de sortie, le rendement en puissance ajoutée et le profil de gain. La puissance de sortie qui correspond à une puissance d'entrée de 110mW (figure 2-48) est de :

- 3W lorsque l'impédance de charge est optimisée à  $f_0$  et que l'on présente un court circuit à toutes les autres fréquences.
- 4W lorsque l'impédance de charge est optimisée à  $f_0$ ,  $2f_0$ ,  $3f_0$  et que l'on présente un court circuit à toutes les autres fréquences.
- 4.25W lorsque l'impédance de charge est optimisée à  $f_0$ ,  $2f_0$ ,  $3f_0$  et que l'on présente un court circuit à toutes les autres fréquences tout en annulant les pièges.

En ce qui concerne le gain, pour une puissance d'entrée de 0dBm (figure 2-49) les valeurs relevées sont les suivantes :

- 19.5dB dans le cas où l'impédance de charge est optimisée à  $f_0$  et que l'on présente un CC partout ailleurs.
- 21.9 dB dans le cas où l'impédance de charge est optimisée à  $f_0$ ,  $2f_0$ ,  $3f_0$  et que l'on présente un CC partout ailleurs.
- 22dB dans le cas où l'impédance de charge est optimisée à  $f_0$ ,  $2f_0$ ,  $3f_0$  et que l'on présente un CC partout ailleurs tout en supprimant l'effet des pièges.

Pour le rendement en puissance ajoutée (figure 2-49) les valeurs issues de la simulation du modèle pour une puissance d'entrée de 15dBm sont :

- 50% dans le cas où l'impédance de charge est optimisée à  $f_0$  et que l'on présente un CC partout ailleurs.
- 63% dans le cas où l'impédance de charge est optimisée à  $f_0$ ,  $2f_0$ ,  $3f_0$  et que l'on présente un CC partout ailleurs.
- 67% dans le cas où l'impédance de charge est optimisée à  $f_0$ ,  $2f_0$ ,  $3f_0$  et que l'on présente un CC partout ailleurs tout en supprimant l'effet des pièges.

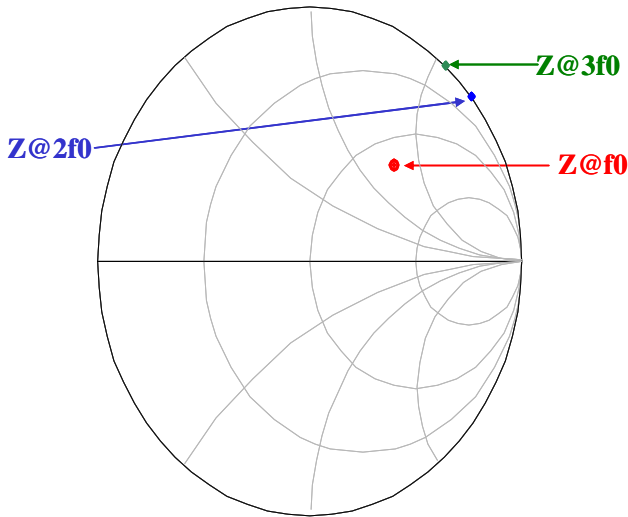


Figure 2-50 : Impédances de charge @  $f_0$ ,  $2f_0$  et  $3f_0$ .

#### IV-4-6. Le compromis entre la puissance de sortie et le rendement

Le compromis puissance de sortie, rendement nous mène au point de polarisation  $(V_{gs0}, V_{ds0}) = (-5V, 30V)$ . A présent le point de polarisation est fixé, nous faisons varier l'impédance de charge de façon à faire varier l'inclinaison du cycle de charge. Sur la figure 2-51 le cycle rouge « pente 1 » représente l'impédance optimale pour une puissance de sortie maximale et le cycle vert « pente 4 » représente l'impédance optimale pour un maximum de rendement en puissance ajoutée. Les cycles violet et bleu sont des cas intermédiaires, l'objectif est de voir l'impact de l'impédance de charge présentée à  $f_0$ ,  $2f_0$  et  $3f_0$  sur l'évolution des performances du transistor.

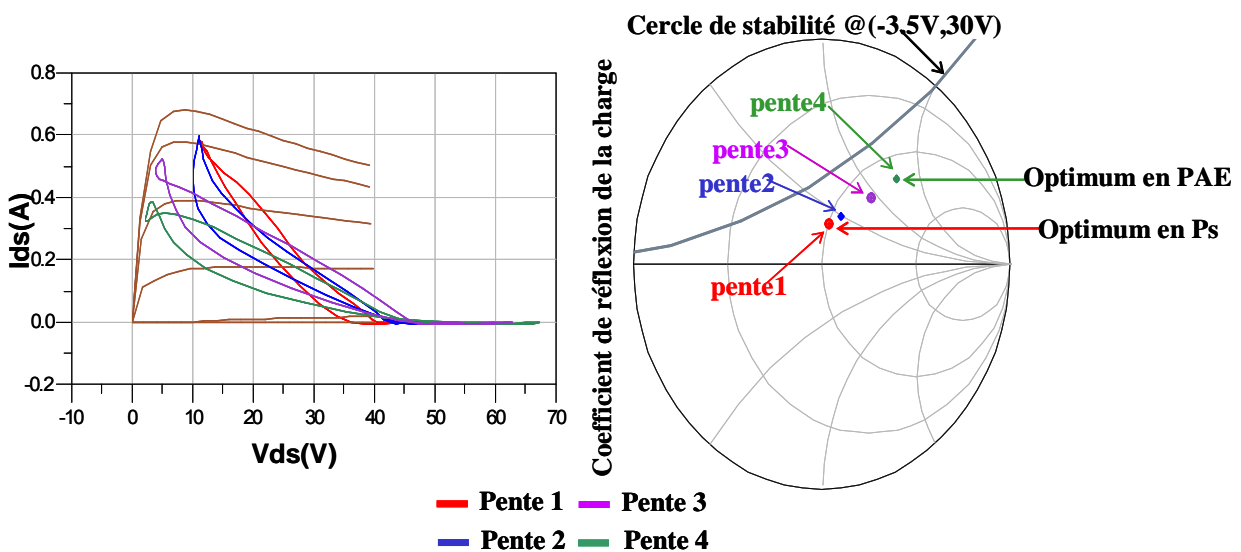


Figure 2-51 : Allure des cycles de charge pour les différentes impédances de charges au point de polarisation  $(V_{gs0}, V_{ds0}) = (-5.5V, 30V)$  et représentation des impédances de charge sur l'abaque de Smith.

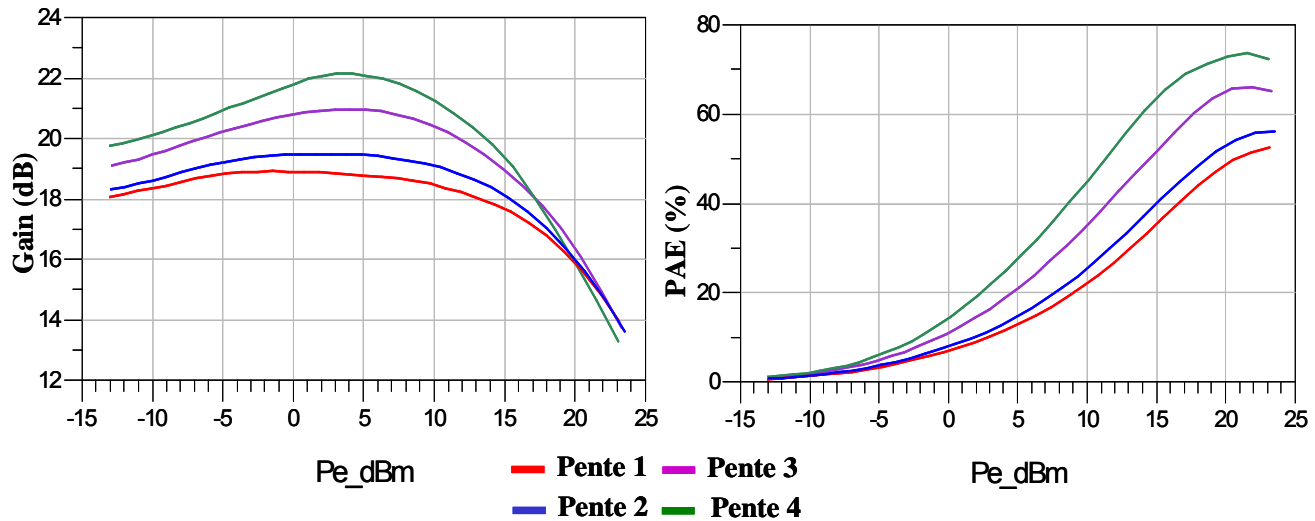


Figure 2-52 : Evolution du gain et du rendement en puissance ajoutée en fonction de la puissance d'entrée.

Le gain simulé sur le graphique gauche de la figure 2-52 indique les valeurs suivantes pour une puissance d'entrée de 5dBm :

- Pour la pente 4 qui correspond à l'optimum en rendement, le gain vaut 22dB.
- Pour la pente 3, le gain vaut 20.8dB.
- Pour la pente 2, le gain vaut 19.5dB.
- Pour la pente 1 qui correspond à l'optimum en puissance de sortie, le gain vaut 18.9dB.

Le rendement en puissance ajoutée simulé qui est montré sur la graphique droit de la figure 2-52 indique les valeurs suivantes pour une puissance d'entrée de 20dB.

- Pour la pente 4 qui correspond à l'optimum en rendement, le rendement vaut 73%.
- Pour la pente 3, le rendement vaut 65%.
- Pour la pente 2, le rendement vaut 53%.
- Pour la pente 1 qui correspond à l'optimum en puissance de sortie, le rendement vaut 48%.

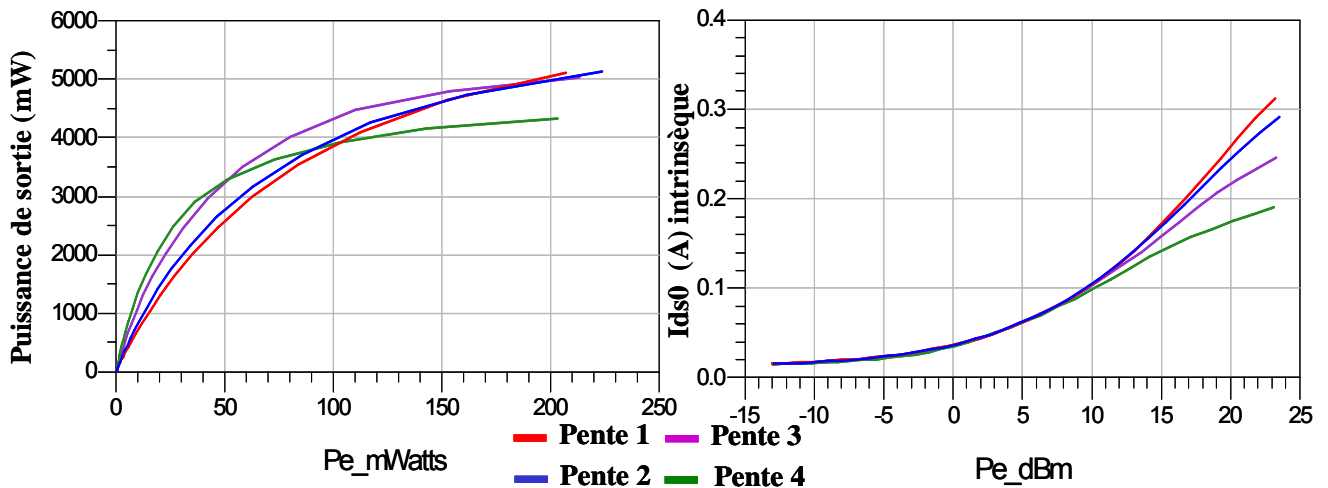


Figure 2-53 : Evolution de la puissance de sortie et du courant de sortie continu en fonction de la puissance d'entrée.

#### IV-5. Simulation fort signal deux tons à $V_{ds0}=30V$ autour de $f_0=3GHz$

Le schéma de simulation sous ADS est donné figure 2-55. Un générateur à deux porteuses espacées de 10MHz autour de 3GHz est utilisé. Les impédances optimales à  $f_0$  obtenues pour un fonctionnement à puissance maximale sont fixées. Les impédances harmoniques sont elles aussi fixées à leur optimum.

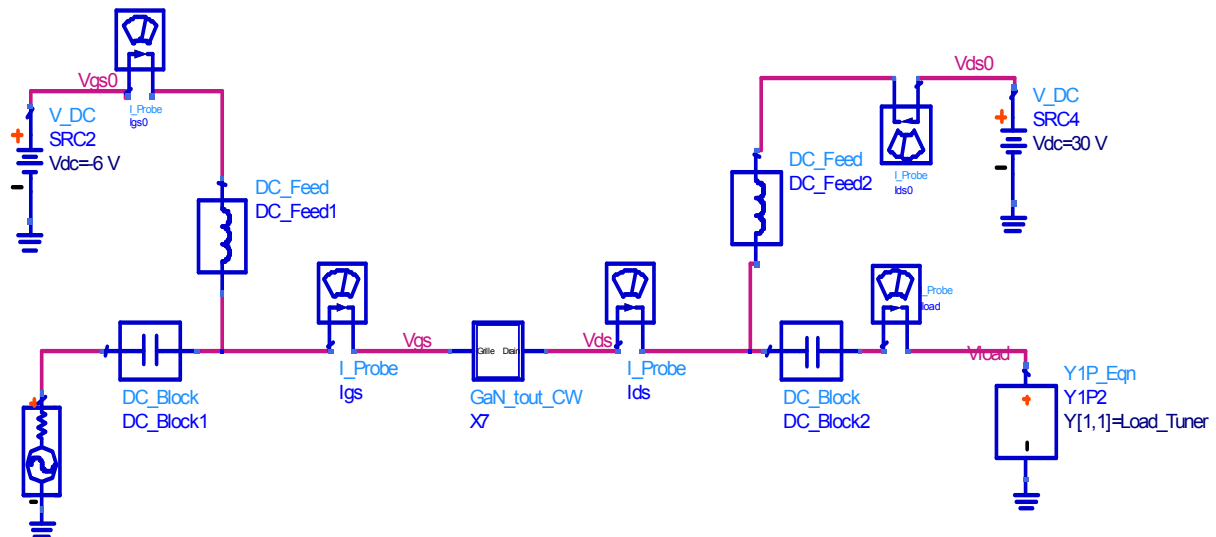


Figure 2-54 : Schéma de simulation pour une excitation deux tons à  $V_{ds0}=30V$  autour de  $f_0=3GHz$ .

Les nombreuses analyses faites par le passé concernant le sujet permettent d'établir que le produit d'intermodulation d'ordre 3 (IMD3) est non seulement dépendant des non linéarités du transistor, des impédances aux fréquences RF présentées dans ses plans d'accès mais aussi des impédances BF ramenées par les circuits de polarisations, et du point de polarisation (et donc

indirectement des non linéarités intrinsèques). Mais d'une façon générale l'IMD3 est tout particulièrement dépendant de la transductance  $G_m$  [II.14].

Un autre aspect de la physique influence grandement les produits d'intermodulations : la thermique dynamique. L'enveloppe du signal bi porteuses bat au rythme de la fréquence BF imposée par l'écart fréquentiel. Contrairement à un signal monoporteuse dont l'enveloppe constante ne va exciter que le régime thermique statique, l'enveloppe non constante du signal bi porteuses excite le régime thermique dynamique.

Les impédances présentées aux battements BF sont optimisées et fixées pour la meilleure linéarité. On a obtenu une impédance de source BF ayant un coefficient de réflexion de  $0.9 e^{j360}$  (proche coté circuit ouvert) et une impédance de charge en BF ayant un coefficient de réflexion de  $0.75e^{j170}$  (proche coté court circuit).

Les courbes de  $\left(\frac{C}{I}\right)_3$  et de rendement en fonctionnement bi porteuses sont données figure 2-55. Le rapport  $\left(\frac{C}{I}\right)_3$  est défini comme étant la différence de puissances exprimée en dBc entre la raie à la fréquence  $f_1$  ou bien à la fréquence  $f_2$  et la raie d'intermodulation à la fréquence  $2f_1-f_2$  ou  $2f_2-f_1$ . Ce qui permet de définir le  $\left(\frac{C}{I}\right)_3$  gauche et le  $\left(\frac{C}{I}\right)_3$  droit car en pratique, leurs valeurs peuvent être différentes. Pour une caractérisation globale, le rapport d'intermodulation d'ordre 3 est souvent exprimé par la formulation suivante :

$$\left(\frac{C}{I}\right)_3 = 10 \times \log_{10} \left( \frac{C_1 + C_2}{I_1 + I_2} \right) \quad (2-9)$$

#### **IV-5-1. Maximisation de la puissance de sortie**

Si l'on se fixe une spécification de linéarité égale à 30dBc voisine d'une spécification d'ACPR égale à 37dBc, on voit que l'on peut obtenir un rendement de 34% avec une puissance de 31dBm en utilisant l'impédance de charge donnant une optimisation de puissance et un point de polarisation de grille  $V_{gs0} = -5.5V$  qui donne la meilleure platitude de gain en fonction de la puissance d'entrée (figures 2-55 et 2-56).

Pour le point de polarisation de grille  $V_{gs0}=-3.5V$ , le rendement correspondant à un  $\left(\frac{C}{I}\right)_3$  de 30dBc est 19% avec une puissance de sortie de 30dBm (figures 2-55 et 2-56).

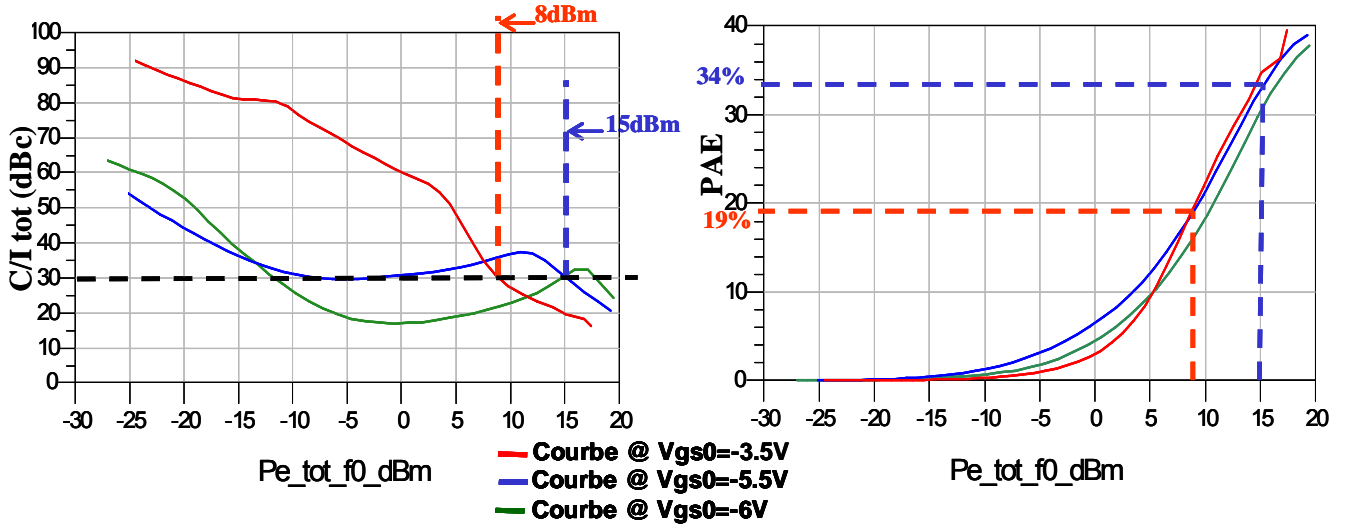


Figure 2-55 : Evolution du  $(C/I)_3$  et du rendement en puissance ajoutée du transistor en fonction de la variation de la puissance d'entrée.

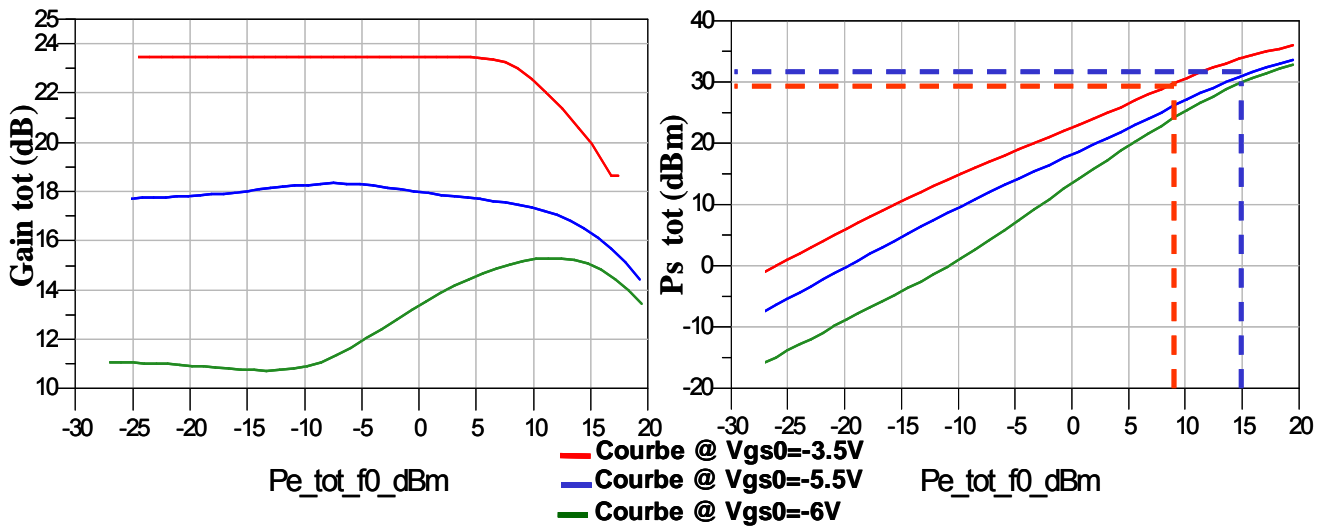


Figure 2-56 : Variation du gain et de la puissance de sortie en fonction de la puissance d'entrée.

#### IV-5-2. Maximisation du rendement

Nous effectuons ensuite la même démarche avec des impédances de charge conduisant à une optimisation du rendement.

Les résultats sont données figures 2-57 et 2-58.

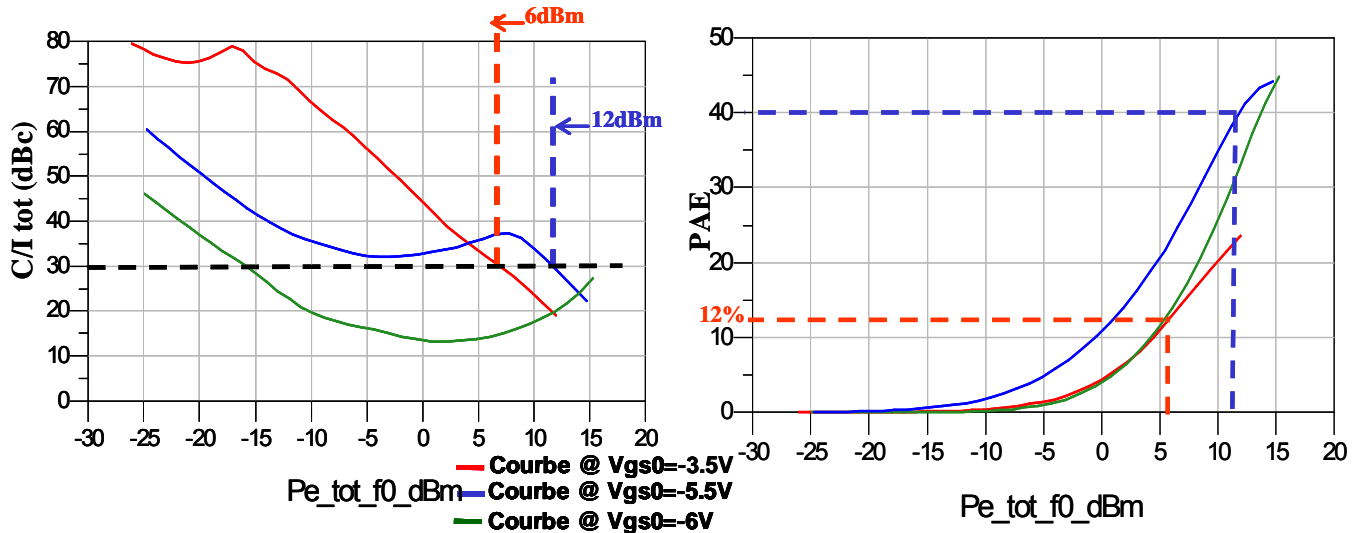


Figure 2-57 : Evolution du  $(C/I)_3$  et du rendement en puissance ajoutée du transistor en fonction de la variation de la puissance d'entrée.

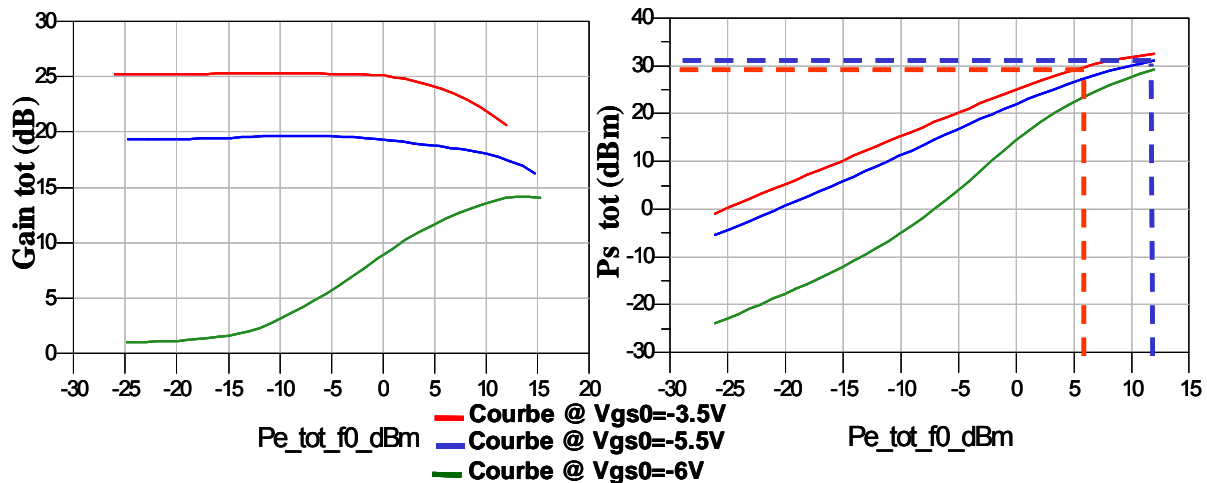


Figure 2-58 : Variation du gain et de la puissance de sortie en fonction de la puissance d'entrée.

Si on se fixe le même critère que précédemment, c'est-à-dire, 30dBc de linéarité, on peut constater que l'on atteint 40% de rendement pour une puissance de sortie de 31.5dBm au point de polarisation  $(V_{gs0}, V_{ds0}) = (-5.5V, 30V)$  (figures 2-57 et 2-58). Alors qu'on ne dépasse pas les 12% de rendement avec une puissance de sortie de 30 dBm au point de polarisation  $(V_{gs0}, V_{ds0}) = (-3.5V, 30V)$  (figures 2-57 et 2-58).

En analysant les deux cas précédents, nous pouvons déduire que le point de polarisation le plus intéressant en terme de linéarité et de performances en puissance et rendement est le point de polarisation  $(V_{gs0}, V_{ds0}) = (-5.5V, 30V)$  que ce soit pour une optimisation en rendement ou en puissance de sortie.



### IV-5-3. Le compromis entre la puissance de sortie et le rendement

Le compromis puissance de sortie, rendement et linéarité nous conduit au point de polarisation  $(V_{gs0}, V_{ds0}) = (-5.5V, 30V)$ . Nous faisons varier l'inclinaison du cycle de charge en faisant varier les impédances de charges de la même manière qu'au paragraphe IV-4-6, figure 2-51.

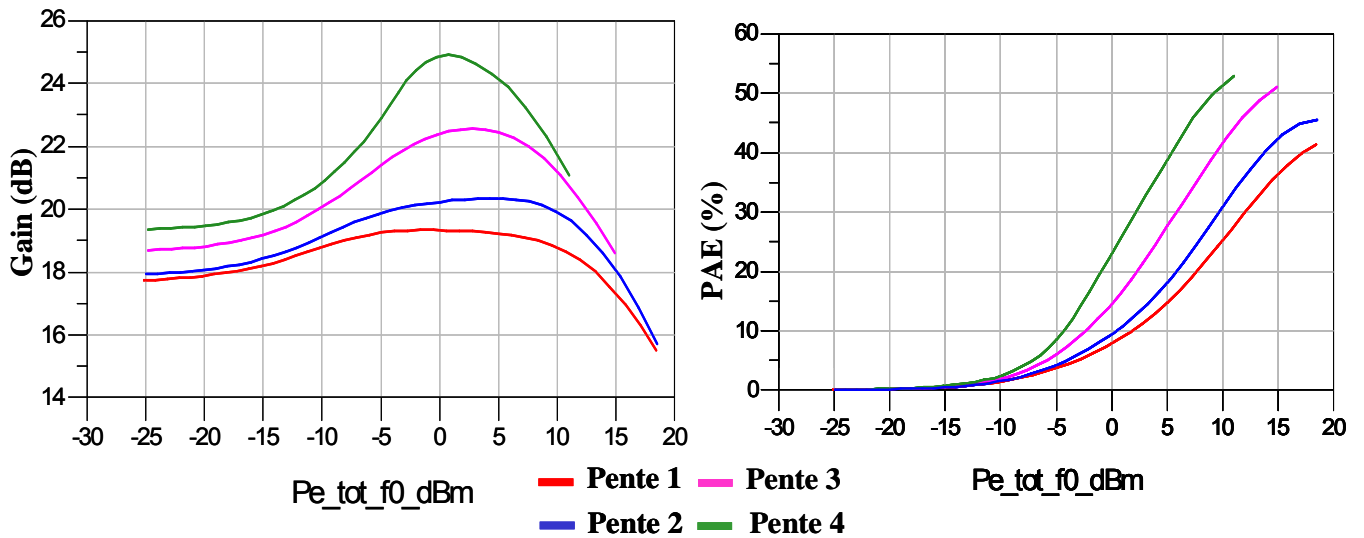


Figure 2-59 : Evolution du gain et du rendement en puissance ajoutée en fonction de la puissance d'entrée.

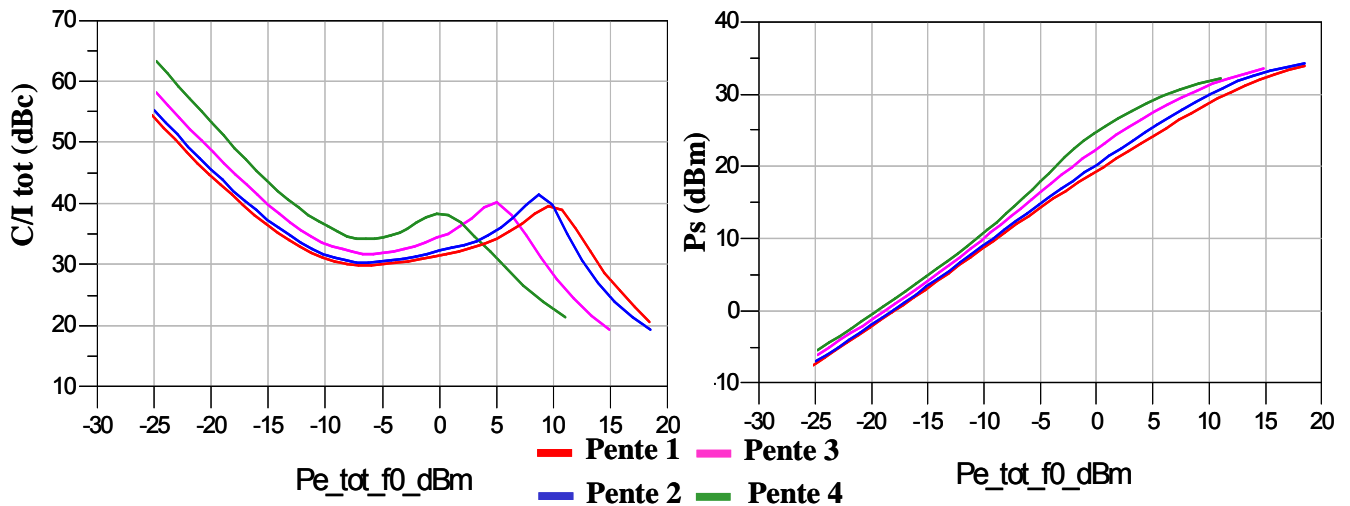


Figure 2-60 : Evolution du  $(C/I)_3$  et de la puissance de sortie en fonction de la puissance d'entrée.

Les courbes rouges correspondent à une optimisation en puissance de sortie et les courbes vertes correspondent à une optimisation en rendement en puissance ajoutée.

performances	optimisation en puissance	optimisation en rendement
<b>Ps(dBm)@ 30dBc</b>	<b>31</b>	<b>31.5</b>
<b>Rendement en puissance ajoutée (%)</b>	<b>34</b>	<b>40</b>
<b>(C/I)<sub>3</sub> dBc</b>	<b>≤30dBc</b>	<b>≤30dBc</b>

**Tableau 2-2 : Résumé des performances du transistor @ 30dBc de (C/I)<sub>3</sub> pour une optimisation en puissance et une optimisation en rendement.**

Si on se base une fois de plus sur le même critère de linéarité que précédemment, en utilisant le même raisonnement, nous pouvons constater que l'optimisation en rendement donne les meilleures performances en puissance, rendement et linéarité (figures 2-59 et 2-60).

De plus, comme nous pouvons le constater à partir des figures 2-59 et 2-60, et tout particulièrement du graphique droit de la figure 2-60 qui représente la puissance de sortie en mWatts en fonction de la puissance d'entrée en mWatts. Les impédances qui correspondent aux inclinaisons du cycle de charge suivant les pentes 3 et 4, engendrent des difficultés de convergences de la simulation à fort niveau.

#### **IV-5-4. Influence des pièges sur la linéarité**

A présent nous gardons les courbes à  $(V_{gs0}, V_{ds0}) = (-5.5V, 30V)$  pour une impédance de charge optimisée en puissance de sortie, puis nous annulons les pièges. D'après la figure 2-61, nous constatons que les pièges ont un effet linéarisant mais qu'ils dégradent le gain, le rendement ainsi que la puissance de sortie.

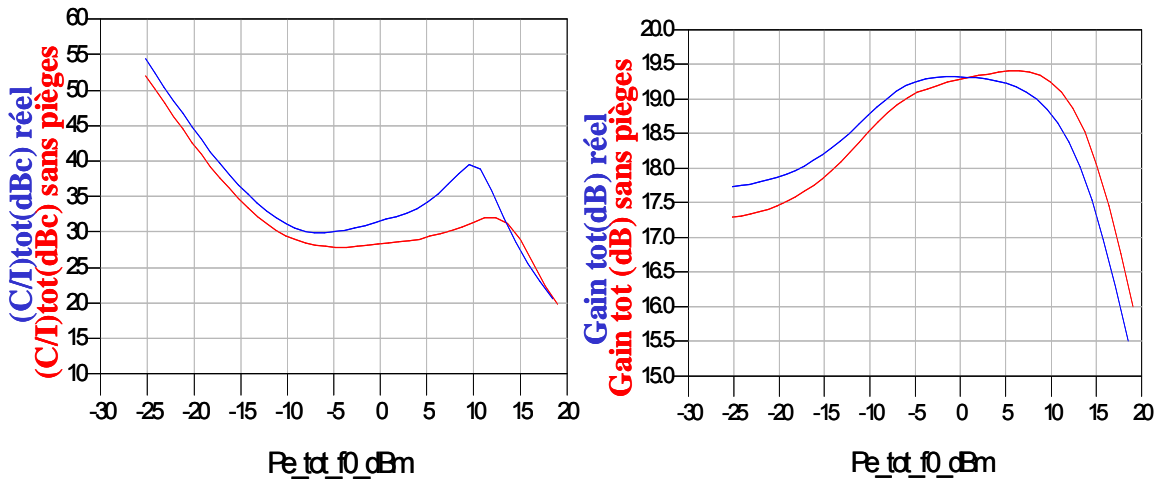
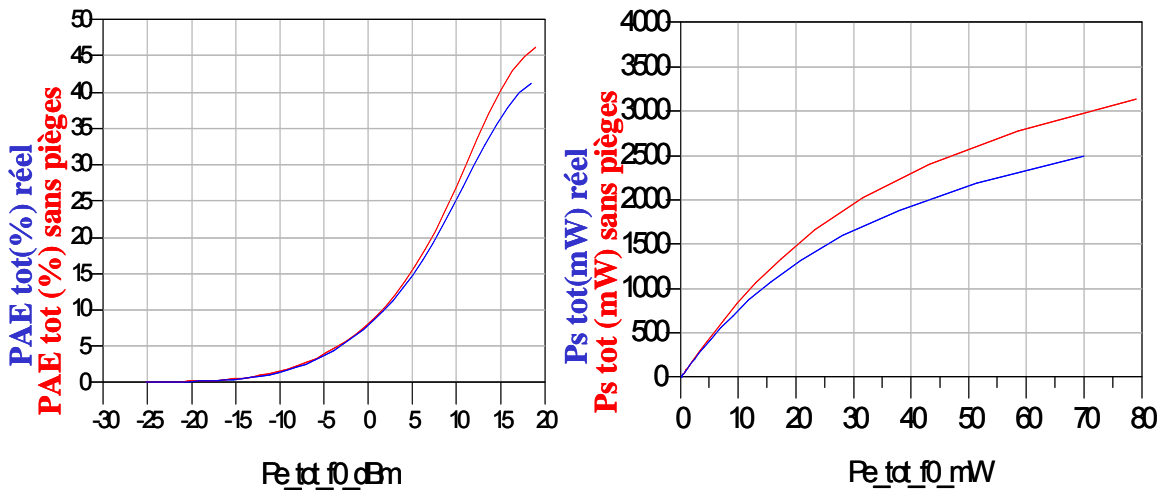

 Figure 2-61 : Evolution du  $(C/I)_3$  et du gain en fonction de la puissance d'entrée.


Figure 2-62 : Evolution du rendement en puissance ajoutée et de la puissance de sortie en fonction de la puissance d'entrée.

Sur le graphique gauche de la figure 2-62, si on se place à 17.5 dBm de puissance d'entrée, le rendement en puissance ajoutée sans les pièges vaut 45% alors que le réel vaut 40%. Idem pour la puissance de sortie, si on se place à 70 mW en puissance d'entrée (graphique de droite, figure 2-62), la puissance de sortie sans les pièges vaut 3Watts, alors que celle avec les pièges vaut 2.5Watts.

#### IV-5-5. Simulation fort signal en mode CW impulsionnel à $V_{ds0}=30V$ et à $f_0=3GHz$

La configuration utilisée pour cette série de simulation sous ADS est présentée sur le synoptique de la figure 2-63.

On utilise un générateur  $50\Omega$ , ainsi qu'une source d'impulsion avec une largeur d'impulsion de  $2\mu s$  et une période de récurrence de  $20\mu s$  afin de générer notre signal CW impulsionnel à 3GHz.

Deux alimentations fonctionnant en mode impulsif sont utilisées afin de polariser simultanément la grille et le drain du transistor.

En sortie, une boîte d'admittance est utilisée, elle fixe les impédances de charge à  $f_0$ ,  $2f_0$  et  $3f_0$  afin d'obtenir un maximum de puissance de sortie. Un court circuit est présenté à toutes les autres fréquences.

Dans cette partie, notre étude portera uniquement sur le cas de l'optimum en puissance, car nous avons eu des problèmes de convergence lors des simulations pour l'impédance correspondant à l'optimum en rendement en puissance ajoutée.

Comme nous l'avons déjà mentionné plus haut, la constante de temps de capture des pièges est de l'ordre de la micro seconde, alors que la constante d'émission des pièges est l'ordre de la milli seconde. A cause de la divergence du modèle lors de l'application d'impulsions de l'ordre d'une milli seconde. Nous n'avons pas pu simuler l'impact de l'émission des pièges sur les performances en mode CW impulsif.

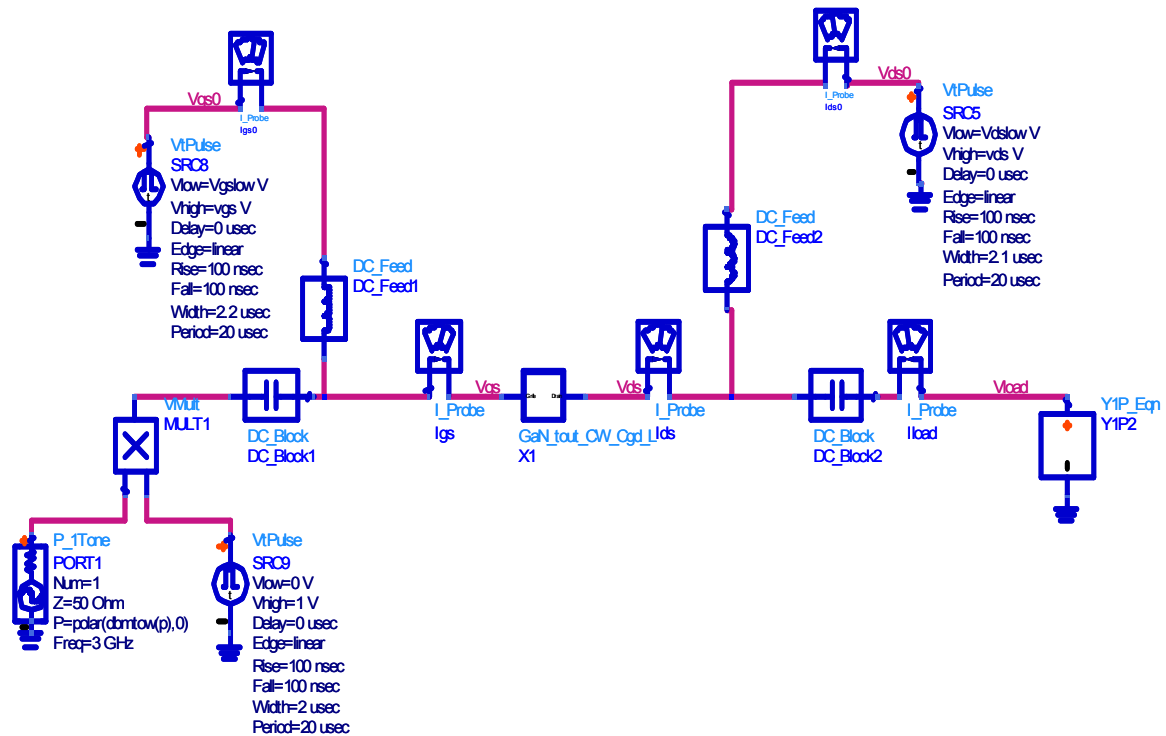


Figure 2-63 : Schématique de la simulation CW en mode impulsif.

Pour que le modèle converge mieux, nous avons linéarisé la capacité Cds qui était jusqu'à ce stade de l'étude non linéaire. Nous avons réglé sa valeur en faisant un compromis entre le gain bas niveau et la puissance de sortie. Les résultats obtenus sont montrés figures 2-64, 2-65 et 2-66.

Les résultats sont donnés ici pour une impulsion de tension de grille allant de 0V à -5V ayant une durée de 2 $\mu$ s et un rapport cyclique de 10%. La tension de drain est pulsée de 0V à 30V. Le signal RF et les tensions de polarisation sont appliqués en même temps.

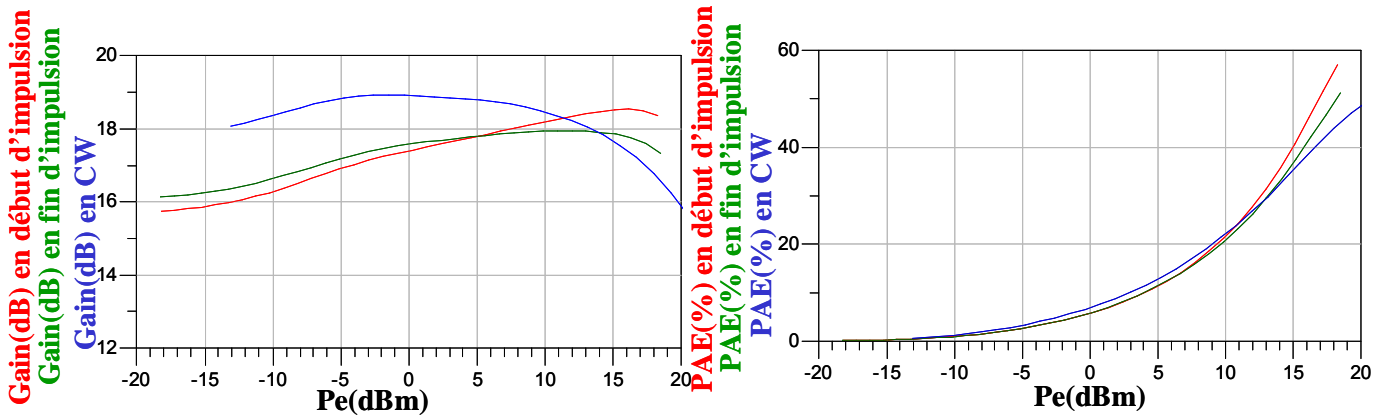


Figure 2-64 : Evolution du gain et du rendement en puissance ajoutée en fonction de la puissance d'entrée.

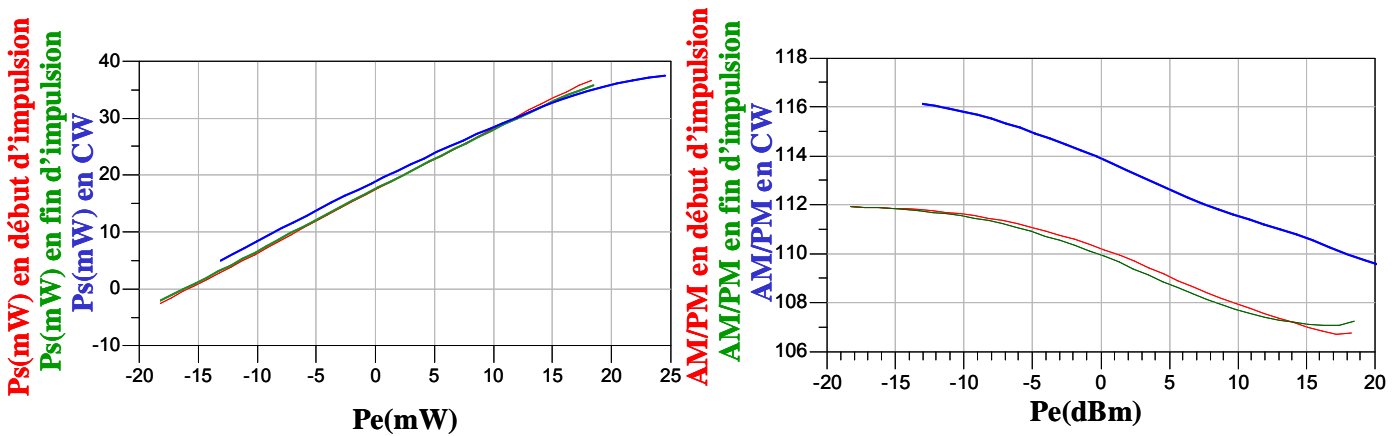


Figure 2-65 : Evolution de la puissance de sortie et de l'AM/AM en fonction de la puissance d'entrée.

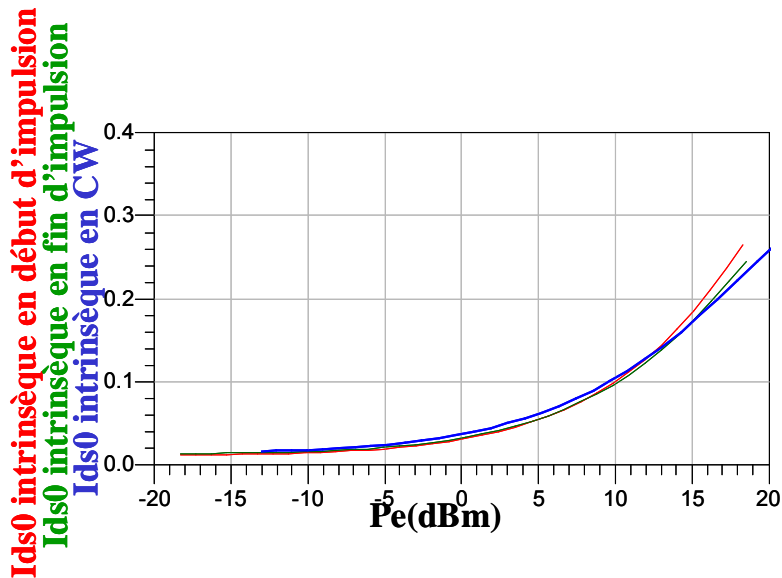


Figure 2-66 : Evolution du courant de sortie continu en fonction de la puissance d'entrée.

Ces courbes nous indiquent seulement une grande sensibilité sur le gain.

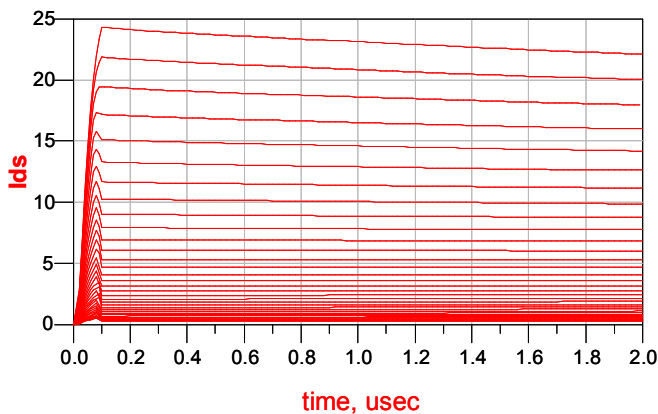


Figure 2-67 : Evolution du courant de sortie en fonction du temps.

La figure 2-67 montre une diminution du courant de sortie  $I_{ds}$  en fonction du temps, cela est dû au phénomène de capture des pièges et de la thermique qui vont dans le même sens.

#### IV-6. Analyse en bi porteuses en mode impulsionnel

Quelques simulations de principe relativement complexes qui mettent à rude épreuve les problèmes de convergence sont en cours. Elles seront indiquées dans un complément à ce mémoire provisoire.

## **V - Conclusion**

Ce chapitre a donné une description d'un modèle non linéaire relativement complexe développé à XLIM dans le cadre de la thèse de Cyril Lagarde.

Le cheminement des simulations effectuées en CW a été de dégager méthodiquement les meilleures conditions de fonctionnement en terme de compromis rendement/linéarité.

Nous nous sommes heurtés à des difficultés de convergence pour des analyses en mode transitoire d'enveloppe pour un fonctionnement fort signal pulsé. Quelques investigations supplémentaires sont en cours.

A noter enfin que des simulations des zones de fonctionnement optimales du transistor constituent une bonne base pour appréhender la caractérisation fonctionnelle fort signal proposée au chapitre III.

## Bibliographie

**[II.1] Z. OUARCH**

“Caractérisation et modélisation des effets de pièges et thermiques des transistors à effet de champ sur AsGa : Application à la simulation de la dynamique lente des circuits non linéaires micro-ondes”

*Thèse de doctorat soutenue le 28 Janvier 1999, Université de Limoges.*

**[II.2] R.E. LEONI AND AL**

“A phenomenologically based transient SPICE model for digitally modulated RF performance characteristics of GaAs MESFETs”

*IEEE Trans. MTT, Vol. 49, No. 6, June 2001.*

**[II.3] C. LAGARDE**

“Modélisation de transistor de puissance en technologie GaN: Conception d'un amplificateur de type Doherty pour les émetteurs à puissance adaptative”

*Thèse de doctorat soutenue le 29 Septembre 2006, Université de Limoges.*

**[II.4] C. LAGARDE, J.P. TEYSSIER, P. BOUYASSE AND AL**

“A new non-linear electrothermal 3D spline model with charge integration for power FETs”

*IEEE European Microwave Conference, Paris 2005.*

**[II.5] C. CHARBONNIAUD**

“Caractérisation et modélisation électrothermique non linéaire de transistors à effet de champ GaN pour l'amplification de puissance micro-onde”

*Thèse de doctorat, Université de Limoges, Octobre 2005.*

**[II.6] S. AUGAUDY**

“Caractérisation et modélisation des transistors micro-ondes, application à l'étude de la linéarité des amplificateurs à fort rendement”

*Thèse de doctorat soutenue le 6 Mars 2002, Université de Limoges.*

**[II.7] L.O. CHUA, P.M. LIN**

“Computer aided analysis of electronic circuits: algorithms and computational techniques”

*Prentice Hall-Englewood Cliffs, N.J, 1975.*

**[II.8] A.K. JASTRZEBSKI, M.I. SOBHY**

“Analysis of non-linear microwave circuits using state-space approach”

*Proceedings Int. Symp. CAS, pages : 1119-1122, May 1984.*

**[II.9] F. FILICORI**

“Nonlinear microwave circuits analysis using harmonic balance techniques”

*Proceedings of 15<sup>th</sup> European Microwave Conference, pages: 1104-1109, 1985.*

**[II.10] M. GAYRAL, E. NGOYA, R. QUERE, J. ROUSSET, J. OBREGON**

“The spectral balance: a general method analysis of nonlinear microwave circuits driven by non harmonically related generation”

*IEEE Symp. On MTT, pages: 119-121, 1987.*

**[II.11] E. NGOYA**

“Contribution à la création d'outils de CAO des circuits non linéaires micro-ondes”

*Thèse de doctorat, Université de Limoges, 1988.*

**[II.12] R. QUERE**

“Contribution à l'analyse de la stabilité des circuits non linéaires : Application à la CAO de dispositifs micro-ondes”

*Thèse de doctorat de l'université de Limoges, n°13-89, Juin 1989.*

**[II.13] E. NGOYA, R. LARCHEVEQUE**

“Envelope Transient Analysis : A new method for the transient and steady state analysis of microwave communication circuits and systems”

*IEEE IMS San Francisco, June 1996.*



**[II.14] M. GUYONNET**

“Modélisation Electrothermique Non Linéaire de Transistors de Puissance LDMOS: Application à la Détermination de Règles d’Echelle”

*Thèse de doctorat soutenue le 25 Mars 2005, Université de Limoges.*

---

**Chapitre 3 : Développement du système de  
caractérisation de puissance - rendement et  
linéarité de transistors de puissance en mode  
impulsionnel.**



## **I - Introduction**

Nous ne ferons pas dans ce chapitre un rappel des différents aspects liés aux systèmes de mesure de type charge et/ou source active en détaillant les techniques, les avantages et les inconvénients de chacune d'elles. De nombreux travaux ont été réalisés dans ce domaine et sur ces thèmes comme en témoignent les nombreuses références de la bibliographie [III-1], [III-2], [III-3], [III-4], [III-5].

Dans ce chapitre, seront indiqués les aspects essentiels qui ont conduit au choix de telle ou telle technique de caractérisation. Beaucoup de ces choix ont été motivés par l'objectif recherché dans le laboratoire XLIM d'évoluer vers des caractérisations de forte puissance (de l'ordre de 10 Watts actuellement). Cependant, des mesures de composants de quelques Watts seulement seront rapportées dans ces travaux.

Les mesures présentées dans ce chapitre sont de deux types :

- Des mesures de différents transistors (Transistors Bipolaires à Hétérojonction AsGa de la fonderie UMS et Transistors à Effets de Champ GAN de la société THALES-TIGER) à partir d'excitations microondes de type CW impulsionnel.
- Des mesures nouvelles qui n'ont pas, à notre connaissance, été relevées dans la littérature, à savoir des mesures à partir d'excitations microondes de type biporteuses impulsionnel. Ces mesures ont été réalisées sur des Transistors à Effets de Champ GAN de la société THALES-TIGER.

## **II - Description du système de caractérisation –Généralités.**

### **II-1. Prélèvement des ondes pour une caractérisation vectorielle de composants de forte puissance.**

Afin de mesurer avec précision les puissances réellement entrantes et délivrées par le dispositif sous test (Transistor) et pour avoir accès à l'information de phase et de gain (AM/PM), les coupleurs de mesures doivent être placés entre le transistor et les systèmes de variations de charge comme indiqué sur la figure 3-1.

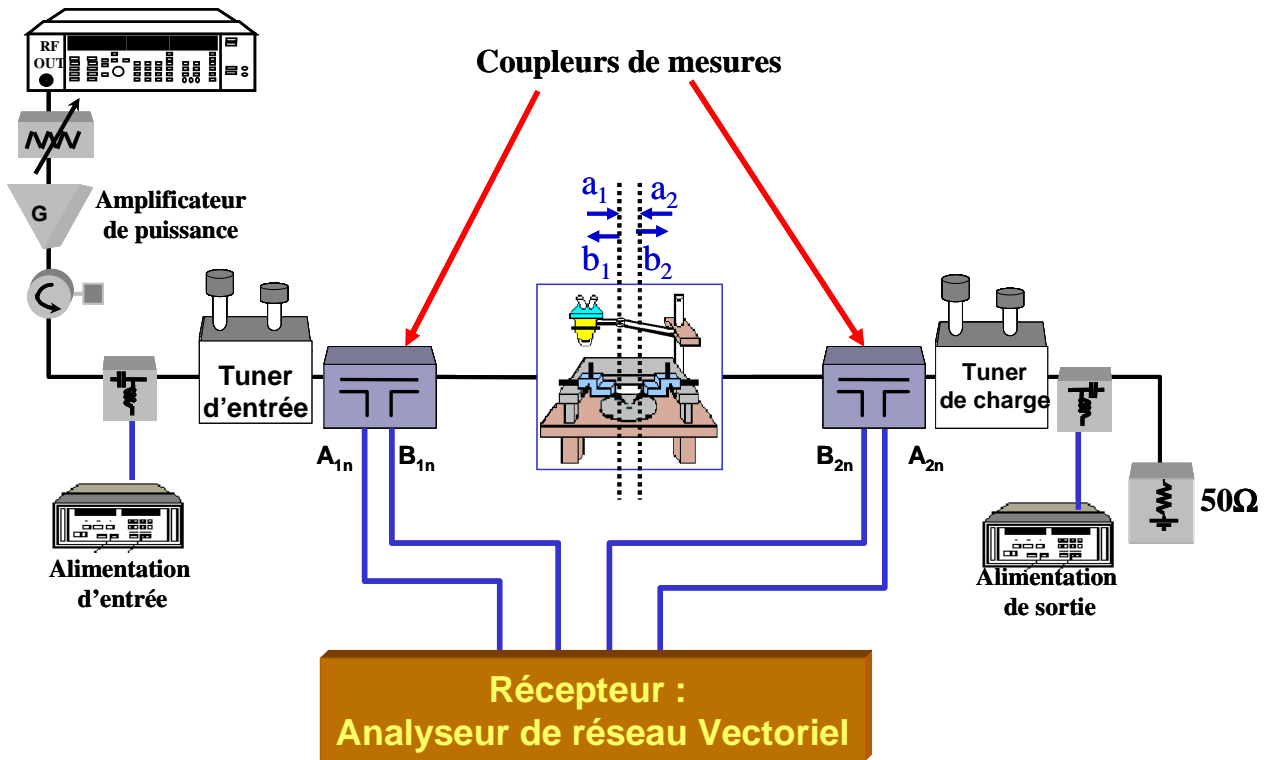


Figure 3-1 : Diagramme général de caractérisation fort signal de transistors radiofréquence et microonde.

Après calibrage, les impédances de source et de charge peuvent être modifiées à l'aide des tuners électromécaniques. Les mesures des puissances entrantes et sortantes aux fréquences d'intérêt  $f_i$  peuvent être obtenues grâce aux relations suivantes :

$$P_e(f_i) = \frac{1}{2} \left[ |a_1(f_i)|^2 - |b_1(f_i)|^2 \right] \quad (3-1)$$

$$P_s(f_i) = \frac{1}{2} \left[ |b_2(f_i)|^2 - |a_2(f_i)|^2 \right] \quad (3-2)$$

Ces puissances peuvent être calculées même aux fréquences harmoniques qui ne passent pas toujours les tuners (cas où les tuners présentent à ces fréquences des court-circuits variables).

De même, des mesures précises en gain complexe (AM/AM et AM/PM) peuvent être obtenues avec le type de banc présenté sur la figure 3-1 : ce type de caractérisation est primordial pour la validation des modèles CAO de transistors.

La difficulté majeure pour la caractérisation de composants de puissance consiste à minimiser les pertes entre les plans de référence du Dispositif Sous Test (DST) et le connecteur d'accès des tuners. C'est encore plus critique dès lors qu'il s'agit de composants à caractériser sous

pointes. Typiquement, pour un système sous pointes avec coupleur large bande, le module du coefficient de réflexion maximal qu'il est possible de présenter au DST est très vite limité à une valeur de l'ordre de 0,4 pour une fréquence  $\geq 4\text{GHz}$ .

Ces tuners permettent toutefois de synthétiser rapidement des coefficients de réflexion les plus élevés possibles en sortie du transistor. Ils permettent en entrée de ne pas surdimensionner l'amplificateur de puissance en sortie de la source micro-onde.

La minimisation des pertes entre ces deux plans peut toutefois être optimisée en :

- minimisant les longueurs de câble.
- connectant des réseaux de polarisation derrière les tuners.
- en sélectionnant des coupleurs présentant les plus faibles pertes d'insertion possibles. Dans ce domaine, les coupleurs en guide d'onde présentent des caractéristiques de pertes d'insertion très faibles et donc très intéressantes. Cependant, ceux-ci, par nature, présentent des circuits ouverts aux basses fréquences susceptibles de rendre instable le composant pendant la mesure. L'ajout de réseaux d'atténuation pour éviter ces oscillations va malheureusement à l'encontre de la minimisation des pertes et conduit à perdre le bénéfice recherché.

Des coupleurs coaxiaux seront donc utilisés dans le banc de caractérisation mis au point dans le cadre de ce travail de thèse. Des recherches actuelles montrent qu'une solution pratiquement idéale à notre avis consiste à utiliser un coupleur discret (ligne à fente avec deux sondes) comme décrit dans la référence [III-10].

## **II-2. Synthèse d'impédance – Boucle active et Charge passive**

Au cours de ce travail de thèse aucune optimisation de type source-pull n'a été réalisée. L'entrée des composants a donc toujours été fermée sur 50 ohms avec la nécessité de systématiquement surdimensionner l'amplificateur de puissance d'instrumentation de la chaîne émission du banc de mesure.

Par conséquent ce paragraphe ne traite uniquement que de la synthèse d'impédance de charge à la fréquence fondamentale. Dans ces travaux de recherche, aucune caractérisation

multiharmonique n'a été réalisée. La justification de ce choix sera faite plus tard dans ce paragraphe.

Les principes de la charge passive et de la charge active sont rappelés sur les figures suivantes :

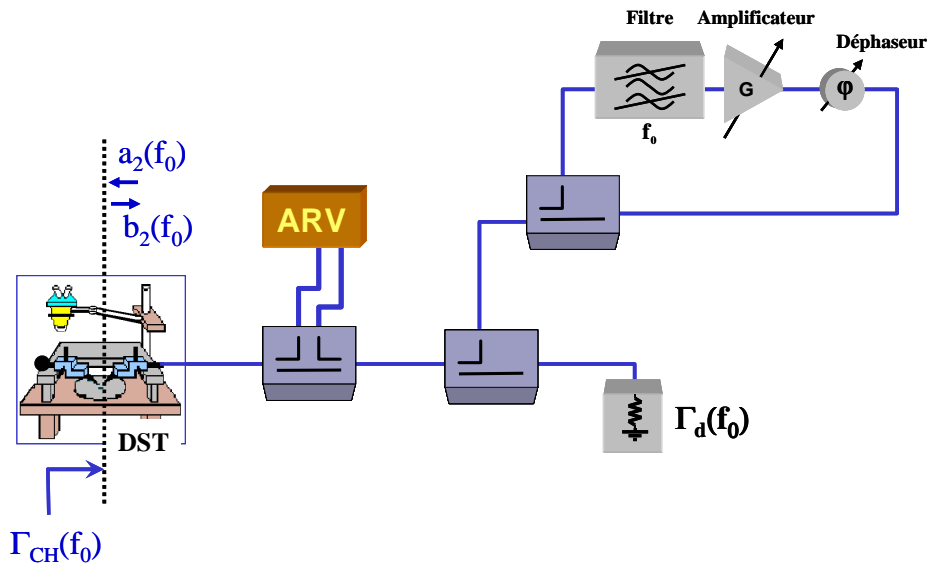


Figure 3-2 : Principe de la boucle active modifiée au fondamental [III.5].

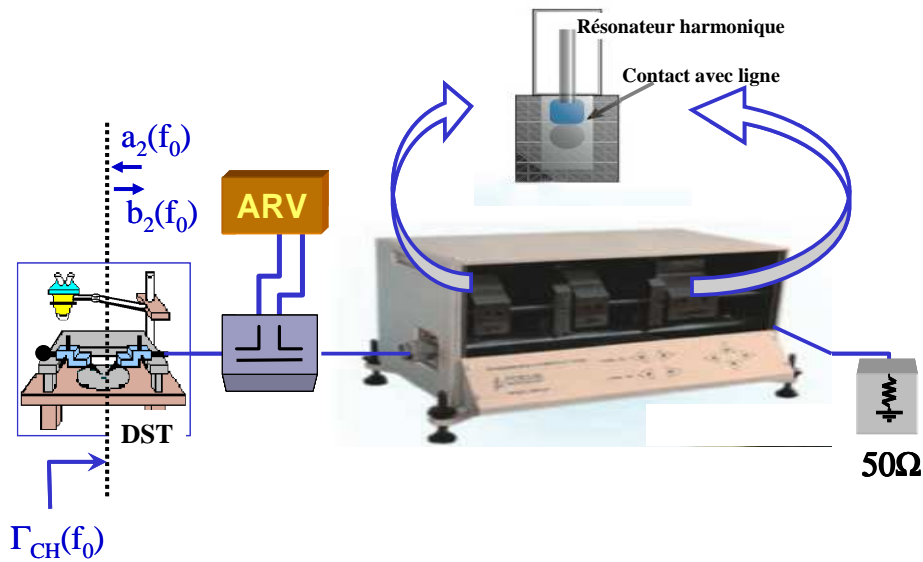


Figure 3-3 : Principe des tuners harmoniques [III.6].

Dans le cadre de mesure de composants de très fortes puissances (puissance de sortie supérieure à 10 Watts), la solution du tuner électromécanique passif est la plus appropriée (compacité, linéarité idéale, solutions disponibles de contrôle des harmoniques [III-6]).

Le problème majeur associé à l'utilisation de ces tuners réside dans la limite maximale du module du coefficient de réflexion qui peut être obtenu si des solutions fondées sur l'utilisation de sondes de signal placées au plus près du composant ne sont pas mises en œuvre [III-10].

Pour la caractérisation de transistors de très fortes puissances, il est aussi possible d'associer aux dispositifs sous test des systèmes de lignes microstrip permettant la transformation d'impédances en entrée et en sortie de ces composants [III.8].

L'utilisation de la boucle active, qu'elle soit au fondamental et/ou aux harmoniques, est à notre sens réservée uniquement aux basses et très moyennes puissances inférieures ou de l'ordre du Watt car elle nécessite là aussi un surdimensionnement de l'amplificateur de boucle qui doit rester linéaire quelle que soit l'impédance qui doit être synthétisée. Par ailleurs, cette boucle active peut présenter des problèmes potentiels d'instabilité. Enfin, le plus important inconvénient de cette boucle est lié au temps de propagation de groupe (TPG) qui lui est associé. En effet, le TPG de la boucle est non négligeable et constitue donc un problème majeur pour la synthèse d'impédances qui devraient rester relativement fixes sur une bande de fréquence déterminées comme celle de signaux modulés (impulsion étroite, biporteuse ou autre).

En résumé dans le cadre de ces travaux, la caractérisation de TBH AsGa de moyenne puissance (environ 1Watt), en bande X et avec des excitations de type CW, est faite en synthétisant des impédances de charge par la méthode de la boucle active. En effet, il est nécessaire de pouvoir synthétiser pour ces composants des modules de coefficients de réflexion en charge de l'ordre de 0,6. Cette valeur n'est pas atteignable avec le matériel passif (tuner) présent actuellement dans le laboratoire. Pour les travaux réalisés nous n'avons pas réellement besoin de synthèse des impédances aux harmoniques.

Quant aux mesures de composants grands gaps GaN dont la puissance est de l'ordre de 2W à 3GHz, la méthode de la charge passive (tuner) a été utilisée. Cette mise en œuvre de variation de charge passive a été la seule possible à partir du moment où les signaux d'excitation étaient complexes (signaux modulés de type biporteuse impulsionnelle). Une autre justification de l'utilisation des tuners résidait dans le fait que les impédances de charge pour les fonctionnements optimaux de ces composants étaient assez proches de 50 ohms. De plus, là aussi nous n'avons pas



de réels besoins de synthèse d'impédances aux harmoniques. Bien avant d'optimiser (harmoniques inclus) les performances en rendement, il s'agissait d'expertiser au fondamental une technologie GaN non encore mature.

### **II-3. Architecture du système de mesure pour un fonctionnement de type CW impulsionnel.**

L'architecture sera ici décrite avec une boucle active à la fréquence fondamentale (Cas de la caractérisation de TBH AsGa UMS en bande X).

#### **II-3-1. Description des signaux.**

Avant de décrire l'architecture du système de mesure, il est important de décrire et de définir correctement les signaux de mesures qui sont utilisés ainsi que les principes de mesures qui sont mis en œuvre.

##### ***II-3-1-1. Signaux de polarisation et principe d'alimentation des composants***

Les polarisations des transistors bipolaires seront réalisées à partir d'alimentations impulsionnelles et/ou continues selon le principe suivant :

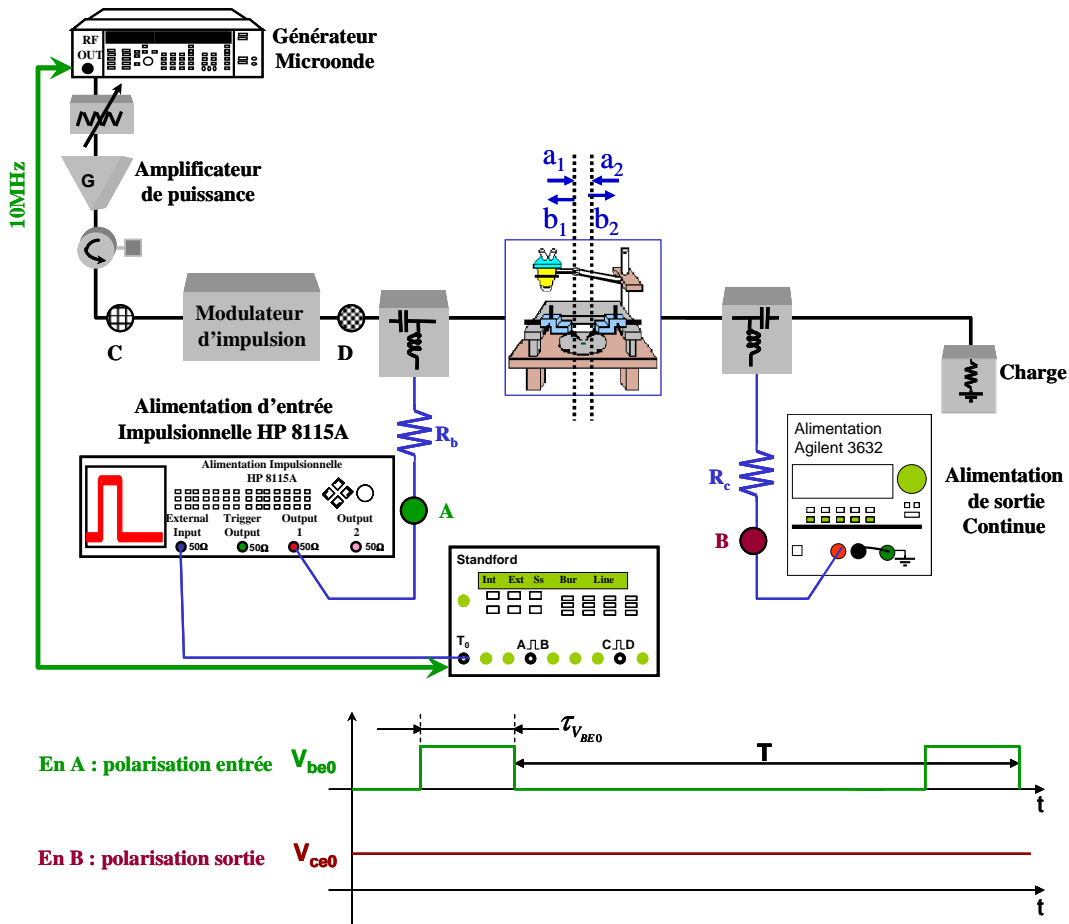


Figure 3-4 : Description des alimentations impulsionnelles du banc de caractérisation.

Sur la figure précédente, l'alimentation d'entrée est impulsionnelle et l'alimentation de sortie est continue. Il est aussi possible d'utiliser deux alimentations impulsionnelles déclenchées l'une par rapport à l'autre par un signal issu de l'une des alimentations. Dans le cas des mesures réalisées pour la caractérisation de TBH AsGa UMS en bande X, cette solution avec deux alimentations impulsionnelles n'a pas été retenue dans la mesure où la commande du TBH est uniquement réalisée par la tension base-émetteur. Lorsque cette tension n'est pas appliquée le transistor ne fonctionne pas même si une tension continue de collecteur est appliquée : il n'y a notamment aucun effet thermique dans la mesure où il n'y a aucune consommation du transistor.

### II-3-1-2. Signaux d'excitation microondes et signaux reçus par l'ARV.

Le signal microonde d'excitation des dispositifs sous test est de type CW impulsionnel de largeur  $\tau_s$  et de récurrence T. Il est synchrone avec les impulsions d'alimentation dans la mesure où toutes les alimentations, le générateur microonde et les modulateurs d'impulsions sont synchronisés par le même signal de référence de 10MHz. Le signal microonde est réglé (à l'aide de circuits de

modulations d'impulsions permettant la création de délais ou retards) pour être appliqué à l'intérieur des impulsions des alimentations continues. Ces réglages permettent de s'assurer de la polarisation des dispositifs avant d'appliquer le signal radiofréquence de test. Ce signal d'excitation est appelé **stimulus**.

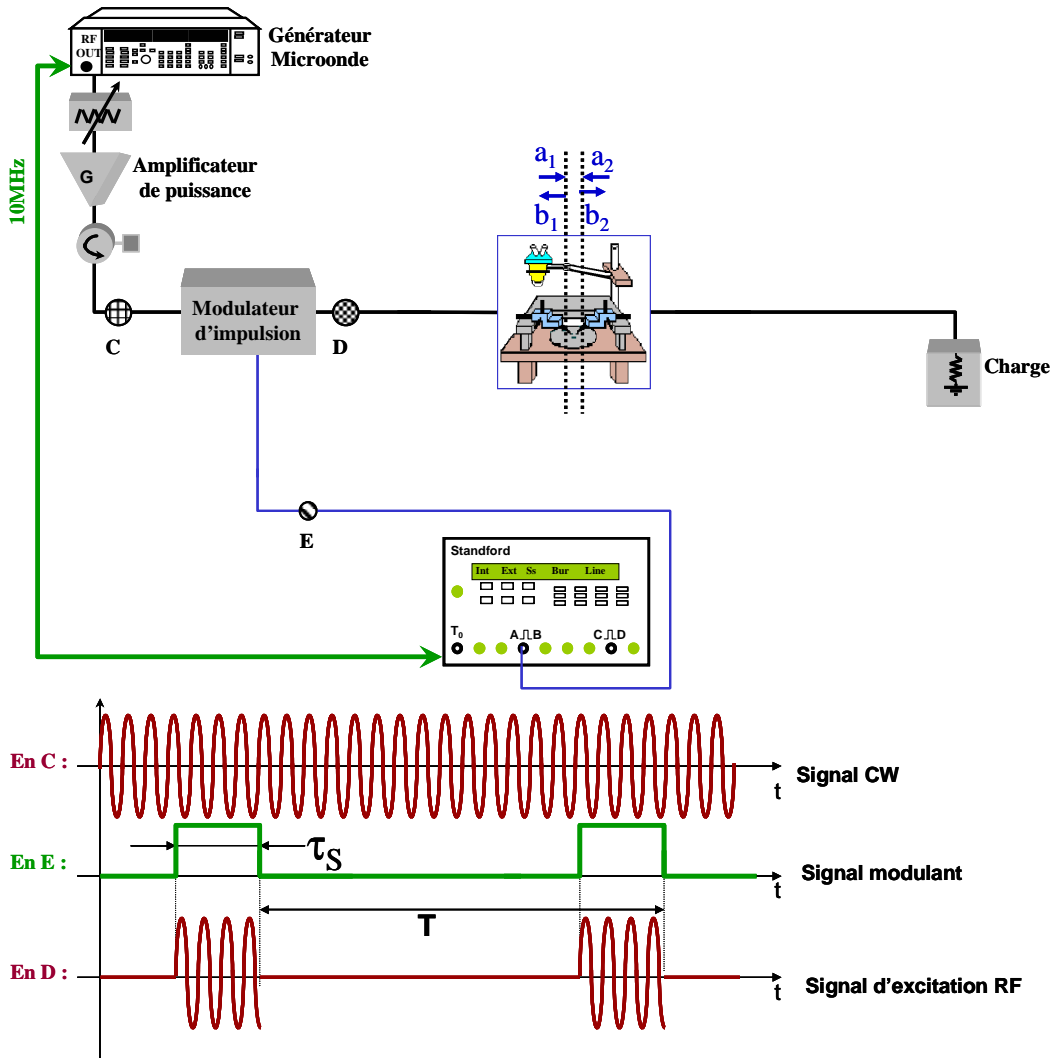


Figure 3-5 : Description du signal d'excitation Radiofréquence : le stimulus.

Le récepteur utilisé dans le banc de caractérisation possède la capacité de mettre en œuvre une **fenêtre d'analyse** de largeur  $\tau_p$  fine (pouvant varier de 100ns à 1ms) dont la position peut varier par rapport à l'impulsion du signal d'excitation microonde que constitue le stimulus.

Il est donc possible au niveau du récepteur (ARV) d'analyser les signaux en début, milieu et fin d'impulsion de stimulus comme le montre la figure suivante :

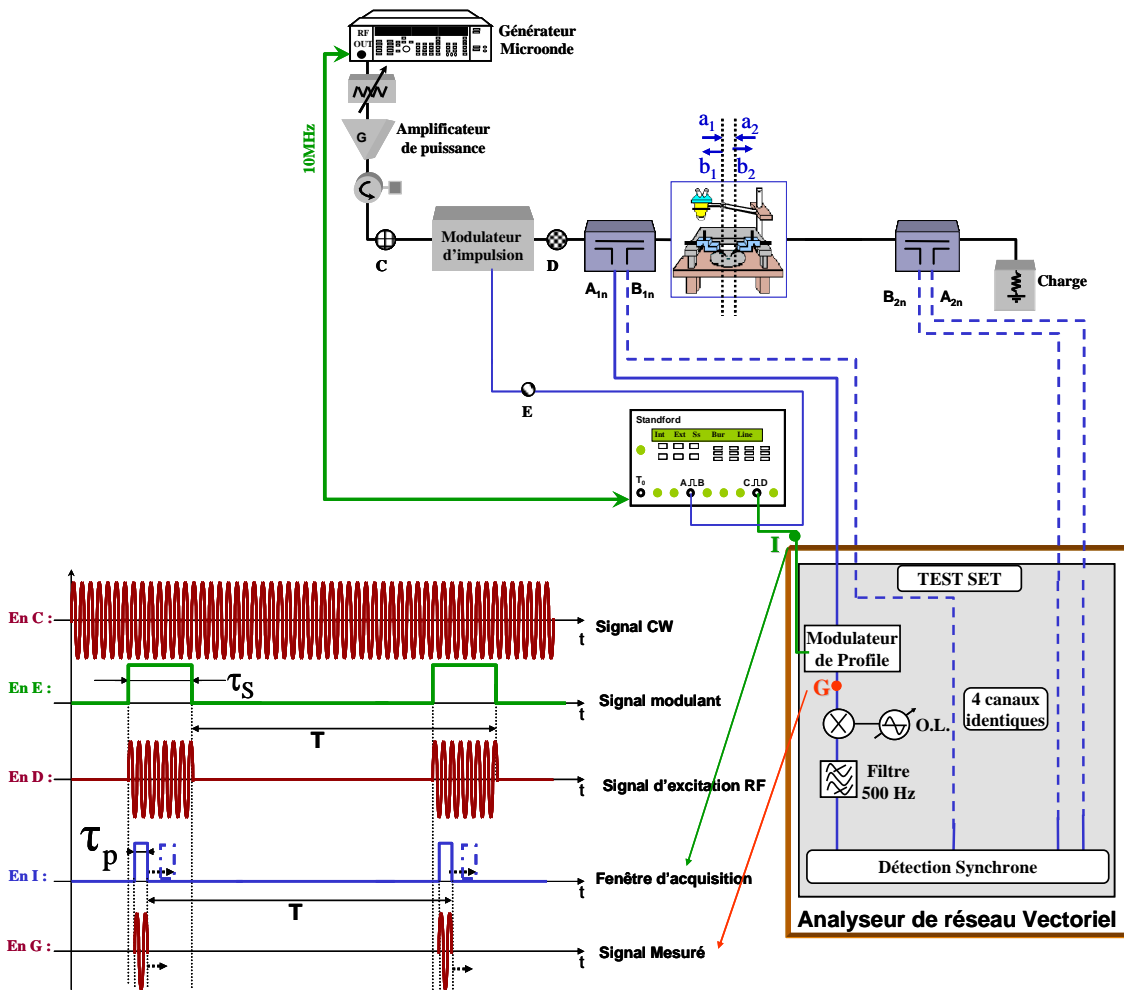


Figure 3-6 : Description du signal issu de la fenêtre de mesure du récepteur : le « profile ».

Cette fenêtre temporelle est appliquée à l'aide d'un modulateur au sein même de l'analyseur de réseau vectoriel. La sortie de ce modulateur est donc constituée dans le domaine fréquentiel d'un spectre de raies en sinus cardinal autour de la fréquence porteuse.

Un hétérodyne est ensuite réalisé pour translater tout ce spectre en sinus cardinal autour d'une fréquence intermédiaire plus faible.

Puis finalement un filtrage très bande étroite (500Hz) est appliqué au signal en sinus cardinal translaté pour ne mesurer que la fréquence centrale du spectre (fréquence centrale du spectre qui n'est qu'une image translatée en fréquence intermédiaire de la fréquence porteuse CW du stimulus d'excitation) comme le montre la figure suivante:

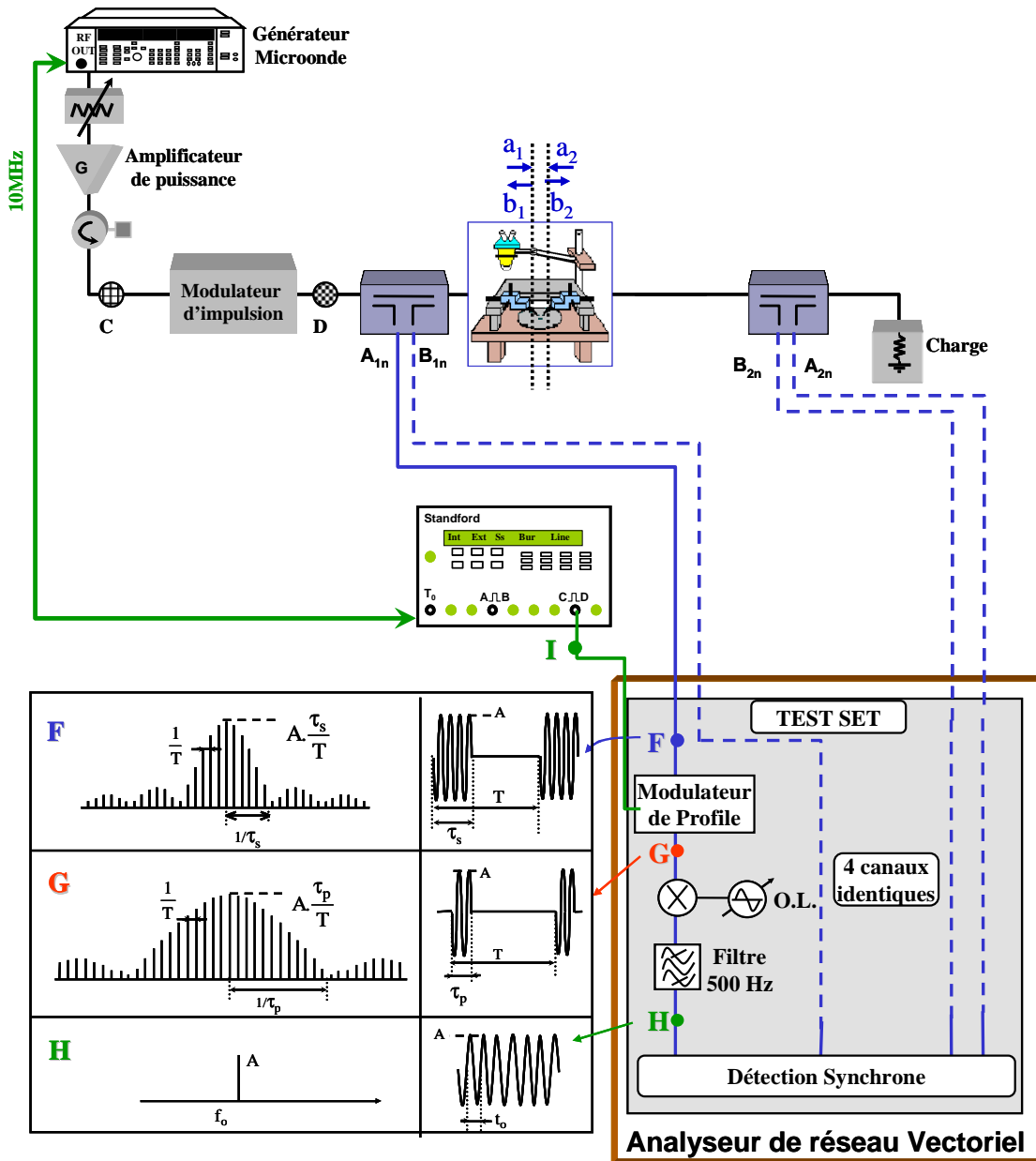


Figure 3-7 : Description du signal acquis par l'unité d'acquisition.

### II-3-2. Description du système de mesure.

Le banc qui a été mis en œuvre au cours de ce travail de thèse est décrit sur la figure suivante :

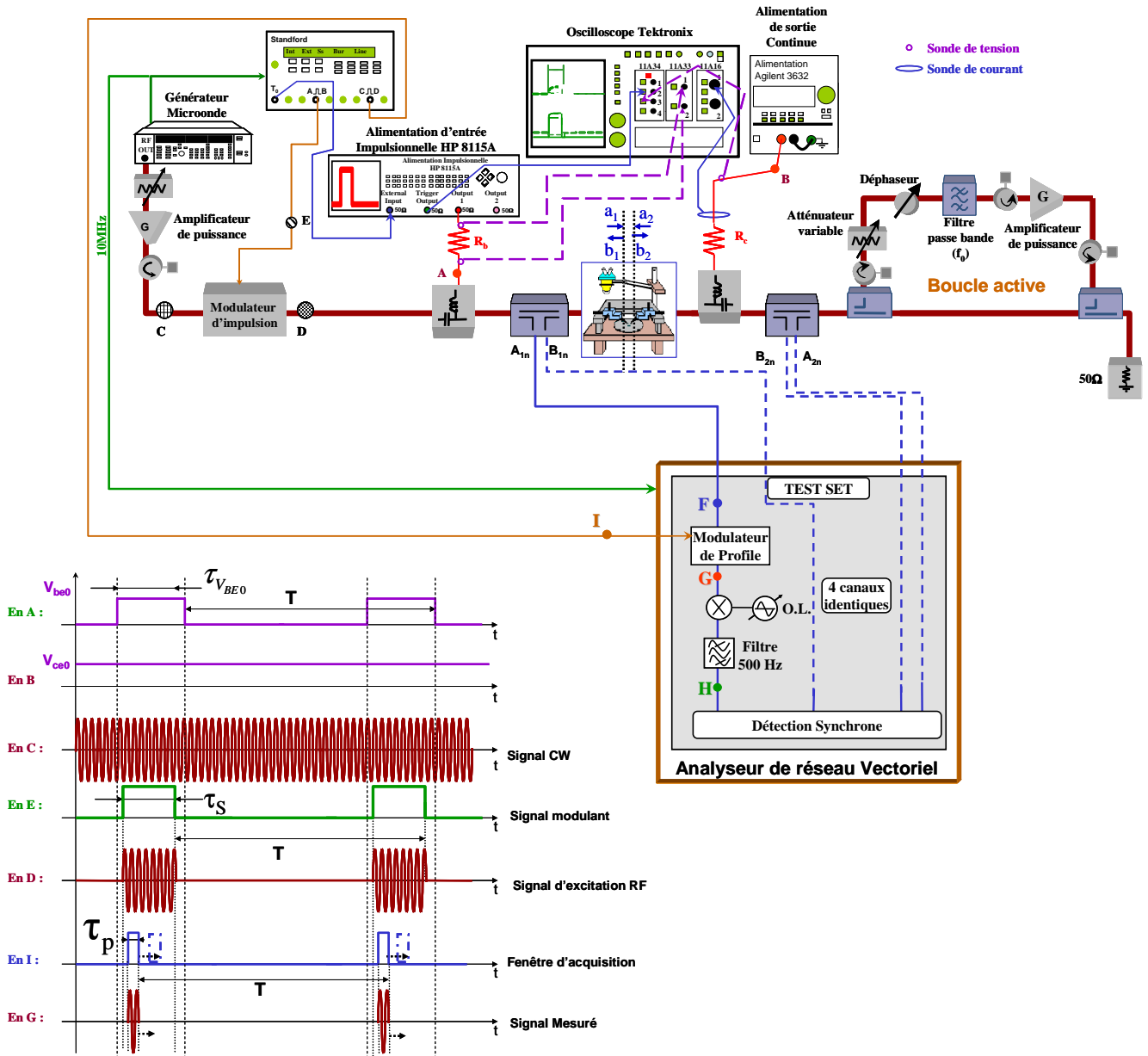


Figure 3-8 : Description du système de mesure complet.

Dans cette figure, tous les éléments décrits précédemment sont associés

La synchronisation de tous les signaux DC, RF, impulsionnels est assurée dans ce banc par le générateur d'impulsions STANFORD.

La génération, l'amplification et le prélèvement par coupleur des signaux radiofréquences impulsionnels sont conventionnels et ont déjà été présentés dans des thèses précédentes [III-11].

Des alimentations impulsionnelles, des sondes et un oscilloscope permettent la génération et la mesure des impulsions de courant et de tension d'alimentation pour le calcul du rendement du composant sous test.

Le schéma du récepteur hétérodyne interne à l'ARV ANRITSU 360B permet de montrer le traitement des signaux comme indiqué au paragraphe précédent.

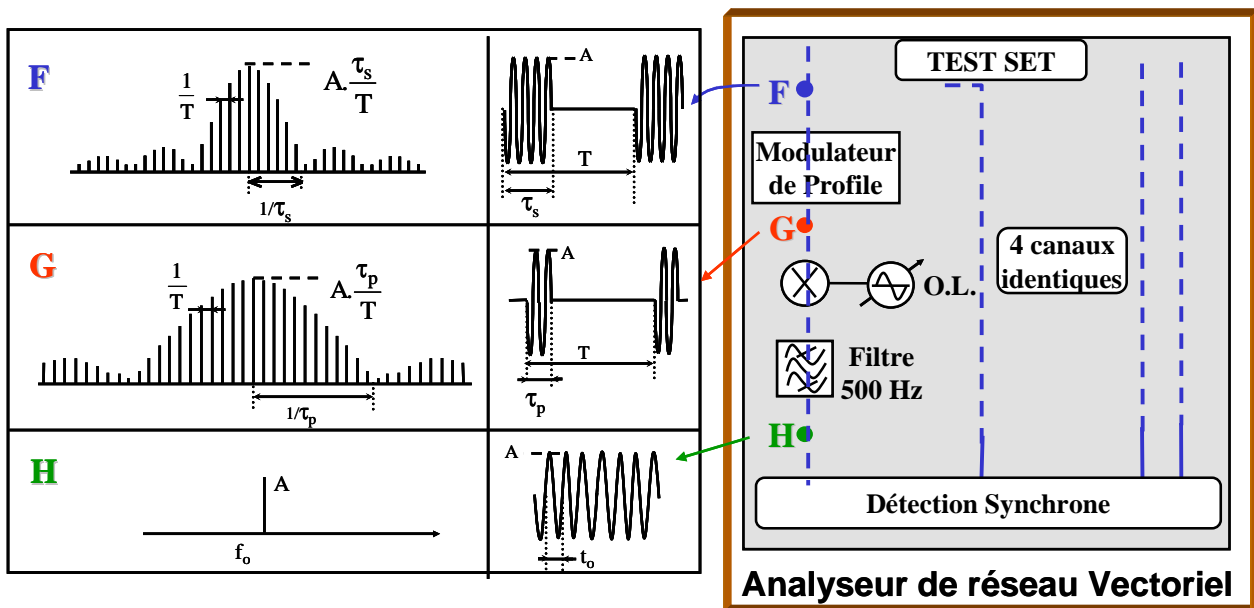


Figure 3-9 : Description récepteur hétérodyne interne de l'ARV 360B.

In fine, force est bien de constater que le récepteur réalise une mesure d'un signal CW dont la fréquence correspond à la fréquence centrale du spectre en sinus cardinal.

Ce système ne fait donc pas une réelle analyse de type « transitoire d'enveloppe » comme celle qui peut être faite dans certains simulateurs commerciaux. Entre 2 fenêtres temporelles successives, les transitoires de raccordement ne sont pas connus. Les valeurs moyennes de puissances présentes dans les fenêtres temporelles successives sont déterminées. Ce récepteur ne travaille en aucun cas dans le domaine temporel mais bien dans le domaine fréquentiel. En ce sens, il peut être perçu comme un détecteur de puissance crête (« Peak power meter ») très sélectif en fréquence avec la possibilité de mesure d'un déphasage entrée/sortie.

### II-3-3. Etalonnage du système de mesure.

Comme la mesure est faite à la fréquence porteuse CW centrale du spectre en sinus cardinal, l'étalonnage est totalement réalisé en mode CW (non impulsionnel).

En effet, les chaînes de mesure qui doivent rester linéaires (coupleurs + ARV) se comportent de manière identique en mode CW et en mode CW impulsionnel. Comme ce ne sont pas des mesures temporelles d'enveloppes d'impulsions, il n'est pas nécessaire de caractériser le temps de propagation de groupe de la partie réception du système de mesure sur la bande de modulation.

La seule différence, qui entraîne une attention et une vigilance particulières, entre le mode CW utilisé lors de l'étalonnage et le mode CW impulsionnel utilisé lors de la mesure réside dans la réduction de la dynamique de mesure d'un facteur égal à  $20 \log \left( \frac{\tau_p}{T} \right)$ .

L'étalonnage a pour but d'établir les relations analytiques linéaires de passage entre les ondes mesurées (Plan de mesure) et les ondes dans les plans de références du dispositif sous test.



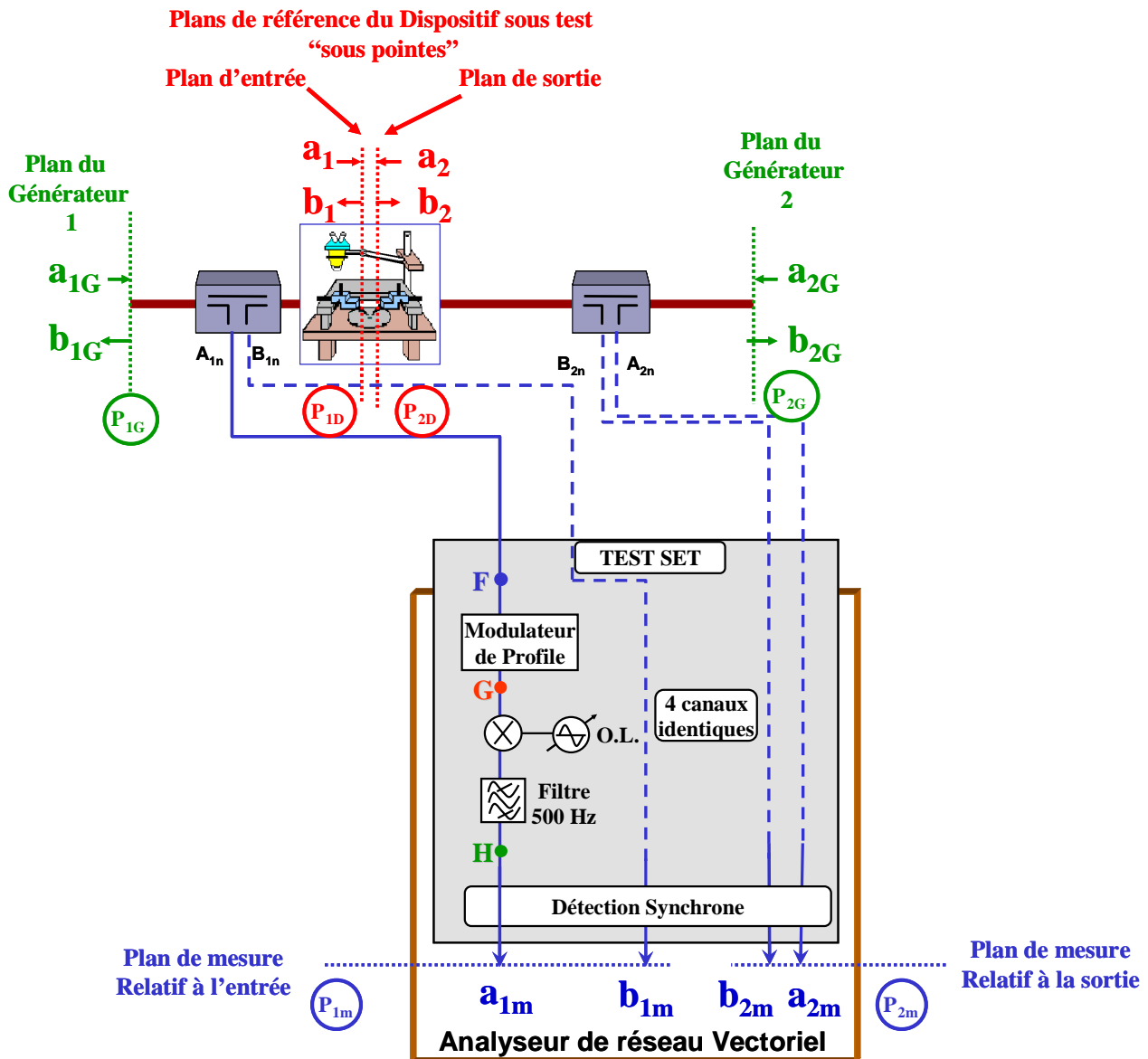


Figure 3-10 : Description des différents plans de référence du système de caractérisation.

L'étalonnage est constitué de deux étapes :

- Un étalonnage relatif (SOLT, LRM, TRL) pour la correction des rapports d'ondes

$$\frac{b_j}{a_i} \text{ où } \{i, j\} \subset \{1, 2\},$$

- Un étalonnage absolu en puissance pour déterminer le module de l'onde de puissance de référence  $|a_1|$ .

Une fois les rapports d'onde corrigés obtenus, il est alors possible de calculer les impédances d'entrée et de charge par les relations suivantes :

$$Z_e(f_i) = Z_0 \frac{1 + \frac{b_1}{a_1}(f_i)}{1 - \frac{b_1}{a_1}(f_i)} \quad \text{AVEC } f_i = f_0 \quad (3-3)$$

$$Z_{ch}(f_i) = Z_0 \frac{1 + \frac{a_2}{b_2}(f_i)}{1 - \frac{a_2}{b_2}(f_i)} \quad \text{AVEC } f_i = f_0 \quad (3-4)$$

A partir du module de l'onde de puissance de référence  $|a_1|$  corrigé, il est possible de calculer les puissances d'entrée et de sortie du composant par les relations suivantes :

$$P_e(f_i) = \frac{1}{2} |a_1(f_i)|^2 \times \left[ 1 - \left| \frac{b_1}{a_1}(f_i) \right|^2 \right] \quad \text{AVEC } f_i = f_0 \quad (3-5)$$

$$P_s(f_i) = \frac{1}{2} |b_2(f_i)|^2 \times \left[ 1 - \left| \frac{a_2}{b_2}(f_i) \right|^2 \right] \quad \text{AVEC } f_i = f_0 \quad (3-6)$$

Ou encore :

$$P_s(f_i) = \frac{1}{2} |a_1(f_i)|^2 \times \left| \frac{b_2}{a_1}(f_i) \right|^2 \times \left[ 1 - \left| \frac{a_2}{b_2}(f_i) \right|^2 \right] \quad \text{AVEC } f_i = f_0 \quad (3-7)$$

Le gain en puissance (conversion AM/AM) est obtenu en calculant :

$$G_p(f_i) = \frac{P_s(f_i)}{P_e(f_i)} \quad \text{AVEC } f_i = f_0 \quad (3-8)$$

La conversion de phase AM/PM est obtenue en utilisant la relation suivante :

$$\theta(f_i) = \text{phase} \left[ \frac{b_2}{a_1}(f_i) \right] \quad \text{AVEC } f_i = f_0 \quad (3-9)$$

Le graphe de fluence associé à la mesure est le suivant. Il repose sur une modélisation à 8 termes des erreurs systématiques du système.

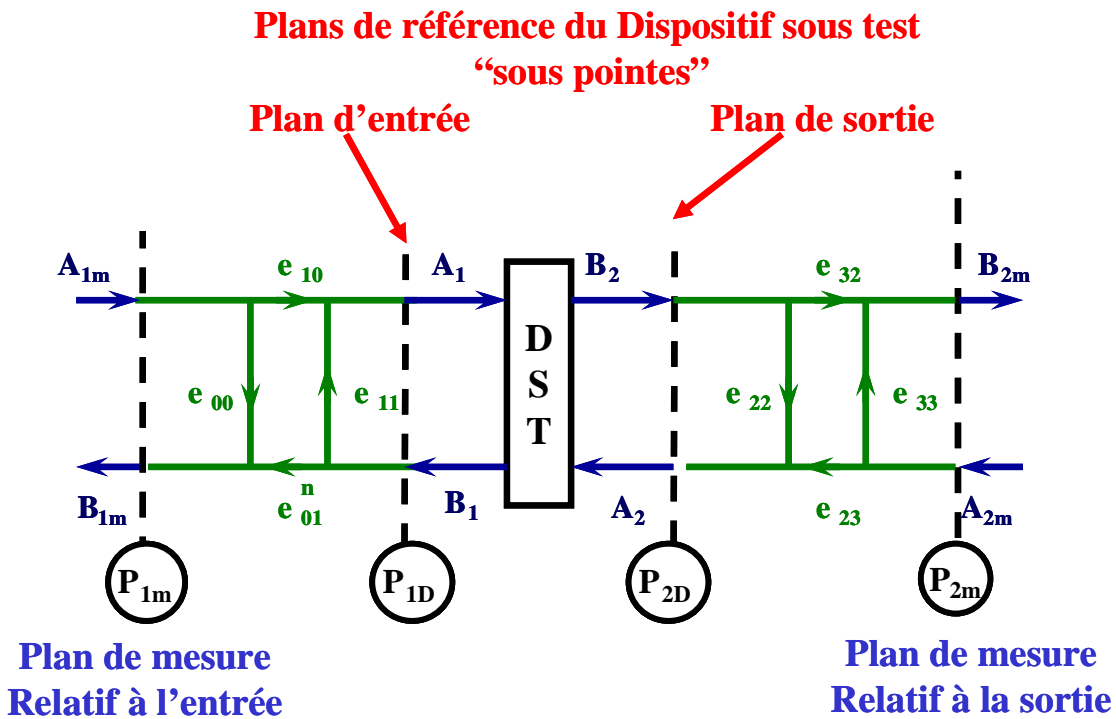


Figure 3-11 : Description du graphe de fluence du modèle d'erreur à 8 termes du système de mesure.

Dans le cas de mesures de composants sous pointes, la connexion du standard de référence en puissance (wattmètre) dans les plans de référence du dispositif sous test n'est pas possible. Il faut donc suivre la démarche suivante : les termes d'erreurs  $e_{ij}$  (décrit sur la figure suivante) nécessaires aux corrections des rapports d'ondes sont déterminés par un étalonnage TRL sous pointes.

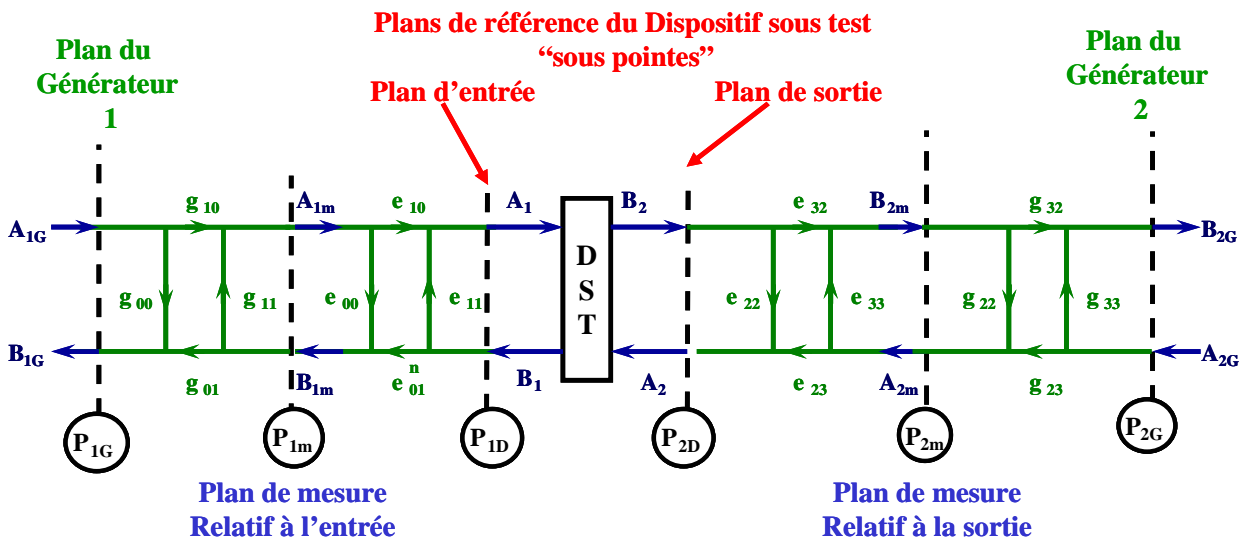


Figure 3-12 : Etalonnage TRL pour la mesure de composants sous pointes.

Les termes d'erreurs  $g_{ij}$  nécessitent une phase d'étalonnage supplémentaire de type SOL (Short Open Load) dans les plans de références des « générateurs » dans lesquels existent des connecteurs qui permettent d'utiliser le standard de référence en puissance (wattmètre).

Les modules des termes  $g_{01}$  et  $g_{32}$  sont déterminés par un étalonnage en puissance classique à partir de l'étalon de référence que constitue le wattmètre connecté dans le plan des « générateurs ». Ils sont obtenus à partir des équations suivantes :

$$|g_{01}| = \sqrt{\frac{|1 - g_{00}\Gamma_s|^2 P_{Watt}}{|T_s|(1 - |\Gamma_s|^2) P_{1m}}} \quad (3-10)$$

Avec :

➤  $P_{1m} = \frac{1}{2} |B_{1m}|^2$  la puissance incidente dans le plan  $P_{1m}$ , mesurée par le système d'analyse de réseau vectoriel à la fréquence  $f_0$ .

➤  $P_{Watt} = \frac{1}{2} |B_{1G}|^2 - \frac{1}{2} |A_{1G}|^2 = \frac{1}{2} |B_{1G}|^2 (1 - |\Gamma_s|^2)$  la puissance lue au wattmètre connecté dans le plan  $P_{1G}$ .

$$|g_{32}| = \sqrt{\frac{|1 - g_{33}\Gamma_s|^2 P_{Watt}}{|T_s|(1 - |\Gamma_s|^2) P_{2m}}} \quad (3-11)$$

Avec :

➤  $P_{2m} = \frac{1}{2} |B_{2m}|^2$  la puissance incidente dans le plan  $P_{2m}$ , mesurée par le système d'analyse de réseau vectoriel à la fréquence  $f_0$ .

➤  $P_{Watt} = \frac{1}{2} |B_{1G}|^2 - \frac{1}{2} |A_{1G}|^2 = \frac{1}{2} |B_{1G}|^2 (1 - |\Gamma_s|^2)$  la puissance lue au wattmètre connecté dans le plan  $P_{2G}$ .

Les termes  $\Gamma_s$  et  $T_s$  sont respectivement les coefficients de réflexion et de correction des sondes de puissance utilisées avec le wattmètre.

Les modules des termes  $e_{01}$  et  $e_{32}$  nécessaires à la détermination des puissance absolues, via la connaissance du module des ondes de puissance corrigées  $a_1$  et  $a_2$ , dans le plan des pointes sont déterminés en faisant l'hypothèse de réciprocité des coupleurs [III-12].

$$|e_{01}| = \frac{\sqrt{|e_{10}e_{01}| |g_{10}g_{01}|}}{|g_{01}|} \quad (3-12)$$

$$|e_{32}| = \frac{\sqrt{|e_{32}e_{23}| |g_{32}g_{23}|}}{|g_{32}|} \quad (3-13)$$

Les équations de corrections des modules des ondes et des rapports d'ondes sont obtenues, pour chaque fréquence, à partir des équations suivantes :

$$\frac{B_{1D}}{A_{1D}} = \frac{\frac{B_{1m} - e_{00}}{A_{1m}}}{e_{11} \times \frac{B_{1m} - K_1}{A_{1m}}} \text{ AVEC} \quad K_1 = e_{00}e_{11} - e_{10}e_{01} \quad (3-14)$$

$$\frac{B_{2D}}{A_{2D}} = \frac{\frac{B_{2m} - e_{33}}{A_{2m}}}{e_{22} \times \frac{B_{2m} - K_2}{A_{2m}}} \text{ AVEC} \quad K_2 = e_{22}e_{33} - e_{32}e_{23} \quad (3-15)$$

$$\frac{B_{2D}}{A_{1D}} = \frac{e_{10}e_{01}}{e_{32}e_{10}} \times \frac{1 - e_{33} \times \frac{A_{2m}}{B_{2m}}}{e_{22} \times \frac{B_{1m} - K_1}{A_{1m}}} \times \frac{B_{2m}}{A_{1m}} \quad (3-16)$$

$$\frac{B_{1D}}{A_{2D}} = \frac{e_{32}e_{10}}{e_{10}e_{01}} \times \frac{1 - e_{00} \times \frac{A_{1m}}{B_{1m}}}{e_{22} \times \frac{B_{2m} - K_2}{A_{2m}}} \times \frac{B_{1m}}{A_{2m}} \quad (3-17)$$

Les équations de correction des modules des ondes de puissance sont les suivantes :

$$|A_{1D}| = \frac{|e_{10}|}{|e_{01}e_{10}|} \times \left| e_{11} \times \frac{B_{1m} - K_1}{A_{1m}} \right| \times |A_{1m}| \quad (3-18)$$

$$|A_{2D}| = \frac{|e_{23}|}{|e_{32}e_{23}|} \times \left| e_{22} \times \frac{B_{2m} - K_2}{A_{2m}} \right| \times |A_{2m}| \quad (3-19)$$

## II-4. Résultats de mesures.

### II-4-1. Caractérisation de T.B.H. AsGa en bande X.

Les transistors bipolaires à hétérojonction GaAs/GaInP sont bien connus pour avoir de nombreux avantages pour l'amplification de puissance aux fréquences microondes. Ceux ci sont en effet susceptibles de fonctionner avec des gains importants pour de fortes densités de puissance et donc de fortes potentialités de rendement.

Toutefois, leur robustesse vis-à-vis des tensions de claquages peut parfois être mise à mal lorsque l'impédance de charge varie autour d'une impédance optimale (variation de TOS = 2 autour d'une charge optimale par exemple). Il est donc important pour les concepteurs d'amplificateurs de puissance de connaître l'évolution du gain en courant du TBH en fonction de la puissance de sortie. En effet, cette évolution du gain en courant peut les renseigner sur l'excursion des cycles de charges dans les zones d'avalanche : une augmentation de ce gain à forte compression est notamment signe du claquage émetteur commun.

Afin d'augmenter les tensions de claquage des transistors bipolaires à hétérojonction, les technologues ont la possibilité de faire varier certains paramètres de l'épitaxie :

La tension de claquage base commune peut être augmentée par deux méthodes en agissant sur les paramètres du collecteur : une augmentation de l'épaisseur et une diminution du dopage. Cependant, ces modifications ne sont pas sans impact sur les performances hyperfréquences du composant puisque ces deux paramètres  $W_c$  et  $N_c$  influent sur l'apparition de l'effet Kirk. Cet effet réduit les performances du composant à fortes densités de courant collecteur.

Le ratio entre la tension de claquage émetteur commun et la tension de claquage base-commune est quand à lui lié en partie à la valeur du gain en courant  $\beta$  du transistor. Un  $\beta$  faible conduit à augmenter la valeur de la tension de claquage émetteur commun. La diminution du gain en courant peut s'obtenir en modifiant les paramètres de la base du transistor, notamment l'épaisseur.

La modification du gain en courant du transistor, puisqu'il conduira à des fonctionnements du transistor avec des courants de base plus élevés, nécessite de prendre en compte ce paramètre dans le choix de la résistance de polarisation externe utilisée lors des caractérisations.

La caractérisation en bande X présentée ici porte donc sur plusieurs transistors similaires en taille (HBT GaAs-GaInP / 8 doigts de  $2 \times 40 \mu\text{m}^2$ ) des filières classiques HB20P (épaisseur classique) et des filières modifiées HB20PX. Les transistors fournis par UMS sont répertoriés dans le tableau suivant :

Filière	Masque	Référence de l'épitaxie	Epaisseur de base	Epaisseur de collecteur	Dopage collecteur
HB20P	RED	R12	$w_b$	$w_c$	$N_c$
HB20PX (évolution HB20P)	CHARPOUA2	R13	$w_{b1} > w_b$	$w_{c1} > w_c$	$N_{c1} > N_c$
	CHARPOUA 4	R16	$w_{b2} > w_{b1}$	$w_{c1} > w_c$	$N_{c1} > N_c$
	CHARPOUA 6	R17	$w_{b2} > w_{b1}$	$w_{c1} > w_c$	$N_{c2} > N_{c1}$

Tableau 3-1 : Transistors fournis par UMS.

Le but est de mesurer l'influence des différents types d'épitaxies sur la robustesse des transistors fonctionnant en mode impulsionnel vis-à-vis de la tension de claquage à très forte compression et pour des TOS variables. L'objectif est également de contribuer à la validation des modèles électrothermiques développés au cours des travaux de thèse de O. Jardel [III.4] dans le cadre d'un contrat DGA (contrat Université de Limoges n° N393) en partenariat avec UMS et le département C2S2 du laboratoire XLIM.

Les mesures sont faites pour un signal d'excitation de fréquence porteuse égale à 10.24 GHz. La durée de l'impulsion RF est fixée à  $\tau_s = 100 \mu s$ . Le rapport cyclique est choisi égal à 10% de telle sorte que la récurrence des impulsions T soit égale à 1ms.

Dix fenêtres d'acquisition « profile » ont été définies et fixées à  $\tau_p = 10 \mu s$  pour voir les évolutions des performances du transistor en début (fenêtre 1), milieu (fenêtre 6) et fin d'impulsion (fenêtre 10) comme indiqué sur la figure suivante :

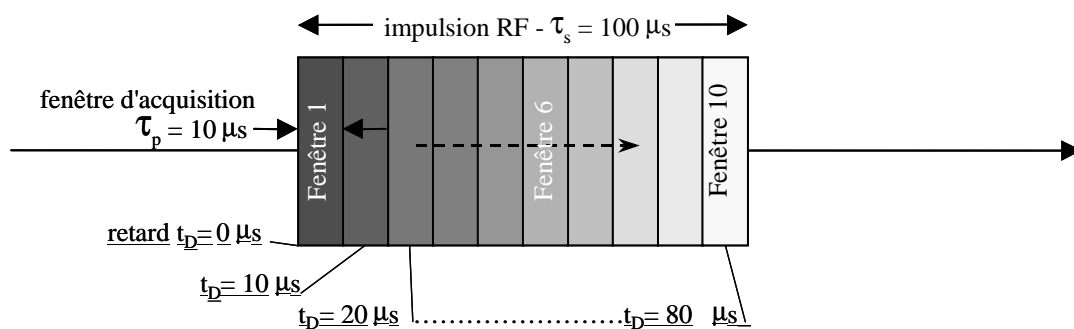


Figure 3-13 : Définition des fenêtres d'acquisition.

Les mesures qui vont être présentées ont été obtenues pour les conditions opératoires suivantes. La tension  $V_{CE0}$  entre le collecteur et l'émetteur n'est pas pulsée, elle est fixée à une valeur de 8,5V.

La tension entre la base et l'émetteur est pulsée pendant  $120\mu\text{s}$ . L'impulsion de polarisation de base est légèrement plus large que celle du signal RF pour assurer une mesure en régime établi.

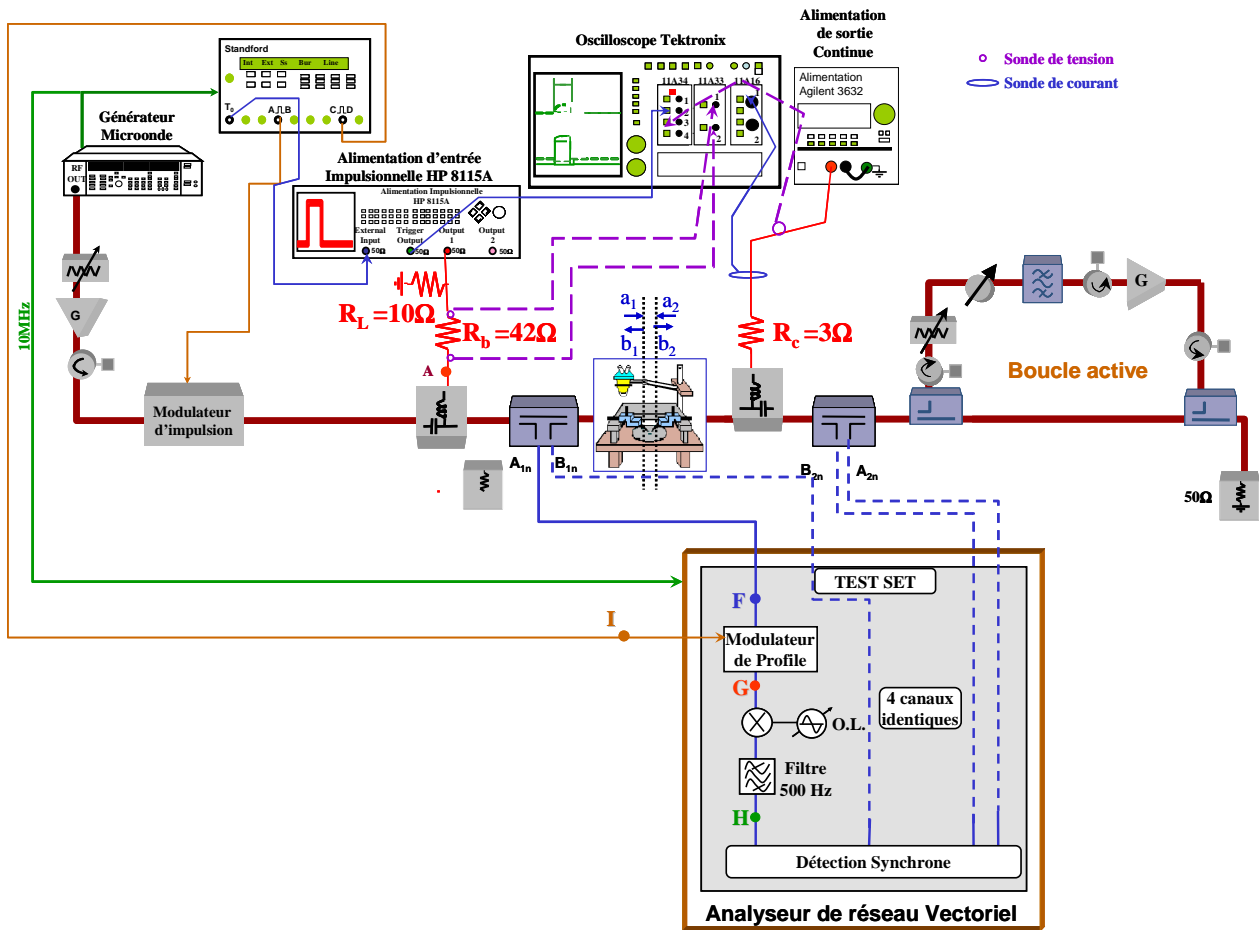


Figure 3-14 : Condition de polarisation mixte du transistor.

Les courants et tensions de polarisation pulsés sont mesurés grâce à un oscilloscope à échantillonnage numérique muni d'un tiroir quatre entrées pour mesurer les tensions, d'un tiroir de mesure différentielle pour mesurer le courant d'entrée passant dans la résistance de  $R_b$ , et d'un tiroir de mesure par effet hall pour la détermination du courant de sortie. Par un balayage synchronisé de la fenêtre de mesure au sein de l'impulsion RF et de l'acquisition des courants et tensions au long de l'impulsion DC, le rendement en puissance ajoutée peut ainsi être évalué en début, milieu, et fin de l'excitation RF.

L'impédance de charge est optimisée en mode pulsé grâce à l'utilisation de la boucle active à  $f_0$  comme montré sur la figure précédente. Cette recherche du fonctionnement optimum du transistor en termes de rendement est effectuée pour un niveau de puissance proche de la compression. Lorsque l'impédance de charge donnant les performances requises est localisée pour



chaque transistor de chaque épitaxie, un balayage en puissance est alors effectué jusqu'à un niveau de compression très élevé pour extraire les performances brutes du transistor et pour vérifier sa robustesse tout en observant l'évolution du gain en courant.

Pour ces mesures, une classe AB est appliquée. La polarisation choisie est mixte pour éviter les phénomènes d'emballage thermique. Pour ce faire, comme indiqué sur la figure 3.14, deux résistances de Thévenin équivalentes présentées par le réseau de polarisation sur la base ont été utilisées :  $50\Omega$  et  $210\Omega$ . Ces impédances représentent l'impédance  $50\Omega$  du générateur de tension pulsée associée à une résistance parallèle de  $10\Omega$  et une résistance série de  $R_b$  qui a pris deux valeurs :

- $R_{b1} = 42\Omega$ . conduisant à une résistance de Thévenin équivalente de  $50\Omega$
- $R_{b2} = 200\Omega$ . conduisant à une résistance de Thévenin équivalente de  $210\Omega$

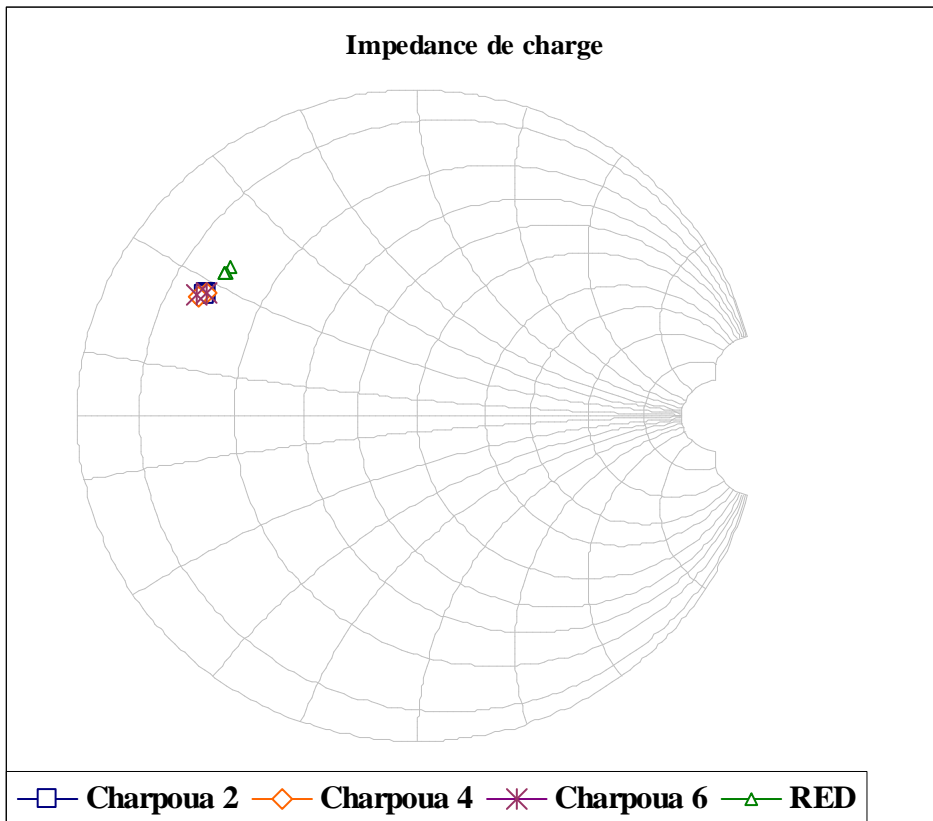
Le choix de  $R_{b1} = 42\Omega$  permet de limiter les phénomènes d'auto polarisation et donc d'obtenir de meilleures performances en puissance. Cependant cette valeur est pénalisante pour une mesure très précise du courant de base (à partir d'une mesure différentielle) et la détermination du gain en courant du transistor. Or, l'évolution du gain en courant est le critère fondamental pour juger de la robustesse des transistors vis-à-vis de la tension de claquage émetteur commun.

Pour résoudre ce problème de lecture de courant  $i_b$  de manière précise à l'oscilloscope, une seconde résistance  $R_{b2} = 200\Omega$  a été utilisée. Malheureusement, les performances du transistor sont alors limitées par les phénomènes d'auto polarisation qui, quand le courant de base augmente lorsque la compression du transistor croît, conduit à diminuer la tension de base émetteur pour placer le transistor dans un mode de fonctionnement de type classe B.

Les polarisations des transistors dans l'impulsion sont les suivantes :

- R12 :  $V_{be0} = 1,567\text{ V}$  -  $V_{ce0} = 8,553\text{ V}$  -  $I_{b0} = 0,465\text{ mA}$  -  $I_{c0} = 62,26\text{ mA}$
- R13 :  $V_{be0} = 1,565\text{ V}$  -  $V_{ce0} = 8,58\text{ V}$  -  $I_{b0} = 1,812\text{ mA}$  -  $I_{c0} = 66,27\text{ mA}$
- R16 :  $V_{be0} = 1,564\text{ V}$  -  $V_{ce0} = 8,586\text{ V}$  -  $I_{b0} = 1,711\text{ mA}$  -  $I_{c0} = 62,75\text{ mA}$
- R17 :  $V_{be0} = 1,541\text{ V}$  -  $V_{ce0} = 8,586\text{ V}$  -  $I_{b0} = 1,442\text{ mA}$  -  $I_{c0} = 61,93\text{ mA}$

Les impédances optimales obtenues pour un maximum de rendement en puissance ajoutée du transistor sont représentées sur la figure suivante :



**Figure 3-15 : Impédances de charge optimale pour les différentes épitaxies de TBH.**

La figure 3-16 présente l'évolution des performances des quatre épitaxies, pour une impédance de charge de 50 ohms et une résistance de base de 210 ohms, en fonction de la puissance d'entrée en terme de

- Puissance de sortie mesurée.
- Gain en puissance mesuré.
- Gain en courant mesuré.
- Densité de courant collecteur mesuré.

Ces performances sont obtenues lorsque l'analyse est faite dans la fenêtre n°6 d'acquisition, c'est-à-dire en milieu d'impulsion. Les résultats obtenus pour les autres fenêtres d'acquisition conduisent aux mêmes conclusions.

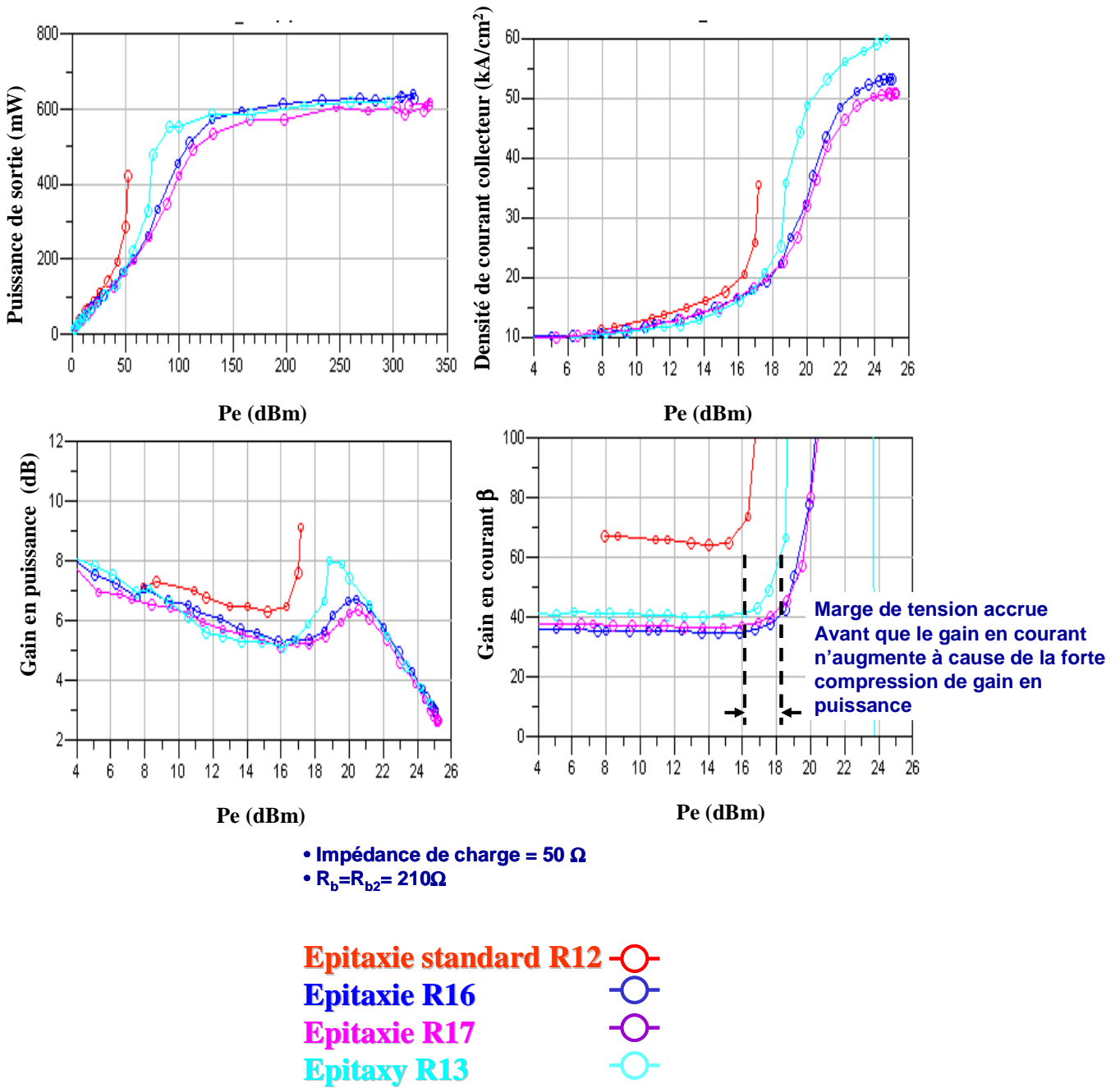


Figure 3-16 : Performances pour les différentes épitaxies de TBH en milieu d'impulsion pour  $R_b = 210$  ohms et  $Z_{ch}(f_0) = 50$  ohms.

Il est possible de constater sur la figure précédente que les épitaxies R13, R16 et R17 permettent de retarder l'apparition du phénomène d'augmentation du gain en courant en régime fort signal, signe d'un fonctionnement dans la zone d'avalanche, et confirme ainsi l'impact des modifications de la structure épitaxiale, déjà validées par les mesures de tensions de claquage statiques, sur le fonctionnement en régime dynamique des composants. Il faut souligner néanmoins que les conditions de mesures sont sévères puisque l'impédance de charge à la fréquence

fondamentale  $f_0$  est 50ohms, donc éloignée de l'optimum en puissance et en PAE. De plus la forte résistance mise en série sur la base (210 ohms) rend plus influent le phénomène de claquage base commune. Sur le gain en puissance, il est aisé de reconnaître une expansion de gain propre au fonctionnement de type classe B du transistor du à l'auto polarisation du transistor par la résistance de base de 210 ohms.

Dans ces conditions de charge, les évolutions épitaxiales donnent une marge importante de tension de claquage en émetteur commun et sont donc une amélioration notable vis-à-vis de la robustesse du transistor.

La figure 3-17 présente l'évolution des performances des quatre épitaxies, pour une impédance de charge de 50 ohms et une résistance de base de 42 ohms, en fonction de la puissance d'entrée en terme de Puissance de sortie mesurée, Gain en puissance mesuré, Gain en courant mesuré, Densité de courant collecteur mesurée

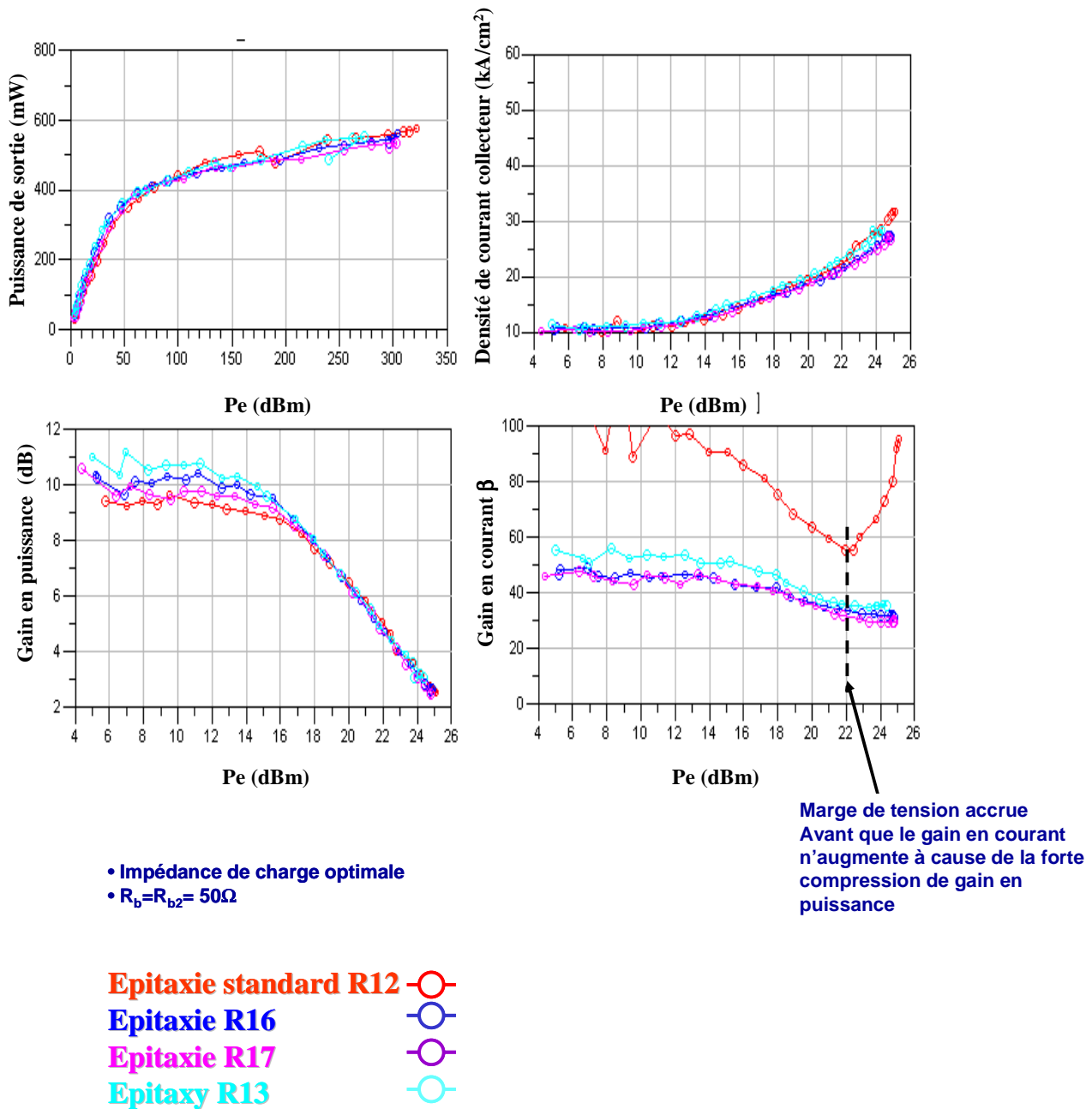


Figure 3-17 : Performances pour les différentes épitaxies de TBH en milieu d'impulsion pour  $R_b = 42$  ohms et  $Z_{ch}(f_0) = Z_{opt\_PAE}(f_0)$ .

L'impact des modifications de l'épitaxie se confirme de nouveau sur les mesures présentées sur la figure précédente où le phénomène d'augmentation du gain en courant, bien que la mesure de ce paramètre soit moins précise en raison du choix de la résistance externe de polarisation de la base, apparaît pour des niveaux de puissances d'entrée plus importants.

Les phénomènes d'auto polarisation étant plus limités dans ce cas à cause de la résistance de base de 42 ohms, l'évolution du gain en puissance, correspond maintenant au fonctionnement de type classe AB du transistor.

Dans ces conditions de charge correspondant à la charge optimale, les évolutions épitaxiales donne une marge importante de tension de claquage en émetteur commun et une épitaxie particulière R16 semble présenter les meilleur compromis : performances – tension de claquage.

Les caractérisations de type CW impulsionnels constituent donc au final un outil d'expertise et de choix de technologie fondamental pour les technologues et les concepteurs.

Le transistor TBH de l'épitaxie R16 qui présente les meilleures performances en puissance et en robustesse vis-à-vis de la tension de claquage émetteur commun a alors été modélisé à partir de mesures de réseaux I/V impulsionnels et de paramètres [S] impulsionnels pour extraire le modèle électrothermique (schéma en  $\pi$ ) suivant avec un seul pôle  $R_{th}C_{th}$  :

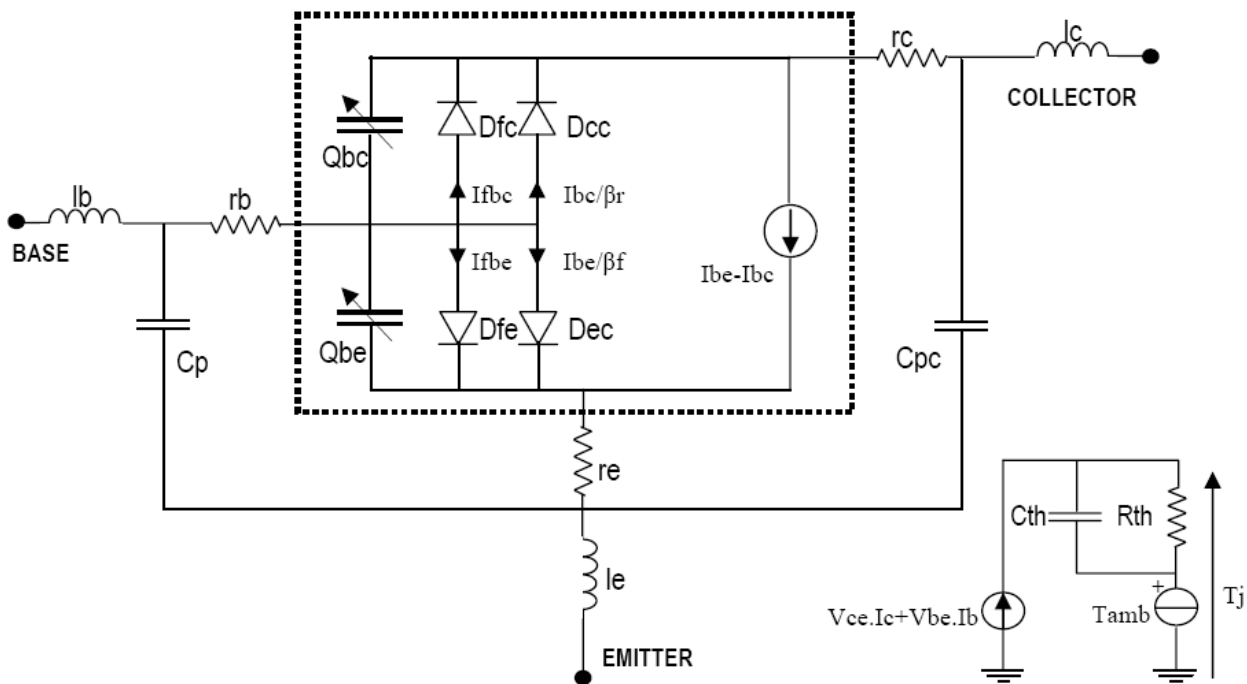


Figure 3-18 : Modèle électrothermique du TBH épitaxie standard en  $\pi$ .

Les résultats de mesures et de simulations sont montrés sur la figure 3-19. Ils sont obtenus en plaçant en sortie du transistor :

- a) L'impédance de charge optimale permettant d'optimiser le fonctionnement du transistor en rendement.
- b) Des charges présentant un TOS de 2 autour de cette impédance optimale.

Le transistor est toujours polarisé en classe AB de la même manière que précédemment et il est toujours excité par le même type de signal RF impulsionnel. Les résultats montrés sur cette figure correspondent à la fenêtre d'acquisition du milieu d'impulsion (fenêtre n°6).

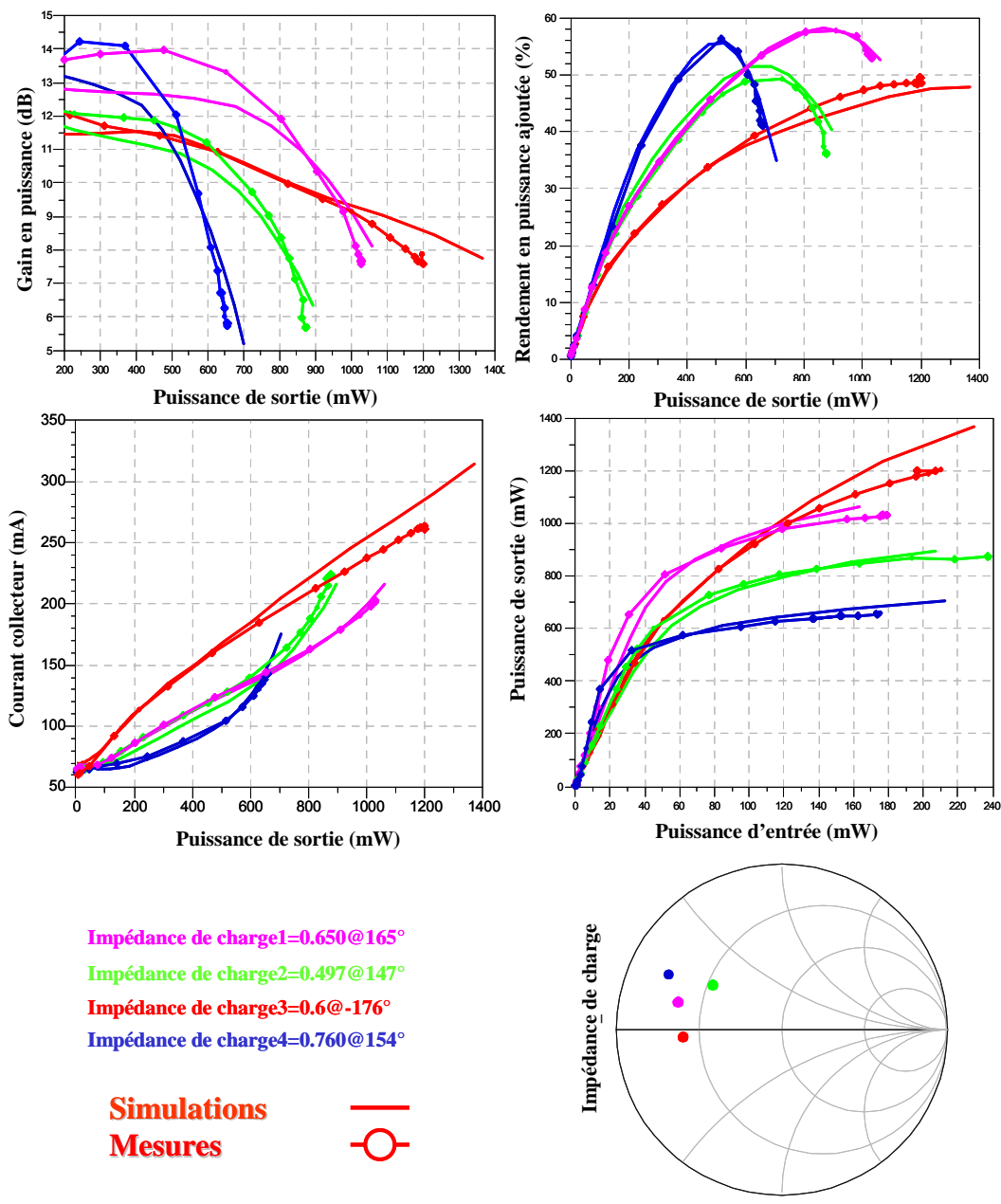


Figure 3-19 : Comparaison des mesures et des simulations pour différentes impédances de charge (TOS=2) du TBH à épitaxie de référence [III.15].

On peut alors constater que les courbes en trait plein correspondant aux simulations et les courbes issues des mesures correspondent bien pour une puissance de sortie de 20 à 31 dBm. Les mesures permettent ainsi une bonne validation du modèle électrothermique.

En conclusion sur ces mesures, le banc de caractérisation en mode CW impulsionnel constitue un outil très performant pour

- l'expertise de filière technologique
- la validation fine de modèle électrothermique de transistors.

## **II-4-2. Caractérisation de T.E.C. GaN.**

La caractérisation sera faite sur le transistor GaN 12x75 décrit dans le deuxième chapitre, dont nous avons simulé les performances sous différentes conditions.

Dans cette partie, nous allons confronter les mesures et les simulations pour plusieurs points de polarisation.

L'impulsion de grille pourra être descendante de 0V vers une tension négative (situation de capture des pièges) ; ou montante c'est-à-dire du pincement -7V à une tension plus élevée (situation d'émission des pièges).

### ***II-4-2-1. Confrontation simulations-mesures au point de polarisation (V<sub>gs</sub>, V<sub>ds</sub>)=(-3.5V,10V)***

Dans ce qui suit, nous comparons les cas suivants :

- Les courbes simulées en mode CW au point de polarisation (V<sub>gs</sub>,V<sub>ds</sub>)=(-3.5V,10V) (courbes rouges sur les figures 3-20, 3-21, 3-22, 3-23).
- Les courbes mesurées en mode CW pulsé au point de polarisation :  
 $(V_{gs0}, V_{ds0}) = (0V, 0V) \Rightarrow (V_{gs}, V_{ds}) = (-3.5V, 10V)$  qui correspond au phénomène de capture de charge par les pièges (courbes bleues sur les figures 3-20, 3-21, 3-22 et 3-23).
- Les courbes mesurées en mode CW pulsé au point de polarisation :  
 $(V_{gs0}, V_{ds0}) = (-7V, 0V) \Rightarrow (V_{gs}, V_{ds}) = (-3.5V, 10V)$  qui correspond à la libération de charges par les pièges (courbes vertes sur les figures 3-20, 3-21, 3-22 et 3-23).



La largeur de l'impulsion est  $\tau_s=2\mu s$ , la période de récurrence est  $T=20\mu s$  et le rapport cyclique est donc de 10%. L'impédance de charge est fixée à  $50\Omega$  pour toutes les fréquences. Nous avons utilisé 10 fenêtres d'acquisition « profile » comme précédemment décrit sur la figure 3-13. Les fenêtres ont donc une largeur de 200ns.

Toutes les courbes mesurées sont celles obtenues pour la dernière fenêtre ('la fenêtre numéro 10') donc en fin d'impulsion.

Là encore, nous n'avons pas eu de différences significatives entre les comparaisons des résultats en début (fenêtre 1), en milieu (fenêtre 2) et en fin d'impulsion (fenêtre 10). Les seules différences significatives apparaissent pour les valeurs et les évolutions du courant de drain au continu (graphique de droite de la figure 3-23).

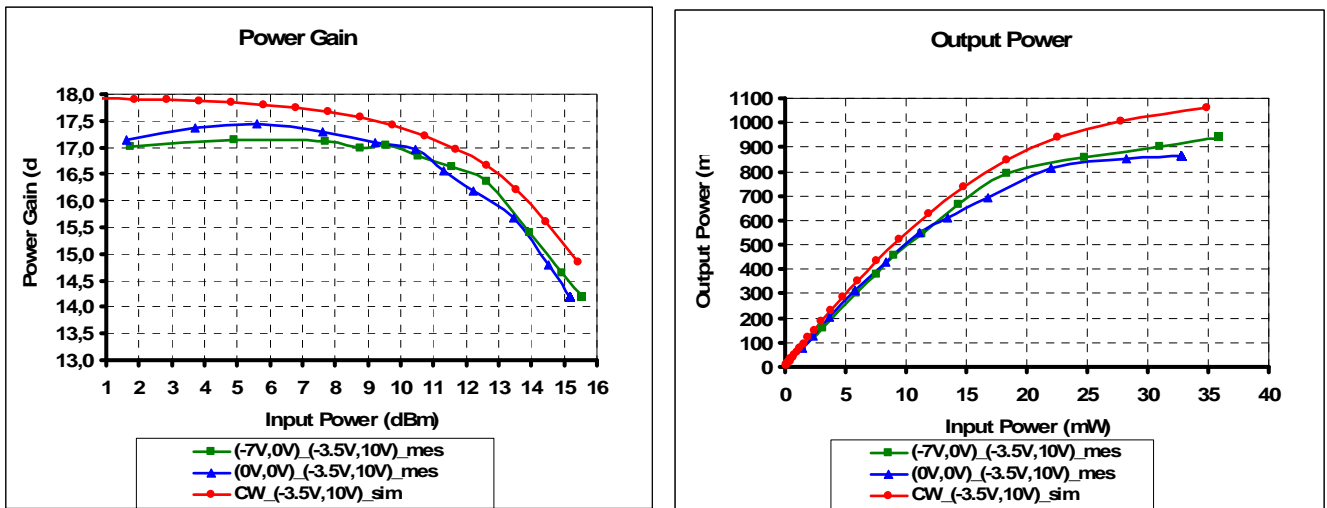


Figure 3-20 : Comparaison des performances du transistor simulées et mesurées en gain et en puissance de sortie.

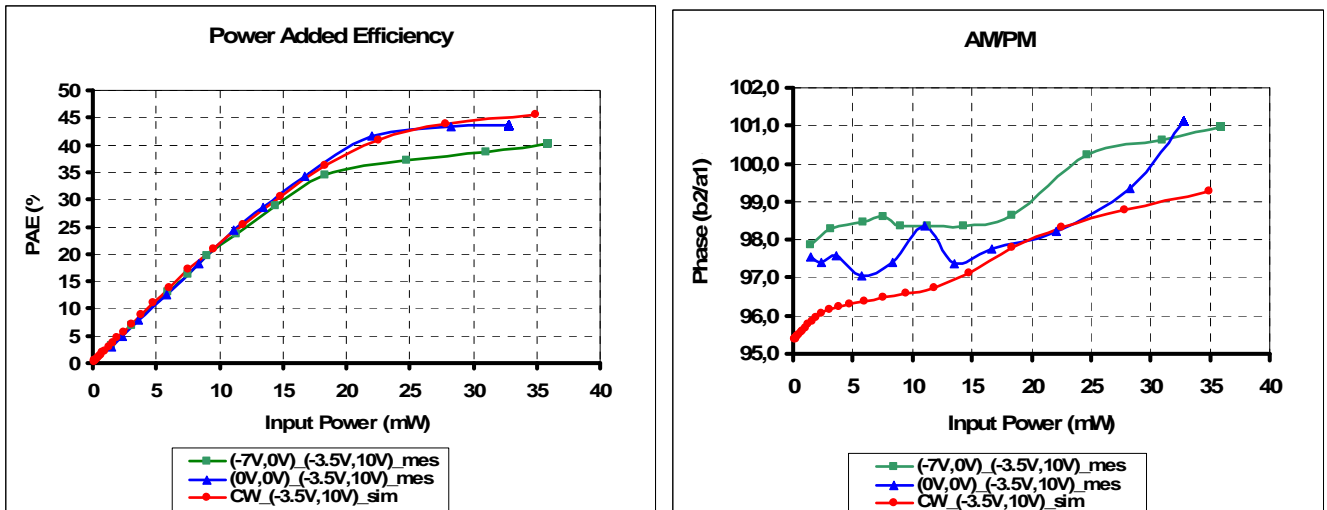


Figure 3-21 : Comparaison des performances du transistor simulées et mesurées en rendement en puissance ajouté et en AM/PM.

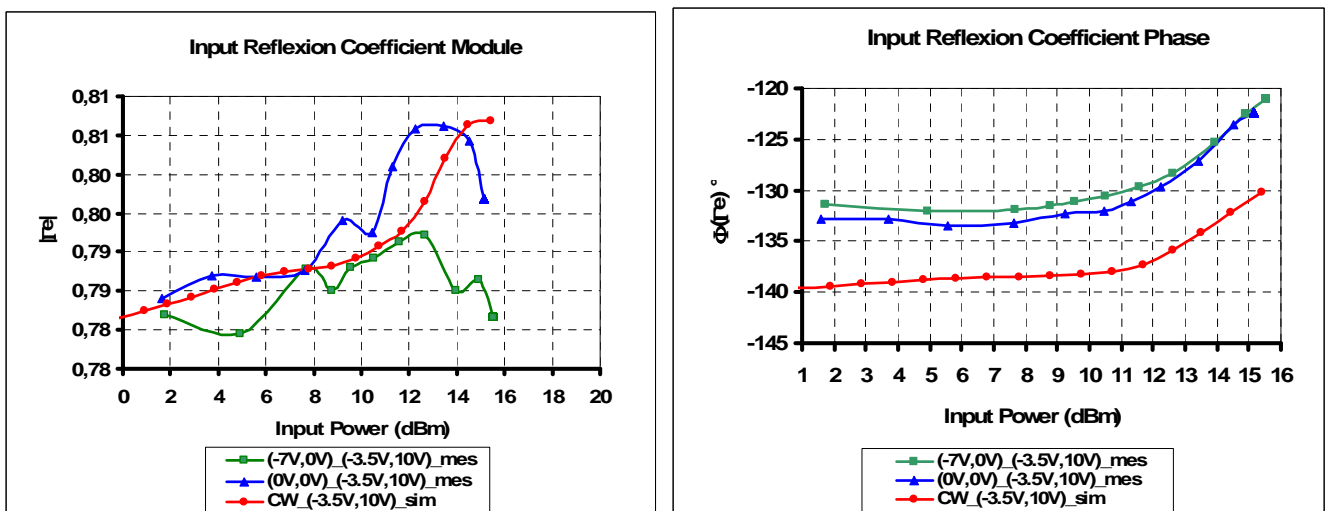


Figure 3-22 : Comparaison du module et de la phase du coefficient de réflexion mesurés et simulés.

Ces courbes montrent une assez bonne concordance entre elles, que ce soit pour le gain en puissance, la puissance de sortie, le rendement en puissance ajouté, le coefficient de réflexion ou l'AM/PM. Cela montre donc que les simulations CW et les mesures en « régime établi » après 1.8μs conduisent à des effets similaires. La raison du choix de la mesure en impulsions tient au fait que pour ce type de composants, une mesure forte puissance CW nous conduisait systématiquement à la destruction de ce composant. Malgré tout, la simulation du comportement du transistor en CW est suffisamment robuste pour rendre compte correctement du fonctionnement réel du transistor.

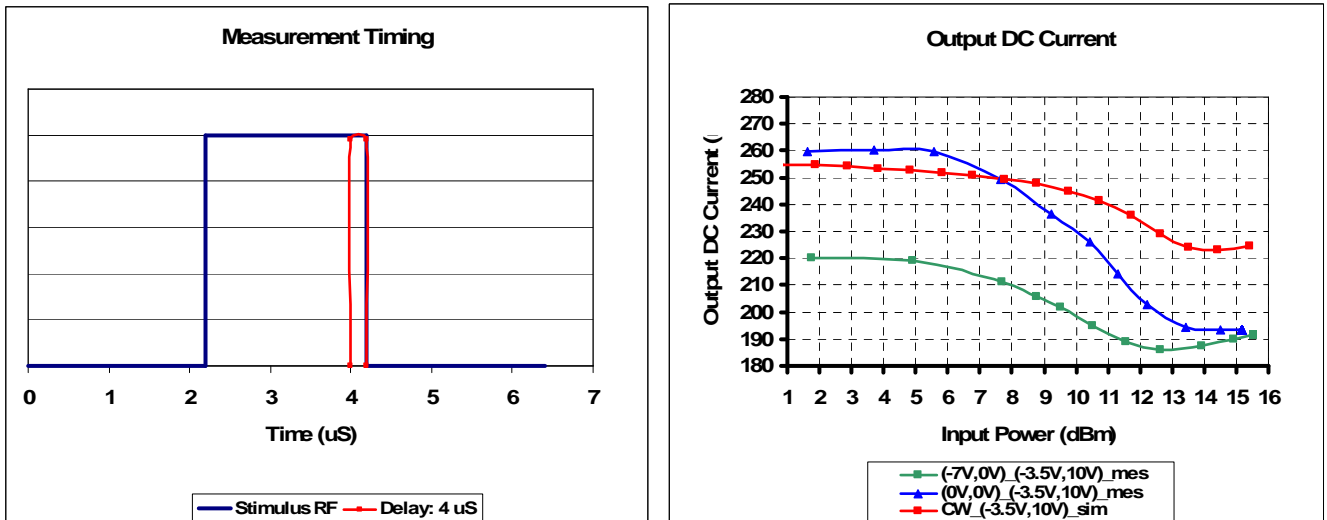


Figure 3-23 : Timings des impulsions et comparaison du courant de sortie mesuré et simulé en fonction de la puissance d'entrée.

Sur la figure 3-23 la diminution du courant continu de sortie en fonction de la puissance d'entrée est due à la pénétration du cycle de charge dans la zone ohmique à forte compression. Le décalage entre les courbes vertes et bleues de courant continu traduit les effets de pièges.

La figure 3-24 représente l'évolution du courant de sortie mesuré en fonction de la puissance d'entrée en début, milieu et fin. L'impulsion de grille est montante du pincement -7V à -3.5V (situation d'émission de pièges), tandis que l'impulsion de drain va de 0V à 10V.

En deux micro secondes, les effets dynamiques de pièges en émission n'ont pas le temps d'être trop influents. Donc la diminution du courant avec la position dans l'impulsion est liée aux effets thermiques (constante de temps de l'ordre de la  $\mu\text{s}$ ).

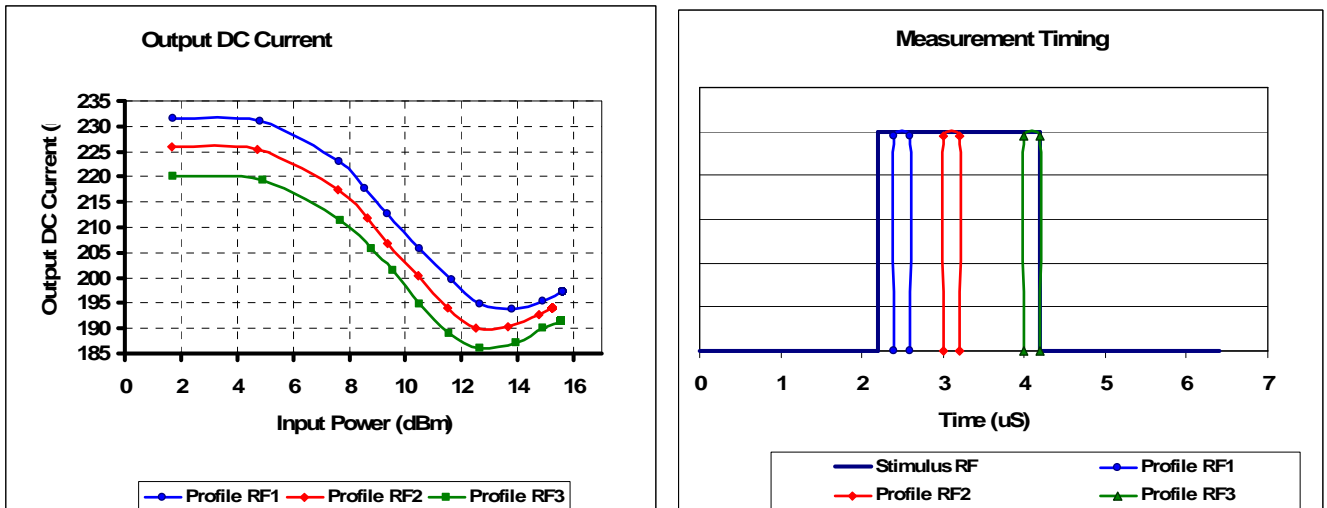


Figure 3-24 : Evolution du courant de sortie en fonction de la puissance d'entrée en début, milieu et fin d'impulsion et leurs timings associés.

### II-4-2-2. Confrontation simulations-mesures au point de polarisation ( $V_{gs}, V_{ds}$ ) = (-3.5V, 20V)

La valeur de  $V_{ds}$  a été modifiée, elle a été augmentée de 10V. La comparaison porte sur les courbes suivantes :

- Les courbes simulées en mode CW au point de polarisation ( $V_{gs}, V_{ds}$ ) = (-3.5V, 20V) (courbes rouges sur les figures 3-25, 3-26, 3-27, 3-28).
- Les courbes mesurées en mode CW pulsé au point de polarisation :  
 $(V_{gs0}, V_{ds0}) = (0V, 0V) \Rightarrow (V_{gs}, V_{ds}) = (-3.5V, 20V)$  qui correspond au phénomène de capture de charge par les pièges (courbes bleues sur les figures 3-25, 3-26, 3-27 et 3-28).
- Les courbes mesurées en mode CW pulsé au point de polarisation :  
 $(V_{gs0}, V_{ds0}) = (-7V, 0V) \Rightarrow (V_{gs}, V_{ds}) = (-3.5V, 20V)$  qui correspond à la libération de charges par les pièges (courbes vertes sur les figures 3-25, 3-26, 3-27 et 3-28).

La largeur de l'impulsion est  $2\mu s$ , la période de récurrence est  $20\mu s$  et le rapport cyclique 10%. L'impédance de charge est  $50\Omega$ . Les courbes mesurées correspondent en fin d'impulsion.

Malheureusement, le transistor mesuré ici n'est pas le même que celui qui a été modélisé. Il y avait malheureusement une dispersion certaine entre les composants. Nous montrons tout de même les résultats comparés qui sont assez différents.

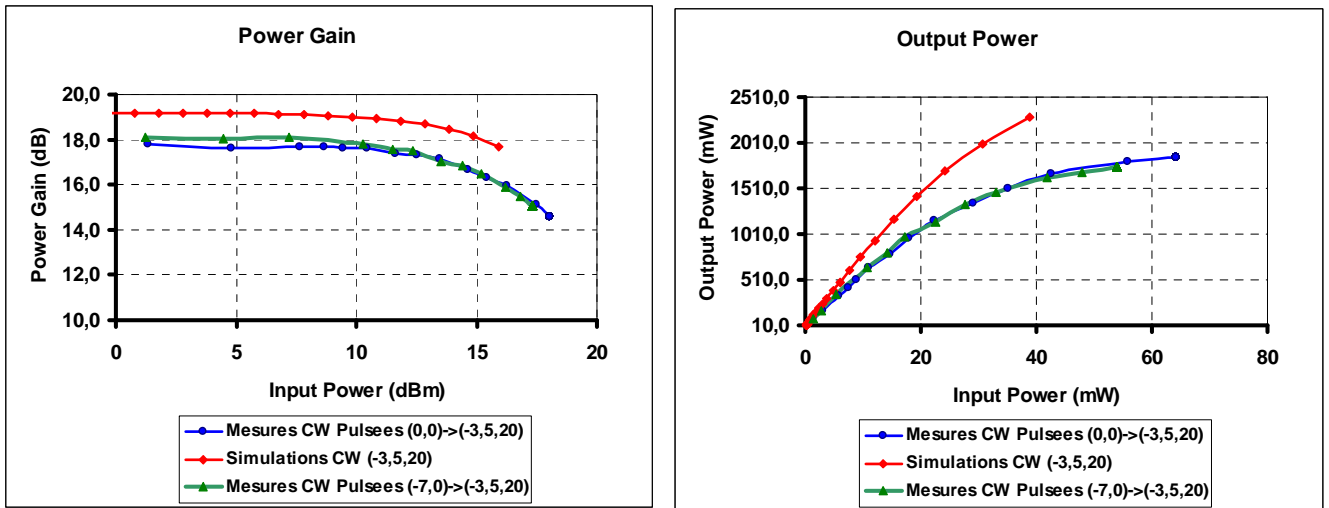


Figure 3-25 : Comparaison des performances du transistor simulées et mesurées en gain et en puissance de sortie.

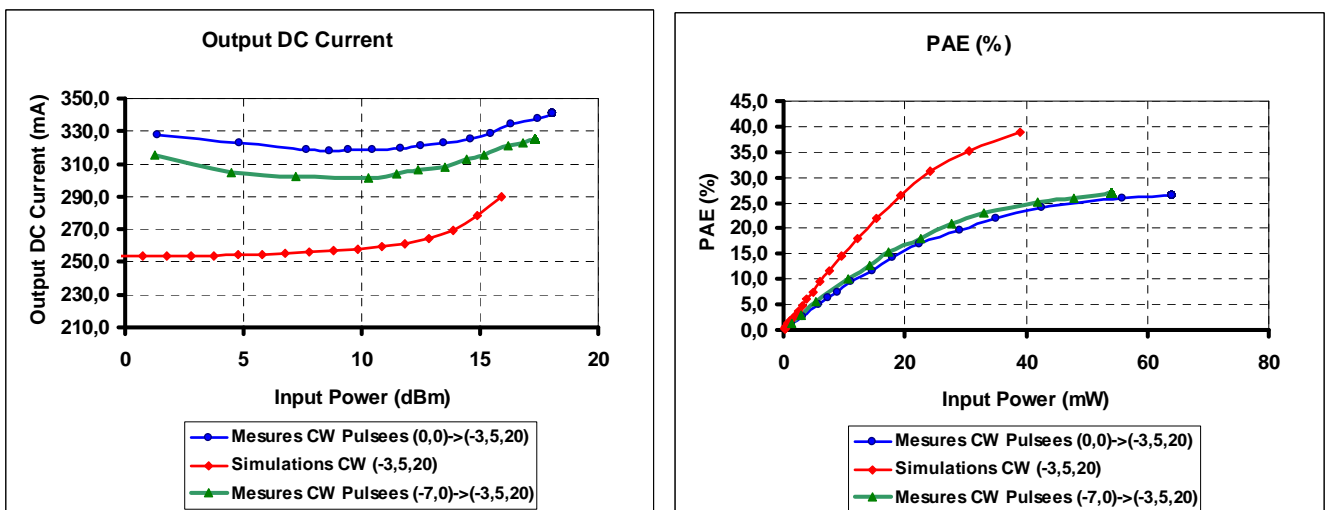


Figure 3-26 : Comparaison du courant DC de sortie et du rendement en puissance ajouté mesurés et simulés.

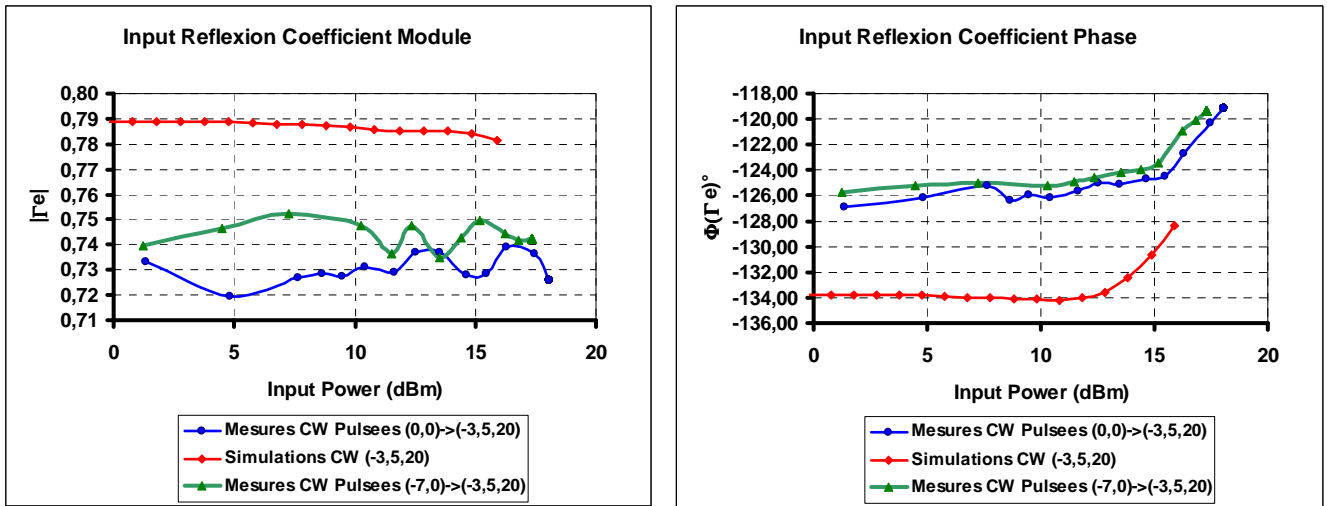


Figure 3-27 : Comparaison du module et de la phase du coefficient de réflexion mesurés et simulés.

Sur la figure 3-27, les différences importantes sur le module du coefficient de réflexion d'entrée montrent bien la dispersion des composants et expliquent en partie les écarts sur le gain et la puissance de sortie ainsi que le rendement.

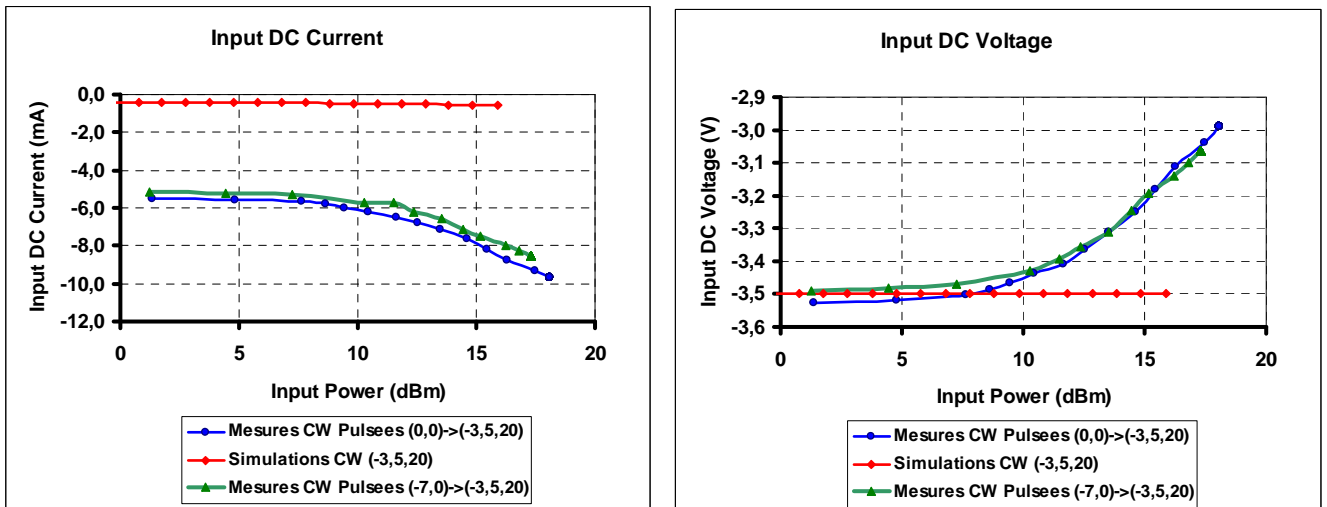


Figure 3-28 : Comparaison du courant DC et la tension mesurés et simulés à l'entrée du transistor.

L'intérêt de la figure 3-28, réside dans l'observation de l'existence d'un courant de fuite de la grille qui modifie avec la valeur de la puissance RF, la valeur de la polarisation de grille. Que ce soit dans le cas où l'on pulse le  $V_{gs}$  de 0V à -3.5V ou bien le cas où l'on pulse le  $V_{gs}$  de -7V à -3.5V, le courant  $I_{gs0}$  a la même évolution. Il est à -5mA à bas niveau et -9mA à fort niveau, ce qui influe sur le  $V_{gs}$  qui passe de -3.5V à bas niveau à -3V à fort niveau.

### II-4-2-3. Confrontation simulations-mesures au point de polarisation

$$(V_{gs}, V_{ds}) = (-5V, 20V)$$

Cette fois-ci, nous conservons une tension de drain de 20V mais nous modifions la tension de grille dans l'impulsion par rapport à deux points de repos différents.

- Les courbes simulées en mode CW au point de polarisation  $(V_{gs}, V_{ds}) = (-5V, 20V)$  (courbes rouges sur les figures 3-29, 3-30, 3-31, 3-32).

- Les courbes mesurées en mode CW pulsé au point de polarisation :

$(V_{gs0}, V_{ds0}) = (0V, 0V) \Rightarrow (V_{gs}, V_{ds}) = (-5V, 20V)$  qui correspond au phénomène de capture de charge par les pièges (courbes bleues sur les figures 3-29, 3-30, 3-31 et 3-32).

- Les courbes mesurées en mode CW pulsé au point de polarisation :

$(V_{gs0}, V_{ds0}) = (-7V, 0V) \Rightarrow (V_{gs}, V_{ds}) = (-5V, 20V)$  qui correspond à la libération de charges par les pièges (courbes vertes sur les figures 3-29, 3-30, 3-31 et 3-32).

Les conditions de mesure n'ont pas changé, la largeur de l'impulsion est de  $2\mu s$ , la période de récurrence est de  $20\mu s$  et le rapport cyclique égale à 10%. L'impédance de charge à  $f_0$  est  $50\Omega$ . Les fenêtres d'acquisition sont les mêmes. Les résultats présentés ci-dessous sont enregistrés en fin d'impulsion (courbes bleues et vertes).

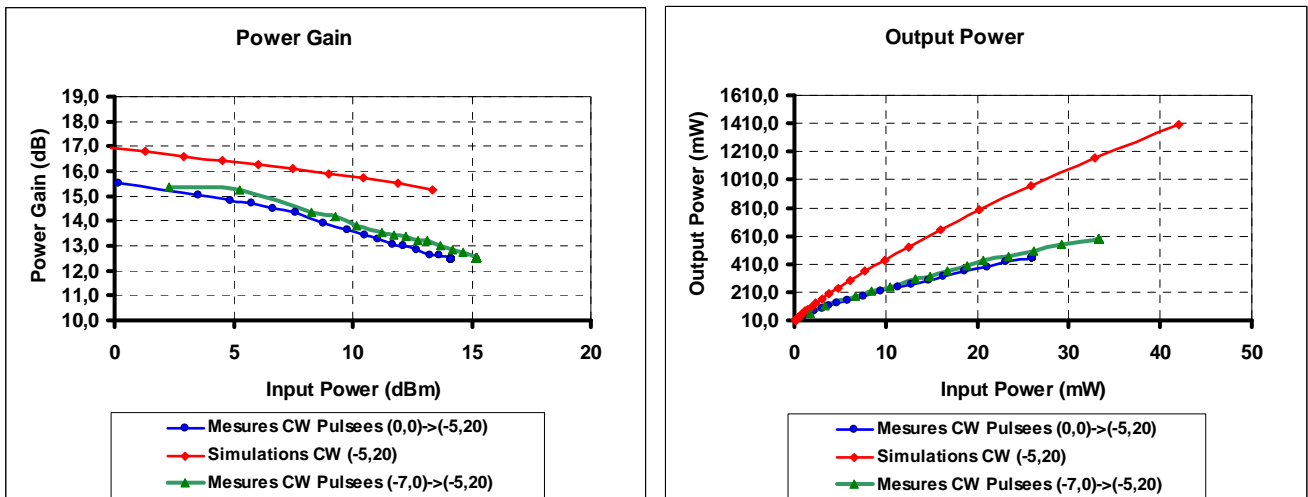


Figure 3-29 : Comparaison des performances du transistor simulées et mesurées en gain et en puissance de sortie.

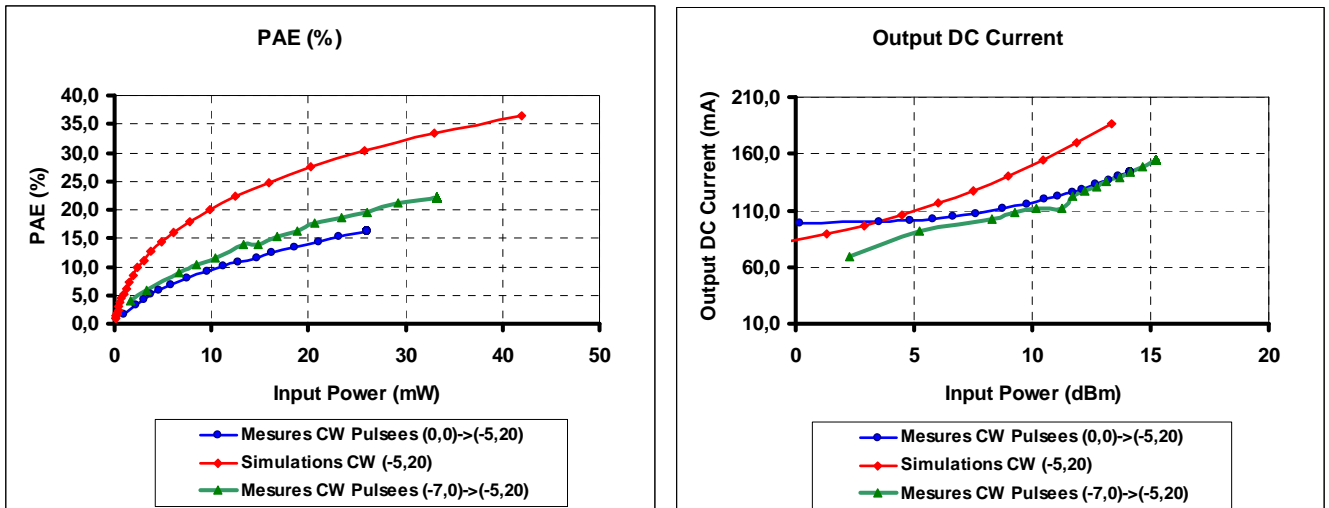


Figure 3-30 : Comparaison du courant DC de sortie et du rendement en puissance ajouté mesurés et simulés.

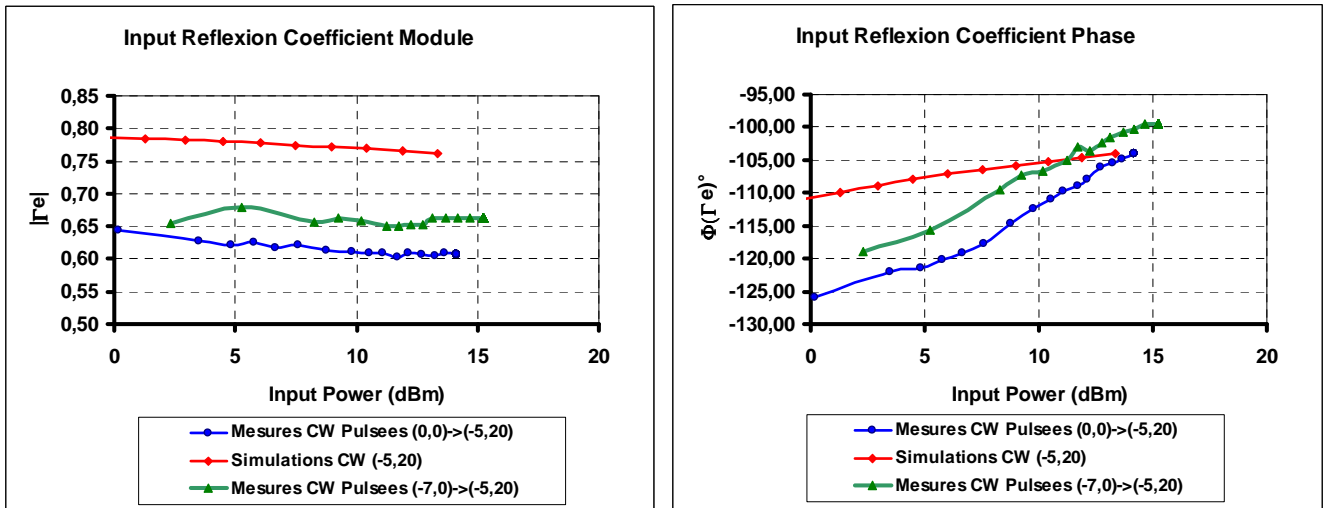


Figure 3-31 : Comparaison du module et de la phase du coefficient de réflexion mesurés et simulés.



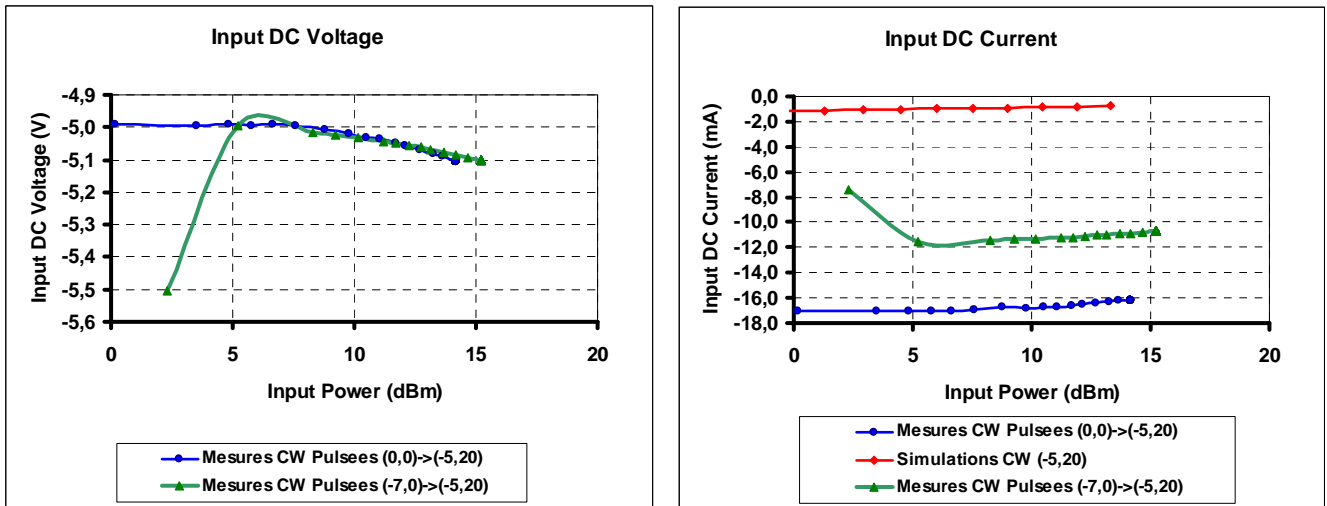


Figure 3-32 : Comparaison du courant DC et de la tension mesurés et simulés à l'entrée du transistor.

Là aussi, on ne peut que constater les différences entre mesures et simulations. Ces différences sont dues aux dispersions sur les composants et la présence de courant de fuite de la grille. Si on observe les mesures sur le graphique de droite de la figure 3-32 (courbes verte et bleue), on voit bien l'effet statique des pièges de grille. En pulsant de (0V,0V) en allant à (-5,20) (courbe bleue), le courant  $I_{ds0}$  vaut 100mA à bas niveau, tandis qu'en pulsant de (-7V,0V) en allant à (-5V,20V) (courbe verte), le courant  $I_{ds0}$  vaut 60mA à bas niveau.

#### II-4-2-4. Confrontation simulations-mesures au point de polarisation ( $V_{gs}, V_{ds}$ ) = (-5V, 30V)

Dans ce paragraphe nous décrivons les résultats pour une tension de grille dans l'impulsion qui reste à -5V par rapport au cas précédent. Mais la tension  $V_{ds}$  a maintenant augmenté jusqu'à 30V. Nous présentons alors :

- Les courbes simulées en mode CW au point de polarisation ( $V_{gs}, V_{ds}$ )=(-5V,30V) (courbes rouges sur les figures 3-33, 3-34, 3-35, 3-36).
- Les courbes mesurées en mode CW pulsé au point de polarisation :

( $V_{gs0}, V_{ds0}$ )=(0V,0V)  $\Rightarrow$  ( $V_{gs}, V_{ds}$ )=(-5V,30V) qui correspond au phénomène de capture de charge par les pièges (courbes bleues sur les figures 3-33, 3-34, 3-35 et 3-36).

- Les courbes mesurées au point de polarisation :

$(V_{gs0}, V_{ds0}) = (-7V, 0V) \Rightarrow (V_{gs}, V_{ds}) = (-5V, 30V)$  qui correspond à la libération de charges par les pièges (courbes vertes sur les figures 3-33, 3-34, 3-35 et 3-36).

Les caractéristiques des signaux d'excitation et ceux mesurés restent identiques. La largeur de l'impulsion est de  $2\mu s$ , la période de récurrence est de  $20\mu s$  et le rapport cyclique de 10%. L'impédance de charge à  $f_0$  est  $50\Omega$ .

Nous donnons ici à titre d'information, les résultats de mesure à  $V_{ds} = 30V$ . Les commentaires sont les mêmes que précédemment.

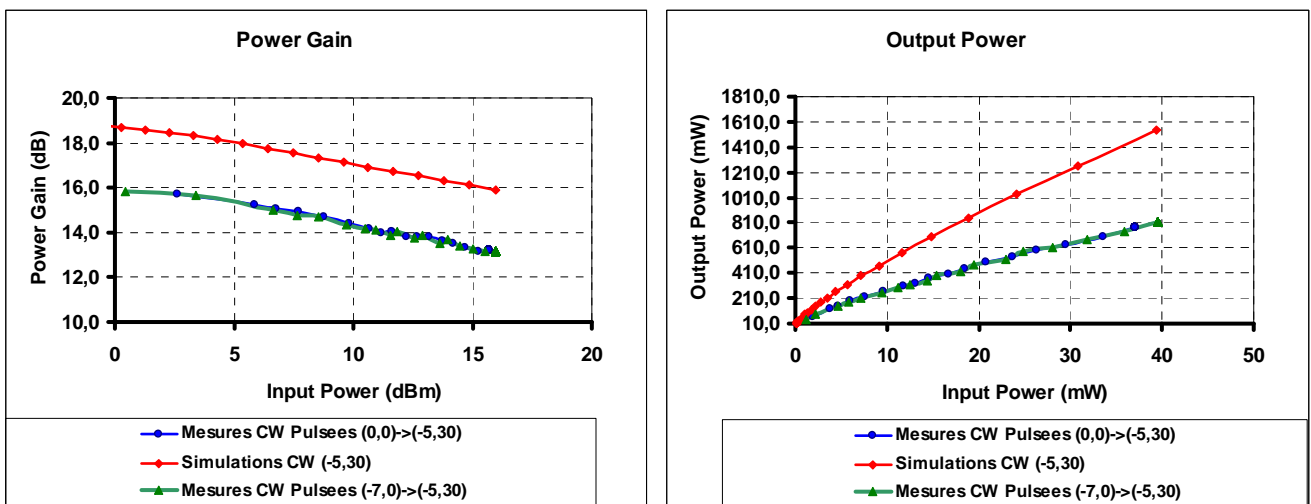


Figure 3-33 : Comparaison des performances du transistor simulées et mesurées en gain et en puissance de sortie.

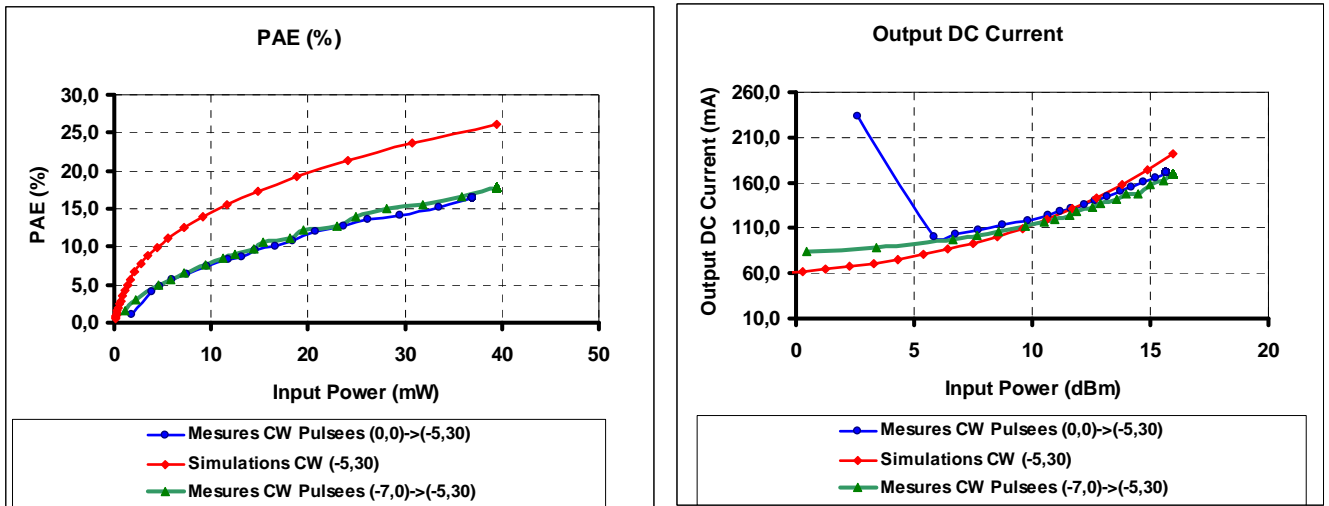


Figure 3-34 : Comparaison du courant DC de sortie et du rendement en puissance ajouté mesurés et simulés.

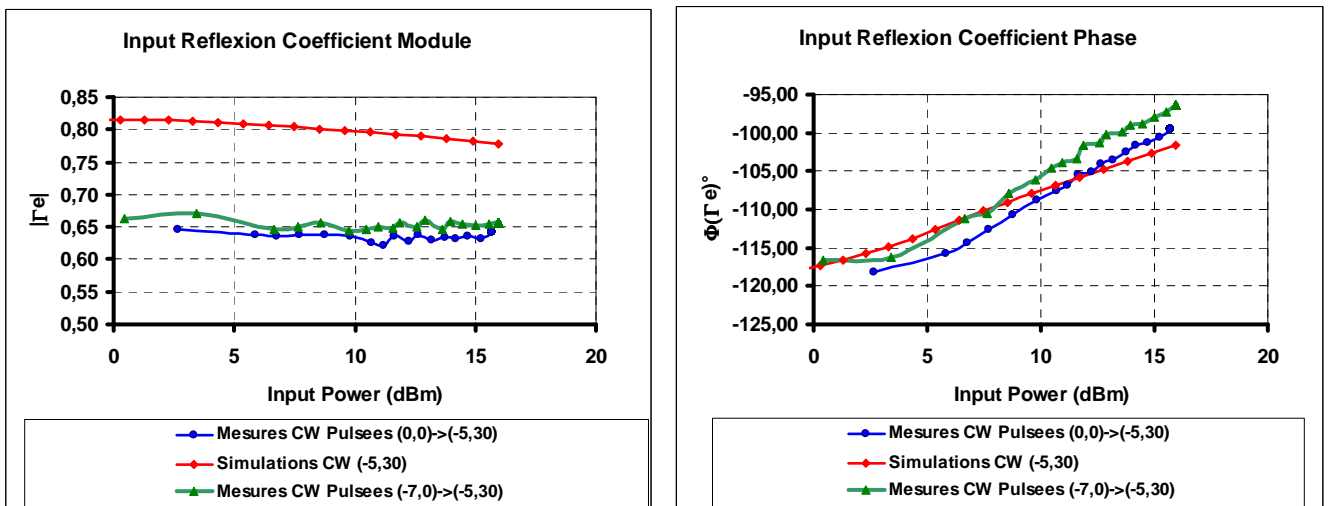


Figure 3-35 : Comparaison du module et de la phase du coefficient de réflexion mesurés et simulés.

Un écart important est observé sur le module du coefficient de réflexion en entrée.

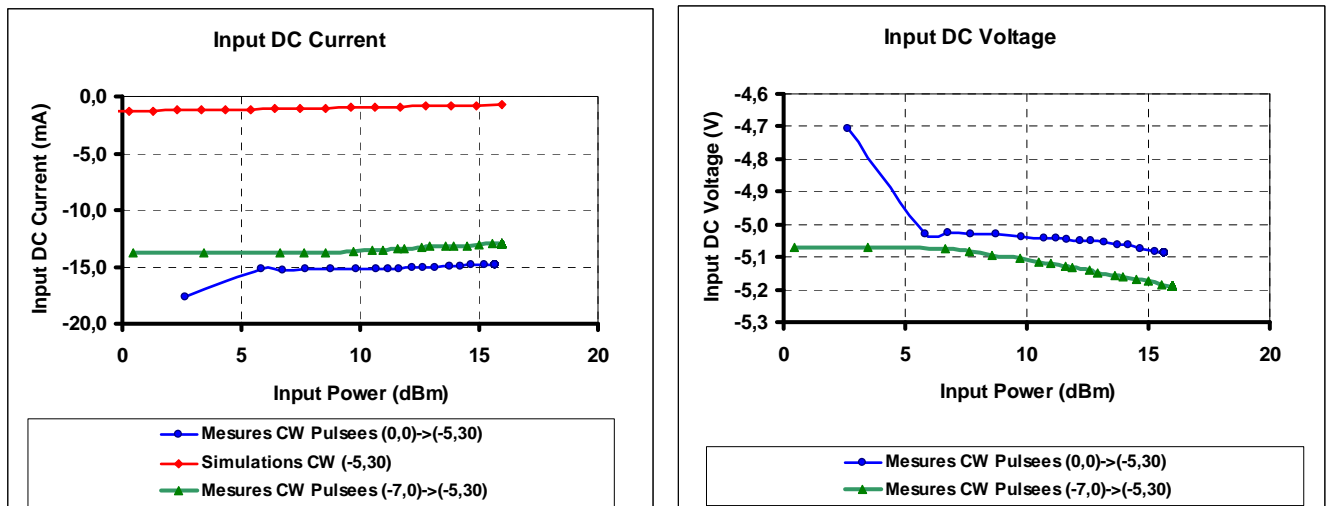


Figure 3-36: Comparaison du courant DC et de la tension mesurés et simulés à l'entrée du transistor.

Nous pouvons dans ce cas, également noter un courant de fuite de grille important pour le composant mesuré à l'inverse du composant qui a été modélisé et que nous avons intégré dans ADS pour les simulations.

#### II-4-2-5. Résultats de mesures au point de polarisation

*(V<sub>gs</sub>, V<sub>ds</sub>) = (-5V, 30V) pour une impédance de charge donnant un optimum en puissance de sortie*

Dans les mêmes conditions de polarisation que précédemment, le fonctionnement du transistor a été optimisé pour obtenir un maximum de puissance de sortie. Cette optimisation a été réalisée en cherchant l'impédance de charge optimale à  $f_0$  (charge passive), les charges présentées aux harmoniques sont celles présentées par le tuner.

- Les courbes mesurées au point de polarisation :

$(V_{gs0}, V_{ds0}) = (0V, 0V) \Rightarrow (V_{gs}, V_{ds}) = (-5V, 30V)$  qui correspond au phénomène de capture de charge par les pièges (courbes bleues sur les figures 3-37, 3-38, 3-39 et 3-40).

- Les courbes mesurées au point de polarisation :

$(V_{gs0}, V_{ds0}) = (-7V, 0V) \Rightarrow (V_{gs}, V_{ds}) = (-5V, 30V)$  qui correspond à la libération de charges par les pièges (courbes vertes sur les figures 3-37, 3-38, 3-39 et 3-40).

La largeur de l'impulsion est de  $2\mu s$ , la période de récurrence est de  $20\mu s$  et le rapport cyclique de 10%. L'impédance de charge est  $Z_{opt}(f_0) = (42 + j30)\Omega$ .

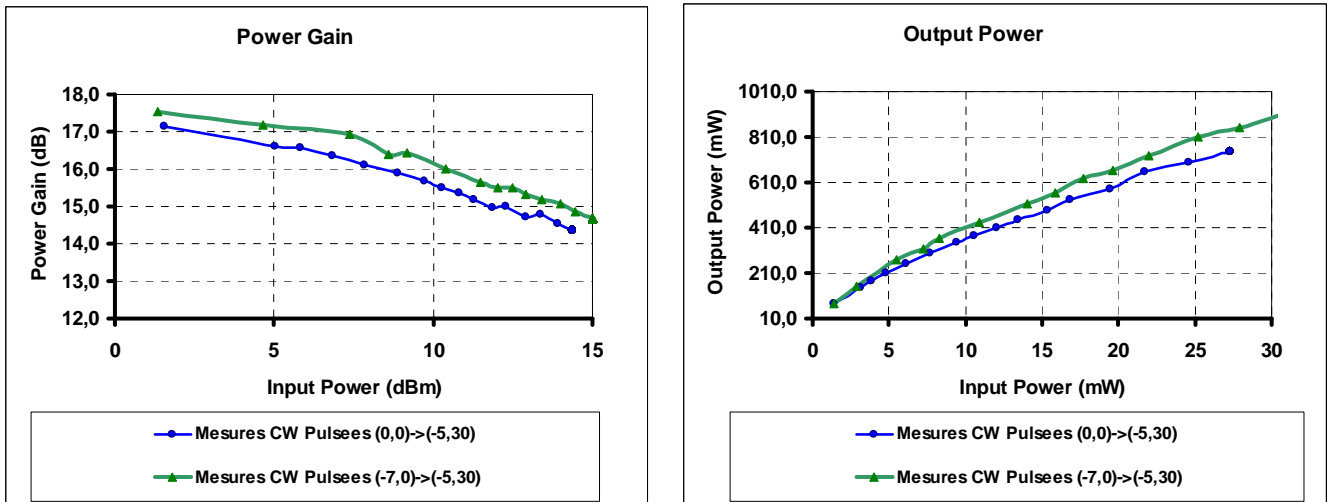


Figure 3-37 : Comparaison des performances du transistor mesurées en gain et en puissance de sortie pour deux points de polarisation différents.

Le gain bas niveau, dans le cas où l'on pulse de  $(V_{gs0}, V_{ds0}) = (0,0) \Rightarrow (V_{gs}, V_{ds}) = (-5V, 30V)$  vaut 17dB alors que celui du cas où l'on pulse de  $(V_{gs0}, V_{ds0}) = (-7,0) \Rightarrow (V_{gs}, V_{ds}) = (-5V, 30V)$  vaut 17.5dB.

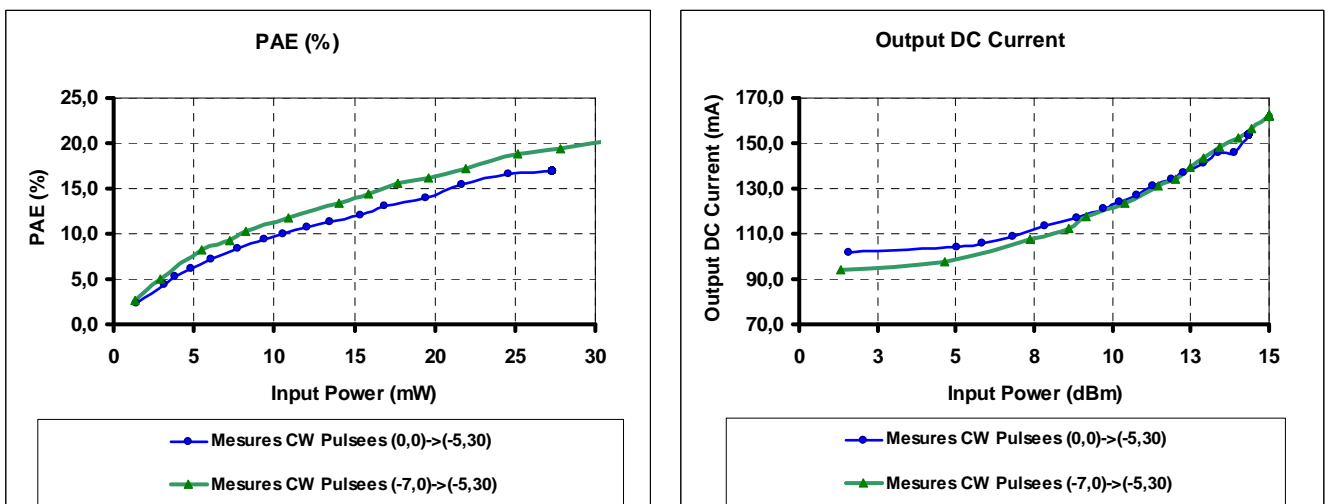


Figure 3-38 : Comparaison du rendement en puissance ajouté et du courant de sortie DC pour deux points de polarisation différents.

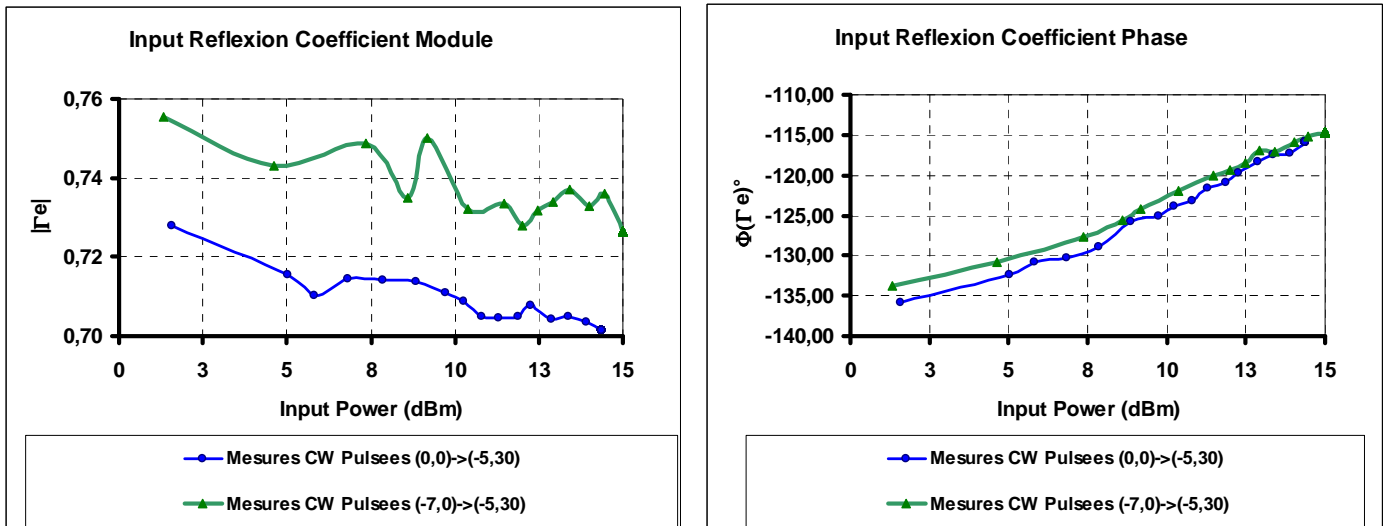


Figure 3-39 : Comparaison du module et de la phase du coefficient de réflexion mesurés pour deux points de polarisation différents.

La différence du module du coefficient de réflexion en entrée (figure 3-39) pourrait expliquer en partie le léger écart en puissance, gain et rendement entre les deux points de polarisation.

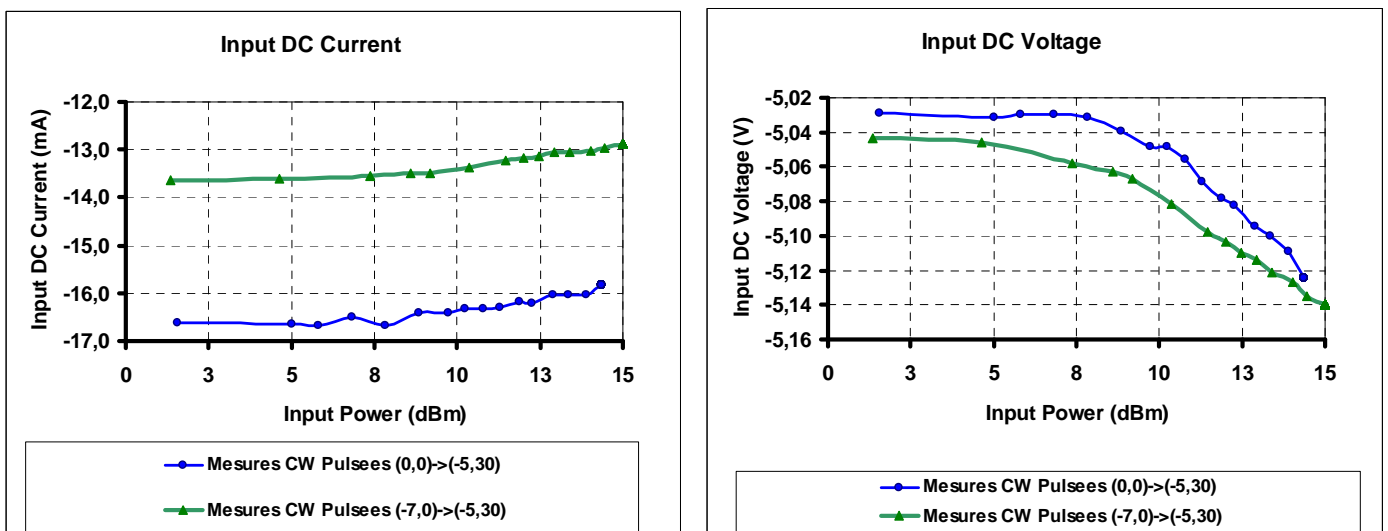


Figure 3-40 : Comparaison du courant DC et de la tension mesurés à l'entrée du transistor à deux points de polarisation différents.

Nous observons les mêmes conclusions que précédemment. C'est-à-dire, premièrement un courant de fuite de grille et deuxièmement un effet statique des pièges de grille sur la courbe du courant DC de sortie qui varie en fonction de la valeur de repos de  $V_{gs0}$ , qui vaut 0V dans un cas (courbe bleue) et -7V dans l'autre (courbe verte) et qui conduisent à des valeurs différentes de  $I_{ds0}$ ,

105mA et 92mA respectivement à bas niveau RF. Nous n'avons pas de différences significatives entre début, milieu et fin de l'impulsion.

## **III - Nouvelle architecture de banc de mesure pour la caractérisation de type biporteuse impulsionnel.**

### **III-1. Motivations**

Les technologies grand gap telle que la filière GaN peuvent atteindre des densités de puissance cinq fois plus importante que celles des transistors bipolaires à hétérojonction qui ont une forte mobilité et qui sont fondés sur des technologies plus conventionnelles telle que l'AsGa et l'InP.[III.16] [II.17]. Ceci conduira inéluctablement à la réduction de la complexité des circuits ainsi qu'à l'amélioration du gain, du rendement et de leur fiabilité. Le développement de cette technologie sera bénéfique à la fois pour les applications militaires comme les systèmes radar mais également pour les applications grand public.

Afin d'obtenir une technologie mature fondée sur le GaN, il est crucial de faire une investigation complète des composants et circuits électroniques grand gap. Ceci inclus une compréhension approfondie de la technologie du composant, de sa faisabilité et du développement des applications circuits et systèmes. Ces besoins ont conduit au développement d'outils de caractérisation adéquats. Ceci constitue la pierre angulaire pour la conception de circuits micro-ondes à haute puissance.

Les transistors HEMTs AlGaIn/GaN présentent des avantages pour les applications haute puissance dus à sa large bande interdite [III.16] [III.18].

Les transistors à effet de champs fondés sur la technologie GaN présentent des densités de puissance de quelques W/mm, des fréquences de coupure ( $f_c$ ) au delà de 20GHz, et des fréquences maximales d'oscillation ( $f_{max}$ ) de l'ordre de 25GHz. Toutefois, toute cette puissance élevée présente dans les FETs GaN ne peut être complètement dissipée à travers le substrat. En conséquence, les HEMTs AlGaIn/GaN souffrent à la fois des problèmes liés à la thermique et aux effets de piège. C'est pour cette raison que le fonctionnement de ces composants durant un court intervalle de temps nous permet de contrôler la dissipation de la chaleur.

En se basant sur ce principe, les caractéristiques I/V pulsées, les paramètres [S] pulsés et les systèmes load pull pulsés [III.19] [III.20] [III.21] [III.22] [III.23] ont été implémentés dans le but de mesurer les caractéristiques des composants de puissance en s'affranchissant de la thermique et de

comprendre plus en profondeur les mécanismes de la thermique et des pièges, et de permettre ainsi d'intégrer les effets de la thermique et des pièges dans les modèles [III.24] [III.25].

En cours de développement d'une technologie émergente non encore mature, il est à l'évidence intéressant de caractériser la puissance et le rendement des transistors mais aussi leur linéarité. Pour cela un critère essentiel est l'intermodulation en présence de deux porteuses.

Les tests peuvent être faits avec deux porteuses en mode CW en faisant varier les impédances (BF et HF), la puissance et l'écart fréquentiel entre les deux porteuses. On peut analyser l'impact des dispersions lentes (thermique, piège, réseaux de polarisation) sur les performances en linéarité.

### *Hors pourquoi envisager un test en signal bi porteuses pulsé ?*

On pense avoir un degré de liberté supplémentaire (largeur de pulse) pour scruter les différentes constantes de temps de dispersion du composant, mais on verra en conclusion que c'est loin d'être évident.

En revanche c'est intéressant, car en phase d'élaboration, les composants ne sont pas toujours très robustes notamment en ce qui concerne la thermique (évacuation des calories). Pour ces raisons, ils peuvent supporter un fonctionnement pulsé mais non CW.

Enfin, le mode pulsé est un mode incontournable pour les applications RADARS. La modulation interne au pulse (type chirp) est une modulation à enveloppe constante et il n'y a pas généralement de spécification contraignante de linéarité. Cependant, on peut penser à l'avenir à l'utilisation de modulations plus complexes dans l'impulsion avec contrainte de linéarité.

## **III-2. Description des signaux.**

Il est important pour la suite de cette partie de définir certains termes spécifiques concernant le signal bi porteuses pulsé.

Considérons dans un premier temps un signal deux tons correspondant à une modulation double bande latérale à porteuse supprimée 'DBPLS'.

$$X_{DBLPS}(t) = A \times \cos(2 \times \pi \times f_1 \times t) + A \times \cos(2 \times \pi \times f_2 \times t) \quad (3-20)$$

$$X_{DBLPS}(t) = 2 \times A \times \cos(2 \times \pi \times f_{env} \times t) \times \cos(2 \times \pi \times f_p \times t) \quad (3-21)$$



Avec  $f_{env} = \frac{(f_2 - f_1)}{2}$  (fréquence de l'enveloppe) et  $f_p = \frac{(f_1 + f_2)}{2}$  la fréquence de la porteuse.

La forme temporelle de  $X_{DBLPS}(t)$  est représentée sur la figure 3-41.

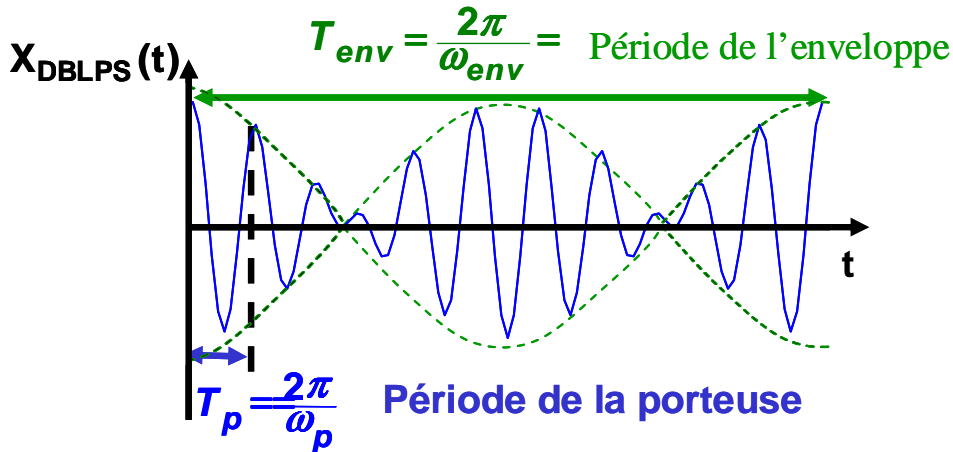


Figure 3-41 : Forme temporelle d'un signal deux tons.

Une excitation deux tons pulsée est définie par l'équation suivante :

$$X_{DBLPS\_pulsé}(t) = [2 \times A \times \cos(\omega_{env} \times t) \times \cos(\omega_p \times t) \times \text{rect}_{\tau_s}(t)] * \sum_{n=0}^{\infty} \delta(t - n \times T_p) \quad (3-22)$$

Où le symbole (\*) représente le produit de convolution et n est un nombre entier.

$\tau_s$  représente la largeur du pulse,  $T_p$  est la période du pulse et  $\frac{\tau_s}{T_p}$  est le rapport cyclique.

Dans l'exemple suivant (figure 3-42), nous prendrons  $\tau_s = 2 \mu s$ ,  $T_p = 20 \mu s$  et l'écart en fréquence entre les deux porteuses est de 10MHz.  $f_c = 3GHz$ , ce qui conduit à  $f_1 = 3GHz - 5MHz$  et  $f_2 = 3GHz + 5MHz$ .

Dans ces conditions, la largeur du pulse est un nombre entier de fois égale au  $\Delta f$  c'est-à-dire  $(f_2 - f_1) = \Delta f = 10MHz = 20 \times \frac{1}{\tau_s}$ . Par conséquent la forme du sinus cardinal ( $\frac{\sin x}{x}$ ) du spectre qui est maximum à  $f_1$  est nulle à  $f_2$ ,  $(2f_2 - f_1)$  et à  $(2f_1 - f_2)$  et celle du sinus cardinal qui est maximum à  $f_2$  est nulle à  $f_1$ ,  $(2f_1 - f_2)$  et à  $(2f_2 - f_1)$ . Comme conséquence, on n'observe pas de superposition de spectre à  $(2f_1 - f_2)$ ,  $f_1$ ,  $f_2$  et  $(2f_2 - f_1)$  ainsi que dans tous les autres produits de  $f_1$  et  $f_2$  figure 3-42. Comme

nous allons le montrer dans la suite, les mesures du rapport  $\left(\frac{C}{I}\right)_3$  seront obtenues en utilisant un filtre très étroit de 500Hz de bande passante qui va être réglé de façon séquentielle à  $f_1$ ,  $f_2$ ,  $(2f_1-f_2)$  et  $(2f_2-f_1)$ .

La forme temporelle du signal DBLPS pulsé est représentée figure 3-42.

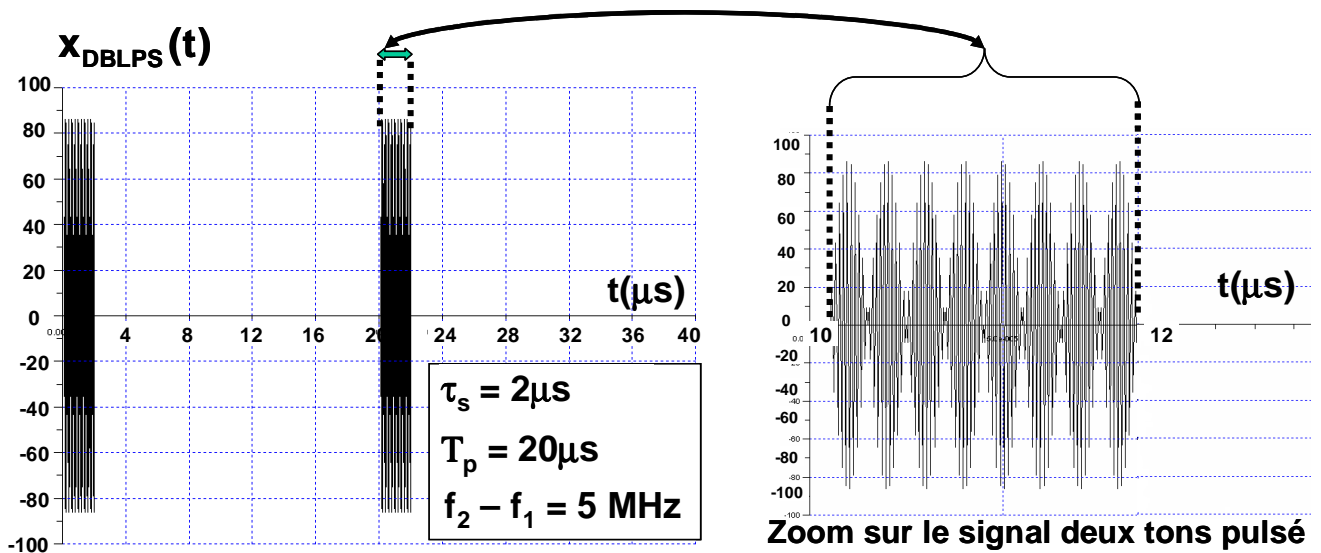


Figure 3-42 : Forme d'onde temporelle du signal deux tons pulsé.

Le signal  $X_{DBLPS\_pulsé}(t)$  est le stimulus RF qui va exciter le transistor sous test pour la caractérisation en intermodulation dans des conditions RF et DC pulsées.

La forme du spectre en entrée et en sortie du dispositif sous test autour de la fréquence fondamentale est donnée par la figure 3-43.

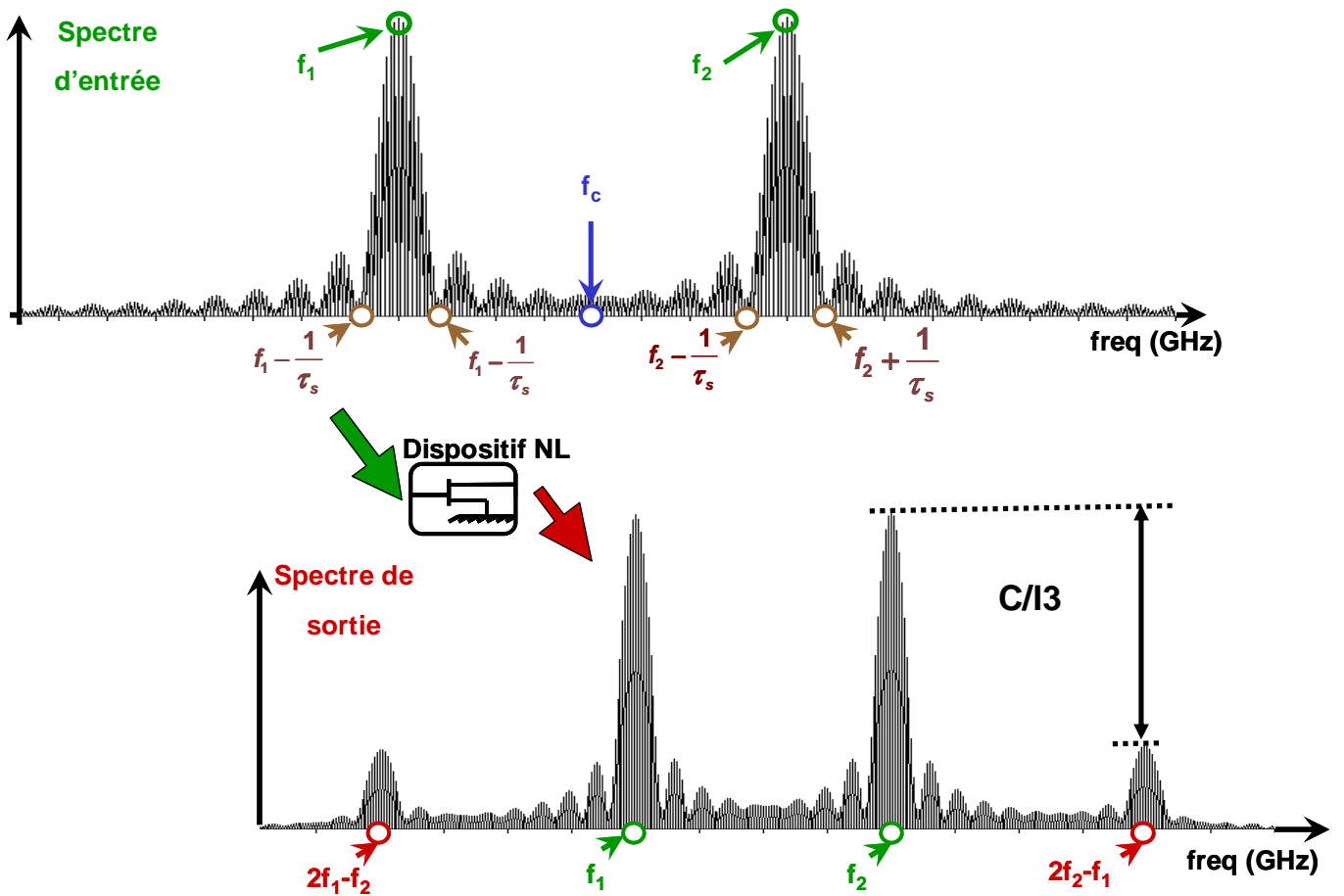


Figure 3-43 : Formes des spectres en entrée et en sortie du dispositif sous test.

### III-3. Description du système de mesure.

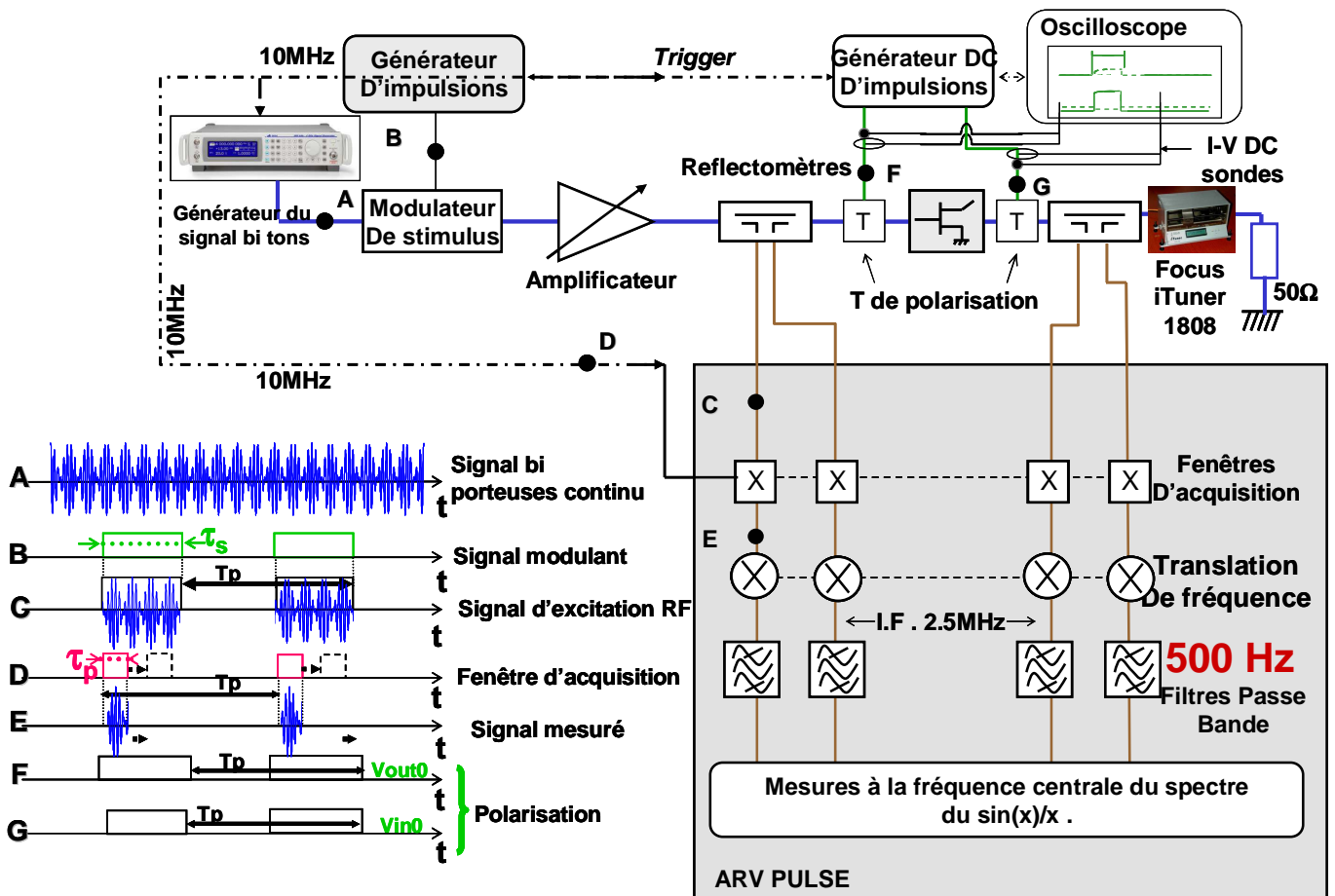


Figure 3-44 : Banc 'load pull' de mesures en puissance en mode bi porteuses pulsé.

Comme montré sur le synoptique précédent (figure 3-44), le banc de caractérisation fonctionnant en mode bi porteuses impulsionnel de XLIM est fondé sur l'utilisation de l'analyseur de réseaux vectoriels, modèle 360B de Wiltron, associé au test set CW pulsé Wiltron 3636A et du générateur d'impulsions carrées modèle DG535 de Stanford Research System.

Le synthétiseur IFR 3414 de chez Aeroflex génère un signal bi porteuses continu, dont on peut contrôler l'amplitude des deux raies à  $f_1$  et  $f_2$  ainsi que leur écart fréquentiel. Cette onde est injectée en entrée du modulateur interne au test set, que nous noterons 'modulateur de stimulus'. Sur le deuxième accès de ce modulateur de stimulus est injecté un signal carré issu d'une des voies du générateur d'impulsion. Le signal obtenu en sortie du modulateur de stimulus est donc un signal bi porteuses pulsé que l'on injecte ensuite sur la voie d'entrée du banc de mesure.

L'amplificateur d'entrée peut déformer le facteur de forme du signal RF bi porteuses pulsé. Mais il fonctionne normalement dans sa zone linéaire. Si sa bande passante est assez large, son gain

est plat sur toute la bande spectrale occupée par le signal RF pulsé, et son temps de propagation de groupe (TPG) est constant. Par conséquent, le signal RF n'est pas altéré par son passage dans l'amplificateur.

Le transistor est placé dans un environnement 'load pull'. A ce titre les impédances vues par le composant peuvent être adaptées suivant des critères de puissance, de rendement et de linéarité selon les objectifs visés. Ceci est obtenu par l'utilisation d'un tuner passif dans ce cas précis pour deux raisons :

- Les transistors mesurés ne présentaient pas une forte désadaptation.
- Dans le cas de l'utilisation d'une boucle active, l'impédance présentée aux différentes raies autour de  $f_0$  varie en fonction des longueurs présentées aux différentes fréquences. Ces longueurs sont dues aux différents éléments constituant la boucle active.

Avec le tuner 1808 de Focus nous ne contrôlons pas les impédances présentées aux fréquences harmoniques, mais nous pouvons les mesurer.

L'alimentation continue du dispositif est assurée par une ou plusieurs alimentations DC pulsées. Mais, quel que soit le modèle d'alimentation utilisé (HP8115A, HP8114A), les appareils sont synchronisés par la voie d'horloge  $T_0$  du générateur d'impulsion Stanford.

Les impulsions de tensions et de courants délivrées au composant sont de forme carrée. Les tés de polarisation doivent donc présenter sur leur accès DC des inductances suffisamment faibles pour ne pas déformer outre mesure les formes transitoires de ces impulsions. Des tés de polarisation large bande Hewlet Packard (modèle 11612B) présentant une inductance de 1mH sont utilisés à cet effet. Le facteur de forme des impulsions doit également être préservé en plaçant ceux-ci au plus près du composant.

L'acquisition des signaux RF aux accès du composant sous test s'effectue par le test set de l'analyseur de réseaux vectoriels. Les modulateurs internes, appelés 'modulateurs de profile', de chacune des quatre voies de mesure sont alors pilotés par un signal CW pulsé issu d'un second canal du générateur d'impulsion Stanford. Ce signal est synchronisé par rapport au premier et permet de contrôler la largeur et la longueur de la fenêtre d'acquisition des données à l'analyseur de réseaux vectoriels.

Le signal issu de la fenêtre d'acquisition centré en fréquence (séquentiellement autour de  $f_1$ ,  $f_2$ ,  $2f_1-f_2$  et  $2f_2-f_1$ ), est par le biais d'un mélange hétérodyne recentré autour de 2.5MHz. Cette translation du spectre en basses fréquences permet par la suite d'appliquer un filtrage étroit de largeur 500Hz afin de ne conserver que la raie qui nous intéresse.

### III-4. Etalonnage du système de mesure.

Le principe d'étalonnage est rigoureusement identique à ce qui a été décrit au paragraphe II-3-3. Cependant tous les termes d'erreur déterminés à une fréquence  $f_0$  en mode CW, doivent l'être ici aux quatre fréquences  $2f_1-f_2$ ,  $f_1$ ,  $f_2$  et  $2f_2-f_1$ .

Nous effectuons donc un étalonnage de type CW avec un balayage de fréquence et constituons un tableau de paramètres d'étalonnage à quatre colonnes fréquentielles.

On pourra remarquer que les mesures relatives de type  $\left(\frac{C}{I}\right)_3$  pourraient être faites plus simplement avec un analyseur de spectre sur une voie couplée en sortie du transistor. Cependant, nous avons ici un système calibré vectoriellement jusqu'aux plans des pointes ce qui apporte plus de précisions sur les puissances absolues de chaque raie spectrale.

### III-5. Résultats de mesure de transistors GaN.

Cette nouvelle méthode expérimentale a été utilisée pour la caractérisation du transistor GaN ( $12 \times 75 \mu\text{m}^2$ ) de la fonderie Tiger. Le composant a été mesuré dans deux conditions de polarisation différentes. Dans un premier temps, la tension de grille a été pulsée de -7V à -5V (émission de pièges) et celle de drain de 0V à 30V (figure 3-46). Ensuite, le transistor a été mesuré en pulsant la grille de 0V à -5V (capture des pièges) et celle de drain de 0V à 30V (figure 3-45). Ces différents états de polarisation conduisent à des états statiques de pièges différents avant même l'application de l'impulsion RF. La largeur de l'impulsion RF est faite à  $2\mu\text{s}$ , la période de récurrence est  $20\mu\text{s}$  (donc un rapport cyclique de 10%). Une fenêtre d'acquisition a été déplacée du début jusqu'à la fin de l'impulsion afin de scruter le comportement du transistor. La fréquence de la porteuse est 3GHz et l'écart fréquentiel  $\Delta f=10\text{MHz}$ .

La fenêtre d'acquisition contient un nombre entier de période du battement à 10MHz.

Séquentiellement et pour chaque niveau de puissance d'entrée, l'évolution du  $\left(\frac{C}{I}\right)_3$  en début, milieu et fin d'impulsion RF, ainsi que les performances du transistor sont enregistrées.

L'impédance de source a été fixée à  $50\Omega$ , tandis que l'impédance de charge a été synthétisée à l'aide du tuner automatique Focus, modèle 1808 afin d'obtenir un maximum de puissance de sortie.

Sur les figures 3-45 et 3-46, le  $\left(\frac{C}{I}\right)_3$ , la puissance RF de sortie, le gain en puissance et le rendement en puissance ajoutée sont donnés en fonction de la puissance d'entrée et pour trois différentes positions de la fenêtre d'acquisition (début : retard de  $0.2\mu s$ , milieu : retard de  $0.8\mu s$  et fin avec un retard de  $1.6\mu s$ ).

Sur les figures 3-45 et 3-46, la puissance RF de sortie et le rendement en puissance ajoutée diminuent dans les deux cas, du début jusqu'à la fin de l'impulsion.

Sur la figure 3-45, le  $\left(\frac{C}{I}\right)_3$  croît du début à la fin de l'impulsion. Nous pouvons aussi observer une variation significative de  $\left(\frac{C}{I}\right)_3$  du début à la fin de l'impulsion de 7dBc pour une puissance d'entrée de 12dBm.

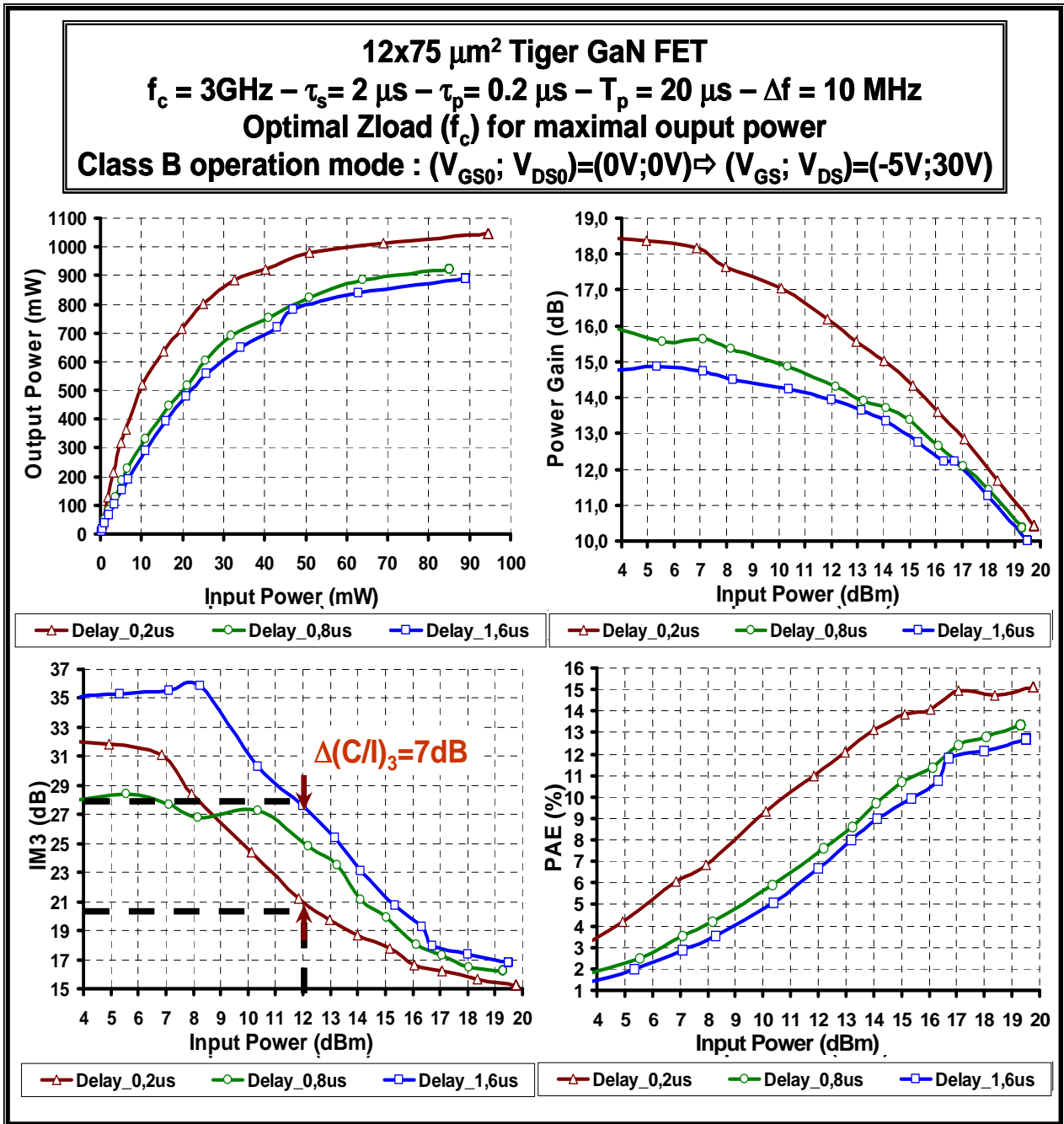


Figure 3-45 : Performances du transistor HEMT GaN 12x75  $\mu\text{m}^2$  au point de polarisation  $(V_{gs0}, V_{ds0}) = (0\text{V}, 0\text{V}) \Rightarrow (V_{gs}, V_{ds}) = (-5\text{V}, 30\text{V})$ .

Sur la figure 3-46, le transistor est dans un état statique de piège différent. Dans ces nouvelles conditions de polarisation, on n'observe pas d'évolution du  $\left(\frac{C}{I}\right)_3$  du début à la fin de l'impulsion RF. Pour la même puissance d'entrée du cas précédent 12dBm, la variation du  $\left(\frac{C}{I}\right)_3$  du début à la



fin de l'impulsion RF est 2dBc. Ces différentes variations de valeurs de  $\left(\frac{C}{I}\right)_3$  en fonction du point de polarisation du début à la fin de l'impulsion, montrent qu'il peut y avoir une influence de ces états de piège sur la puissance de sortie et le rendement en puissance ajouté.

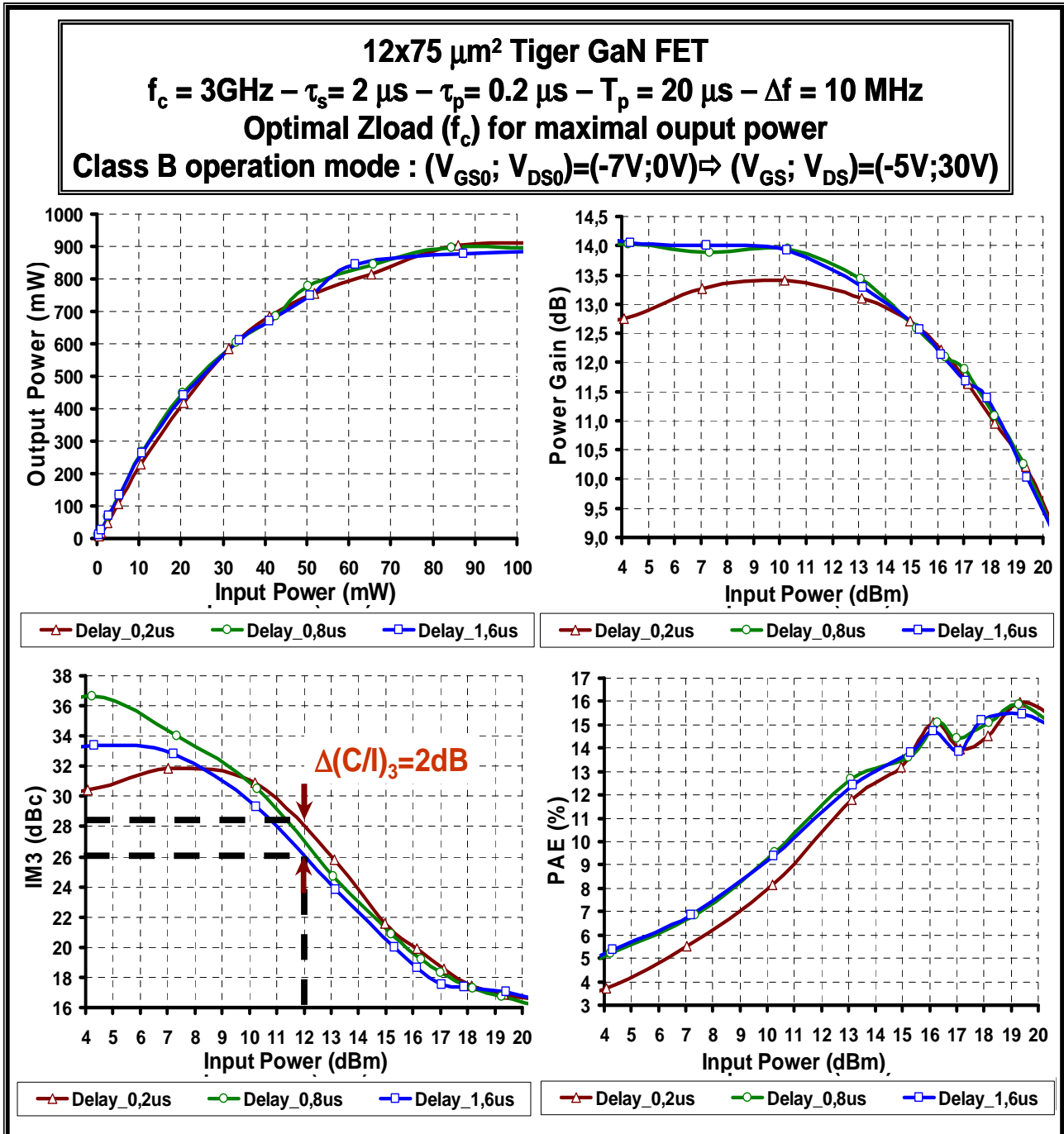


Figure 3-46 : Performances du transistor HEMT GaN 12x75  $\mu\text{m}^2$  au point de polarisation ( $V_{gs0}, V_{ds0}$ )=(-7V,0V)  $\Rightarrow$  ( $V_{gs}, V_{ds}$ )=(-5V,30V).

Il semble donc en conclusion que la thermique et les effets de piège aient des « effets associés linéarisants » pour le transistor. Les constantes de temps de chaque effet (thermique et piège) n'ont pu être mis en évidence séparément avec ces différentes manipulations. Il est donc important de disposer d'un modèle prenant en compte ces deux effets pour pouvoir les étudier indépendamment l'un de l'autre. Cette étude a fait l'objet du paragraphe du chapitre II.

## **IV - Conclusion.**

Ce chapitre a rappelé quelques notions fondamentales pour la caractérisation de transistors de forte puissance.

Puis un système de load pull pulsé a été décrit. En mode CW pulsé, il a été exploité pour la caractérisation de transistor GaN de Thales Tiger (process 2001). Cette caractérisation n'a pas été facile en raison du caractère dispersif et non encore mature des composants que nous avons eu à notre disposition. Une configuration originale de mesure d'intermodulation en mode pulsé a été proposée et testée.

Il est néanmoins certain que ces travaux mériteraient une exploitation approfondie sur des composants GaN d'actualité qui sont plus matures.

## Bibliographie

### [III.1] F. BLACHE

“Etude et conception d’un système de caractérisation fonctionnelle multiharmonique des transistors de puissance RF et microondes. Application à la mise en œuvre expérimentale de classes de fonctionnement à haut rendement”

*Thèse de doctorat de l’Université de LIMOGES, n° d’ordre 56-95, LIMOGES, 1995*

### [III.2] D. BARATAUD

“ Etude et conception de systèmes de caractérisation fonctionnelle dans le domaine temporel des transistors de puissance radiofréquences et microondes ”

*Thèse de doctorat soutenue le 13 Octobre 1998, n° d’ordre 42-98, Université de Limoges.*

### [III.3] T. GASSELING

“Caractérisation non linéaire avancée de transistors de puissance pour la validation de leur modèle CAO”

*Thèse de doctorat soutenue le 17 Novembre 2003, n° d’ordre 45-03, Université de Limoges.*

### [III.4] S. BENSMIDA

“ Conception d’un système de caractérisation fonctionnelle d’amplificateur de puissance en présence de signaux modulés à l’aide de réflectomètres six-portes”

*Thèse de doctorat ELECTRONIQUE ET COMMUNICATIONS, COMELEC, Télécom Paris [ ENST ] (2005).*

### [III.5] I. YATTOUN

“ An improved active load-pull setup for transistors large signal characterization in the Ka Band”

*Proc. 36<sup>th</sup> European Microwave Conference, Manchester, September 2006*

### [III.6] [HTTP://WWW.FOCUS-MICROWAVES.COM/](http://www.focus-microwaves.com/)

### [III.7] G.L. Madonna, A. Ferrero, M. Pirola, U. Pisani

“Testing microwave devices under different source impedance values - a novel technique for on-line measurement of source and device reflection coefficients”

*IEEE Transactions on Instrumentation and Measurement, Volume 49, Issue 2, 2000, Pages 285-28*

### [III.8] Z. Aboush, J. Lees, J. Benedikt, P. Tasker

“Active harmonic load-pull system for characterizing highly mismatched high power transistors”

*IEEE MTT-S International Microwave Symposium Digest, Volume 2005, 2005, Article number 1516920, Pages 1311-1314*

### [III.9] N. Vellas, C. Gaquiere, F. Bue, Y. Guhel, B. Boudart, J.C. De Jaeger, M.A. Poisson

“Load impedance influence on the  $I_D(V_{DS})$  characteristics of AlGaIn/GaN HEMTs in large signal regime at 4 GHz”

*IEEE Electron Device Letters, Volume 23, Issue 5, May 2002, Pages 246-248*

### [III.10] F. De Groote, J. Verspecht, C. Tsironis, D. Barataud, J.P. Teyssier

“An improved coupling method for time domain load-pull measurements”

*65th ARFTG Microwave Measurements Conference Digest 2005, 2005, Article number 1500568, Pages 53-56.*

### [III.11] C. ARNAUD

“Etude et conception d’un système de caractérisation fonctionnelle d’amplificateur de puissance en mode CW pulsé”

*Thèse de doctorat de l’Université de LIMOGES, n° d’ordre 29.01, LIMOGES, 12 Juillet 2001.*

### [III.12] A. Ferrero, U. Pisani

“An improved calibration technique for on wafer large-signal transistor characterization”

*IEEE Transactions on Instrumentation and measurement, Vol. 42, N° 2, pp 360-364, April 1993.*

### [III.13] O. JARDEL

*Thèse de doctorat en cours à l’Université de Limoges.*

### [III.14] O. JARDEL, R. QUERE, S. HECKMAN, H. BOUSBIA AND AL

“An Electrothermal Model for GaInP/GaAs Power HBTs with Enhanced Convergence Capabilities”  
*EuMW 2006.*

**[III.15] N. Q. ZHANG, S. KELLER, G. PARISH, S. HEIKMAN AND AL**

“High breakdown GaN HEMT with overlapping gate structure”

*IEEE Electron Device Lett.*, vol. 21, pp. 421-423, September 2000

**[III.16] U.K. MISHRA, Y.F. WU, B.P.KELLER, AND S.P. DENBAARS**

“GaN microwave electronics GaN microwave electronics”

*Proc. Topical Symp. Millimeter Waves.*, 1997, pp. 198-200, June 1998.

**[III.17] S. NUTTINCK E. GEBRA, J. LASKER AND M.HARRIS**

“Development of GaN Wide Bandgap Technology for Microwave Power Applications.Amplitude”

*IEEE Microwave magazine.* March 2002.

**[III.18] S. NUTTINCK E. GEBRA, J. LASKER AND M.HARRIS**

“Study of self-heating effects, temperature-dependent modeling, and pulsed load-pull measurements on GaN HEMTs”

*IEEE Trans. Microwave Theory & Tech.*, vol. 49, pp. 2579-2587, December 2001.

**[III.19] C. ARNAUD, D. BARATAUD, J.M. NEBUS AND AL**

“An active pulsed RF and pulsed DC load-pull system for the characterization of HBT power amplifiers used in coherent radar communication systems”

*IEEE Trans. Microwave Theory & Tech.*, vol. 48, no. 12, pp. 2625-2629, December 2000.

**[III.20] J. Scott, J.Rathmell, A. Parker, and M.Sayed**

“Pulsed device measurements and applications”

*IEEE Trans. Microwave Theory & Tech.*, pp. 2718-2723, December 1996.

**[III.21] J.P. Teyssier, J.P.Viaud, J.J. Raoux, and R.Quéré**

“Fully integrated nonlinear modeling and characterization system of microwave transistors with on-wafer pulsed measurements”

*IEEE MTT-S Int. Microwave Symp. Dig., Orlando, FL*, vol. 44, pp. 2718-2723, May 1995.

**[III.22] D. Sireix, O. Noblanc, D. Barataud, E. Chartier, C. Brylinski, and R. Quéré**

“A CAD oriented nonlinear model of SiC MESFET based on pulsed I(V), pulsed S parameters measurements”

*IEEE Trans. Electron Devices.*, vol. 46, pp. 580-584, March 1999.

**[III.23] S. De Meyer, C. Charbonniaud, R. Quéré, M. Campovecchio, R. Lossy, J. Wurfl**

“Mechanism of power density degradation due to trapping effects in AlGaIn/GaN HEMTs”

*IEEE MTT-S Int. Microwave Symp. Dig.*, vol. 1, pp. 455-458, June 2003.

**[III.24] B.M. Green, V.S. Tilak; J.A. Smart, J.R. Shealy, L.F. Eastman**

“Microwave power limits of AlGaIn/GaN HEMTs under pulsed-bias conditions”

*IEEE Trans. Microwave Theory & Tech.* vol. 51, n°. 2, pp. 618-623, February 2003

## **Conclusion générale et perspectives**



## Conclusion générale

Parallèlement à l'émergence de la technologie GaN pour les transistors micro ondes de puissance, la caractérisation fonctionnelle est primordiale pour contribuer à une expertise des potentialités en puissance, rendement et linéarité des transistors. Elle l'est également pour valider les modèles non linéaires nécessaires pour concevoir des circuits amplificateurs optimisés.

L'instrumentation de type load-pull pulsé n'est pas très courante dans les divers laboratoires universitaires ou industriels. Il nous est apparu nécessaire et intéressant de la développer et de l'exploiter pour les composants de puissance. Elle présente un intérêt certain lorsque les technologies ne sont pas encore arrivées à une phase de maturité forte. Elle est également intéressante pour les applications radar.

Les aspects traités au chapitre I concernant les caractéristiques importantes de la technologie GaN et les problématiques encore existantes de type thermique et pièges ont eu vocation à faire un état des lieux et à justifier en quelque sorte l'intérêt d'une instrumentation en fort signal RF et DC pulsée.

Le chapitre II a permis à l'aide de simulations et d'un modèle de dégager les tendances principales en termes de rendement, de puissance et de linéarité d'un HEMT GaN. Un des intérêts majeurs de cette analyse est de dégager quelques états de fonctionnement optimisés permettant de ne pas multiplier à l'extrême et inutilement les conditions expérimentales, qui sont toujours plus délicates pour des composants non encore totalement matures et cela en présence de niveaux de puissance non négligeables.

Le chapitre III a présenté le système de mesure et son exploitation pour la caractérisation de quelques composants.

Une configuration originale jamais développée auparavant à notre connaissance a proposé des mesures d'intermodulation en mode impulsionnel. Il est vrai cependant que cette configuration n'autorise pas beaucoup de degrés de liberté entre largeurs d'impulsions et fréquences de battement des deux porteuses, mais elle peut présenter un intérêt si des applications de type radar avec des signaux modulés internes aux impulsions se développent.

## Perspectives

Elles sont de deux types :

- L'extension des potentialités en gamme de puissance.
- L'extension des possibilités en gamme de fréquence.

L'extension en puissance pour viser 10 à 50 Watts raisonnablement jusqu'à la bande X requiert un développement spécifique du banc sur les aspects minimisation des pertes, réseaux de polarisation spécifiques et qualité de calibrage. Elle permettra à l'avenir une exploitation de résultats attendue par les acteurs du domaine pour des composants de très fortes puissance (LDMOS Si, HEMT GaN, HBT AsGa.....).

L'analyse et la mesure de linéarité séparée driver et étage de puissance constitue également un point dur, car il faut une chaîne de conditionnement des signaux et de mesure extrêmement linéaire.

L'extension au domaine de fréquence millimétrique (jusqu'à 65 GHz voir plus) nécessite des moyens importants. Elle est cependant primordiale pour la caractérisation de technologie ultra rapide (HBT SiGe ou InP).

Outre les difficultés accrues de type instrumentation et calibrage associées aux ondes millimétriques, une difficulté très dure réside dans le contrôle d'impulsions très courtes (de l'ordre de la dizaine de ns) car les constantes de temps thermique pour les composants sont du même ordre de grandeur. Le couplage d'impulsions DC aussi courtes avec la RF est un point difficile.





## Résumé

Il est aujourd'hui admis que les semi-conducteurs à large bande interdite vont permettre de repousser les frontières atteintes à ce jour dans le domaine de la génération de puissance hyperfréquence. L'analyse des principaux critères technologiques (physiques et électriques) des matériaux grands gap, et plus précisément du GaN montre que ce dernier est un candidat sérieux pour les applications de télécommunications et radar.

Un modèle électrothermique de ces transistors hyperfréquences à FET sur GaN a été utilisé dans ces travaux pour analyser les comportements transitoires lents dus aux effets thermiques et aux effets de pièges. Une comparaison des performances en puissance, rendement et linéarité a été faite entre les résultats de simulation et ceux de mesure pour des signaux de deux types :

- ♦ CW impulsionnels
- ♦ Bi porteuses impulsionnels

L'utilisation de signaux CW impulsionnels a permis une validation pratique des modèles électrothermiques de transistors HBT et une expertise de différentes filières technologiques de ces transistors. L'utilisation de signaux bi porteuses impulsionnels a permis d'observer des tendances sur les compromis rendement/linéarité en fonction des effets de pièges de transistors FET GaN.

Des mesures réalisées sur une configuration originale d'un banc de caractérisation de type « load-pull » pour une mesure d'intermodulation en mode pulsé ont permis de montrer les limitations actuelles des modèles de ces transistors dans le cadre de simulations de fonctionnement dynamique.

**Mots clés** : HEMT, GaN, transistors de puissance, caractérisation load pull pulsé, signal bi porteuses pulsé, validation de modèles non linéaires électrothermiques, boucle active, tuner.

<b>Analysis and development of the characterization of power, power added efficiency and linearity of power transistors operating under pulsed conditions</b>
---

## Abstract

It is admitted today that wide band-gap materials will make it possible to push back the borders reached to date in the field of RF power generation.

The analysis of the properties of wide band-gap materials, and especially the GaN material, highlights that it is a serious candidate for telecommunication and radar applications. RF field effect transistors on GaN are prone to show dispersive behaviors due to heating and trapping effects.

A non linear electrothermal model of these high frequency FETs transistors on GaN used in this work makes possible the analysis of dispersive behaviors due to heating and trapping effects.

A comparison of performances in terms of output power, power added efficiency and linearity has been made between simulation and measurement results for two type of excitation:

- ♦ one tone pulsed signal
- ♦ two tones pulsed signal

The use of a one tone pulsed excitation permitted the validation of an HBT electrothermal model and the expertise of different technological process of these transistors.

The use of a two tone pulsed excitation has permitted to observe the trade-offs between power added efficiency and linearity versus trapping effects.

The measurements carried out on an original configuration of the load pull set up for intermodulation measurements under pulsed conditions had shown the actual limitations of the transistor model.

**Keywords** : HEMT, GaN, power transistors, pulsed load pull characterization, two-tone pulsed signal, validation of non linear electrothermal models, active loop, tuner.