

UNIVERSITÉ DE LIMOGES
ÉCOLE DOCTORALE Science – Technologie – Santé
FACULTÉ des SCIENCES et TECHNIQUES

Année : 2006

Thèse N° 5-2006

Thèse

pour obtenir le grade de

DOCTEUR DE L'UNIVERSITÉ DE LIMOGES

Discipline : Electronique des Hautes Fréquences et Optoélectronique

présentée et soutenue par

Alan LAYEC

le 14 Février 2006

**Développement de modèles de CAO pour la
simulation système des systèmes de communication.
Application aux communications chaotiques.**

Thèse dirigée par **Raymond QUÉRÉ** et **Jean-Christophe NALLATAMBY**

JURY :

Edouard NGOYA	Directeur de recherches CNRS, Université de Limoges	Président
Laurent LARGER	Professeur, Université de Franche-Comté	Rapporteur
Almudena SUAREZ	Professeur, Université de Cantabria	Rapporteur
Ramine NIKOUKHAH	Directeur de recherches, INRIA Rocquencourt	Examineur
Jean-Christophe NALLATAMBY	Maître de Conférences, Université de Limoges	Examineur
Raymond QUÉRÉ	Professeur, Université de Limoges	Examineur
Alban DUVERDIER	Ingénieur, CNES Toulouse	Invité
Danièle FOURNIER-PRUNARET	Professeur, INSA Toulouse	Invité
Jacques GUITTARD	Professeur agrégé, Université de Limoges	Invité

*à la mémoire de ma mère
à mon père,
à mes grands-parents*

Remerciements

Ces travaux¹ ont été réalisés à l'Institut de Recherche en Communications Optiques et Microondes (IRCOM) de l'Université de Limoges.

Je tiens en tout premier lieu à témoigner mon profond respect à Monsieur Edouard Ngoya pour avoir présidé le jury de cette thèse.

Mes sincères remerciements vont à Monsieur le professeur Raymond Quéré pour m'avoir accueilli dans l'équipe de recherche « Circuits et sous-ensembles non-linéaires », pour ses conseils et idées inestimables et pour avoir dirigé ce travail.

Je remercie également Monsieur Laurent Larger pour l'honneur qu'il m'a fait en acceptant de rapporter ce travail et pour avoir partagé ses connaissances typographiques L^AT_EX concernant la révision de ce mémoire.

Je remercie aussi Madame Almuneda Suarez et lui exprime ma reconnaissance respectueuse pour avoir accepté de rapporter ce travail et ainsi avoir posé un regard d'expert sur cette thèse.

J'exprime toute ma gratitude à Monsieur Ramine Nikoukhah pour sa participation au jury et pour ses conseils avisés sur Scicos. Je tiens aussi à le remercier pour m'avoir donné l'opportunité de continuer ces travaux de modélisation et de simulations au sein de l'Institut National de Recherche en Informatique et Automatique (INRIA).

J'exprime mes sincères et respectueux remerciements à Madame Danièle Fournier-Prunaret pour avoir accepté de participer à ce jury de thèse ainsi que d'avoir suivi l'évolution de ce travail avec attention.

Je remercie également Monsieur Alban Duverdier pour sa participation au jury.

Je tiens finalement et bien évidemment à remercier Messieurs Jean-Christophe Nallatamby et Jacques Guittard pour nos multiples discussions et le suivi de ce travail durant ces quelques années passées en leur compagnie.

¹Ces travaux ont été soutenus financièrement par le conseil régional Limousin grâce à une bourse du Fond Social Européen (FSE).

Mes remerciements vont également à Madame Marie-Claude Lerouge et Mademoiselle Hélène Breuzard pour les chaleureux accueils dans l'équipe de recherche ainsi que pour leur gentillesse.

Je tiens aussi à remercier l'ensemble du personnel technique du département Génie Electrique et Informatique Industrielle (GEII) de l'Institut Universitaire de Technologie (IUT) de Brive-La-Gaillarde, notamment Madame Danielle Costa, Monsieur Carlos Valente et Monsieur Didier Roques pour leur accueil et pour avoir partargé leur savoir faire professionnel.

Je remercie tous les étudiants du troisième étage, notamment Manu, Cyril et Sebastien ainsi que les thésards du banc de mesure que j'ai cotoyé durant la réalisation de ces travaux au sein de l'IUT GEII, pour le soutien qu'ils m'ont apporté.

Je salue au passage les prénommés Tonio, Tchoum, Rain's, Dédel et Pipo pour les moments mémorables passés ensemble sur les bancs de la Faculté des Sciences tout au long du cursus Electronique Electrotechnique Automatique (EEA) limougeaud.

Enfin je fait un petit clin d'œil à Laure en lui remerciant pour les corrections apportées à ce manuel.

Table des matières

Introduction générale	6
Partie A : Outils pour la simulation système	9
1 Fonctions numériques élémentaires	11
1.1 Modulation symbole	12
1.1.1 Modèle général des modulations en amplitude et phase	16
1.1.2 Modulation par états de phase	17
1.1.3 Modulation d'amplitude en quadrature	18
1.2 Modulation par des séquences pseudo-aléatoires	20
1.2.1 Générateur linéaire de séquences pseudo-aléatoires	22
1.2.1.1 Générateur de séquences à longueur maximale	22
1.2.1.2 Générateur de séquences de Gold	23
1.3 Changement de cadence	24
1.3.1 Insertion	24
1.3.2 Décimation	25
1.4 Filtres numériques	26
1.4.1 Filtres à réponse impulsionnelle finie	28
1.4.1.1 Résolution dans le domaine temporel	29
1.4.1.2 Résolution dans le domaine fréquentiel	29
1.4.1.3 Temps de calcul	31
1.4.2 Réponses impulsionnelles finies communément employées	32
1.4.2.1 Filtre en cosinus surélevé	32
1.4.2.2 Filtre en racine de cosinus surélevé	34
1.4.2.3 Filtre gaussien	36
1.5 Modulateurs/Démodulateurs équilibrés	38
1.5.1 Modulateur	39
1.5.2 Démodulateur	40
1.6 Canal idéal à bruit blanc gaussien	40
1.7 Récepteurs de base	42
1.7.1 Récepteur linéaire	42
1.7.2 Détecteur à intégration	42
1.7.3 Corrélateur	43
1.8 Exemple de simulation	44
1.8.1 Présentation du système	44
1.8.2 Résultats dans le domaine temporel	46
1.8.3 Calcul du TEB	49
1.8.4 Amélioration du temps de calcul - Parallélisation	51
1.9 Simulation de systèmes multi-utilisateurs	54
1.10 Conclusions et perspectives	58

2	Fonctions pour la synthèse de fréquence	60
2.1	Analyse des synthétiseurs de fréquence	63
2.1.1	Généralités	63
2.1.2	Description des éléments constitutifs	64
2.1.3	Description dans le domaine fréquentiel	78
2.1.4	Expressions littérales des fonctions de transfert	81
2.1.5	Calcul des pôles et des zéros du filtre de boucle	85
2.1.6	Techniques de modulation des synthétiseurs de fréquence	86
2.1.7	Modulation $\Sigma\Delta$ pour synthétiseur fractionnaire	88
2.1.7.1	Principes de la modulation $\Sigma\Delta$	90
2.1.7.1.1	Analyse dans le plan de Laplace	90
2.1.7.1.2	Analyse dans le domaine de la transformée en z	92
2.1.7.2	Augmentation de l'ordre des modulateurs $\Sigma\Delta$	93
2.1.7.3	Autres types de modulateurs $\Sigma\Delta$	97
2.2	Modélisation comportementale	99
2.2.1	Approches de modélisation existantes	102
2.2.1.1	Modèle proposé par Demir	102
2.2.1.2	Modèle proposé par Perrott	104
2.2.1.3	Modèle proposé par Manganaro	106
2.2.2	Modèle proposé	108
2.2.2.1	Comparateur Phase/Fréquence trois états	109
2.2.2.2	Pompe de charge	110
2.2.2.3	Filtre de boucle	110
2.2.2.4	Représentation événementielle des oscillateurs	111
2.2.2.4.1	Référence fixe	111
2.2.2.4.2	Référence modulée en phase	111
2.2.2.4.3	Référence modulée en fréquence	113
2.2.2.5	Diviseurs de fréquence	114
2.2.2.6	Oscillateur Contrôlé en Tension	114
2.2.2.6.1	Equations régulières	114
2.2.2.6.2	Instants de transition	116
2.2.2.7	Modulateur $\Sigma\Delta$ du troisième ordre	119
2.2.3	Simulation d'un synthétiseur à rapport de division entier	120
2.2.3.1	Calcul des formes temporelles	124
2.2.3.2	Calcul du spectre de sortie	126
2.2.3.3	Calcul de la jigue de phase périodique de sortie	131
2.3	Conclusions et perspectives	132
3	Bibliographie	135

Partie B : Application aux communications chaotiques	139
1 Introduction aux communications chaotiques	141
1.1 Principe de synchronisation	144
1.1.1 Décomposition en sous-systèmes	144
1.1.2 Exemple du circuit de Chua	146
1.1.3 Principe du masquage chaotique	149
1.2 Modulation chaotique de fréquence porteuse	149
1.3 Système numérique codeur/décodeur quasi-chaotique	152
1.3.1 Système encodeur purement récursif du deuxième ordre	153
1.3.1.1 Etude de la stabilité dans le domaine linéaire	154
1.3.1.2 Comportement en régime autonome et en régime forcé	155
1.3.1.3 Simulation du système d'encodage / décodage	157
1.4 Conclusions	159
2 Chaîne de communication à sauts chaotiques de fréquence	161
2.1 Présentation du système	161
2.2 Modélisation de l'émetteur	162
2.2.1 Etude en sauts de fréquence	163
2.2.2 Construction d'une boucle de contrôle chaotique	169
2.2.3 Paramètres et simulation du système émetteur	174
2.3 Modélisation du récepteur	177
2.4 Simulation de la chaîne globale	178
2.5 Conclusions et perspectives	181
3 Bibliographie	183
Conclusion Générale	186

Introduction générale

L'explosion des communications personnelles de ces quinze dernières années a grandement modifié le paysage contemporain des systèmes de communication. Les objets communicants, tels que les téléphones portables, les ordinateurs et autres périphériques informatiques usant des systèmes réseaux sans fils mais aussi plus récemment, les capteurs sans fils (wireless sensor) et les systèmes d'identification Radio Fréquence (RFID), envahissent peu à peu notre quotidien et sont le sujet d'un essor commercial grandissant.

Les contraintes de conception de ces systèmes deviennent de plus en plus strictes. Elles incluent aussi bien des coûts financiers et temps de développement limités, que des performances nécessaires en termes de débit d'information élevé et d'encombrement spectral réduit autour de fréquences porteuses élevées, ainsi qu'une faible consommation électrique et sans oublier la miniaturisation des dispositifs d'émission/réception, mêlant sur de mêmes puces, un segment numérique, organe de traitement de l'information à l'état binaire et un segment analogique, centre de transposition de l'information entre basses et hautes fréquences.

La vulgarisation des échanges de données via ce type de systèmes de communication amène le problème actuel de la sécurité de l'information. La synchronisation des systèmes dynamiques chaotiques, découverte en 1990 par Pecora et Carroll, offre la possibilité de développer de nouveaux systèmes de transmission sécurisés. Ces nouveaux systèmes peuvent être vus comme une alternative aux méthodes de cryptographie traditionnelles, mais aussi comme des systèmes apportant un niveau supplémentaire de confidentialité puisque la sécurisation de la transmission peut s'effectuer uniquement par l'intermédiaire des étages de modulation et de démodulation des systèmes de communication.

Le développement de tels systèmes sécurisés passe inévitablement par une phase de conception assistée par ordinateur (CAO). Les fortes contraintes de conception et la complexité des signaux mise en jeu dans les systèmes chaotiques, requièrent des outils de simulation et de modélisation qui, en premier lieu, évoluent dans un environnement de simulation, dit système. Dans cet environnement, les sous-ensembles numériques et analogiques composant les systèmes de communication sont réalisés par des fonctions mathématiques ou algorithmes de fonctionnement, c'est à dire à un niveau de description moindre que celui trouvé dans un simulateur circuit. Cet environnement offre donc aux concepteurs et aux développeurs un moyen rapide de synthétiser les futurs systèmes de communication.

Il existe actuellement plusieurs logiciels à même de pouvoir répondre à ces nécessités de modélisation et de simulation comme par exemple HP-Ptolemy de HPADS ou encore Matlab/Simulink de Mathworks. Le logiciel Scilab/Scicos, développé à l'INRIA Rocquencourt, propose une alternative aux logiciels commerciaux précédemment cités car il est ouvert, multi-plateformes, et possède un nombre considérable de fonctions utiles au développement de systèmes de communication (solveurs ODE, fonctions de traitement du signal, éditeur de schéma blocs, moteur de simulation événementiel,...) ainsi que l'intégralité de son code source en libre téléchargement.

Ce rapport résume les différentes investigations concernant la modélisation, la simulation et le développement de systèmes de communication qui ont été effectuées dans l'environnement de travail Scilab/Scicos durant ces trois années de thèse. Il se compose en deux parties :

- La première partie détaille les modèles de CAO qui ont été développés pour le besoin de la simulation système, en donnant les principales équations et/ou algorithmes de calcul des différents modèles étudiés.

Un premier chapitre traite des fonctions élémentaires rencontrées dans les chaînes de communication numériques.

Le deuxième chapitre concerne l'analyse et la modélisation au niveau système des éléments constitutifs des synthétiseurs de fréquence à rapport de division entier et à rapport de division fractionnaire.

Chaque chapitre comporte un exemple de système simulé pour mettre en œuvre les modèles de CAO.

- La deuxième partie est dédiée à l'analyse, la simulation et au développement de nouveaux systèmes utilisant les propriétés du chaos.

Des éléments concernant des généralités sur les systèmes de transmission chaotiques sont rapportés.

Les propriétés de synchronisation des systèmes oscillatoires dans un régime chaotique sont démontrées par la simulation du circuit de Chua et par la simulation d'une paire encodeur/décodeur numérique.

Enfin le dernier chapitre de cette partie concerne le développement d'un prototype d'un système innovant à sauts de fréquence chaotiques construit avec des synthétiseurs de fréquence.

Partie A:

Outils pour la simulation système

1 Fonctions numériques élémentaires

Ce chapitre présente un ensemble de fonctions élémentaires rencontrées dans les systèmes de communication numérique. Les étages Modulation-Canal-Démodulation, du schéma classique de transmission numérique représenté à la figure 1.1, ont été plus particulièrement étudiés car ils constituent les étages qui déterminent les caractéristiques primordiales de la liaison considérée.

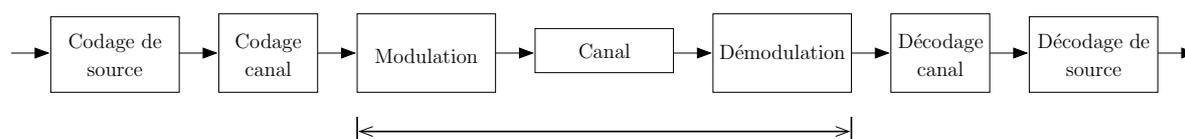


FIG. 1.1 – Schéma d'une chaîne de transmission numérique.

Les autres éléments de codage/décodage de source (compression des données binaires) et de codage/décodage canal (code correcteur d'erreur) ne représentent que des étapes supplémentaires d'affinement de la chaîne de communication numérique, en termes d'amélioration du Taux d'Erreur Binaire (TEB) et n'ont pas été abordés dans ces travaux de modélisation.

Pour posséder un jeu de modèles largement employés, le travail s'est focalisé sur les éléments constitutifs de la chaîne de transmission à étalement de spectre en séquence directe de la figure 1.2.

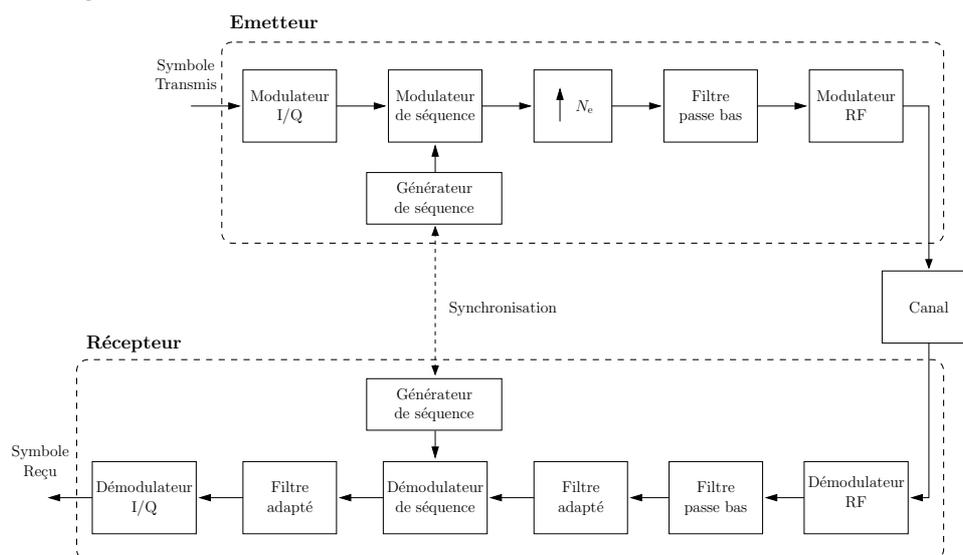


FIG. 1.2 – Chaîne de transmission à étalement de spectre en séquence directe.

En effet, ce type de système à étalement de spectre est très employé dans certaines communications satellitaires[1], et représentent un intérêt scientifique majeur concernant la norme de téléphonie-mobile UMTS, mais aussi concernant le système de positionnement GALILEO[2].

L'émetteur est respectivement constitué d'un modulateur symbole, d'un modulateur de séquence piloté par un générateur de séquence, d'un bloc éleveur de cadence suivi d'un filtre passe-bas puis d'un modulateur Radio Fréquence.

Le récepteur se compose d'un démodulateur Radio Fréquence qui re-transpose l'information réceptionnée aux basses fréquences, d'un filtre passe-bas, suivi d'un premier étage de filtre adapté. Ensuite l'information est désétaillée par le démodulateur de séquence qui est piloté par la même séquence que celle utilisée dans l'émetteur ; un deuxième filtre adapté puis un démodulateur symbole délivre finalement l'information démodulée.

1.1 Modulation symbole

Un des critères de choix essentiel d'un type de modulation numérique est l'efficacité spectrale qui représente le rapport du nombre de bit transmis par seconde par Hz de bande. Elle s'exprime en bit/s/Hz et est définie par l'expression

$$\eta = \frac{R_b}{B} \quad (1.1)$$

où R_b est le débit binaire et B la bande de fréquence utilisée.

Les différents types de modulations sont également jugés suivant la probabilité d'erreur qu'ils présentent lors d'une transmission idéale face à un niveau de bruit blanc donné. La probabilité d'erreur s'exprime en terme de taux d'erreur binaire ou en Taux d'Erreur Symbole (TES) en fonction du rapport signal à bruit

$$\rho = E_b/N_0 \quad (1.2)$$

où E_b représente l'énergie moyenne du train binaire original transmis et $N_0/2$, la densité spectrale bilatérale d'un bruit blanc. Ce bruit blanc est généralement assimilé à différentes perturbations que le signal subit lors de la propagation dans le canal (interférences, brouillage,...) mais aussi lors de la propagation entre les différents étages électroniques de la chaîne de transmission (bruit de phase, bruit de quantification,...).

Le coût des équipements électroniques lors de la conception des émetteurs/récepteurs rentre aussi en ligne de compte dans le choix du type de modulation. Par exemple, l'amplification de puissance des signaux à enveloppe variable, type M -QAM (Quadrature

Amplitude Modulation) notamment, nécessite la conception de circuits plus complexes[3], que l'amplification de signaux à enveloppe constante.

Parmi les grandes classes de modulation utilisées en communication numérique, il existe la modulation par sauts d'amplitude ou ASK (Amplitude Shift Keying), la modulation par sauts de fréquence ou FSK (Frequency Shift Keying), la modulation par sauts de phase ou PSK (Phase Shift Keying) et la modulation par sauts de phase et d'amplitude ou QAM.

Le principe de base de toutes ces modulations numériques est de modifier un ou des paramètres d'une onde porteuse (amplitude, phase ou fréquence). En général, l'information modulée est décrite par l'expression complexe

$$\tilde{x}_{\text{mod}}(t) = \tilde{x}_e(t) \exp(j2\pi f_0 t), \quad (1.3)$$

avec f_0 la fréquence porteuse et $\tilde{x}_e(t)$ l'enveloppe complexe. La densité spectrale de puissance (DSP) de la porteuse modulée est donc directement dépendante de la densité spectrale de puissance $S_{\tilde{x}_e}(f)$ de l'enveloppe complexe.

L'enveloppe complexe peut se décomposer en une partie réelle et une partie imaginaire telle que

$$\tilde{x}_e(t) = I(t) + jQ(t), \quad (1.4)$$

où $I(t)$ et $Q(t)$ sont appelées composantes symbole en quadrature.

Dans les systèmes où seul un bit est utilisé pour moduler l'information, le train binaire original est, la plupart du temps, transformé en signal électrique type NRZ (Non Return to Zero) par souci d'encombrement spectral, et seule la composante réelle $I(t)$ est utilisée. Par exemple dans le cas d'une modulation BPSK (Binary Phase Shift Keying), le signal $I(t)$ est directement le signal NRZ cadencé au rythme du train binaire, car le signal modulé s'exprime par

$$\begin{aligned} x_{\text{mod}}(t) &= A \sum_{n=0}^{+\infty} \cos(2\pi f_0 t + \varphi_n) \text{rect}_{T_s}(t - nT_s) \quad \text{avec} \quad \begin{cases} \varphi_n = 0 \\ \varphi_n = \pi \end{cases} \\ &= A \cos(2\pi f_0 t) \underbrace{\sum_{n=0}^{+\infty} I_n \text{rect}_{T_s}(t - nT_s)}_{I(t)} \quad \text{avec} \quad \begin{cases} I_n = 1 \\ I_n = -1, \end{cases} \end{aligned} \quad (1.5)$$

avec A l'amplitude constante de l'onde porteuse, φ_n et I_n des variables aléatoires et

$\text{rect}_{T_s}(t)$ la fonction porte (ou rectangle) définie par

$$\text{rect}_{T_s}(t) = \begin{cases} 1 & \text{pour } -\frac{T_s}{2} \leq t \leq \frac{T_s}{2} \\ 0 & \text{ailleurs.} \end{cases} \quad (1.6)$$

La figure 1.3 donne l'allure temporelle et les DSP d'un train binaire, d'un signal RZ (Return to Zero) et NRZ et d'une onde porteuse modulée BPSK.

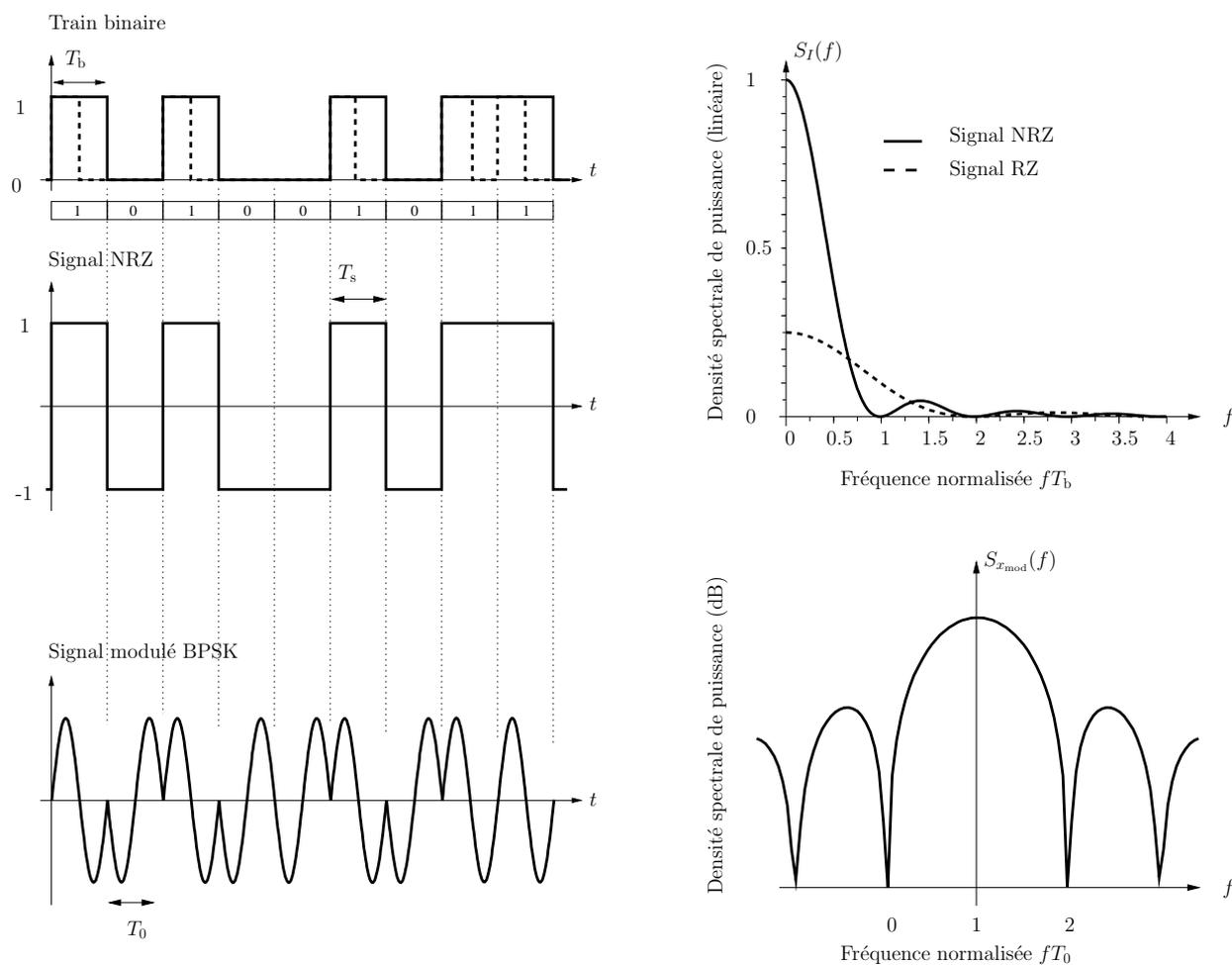


FIG. 1.3 – Exemple d'une modulation numérique BPSK.

Par la suite, $T_b = 1/R_b$ sera la période du train binaire et T_s la période du train symbole. Dans le cas des modulations de phase et d'amplitude, l'occupation spectrale de l'onde modulée est toujours inversement proportionnelle au rythme symbole T_s .

Pour diminuer l'occupation spectrale et/ou augmenter le débit, l'information n'est généralement pas transmise à une cadence d'un bit/symbole mais à un rythme où le symbole représente plusieurs bits. Lorsque le traitement s'effectue échantillon par échantillon au rythme du train binaire, avant de calculer les composantes symboles $I(t)$ et $Q(t)$

d'une modulation donnée, les bits du train binaire sont regroupés par paquets grâce à un convertisseur dit "série parallèle". Puis en général, la valeur du mot binaire est convertie en valeur entière non signée pour donner un numéro d au symbole considéré (cf figure 1.4).

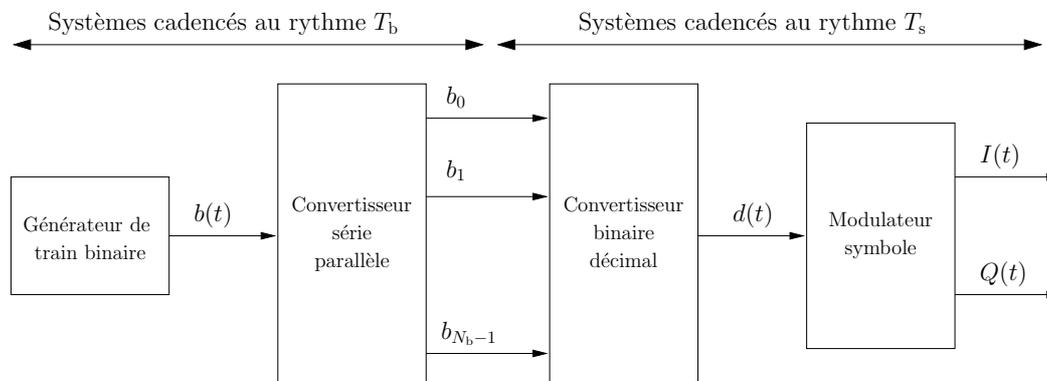


FIG. 1.4 – Passage du train binaire aux composantes symbole.

La relation donnant T_s pour N_b bits pris par symbole est

$$T_s = N_b T_b \quad (1.7)$$

$$= \log_2(M) T_b, \quad (1.8)$$

en considérant $M = 2^{N_b}$ le nombre d'états de la modulation. A titre d'exemple la figure 1.5 montre les formes temporelles d'un train binaire et d'un train symbole défini pour 3 bits d'information.

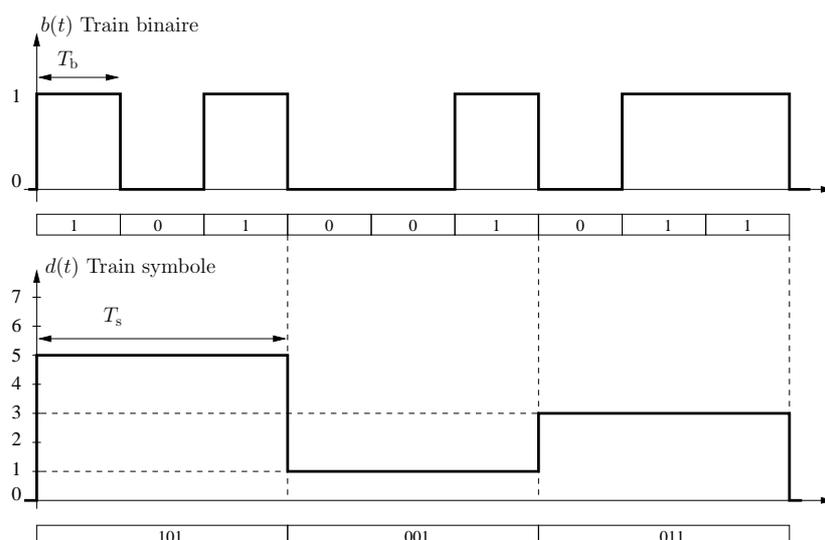


FIG. 1.5 – Train binaire et train symbole.

A partir du numéro d , les modulateurs symboles déterminent les valeurs discrètes des

signaux I et Q, soit à partir d'une table de valeurs, soit par calcul de simples équations. Les sous-sections suivantes détaillent les opérations à réaliser pour une modulation symbole type M -PSK, M -QAM et pour une modulation d'amplitude et de phase M -aires générale tabulée.

1.1.1 Modèle général des modulations en amplitude et phase

Le modèle général d'une modulation symbole d'amplitude et de phase est donné par l'expression de l'enveloppe complexe

$$\tilde{x}_e(t) = \sum_{n=0}^{+\infty} C_n \exp(j\varphi_n) \text{rect}_{T_s}(t - nT_s), \quad (1.9)$$

où C_n et φ_n sont respectivement l'amplitude et la phase d'un symbole donné. Lorsque les C_n sont seulement employés, c'est une modulation à sauts d'amplitude (ASK) et lorsque seul les φ_n sont utilisés, c'est modulation à sauts de phase (PSK). Les formes temporelles des composantes symboles s'écrivent

$$I(t) = \sum_{n=0}^{+\infty} I_n \text{rect}_{T_s}(t - nT_s), \quad (1.10)$$

$$Q(t) = \sum_{n=0}^{+\infty} Q_n \text{rect}_{T_s}(t - nT_s), \quad (1.11)$$

et les valeurs discrètes des composantes pour un symbole d sont donc données par

$$I_n(d) = C_n(d) \cos(\varphi_n(d)), \quad (1.12)$$

$$Q_n(d) = C_n(d) \sin(\varphi_n(d)). \quad (1.13)$$

1.1.2 Modulation par états de phase

L'enveloppe complexe d'un modulateur de phase s'écrit

$$\tilde{x}_e(t) = \sum_{n=0}^{+\infty} \exp(j\varphi_n) \text{rect}_{T_s}(t - nT_s), \quad (1.14)$$

avec φ_n la suite des valeurs discrètes de phase. Ces valeurs discrètes peuvent se calculer par la formule

$$\varphi_n(d) = \pi \left(\frac{2d+1}{M} \right) \quad (1.15)$$

où $\varphi_n(d)$ est la phase associée au numéro symbole d et M le nombre d'états utilisés.

Les valeurs discrètes des composantes symboles $I_n(d)$ et $Q_n(d)$, représentatives de la partie réelle et imaginaire de l'enveloppe complexe (1.14), sont données par (1.12) et (1.13) lorsque $C_n(d) = 1 \forall d$. Les figures 1.6 et 1.7 donnent les constellations et formes temporelles pour des modulations à 4 états de phase et 8 états de phase.

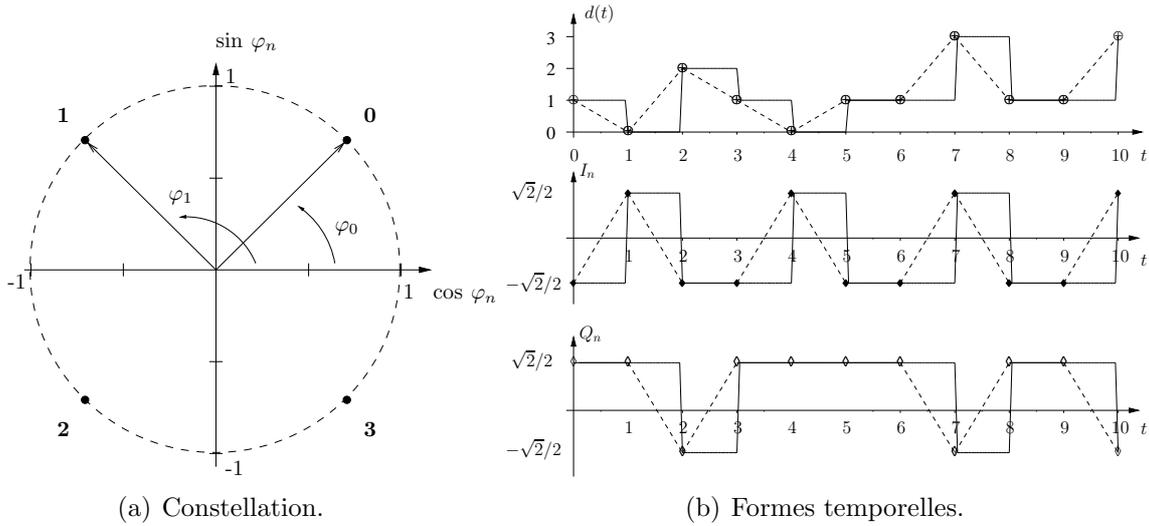


FIG. 1.6 – Modulation MDP-4.

Un démodulateur d'états de phase réalise l'opération inverse, soit le calcul d'un numéro symbole d_{demod} à partir de valeurs discrètes de composantes I_n et Q_n . La phase démodulée est donnée par

$$\varphi_{n_{\text{demod}}} = \arctan \left[\frac{-Q_n}{I_n} \right] + \begin{cases} \pi & \text{si } I_n < 0 \\ 2\pi & \text{si } -Q_n \text{ et } I_n < 0. \end{cases} \quad (1.16)$$

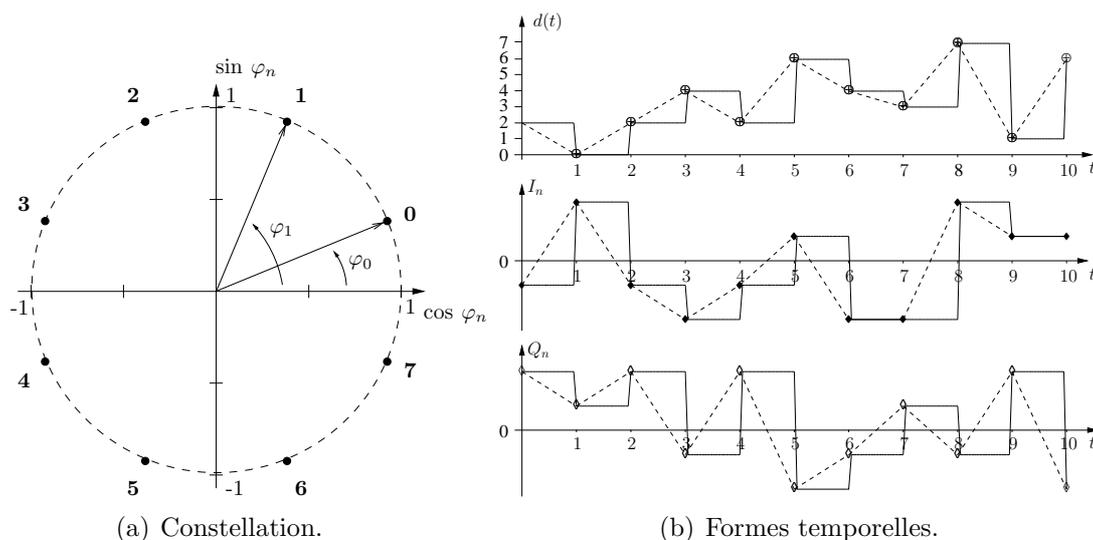


FIG. 1.7 – Modulation MDP-8.

Le numéro symbole est ensuite retrouvé par l'expression

$$d_{\text{demod}} = \frac{\varphi_{n_{\text{demod}}} M}{2\pi}. \quad (1.17)$$

1.1.3 Modulation d'amplitude en quadrature

Un modulateur M -QAM module en phase et en amplitude la valeur du symbole afin de conserver une distance égale entre chaque point codé sur les axes I et Q. Sur chaque composante symbole, un nombre pair de bits est utilisé pour définir les coordonnées du point et ces bits correspondent aux bits de poids fort et aux bits de poids faible de la valeur entière du numéro symbole. Par exemple, pour une valeur entière codée sur 4 bits, le raisonnement suivant est fait pour le numéro symbole $d = 4$:

$$\begin{aligned} d &= (4)_{\text{décimal}} \\ &= \underbrace{(01)}_{n_g} \quad \underbrace{(00)}_{n_d} \text{ binaire} \\ &\quad \text{voie Q} \quad \text{voie I} \end{aligned}$$

Pour un mot de N_b bits, chaque axe possède donc $2^{N_b/2}$ valeurs possibles. De façon à produire des points régulièrement espacés, les formules suivantes sont employées pour le calcul des valeurs discrètes des composantes

$$I_n = 2n_d - (2^{N_b/2} - 1), \quad (1.18)$$

$$Q_n = 2n_g - (2^{N_b/2} - 1), \quad (1.19)$$

avec n_g et n_d les valeurs décimales associées aux bits de poids faible et aux bits de poids fort du nombre d original. La constellation et les formes temporelles associées à une MAQ-16 sont données figure 1.8.

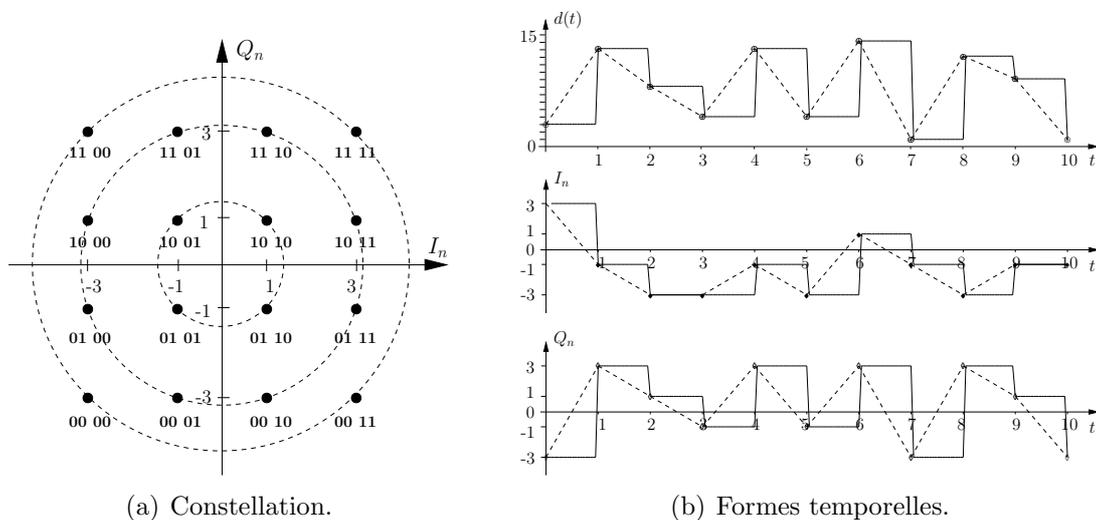


FIG. 1.8 – Modulation 16-QAM.

1.2 Modulation par des séquences pseudo-aléatoires

Dans les systèmes à étalement de spectre en séquence directe, des séquences pseudo-aléatoires sont introduites pour chaque période symbole et le rythme de la séquence est toujours très supérieur à celui de la composante symbole.

Dans l'émetteur, lorsque l'opération de modulation est effectuée en bande de base, elle est réalisée dans le domaine temporel soit par une porte OU exclusif, lorsque les signaux symboles et séquences sont des valeurs binaires 0 ou 1, soit par multiplication lorsque les valeurs sont exprimées par des nombres réels.

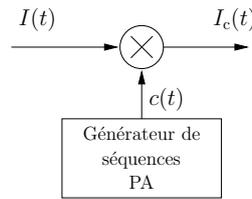


FIG. 1.9 – Modulation symbole/séquence en bande de base.

L'expression de la composante symbole étalée devient

$$I_c(t) = c(t) I(t) \quad (1.20)$$

$$= c(t) \sum_{n=0}^{+\infty} I_n \text{rect}_{T_s}(t - nT_s). \quad (1.21)$$

En considérant que la séquence est de période T_c elle s'exprime

$$c(t) = \sum_{m=0}^{+\infty} S_m \text{rect}_{T_c}(t - mT_c), \quad (1.22)$$

avec S_m la suite des valeurs discrètes de la séquence. Les séquences sont la plupart du temps de longueur fixe et égale à N_c . La période T_c (dite période chip) est donc donnée par

$$T_c = \frac{T_s}{N_c}. \quad (1.23)$$

La composante symbole étalée devient directement dépendante de la période chip et s'exprime finalement

$$I_c(t) = \sum_{n=0}^{+\infty} I_n \sum_{m=1}^{N_c} S_m \text{rect}_{T_c}(t - mT_c). \quad (1.24)$$

Comme l'occupation spectrale du signal modulé est inversement proportionnelle à la période de la composante symbole, N_c est donc appelé le facteur d'étalement. La figure

1.10 donne les formes temporelles et spectres de $I(t)$, $c(t)$ et $I_c(t)$ et illustre la notion d'étalement de spectre en séquence directe pour un facteur d'étalement $N_c = 6$.

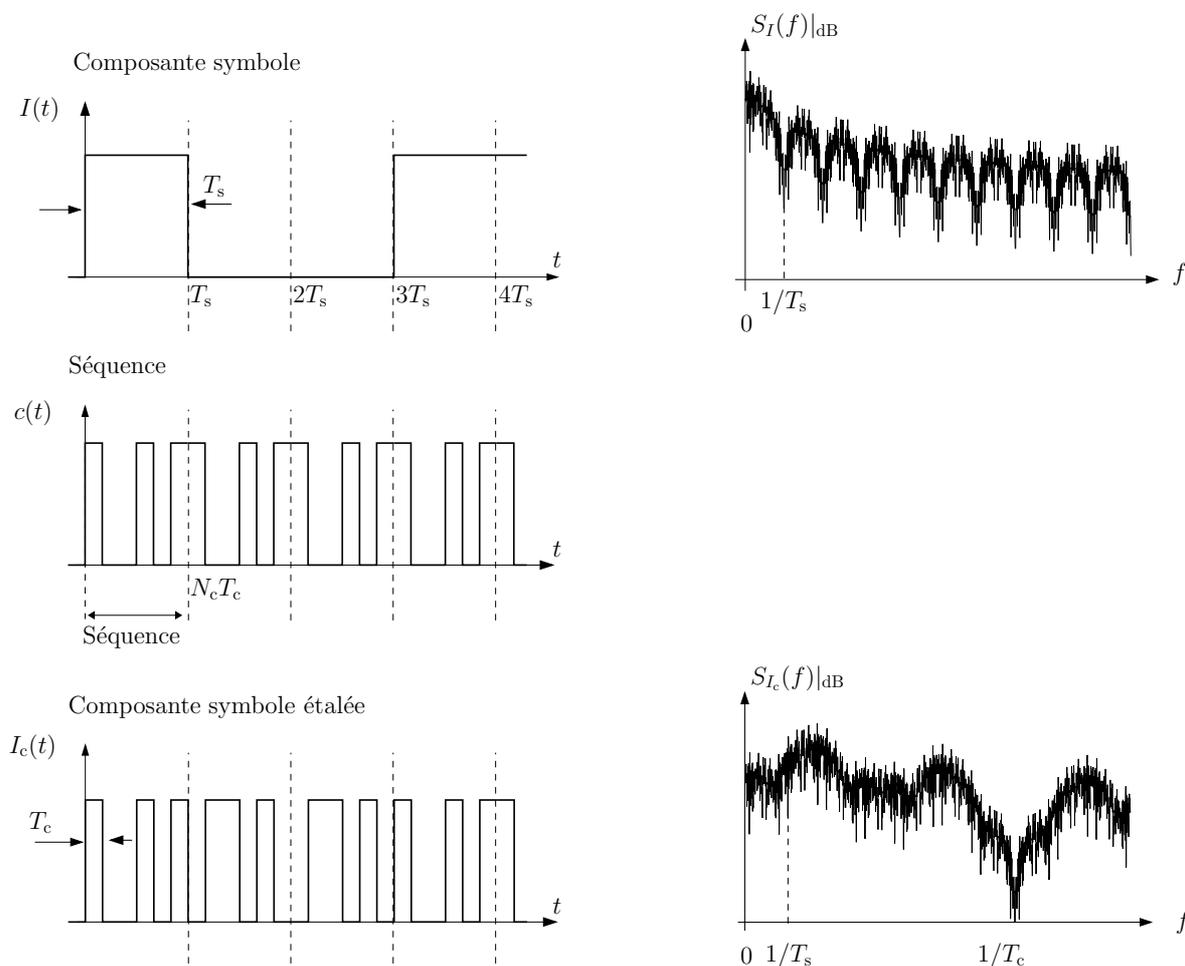


FIG. 1.10 – Principe d'un étalement de spectre en séquence directe en bande de base ($N_c = 6$).

En réception, l'opération de désétalement est réalisée de la même manière que dans l'émetteur. Le signal étalé en bande de base est multiplié par une séquence pseudo-aléatoire identique à celle qui a été utilisée à l'émission et parfaitement synchronisée au rythme de la période symbole.

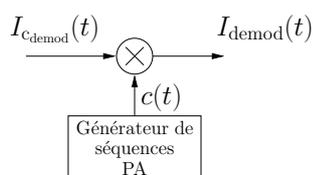


FIG. 1.11 – Démodulation symbole/séquence.

1.2.1 Générateur linéaire de séquences pseudo-aléatoires

Traditionnellement les séquences pseudo-aléatoires sont issues de générateurs binaires qui sont parfaitement contrôlés par des paramètres spécifiés en nombre d'états fini pour pouvoir générer la même séquence dans le module émetteur et dans le module récepteur. De plus, et pour améliorer la synchronisation des séquences en réception, celles-ci sont généralement issues de générateurs linéaires qui délivrent des séquences de longueurs périodiques et déterminées par les paramètres des générateurs. Avec ce type de générateurs, une période de séquences est introduite par période symbole. Il existe d'autres types de générateurs binaires ou multi-niveaux pseudo-aléatoires non-linéaires tels que les générateurs de séquences quasi-chaotiques qui présentent des longueurs de période conséquentes.

1.2.1.1 Générateur de séquences à longueur maximale[4]

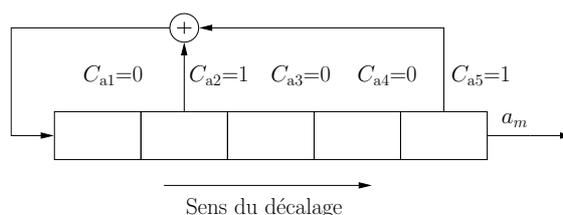


FIG. 1.12 – Générateur de séquences à longueur maximale.

Le générateur binaire et linéaire de la figure 1.12 est composé d'un registre à décalage. A chaque coup d'horloge les valeurs contenues dans les bascules se décalent d'un élément vers la droite. Séquentiellement, une nouvelle valeur de sortie est calculée par combinaison linéaire des valeurs binaires des bascules et est introduite dans la bascule se trouvant à l'extrémité. En appelant r le nombre de bascules du générateur linéaire, C_{ai} les variables de connection, la suite a_m des valeurs discrètes de sortie de ce générateur se détermine par l'équation

$$a_m = \sum_{i=1}^r C_{ai} a_{m-i}. \quad (1.25)$$

Comme chaque terme est une valeur binaire (0 ou 1), les additions sont réalisées par l'opérateur booléen OU-exclusif. La longueur de la séquence périodique délivrée par le générateur, en nombre d'échantillons, est définie par

$$N_c = 2^r - 1. \quad (1.26)$$

Les paramètres de ces générateurs (coefficients et conditions initiales) sont généralement donnés en valeur décimale, représentative des mots binaires correspondants. Par exemple pour le cas de la figure 1.12 :

$$\left. \begin{array}{l} C_{a1} = 0 \\ C_{a2} = 1 \\ C_{a3} = 0 \\ C_{a4} = 0 \\ C_{a5} = 1 \end{array} \right\} C = (01001)_{\text{binaire}} = (9)_{\text{décimal}}$$

1.2.1.2 Générateur de séquences de Gold

Les générateurs de séquences de Gold sont une classe de générateurs binaires pseudo-aléatoires qui possèdent de meilleures propriétés que les générateurs précédents pour réduire le bruit d'accès multiples. Ils sont composés de deux générateurs de séquences à longueur maximale qui forment une paire préférée[5]. Un exemple de générateur avec des registres de longueur 5 est donné figure 1.13.

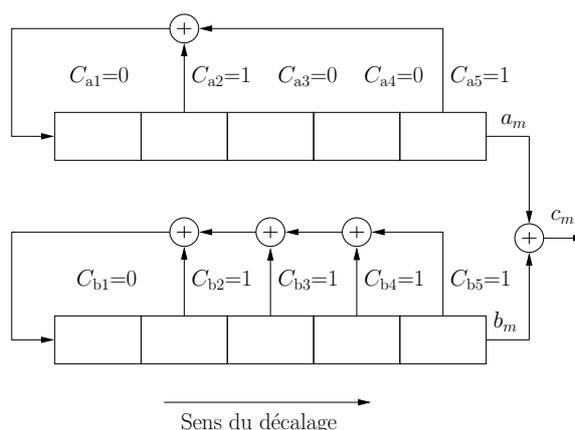


FIG. 1.13 – Générateur de séquences de Gold.

L'équation générique qui donne la valeur binaire en sortie du générateur est

$$c_m = \sum_{i=1}^r C_{ai} a_{m-i} + \sum_{i=1}^r C_{bi} b_{m-i}, \quad (1.27)$$

où a_m et b_m sont les sorties des registres, C_{ai} et C_{bi} sont les coefficients et r la longueur des registres. Comme ils sont composés de deux générateurs de séquences à longueur maximale indépendants, la longueur de la séquence est aussi

$$N_c = 2^r - 1. \quad (1.28)$$

1.3 Changement de cadence

Les traitements numériques multi-cadences sont très employés dans les systèmes numériques. Les techniques de sur/sous-échantillonnage sont massivement utilisées en télécommunication pour :

- diminuer le bruit de quantification des Convertisseurs Numériques Analogiques (CAN),
- réaliser des changements de fréquence d'échantillonnage à rapport arbitraire,
- réaliser des multiplexages/démultiplexages temporels par décomposition polyphase,
- réaliser des multiplexages/démultiplexages fréquentiels.

L'insertion est aussi très employée pour réaliser le filtrage des signaux par interpolation.

1.3.1 Insertion

L'insertion est l'opération qui consiste à insérer des échantillons entre deux valeurs consécutives d'un signal d'entrée discret x_n .

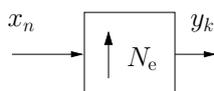


FIG. 1.14 – Fonction insertion.

Le facteur N_e est appelé facteur de sur-échantillonnage et correspond à un nombre $N_e - 1$ de valeurs insérées. Soit x_n le signal discret d'une composante symbole, cadencée au rythme T_s . La valeur de la période T_e du signal de sortie y_k est définie telle que

$$T_e = \frac{T_s}{N_e}. \quad (1.29)$$

Lorsque la valeur initiale d'entrée sur est répétée sur tous les échantillons insérés, la relation dans le domaine temporel donnant y_k est

$$y_k = x_n \text{ pour } nN_e \leq k < (n+1)N_e. \quad (1.30)$$

Si des échantillons de valeur nulle sont insérées, alors cette relation devient

$$y_k = \begin{cases} x_n & \text{pour } k = nN_e \\ 0 & \text{pour } k \neq nN_e. \end{cases} \quad (1.31)$$

La figure 1.15 donne les formes temporelles de ces deux méthodes pour une composante augmentée d'une cadence $N_e = 8$.

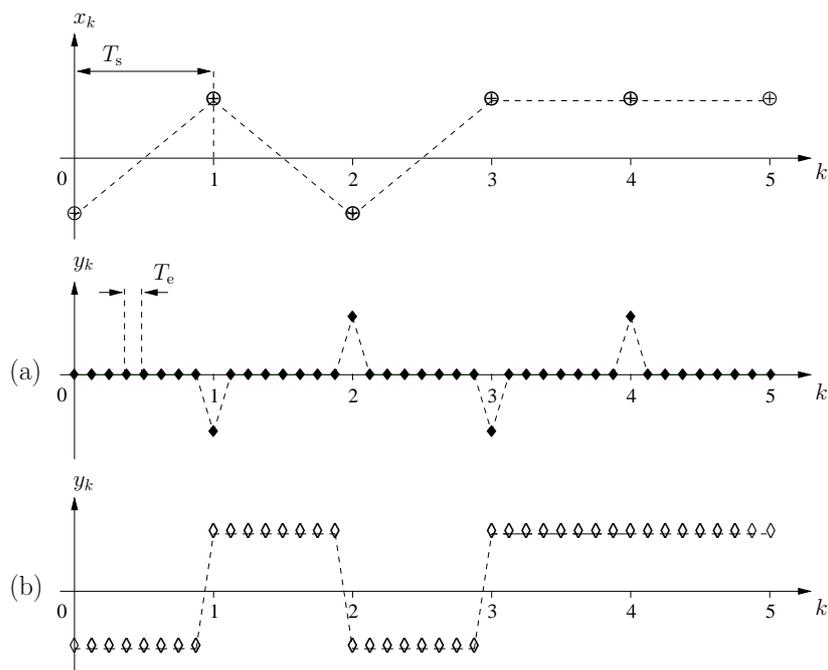


FIG. 1.15 – Formes temporelles d’une composante symbole de cadence augmentée. (a) Avec insertion de zéro. (b) Avec répétition des valeurs.

1.3.2 Décimation

La décimation est l’opération qui consiste à réduire la fréquence d’échantillonnage d’un facteur M_e .

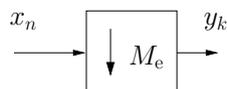


FIG. 1.16 – Fonction décimation.

En considérant T_e la période du signal d’entrée x_n , la période T_s du signal de sortie y_k est définie par

$$T_s = M_e T_e. \quad (1.32)$$

Dans le domaine temporel, le signal de sortie se calcule en prenant un échantillon parmi M_e , soit

$$y_k = x_n \text{ pour } k = n/M_e. \quad (1.33)$$

1.4 Filtres numériques

L'utilité des filtres numériques est inhérente à tout système de transmission. Dans les émetteurs, lorsque les composantes symboles sont décrites par des formes d'onde rectangulaire, le spectre transposé à la fréquence porteuse est généralement trop large pour répondre à des spécifications données d'encombrement spectral. Avant modulation à la fréquence porteuse, les composantes subissent un filtrage passe-bas qui restreint donc le spectre au premier lobe de la transformée de Fourier de la forme d'onde rectangulaire (cf figure 1.17).

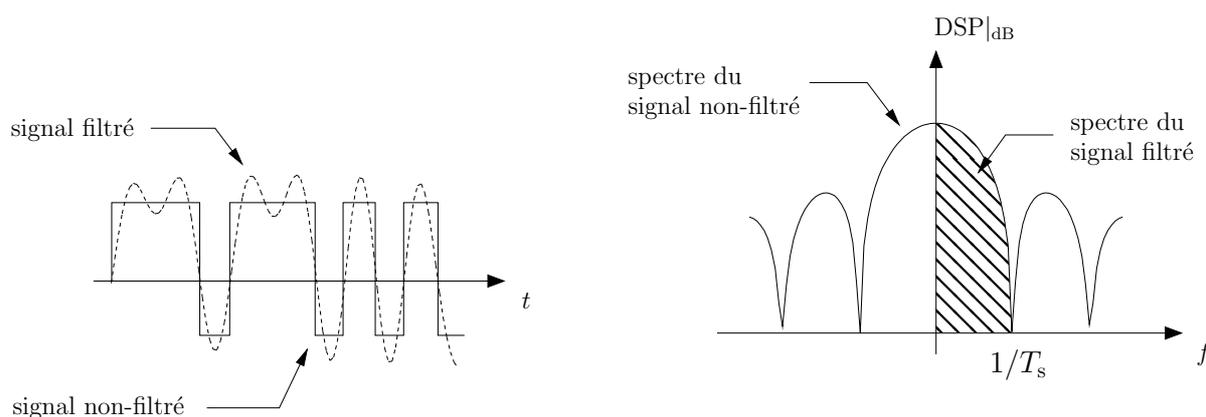
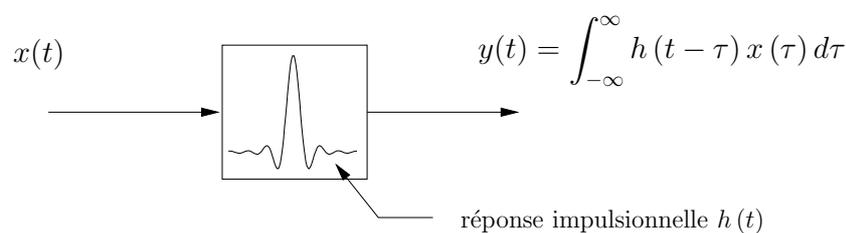


FIG. 1.17 – Allure temporelle et DSP d'un signal NRZ non-filtré et filtré.

En réception, les composantes en quadrature sont aussi filtrées par un passe-bas pour réduire l'influence du bruit blanc ainsi que l'Interférence Entre Symbole (IES) introduite dans le canal de transmission.

Dans les systèmes linéaires à temps continu, le signal de sortie d'un filtre est calculé par convolution du signal d'entrée avec la réponse impulsionnelle.



Le filtrage numérique est lui régi par le produit de convolution discret. Le signal de sortie d'un filtre numérique se calcule donc grâce à l'équation

$$y_k = x_k \star h_k = \sum_{n=-\infty}^{+\infty} x_k h_{k-n}, \quad (1.34)$$

où x_k , h_k et y_k sont des fonctions à temps discret.

La réalisation des filtres numériques est obtenue par la programmation d'un système discret décrit par l'équation aux différences générale

$$y_k = \sum_{i=0}^{N-1} a_i x_{k-i} + \sum_{j=1}^D b_j y_{k-1}, \quad (1.35)$$

où b_j, a_i sont les coefficients qui définissent le filtre et (N, D) l'ordre du filtre. Cette équation définit un filtre à Réponse Impulsionnelle Infinie (RII). Le premier terme de cette équation correspond au filtrage à Réponse Impulsionnelle Finie (RIF) et le deuxième, à un filtrage purement récursif. Le schéma bloc de cette équation, aussi appelé graphe de fluence, est donné à la figure 1.18.

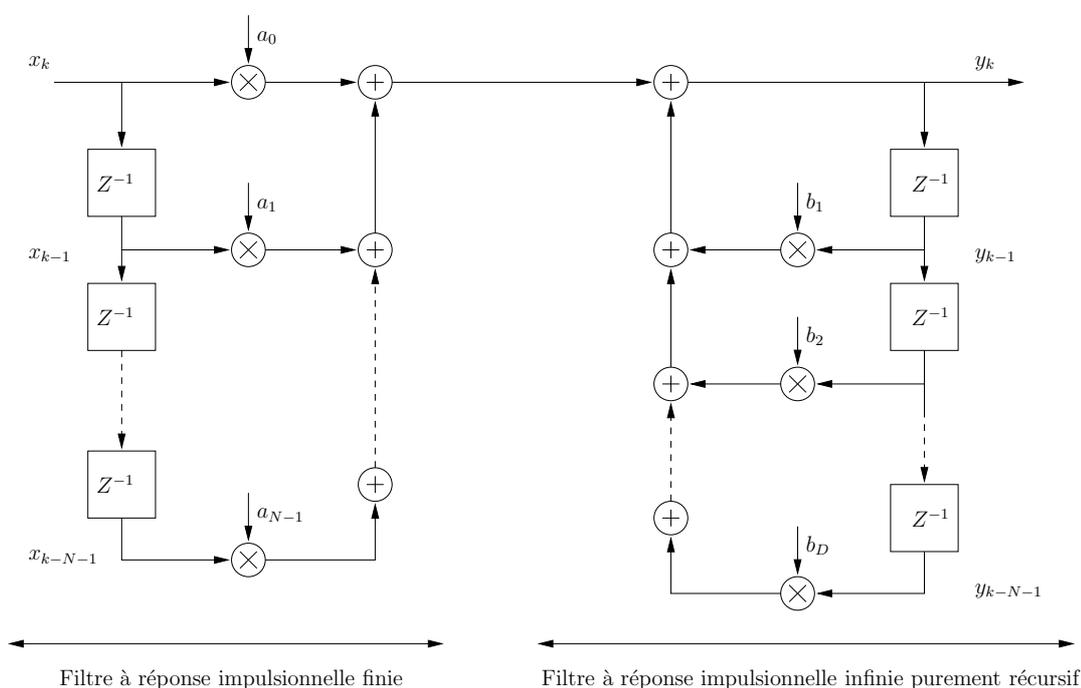


FIG. 1.18 – Graphe de fluence d'un filtre numérique à réponse impulsionnelle infinie.

L'étude de la stabilité de l'équation (1.35) s'effectue à partir des pôles de la fonction de transfert en z , $H(z)$, qui est donnée par l'équation

$$H(z) = \frac{Y(z)}{X(z)} = \frac{\sum_{i=0}^{N-1} a_i z^{-i}}{1 - \sum_{j=1}^D b_j z^{-j}}. \quad (1.36)$$

La plupart des filtres numériques approximant le gabarit de filtres analogiques connus (Butterworth, Chebyshev,...) sont résolus à l'aide de l'équation générale (1.35).

Concernant le filtrage passe-bas des composantes symboles en émission/réception, la complexité du filtre est généralement réduite à la réalisation d'un filtre RIF. En effet les réponses idéales des filtres fréquemment utilisés en communication (filtre de Nyquist par exemple) de longueur théorique infinie, sont tronquées à un nombre de coefficients donné.

Il existe plusieurs manières de réaliser un filtre RIF. Les sous-sections suivantes présentent une méthode de réalisation dans le domaine temporel et une méthode dans le domaine fréquentiel.

1.4.1 Filtres à réponse impulsionnelle finie

Un filtre RIF est décrit par l'équation aux différences

$$y_k = \sum_{i=0}^{N-1} a_i x_{k-i}, \quad (1.37)$$

où y_k représente la réponse discrète du filtre au signal d'entrée discret x_k , les a_i sont des coefficients réels de la réponse impulsionnelle et N est le nombre de coefficients.

La figure 1.19 présente le résultat de l'opération pour un signal d'entrée (une trame) de longueur $N_t = 24$ échantillons représenté par $N_u = 3$ impulsions régulièrement espacées de $N_e = 8$ échantillons et pour une réponse impulsionnelle de longueur $N = 64$ coefficients.

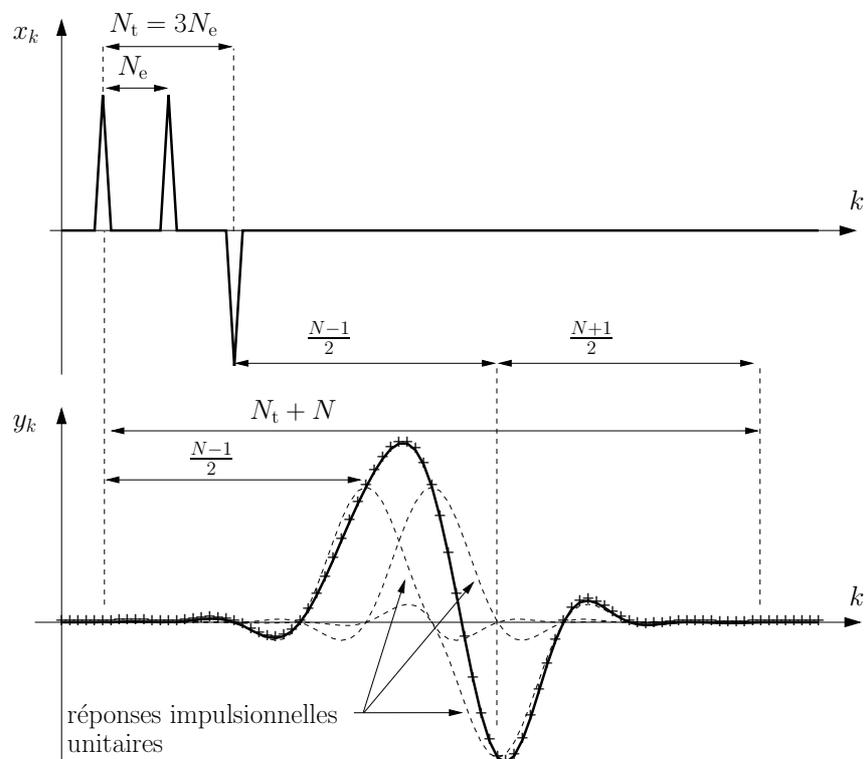


FIG. 1.19 – Filtrage à réponse impulsionnelle finie.

La réponse d'un filtre à réponse impulsionnelle finie est la somme de toutes les réponses du filtre pour une impulsion d'entrée. De plus pour un signal d'entrée de longueur N_t échantillons et pour une réponse impulsionnelle de longueur N coefficients, le signal de sortie est totalement décrit par un vecteur de longueur $N_t + N$ échantillons et le temps de réponse du filtre, donné en échantillons est $(N - 1) / 2$.

1.4.1.1 Résolution dans le domaine temporel

L'équation (1.37) peut être résolue dans le domaine temporel par l'algorithme[6] suivant :

```
function [y,z()]=filtre_rif(x,a(),z(),N)
//Calcul état de sortie
somme=0
for i=1:N-1
    somme=somme+a(i)*z(i)
end
somme=somme+x*a(0)
y=somme
//Réalise décalage
for i=1:N-2
    z(i+1)=z(i)
end
z(1)=x
endfunction
```

Lors de la réalisation du filtrage, cet algorithme est appelé séquentiellement à chaque instant d'échantillonnage du signal d'entrée. A chaque appel, après calcul de la valeur de sortie du filtre (après résolution de la convolution discrète), il effectue un décalage des valeurs contenues dans l'état discret z (représentatif des états précédents du signal d'entrée) puis la nouvelle valeur de x est ajoutée au début du vecteur de l'état discret.

1.4.1.2 Résolution dans le domaine fréquentiel

La résolution dans le domaine fréquentiel se fait en supposant que la convolution discrète (1.34) est équivalente à la multiplication des Transformées de Fourier Discrètes (TFD) des grandeurs considérées[7].

En notant respectivement $X(\exp(j2\pi f))$, $H(\exp(j2\pi f))$ et $Y(\exp(j2\pi f))$, les TFD de x_k , h_k et y_k , telles que

$$Y(\exp(j2\pi f)) = \sum_{k=-\infty}^{+\infty} y_k \exp(-j2\pi f k), \quad (1.38)$$

la multiplication dans l'espace des fréquences, équivalente à la convolution discrète dans le domaine temporel, est alors donnée par

$$Y(\exp(j2\pi f)) = H(\exp(j2\pi f)) X(\exp(j2\pi f)). \quad (1.39)$$

Le résultat y_k est ensuite retrouvé en prenant la Transformée de Fourier Discrète Inverse (TFDI) du signal $Y(\exp(j2\pi f))$.

Toutes les opérations de transformées de Fourier (directe et inverse) sont réalisées dans la pratique par des algorithmes de Transformée de Fourier Rapide (Fast Fourier Transform ou FFT). Le schéma bloc de la figure 1.20 présente les opérations à effectuer pour réaliser un filtre à réponse impulsionnelle finie dans le domaine fréquentiel.

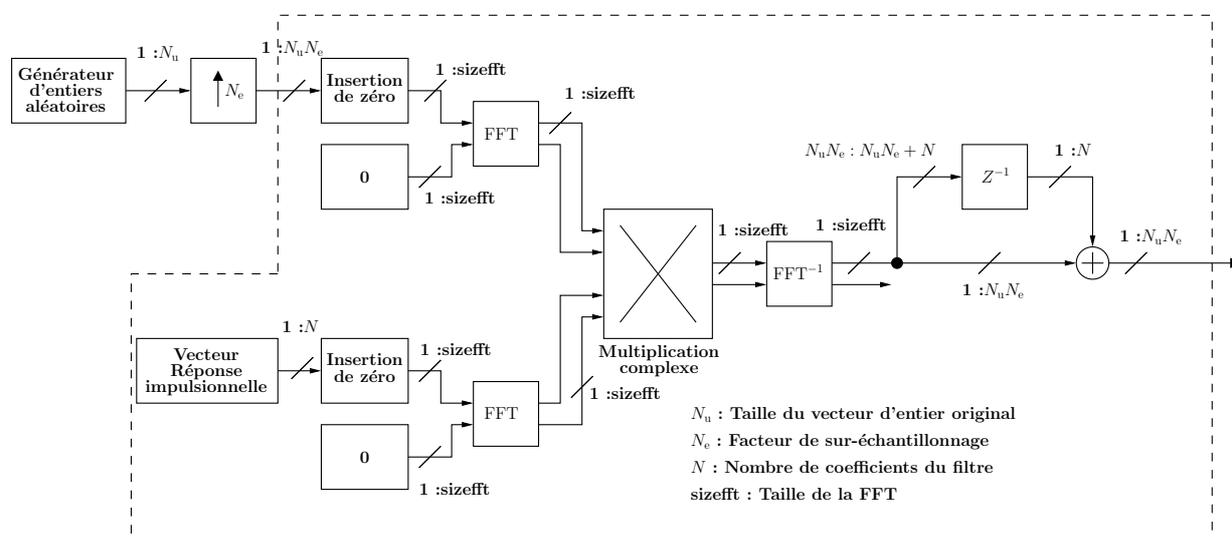


FIG. 1.20 – Schéma bloc d'une résolution d'un filtre à réponse impulsionnelle finie par FFT.

Le traitement n'est cette fois-ci pas effectué échantillon par échantillon mais par paquets d'échantillons. Le signal d'entrée et la réponse impulsionnelle sont donc représentés par des vecteurs, puis une insertion de zéros à la fin de ces vecteurs est réalisée. Cette insertion est nécessaire pour pouvoir posséder des séquences de mêmes longueur lorsque l'opération de multiplication complexe est réalisée mais aussi pour disposer d'assez d'échantillons en sortie du bloc FFT^{-1} afin de capturer l'intégralité du temps de réponse du paquet considéré. Pour que la taille des vecteurs d'entrée et la taille du vecteur de sortie soient identiques, il se trouve un bloc mémoire Z^{-1} à la sortie du bloc FFT^{-1} . Celui-ci mémorise l'excédent du vecteur de sortie, et un additionneur ajoute l'excédent de la séquence précédente au début de la séquence nouvellement traitée[8].

1.4.1.3 Temps de calcul

Le graphique de la figure 1.21 donne les temps de calcul des deux méthodes de résolutions précédemment présentées lorsque la taille de la réponse impulsionnelle est progressivement augmentée.

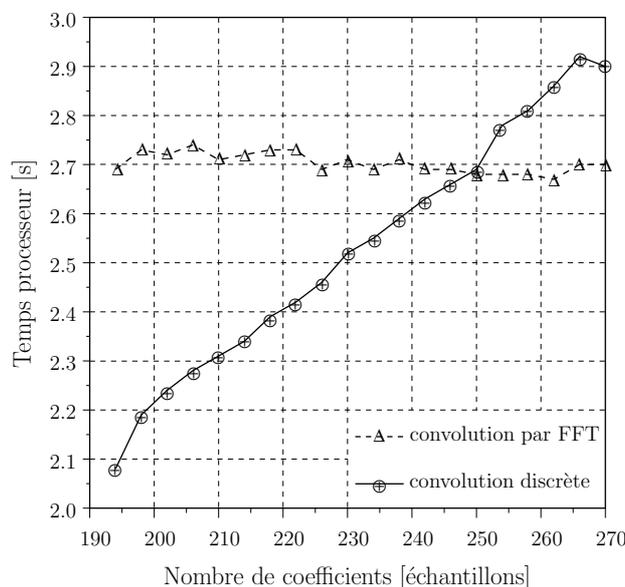


FIG. 1.21 – Temps de calcul des méthodes de résolution pour un filtre à réponse impulsionnelle finie.

Sur chaque point obtenu, l'opération de filtrage a été réalisée 5000 fois sur un vecteur d'entrée de $N_t = 512$ échantillons avec un processeur travaillant à la fréquence de 2GHz. L'algorithme de calcul des FFT est un algorithme de Cooley-Tukey. Ce type d'algorithme est largement employé dans les logiciels spécialisés dans le traitement par FFT[9].

De toute évidence, la résolution dans le domaine temporel est plus rapide lorsqu'un nombre peu élevé de coefficients est employé, mais présente un temps de calcul qui augmente proportionnellement en fonction de la taille d'un des vecteurs d'entrée. Il est à noter aussi que la résolution dans le domaine temporel ne demande pas beaucoup de ressources mémoires, car selon l'algorithme de la sous-section 1.4.1.1, seul un état discret de longueur N est nécessaire.

Concernant l'opération réalisée dans le domaine fréquentiel, elle reste constante en temps de calcul quelle que soit la taille du vecteur de la réponse impulsionnelle. En revanche, suivant le schéma bloc de la figure 1.20 elle nécessite beaucoup plus de ressources mémoires, puisque chaque bloc FFT requiert un espace pour un vecteur de partie réelle et un vecteur de partie imaginaire. Cette méthode devient donc plus intéressante lorsque des ressources mémoires conséquentes sont disponibles et lorsque de grands vecteurs sont traités en entrée des filtres.

1.4.2 Réponses impulsionnelles finies communément employées

Les sous-sections suivantes donnent et détaillent les réponses impulsionnelles et fonctions de transfert de filtres communément employées en communication numérique. Chaque sous-section contient les diagrammes de l'œil et spectres associés à des composantes symboles filtrées sur-échantillonnées à un facteur $N_e = 11$, pour des modulations QPSK et 16-QAM et pour plusieurs valeurs de paramètres des réponses impulsionnelles.

1.4.2.1 Filtre en cosinus surélevé

Le filtre en cosinus surélevé permet de répondre au critère de Nyquist[10], à savoir qu'un signal de vitesse de modulation $1/T_s$ ne peut pas être transmis sans IES si il est limité dans une bande spectrale $< 1/(2T_s)$.

L'expression de la fonction de transfert est donnée par

$$\frac{H(f)}{T_s} = \begin{cases} 1 & \text{pour } 0 \leq |f| < \frac{1-\alpha}{2T_s} \\ \frac{1}{2} \left[1 + \cos \left(\frac{\pi T_s}{\alpha} \left(f - \frac{1-\alpha}{2T_s} \right) \right) \right] & \text{pour } \frac{1-\alpha}{2T_s} \leq |f| \leq \frac{1+\alpha}{2T_s} \\ 0 & \text{pour } \frac{1+\alpha}{2T_s} < |f|, \end{cases} \quad (1.40)$$

où α correspond au facteur de retombée (ou roll-off), et T_s à la période symbole.

La réponse impulsionnelle du filtre est

$$h(t) = \frac{\sin \left(\pi \frac{t}{T_s} \right)}{\pi \frac{t}{T_s}} \frac{\cos \left(\pi \frac{\alpha t}{T_s} \right)}{1 - \left(2\pi \frac{\alpha t}{T_s} \right)^2}. \quad (1.41)$$

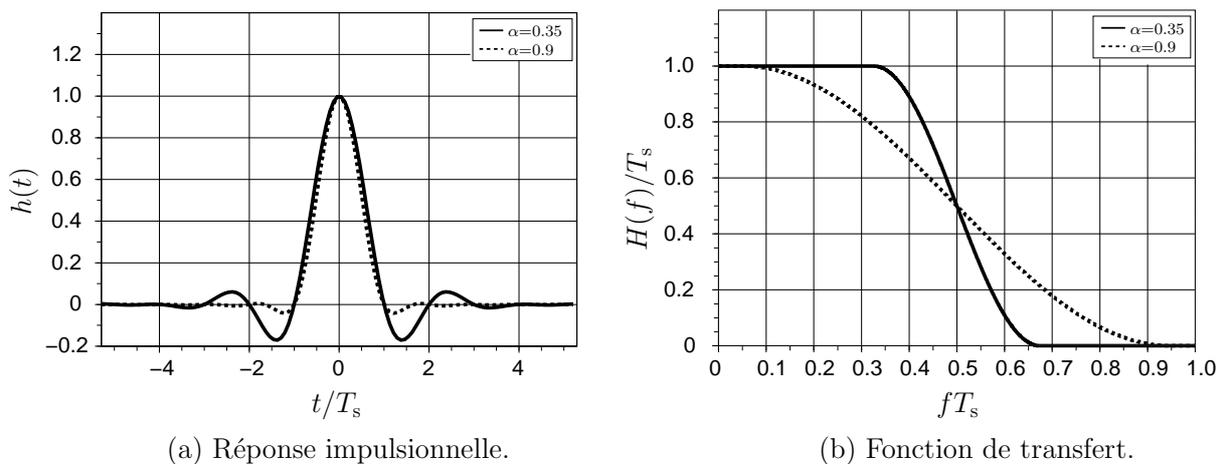
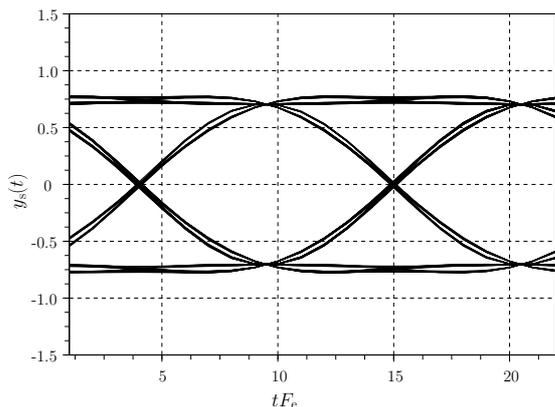
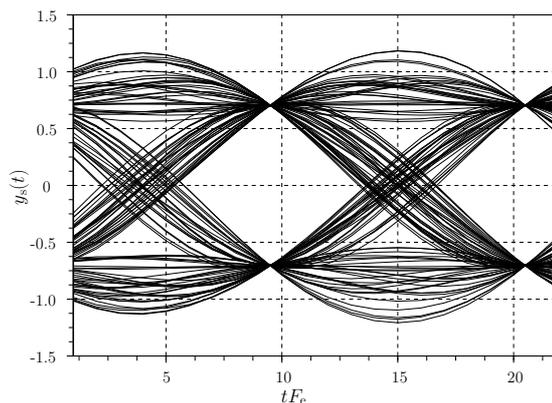


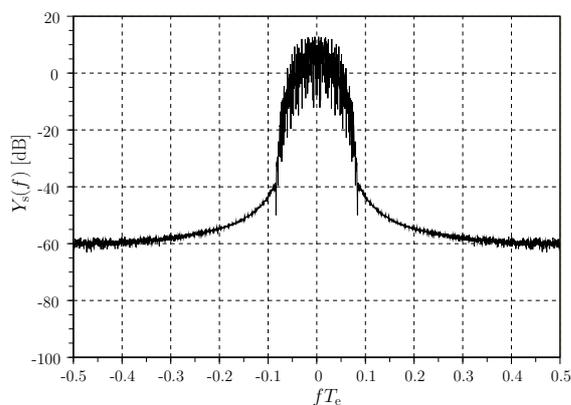
FIG. 1.22 – Réponse impulsionnelle et fonction de transfert d'un filtre en cosinus surélevé pour $\alpha = 0.35$ et $\alpha = 0.9$.



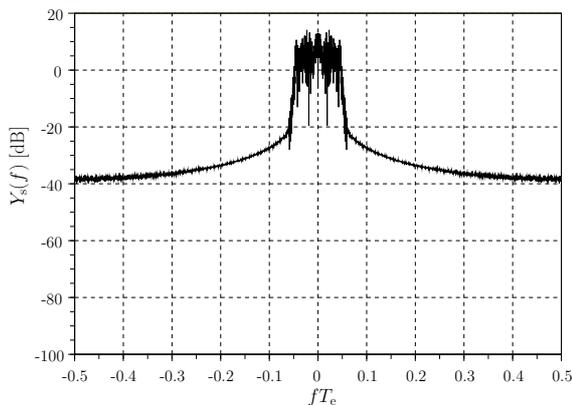
(a) Œil QPSK - $\alpha = 0.9$.



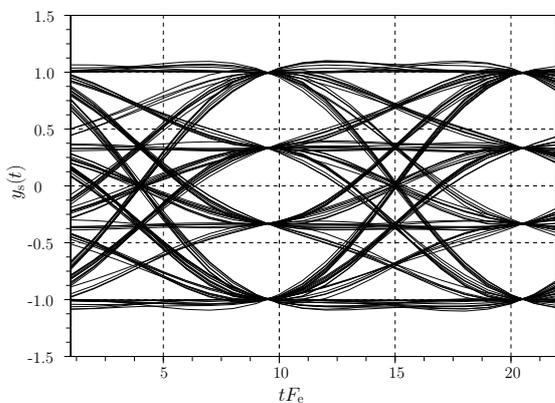
(b) Œil QPSK - $\alpha = 0.35$.



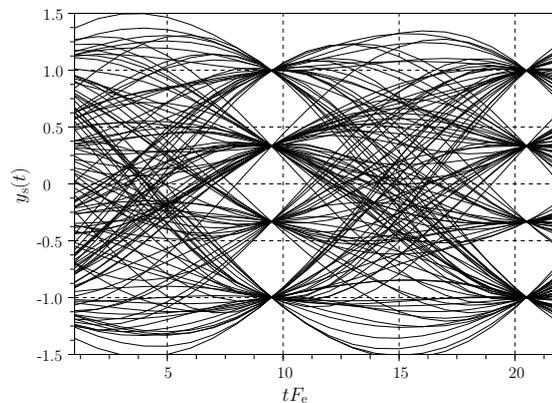
(c) Spectre QPSK - $\alpha = 0.9$.



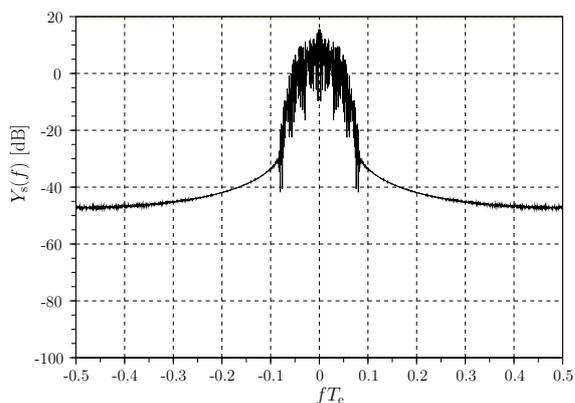
(d) Spectre QPSK - $\alpha = 0.35$.



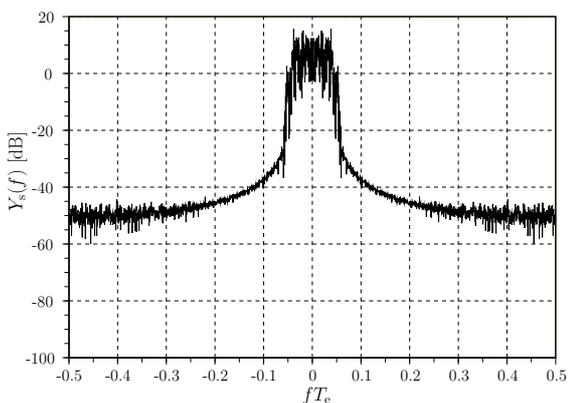
(e) Œil 16-QAM - $\alpha = 0.9$.



(f) Œil 16-QAM - $\alpha = 0.35$.



(g) Spectre 16-QAM - $\alpha = 0.9$.



(h) Spectre 16-QAM - $\alpha = 0.35$.

1.4.2.2 Filtre en racine de cosinus surélevé

Le filtre en racine de cosinus surélevé se trouve dans la plupart des systèmes utilisant le canal radio-mobile. Placé en émission et en réception, il permet de réaliser le filtrage en cosinus surélevé de la sous-section précédente.

La réponse impulsionnelle est donnée par

$$h(t) = \frac{4\alpha}{\pi\sqrt{T_s}} \times \frac{\cos\left(\pi\frac{(1+\alpha)t}{T_s}\right) + \frac{\sin\left(\pi\frac{(1-\alpha)t}{T_s}\right)}{4\alpha\frac{t}{T_s}}}{1 - \left(4\frac{\alpha t}{T_s}\right)^2}, \quad (1.42)$$

où α est le facteur de retombée et T_s la période du signal considéré.

La fonction de transfert de ce filtre est

$$\frac{H(f)}{\sqrt{T_s}} = \begin{cases} 1 & \text{pour } 0 \leq |f| < \frac{1-\alpha}{2T_s} \\ \sqrt{\frac{1}{2} \left[1 + \cos\left(\frac{\pi T_s}{\alpha} \left(f - \frac{1-\alpha}{2T_s}\right)\right) \right]} & \text{pour } \frac{1-\alpha}{2T_s} \leq |f| \leq \frac{1+\alpha}{2T_s} \\ 0 & \text{pour } \frac{1+\alpha}{2T_s} < |f|. \end{cases} \quad (1.43)$$

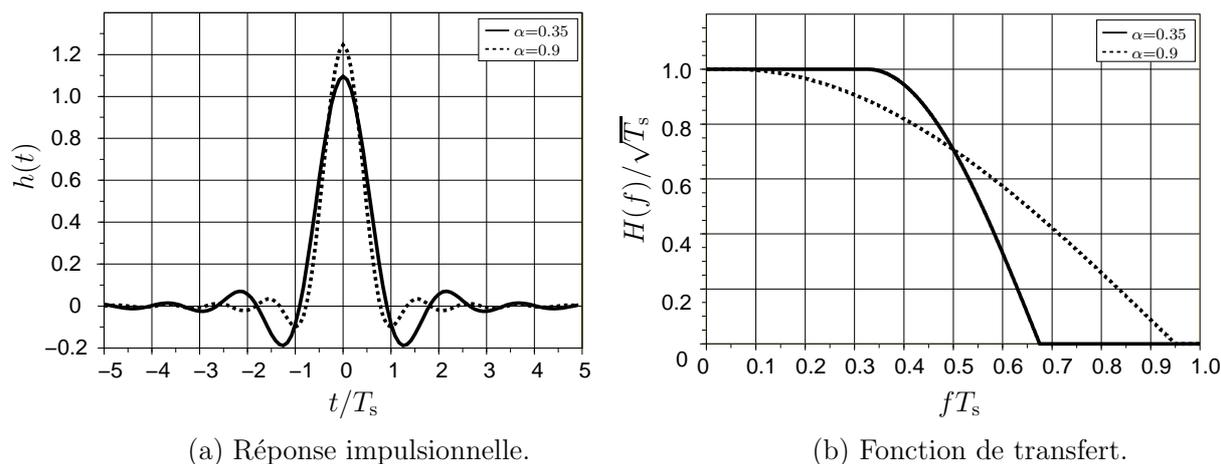
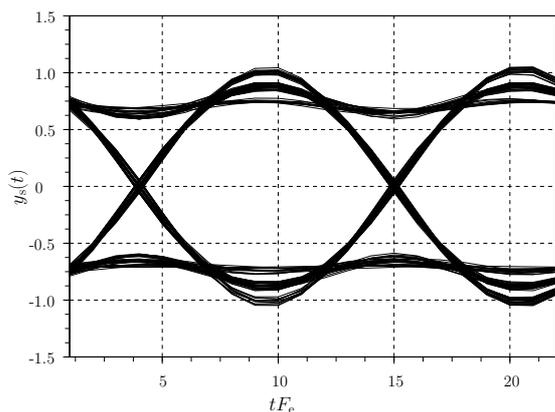
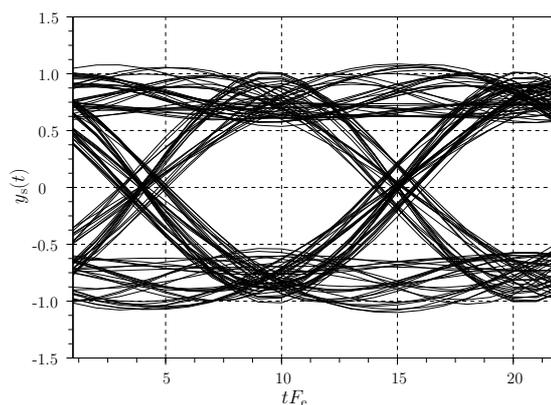


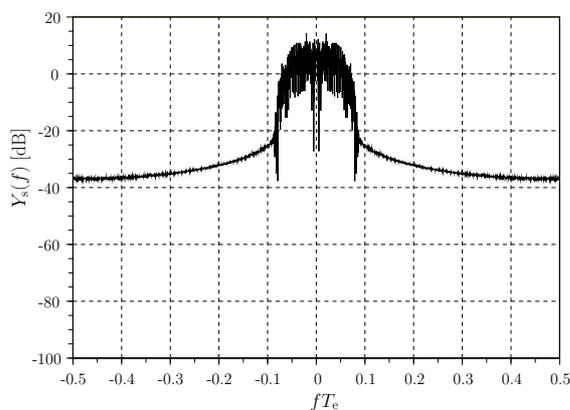
FIG. 1.23 – Réponse impulsionnelle et fonction de transfert d'un filtre en racine de cosinus surélevé pour $\alpha = 0.35$ et $\alpha = 0.9$.



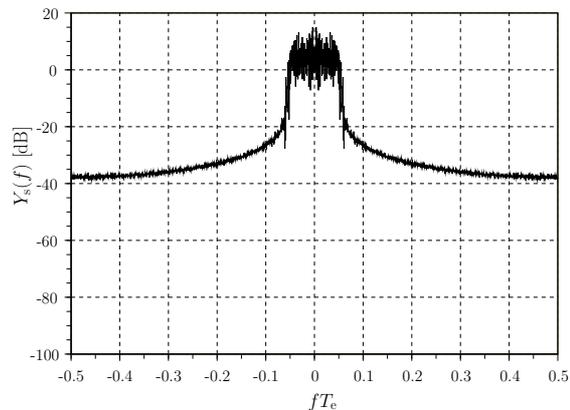
(a) Œil QPSK - $\alpha = 0.9$.



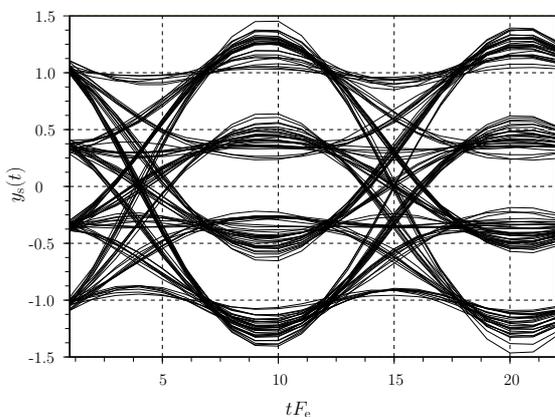
(b) Œil QPSK - $\alpha = 0.35$.



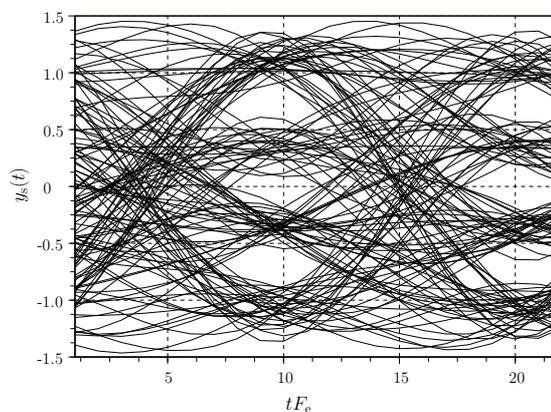
(c) Spectre QPSK - $\alpha = 0.9$.



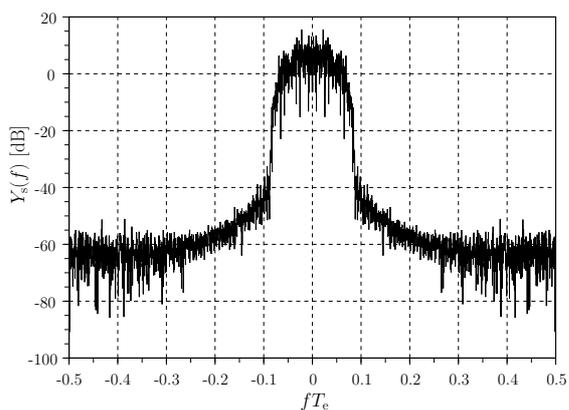
(d) Spectre QPSK - $\alpha = 0.35$.



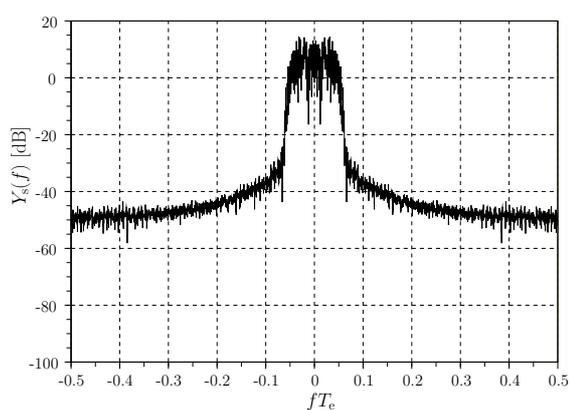
(e) Œil 16-QAM - $\alpha = 0.9$.



(f) Œil 16-QAM - $\alpha = 0.35$.



(g) Spectre 16-QAM - $\alpha = 0.9$.



(h) Spectre 16-QAM - $\alpha = 0.35$.

1.4.2.3 Filtre gaussien

Le filtre à réponse impulsionnelle Gaussienne est largement répandu dans les systèmes de communications sans fil. Par exemple, le standard GSM utilise une modulation à saut minimal de phase Gaussien (Gaussian Minimum Shift Keying -GMSK-) et dans les spécifications des systèmes bluetooth, la modulation à sauts de fréquence Gaussienne (Gaussian Frequency Shift Keying -GFSK-) est utilisée pour améliorer les performances spectrales.

La réponse impulsionnelle d'un tel filtre[11] est définie par

$$h(t) = B \sqrt{\frac{2\pi}{\ln(2)}} \exp\left(-\frac{2}{\ln(2)} \left(\frac{B\pi t}{T_s}\right)^2\right), \quad (1.44)$$

avec B (ou produit bande×temps symbole BT) comme seul paramètre de cette réponse impulsionnelle.

La fonction de transfert de ce filtre est

$$H(f) = \exp\left(-\frac{\ln(2)}{2B^2} f^2\right). \quad (1.45)$$

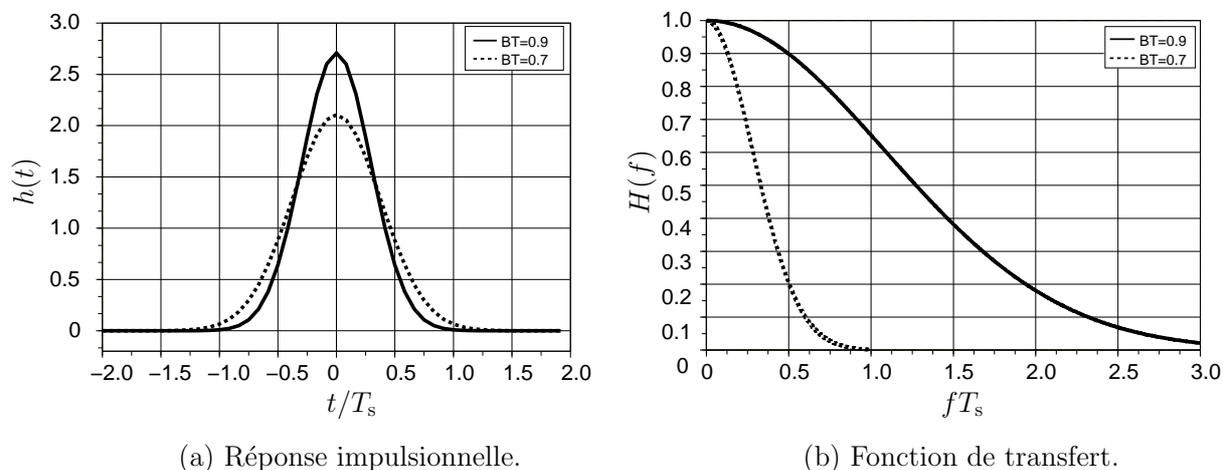
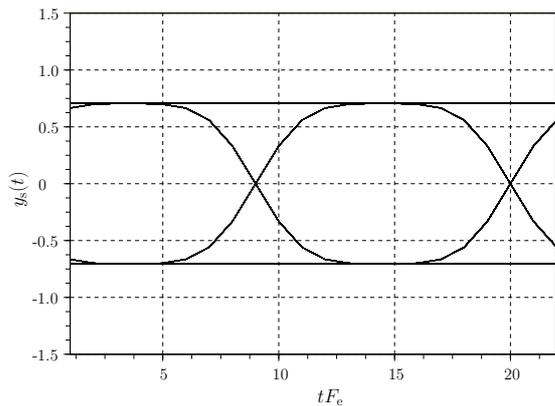
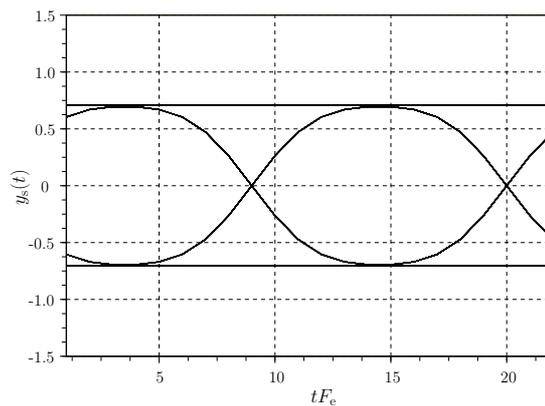


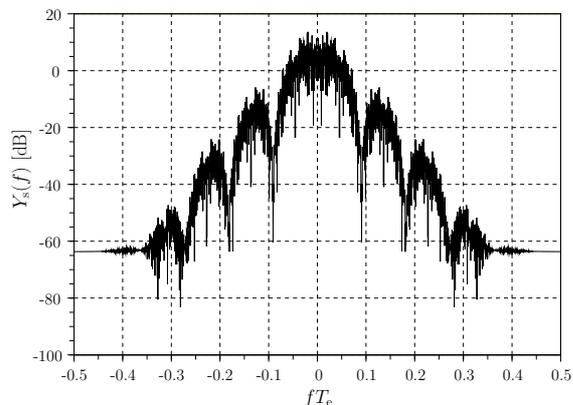
FIG. 1.24 – Réponse impulsionnelle et fonction de transfert d'un filtre gaussien pour $BT = 0.7$ et $BT = 0.9$.



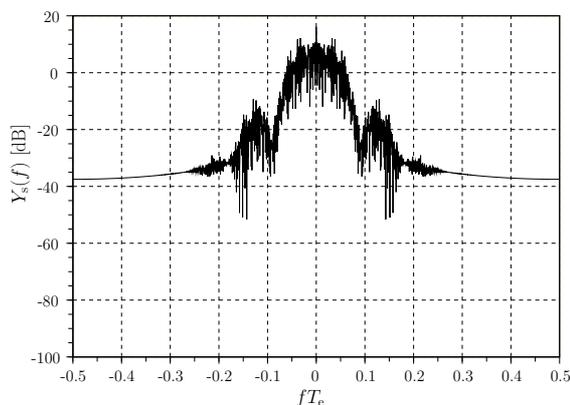
(a) Œil QPSK - $BT = 0.9$.



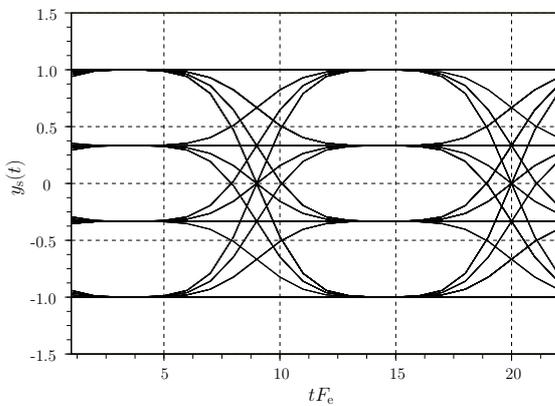
(b) Œil QPSK - $BT = 0.7$.



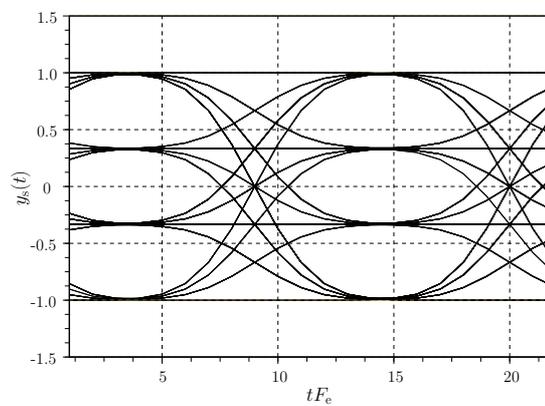
(c) Spectre QPSK - $BT = 0.9$.



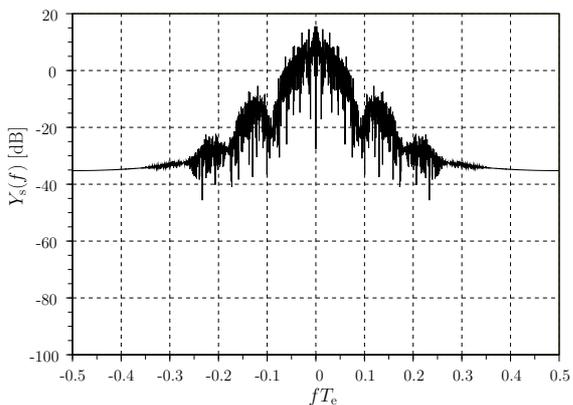
(d) Spectre QPSK - $BT = 0.7$.



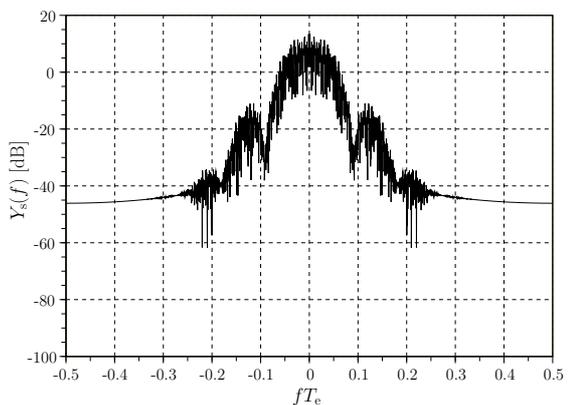
(e) Œil 16-QAM - $BT = 0.9$.



(f) Œil 16-QAM - $BT = 0.7$.



(g) Spectre 16-QAM - $BT = 0.9$.



(h) Spectre 16-QAM - $BT = 0.7$.

1.5 Modulateurs/Démodulateurs équilibrés

Bien que dans la plupart des cas, l'information numérique est traitée en bande de base à partir des composantes symboles $I(t)$ et $Q(t)$ de l'enveloppe complexe, il peut parfois s'avérer utile de générer la fréquence porteuse. En effet dans certains composants intégrés, tels que les composants de synthèse directe digitale (Direct Digital Synthesis ou DDS), les formes d'onde issues de ces composants se présentent modulées numériquement à une fréquence intermédiaire. Il peut être intéressant de calculer la porteuse, pour évaluer le bruit de quantification induit par cette modulation numérique, ou alors pour calculer les instants de transitions (détection des fronts) des fréquences porteuses lorsque ces composants sont utilisés en tant qu'oscillateurs dans les sous-ensembles synthétiseurs de fréquence à comparateur phase/fréquence trois états.

La figure 1.5 montre une composante symbole filtrée et modulée à une fréquence porteuse f_0 .

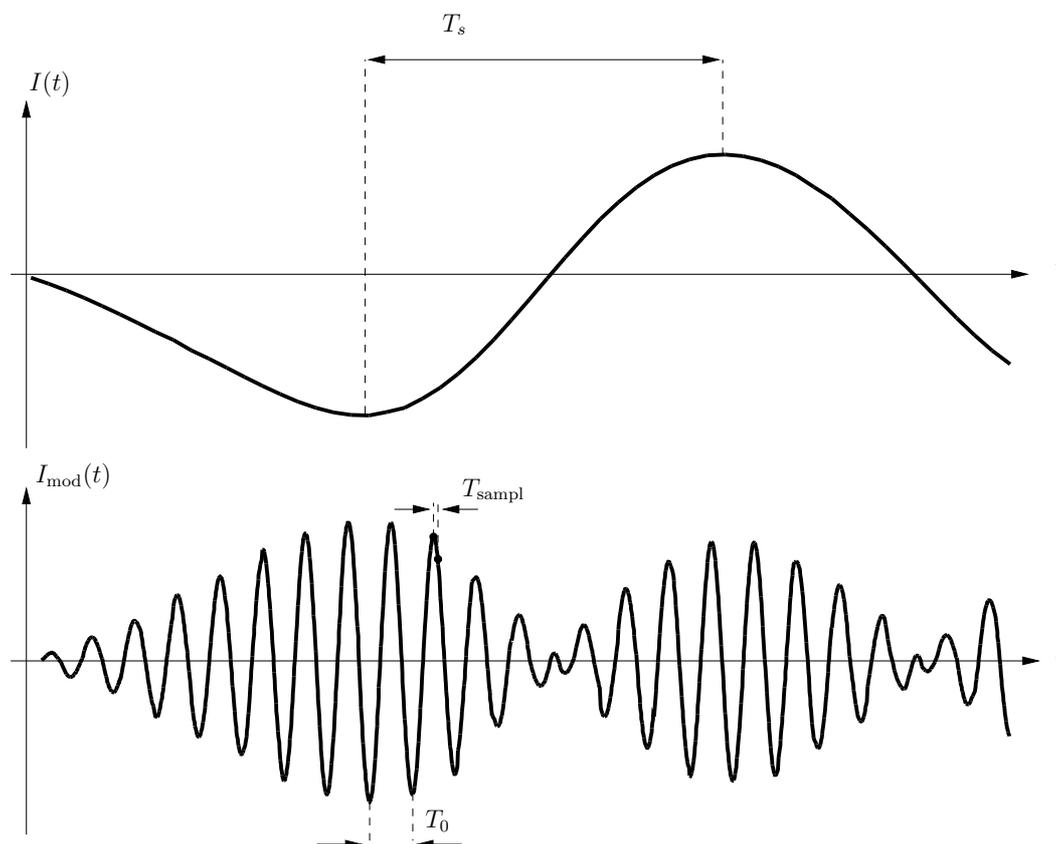


FIG. 1.25 – Composante symbole modulée à une fréquence porteuse f_0 .

Le rythme d'échantillonnage de la porteuse se calcule par le nombre d'échantillons

N_{sampl} pris par période T_0 et est donné par la relation

$$T_{\text{sampl}} = \frac{T_0}{N_{\text{sampl}}}. \quad (1.46)$$

1.5.1 Modulateur

L'équation (1.3) peut s'écrire en détaillant parties réelles et imaginaires de l'enveloppe complexe $\tilde{x}_e(t)$ et de l'onde porteuse complexe $\exp(j2\pi f_0 t)$ telle que

$$\begin{aligned} \tilde{x}_{\text{mod}}(t) &= \tilde{x}_e(t) \exp(j2\pi f_0 t) \\ &= |A(t)| [(\cos \varphi(t) + j \sin \varphi(t)) (\cos 2\pi f_0 t + j \sin 2\pi f_0 t)] \\ &= (\Re [\tilde{x}_{\text{mod}}(t)] + j \Im \text{mg} [\tilde{x}_{\text{mod}}(t)]) (\cos 2\pi f_0 t + j \sin 2\pi f_0 t), \end{aligned}$$

avec $|A(t)|$ et $\varphi(t)$ le module et la phase de l'enveloppe complexe. La partie réelle de l'information modulée s'écrit donc

$$\Re [\tilde{x}_{\text{mod}}(t)] = \Re [\tilde{x}_e(t)] \cos 2\pi f_0 t - \Im \text{mg} [\tilde{x}_e(t)] \sin 2\pi f_0 t \quad (1.47)$$

$$= I(t) \cos 2\pi f_0 t - Q(t) \sin 2\pi f_0 t, \quad (1.48)$$

avec $I(t)$ et $Q(t)$ les composantes symboles en quadrature. De même, la partie imaginaire s'écrit

$$\Im \text{mg} [\tilde{x}_{\text{mod}}(t)] = \Re [\tilde{x}_e(t)] \sin 2\pi f_0 t + \Im \text{mg} [\tilde{x}_e(t)] \cos 2\pi f_0 t \quad (1.49)$$

$$= I(t) \sin 2\pi f_0 t + Q(t) \cos 2\pi f_0 t. \quad (1.50)$$

Le dispositif complexe d'un modulateur équilibré est donc donné par les schémas bloc de la figure 1.26.

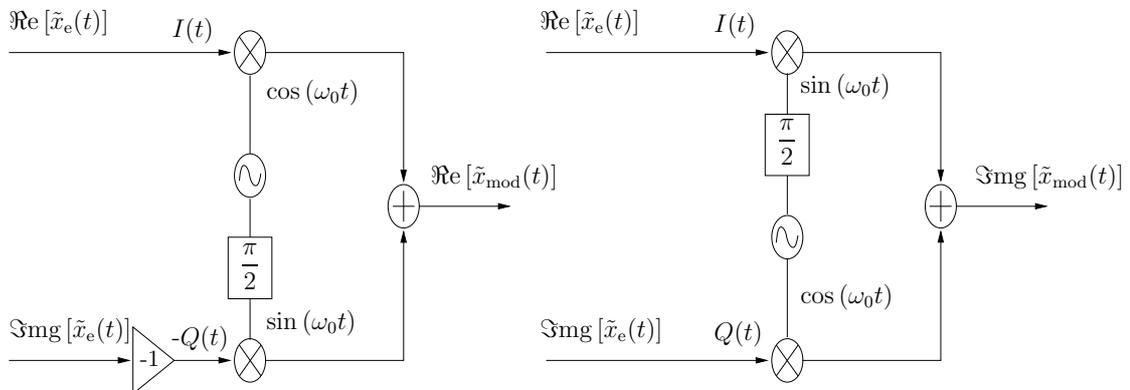


FIG. 1.26 – Schéma bloc d'un modulateur équilibré.

1.5.2 Démodulateur

Dans le récepteur, l'expression complexe de la porteuse démodulée s'écrit

$$\begin{aligned}\tilde{x}_{\text{demod}}(t) &= \tilde{x}_{\text{mod}}(t) \exp(-j2\pi f_0 t) \\ &= \tilde{x}_e(t) \exp(j2\pi f_0 t) \exp(-j2\pi f_0 t) \\ &= (\Re[\tilde{x}_{\text{mod}}(t)] + j\Im\text{mg}[\tilde{x}_{\text{mod}}(t)]) (\cos 2\pi f_0 t - j \sin 2\pi f_0 t).\end{aligned}$$

L'expression de la partie réelle s'exprime donc

$$\Re[\tilde{x}_{\text{demod}}(t)] = \Re[\tilde{x}_{\text{mod}}(t)] \cos 2\pi f_0 t + \Im\text{mg}[\tilde{x}_{\text{mod}}(t)] \sin 2\pi f_0 t, \quad (1.51)$$

et la partie imaginaire par

$$\Im\text{mg}[\tilde{x}_{\text{demod}}(t)] = \Im\text{mg}[\tilde{x}_{\text{mod}}(t)] \cos 2\pi f_0 t - \Re[\tilde{x}_{\text{mod}}(t)] \sin 2\pi f_0 t. \quad (1.52)$$

Le schéma bloc suivant illustre donc le démodulateur.

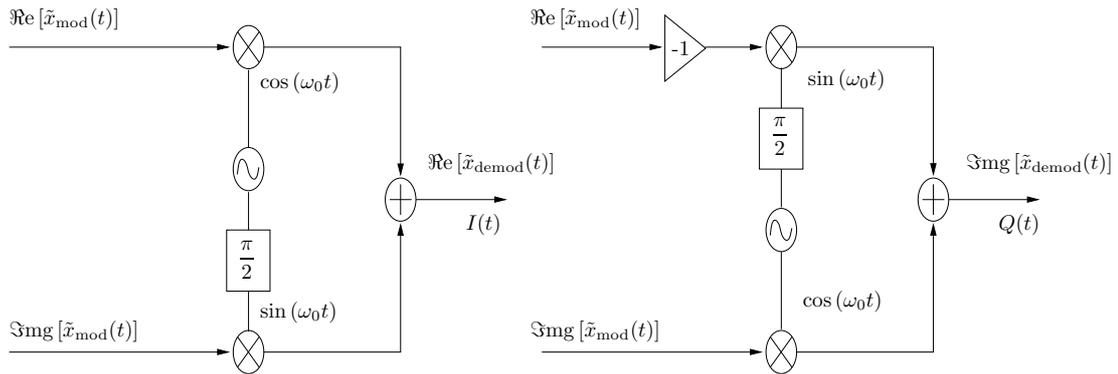


FIG. 1.27 – Schéma bloc d'un démodulateur I/Q.

1.6 Canal idéal à bruit blanc gaussien

Toute contribution non-désirable qui tend à modifier le signal à transmettre est appelée bruit. Ses origines sont multiples (perturbations E.M, interférences entre canaux, bruits des composants actifs,...). Il est caractérisé par sa densité spectrale de puissance par Hz de bande (W/Hz). Le terme de bruit blanc est généralement employé lorsque la DSP est constante sur toute la bande de fréquence.

Un bruit blanc peut-être modélisé, dans le domaine temporel, par deux types de distributions aléatoires : une distribution uniforme ou une distribution gaussienne. Cette

dernière est caractérisée par un processus aléatoire, dont la distribution de probabilité est donnée par l'équation

$$p(x) = \frac{1}{\sigma\sqrt{2\pi}} \exp\left(-\frac{1}{2}\left(\frac{x-m}{\sigma}\right)^2\right), \quad (1.53)$$

où σ est la variance de la variable aléatoire x et m sa moyenne.

Dans les simulateurs de systèmes de communication, un générateur de bruit blanc gaussien utilise généralement la loi "Box Muller" pour calculer les échantillons de bruit associés aux composantes symboles I/Q. Cette méthode permet de bruiteur en amplitude et en phase les signaux complexes. Elle est définie par ces deux équations

$$\tilde{I}_n = \sigma\sqrt{-\log(\tilde{p}_n) \cos(2\pi\tilde{q}_n)}, \quad (1.54)$$

$$\tilde{Q}_n = \sigma\sqrt{-\log(\tilde{p}_n) \sin(2\pi\tilde{q}_n)} \quad (1.55)$$

où \tilde{p} et \tilde{q} sont deux variables uniformément réparties telles que $\tilde{p}, \tilde{q} \in]0, 1[$, σ est la variance désirée de la source de bruit, et \tilde{I}_n et \tilde{Q}_n sont respectivement la partie réelle et imaginaire de l'échantillon de bruit complexe.

Un canal à bruit blanc gaussien (Additive White Gaussian Noise ou AWGN) peut donc se modéliser en ajoutant les échantillons de bruit des équations (1.54) et (1.55) aux échantillons des composantes symboles I/Q transmises comme le montre la figure 1.28.

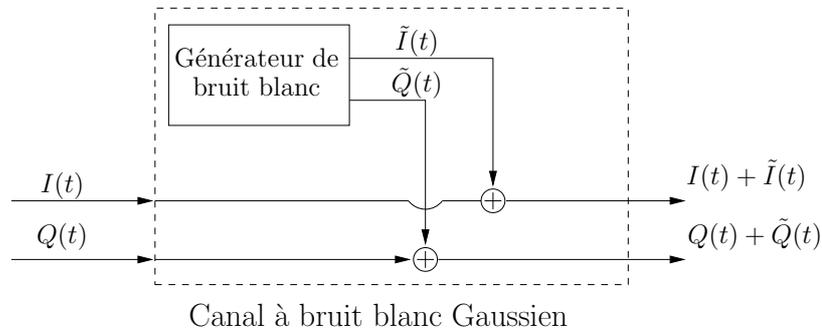


FIG. 1.28 – Modèle d'un canal à bruit blanc gaussien.

La puissance de bruit délivrée par un générateur discret fonctionnant à un rythme T_e est donnée selon[12]

$$P_{\text{bruit}} = \frac{N_0}{T_e} \quad (1.56)$$

$$= \sigma^2 \text{ dans le cas d'un bruit réel,} \quad (1.57)$$

$$= 2\sigma^2 \text{ dans le cas d'un bruit complexe.} \quad (1.58)$$

1.7 Récepteurs de base

Dans cette section, nous nous intéressons aux fonctions numériques rencontrées dans les premiers étages des récepteurs. Ils concernent la détection des composantes symboles noyées dans un bruit blanc. Nous limitons les modèles à des cas simples et à la détection de composantes symboles ne comportant que deux états de modulation. Ces étages de réception s'appliquent donc aux modulations BPSK, QPSK et 4-QAM étalées et non-étalées.

1.7.1 Récepteur linéaire

Le schéma classique d'un récepteur linéaire est donné à la figure 1.29.

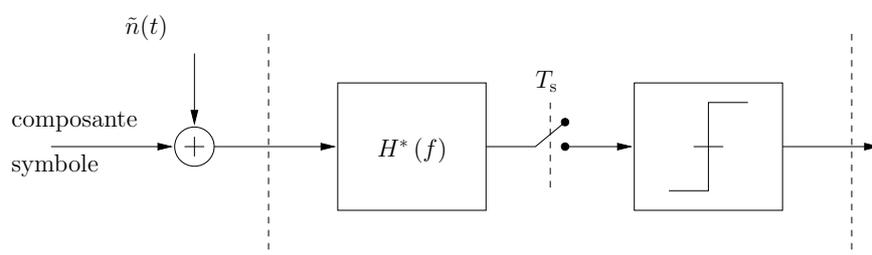


FIG. 1.29 – Récepteur linéaire.

Il est composé d'un filtre de fonction de transfert $H^*(f)$, adapté à la forme d'onde du symbole émis, de façon à maximiser le rapport E_b/N_0 et à minimiser l'interférence entre symboles, d'un échantillonneur bloqueur fonctionnant au rythme de la période symbole T_s , et d'un organe de décision.

Dans le cas de composantes symboles centrées sur zéro à deux états et lorsque les probabilités d'avoir une impulsion négative ou une impulsion positive sont égales, l'organe de décision est un comparateur de signe et la sortie de celui-ci est simplement calculée par

$$y_n = \begin{cases} 1 & \text{si } u_n \geq 0 \\ -1 & \text{si } u_n < 0, \end{cases} \quad (1.59)$$

avec u_n la valeur discrète en entrée du comparateur.

1.7.2 Détecteur à intégration

Il est parfois intéressant de remplacer le filtre de fonction de transfert $H^*(f)$ par un intégrateur car il n'est pas toujours possible de trouver une fonction de transfert $H^*(f)$ adaptée au symbole reçu.

Dans ce cas, le récepteur au niveau d'une composante symbole modulée à deux états est détaillé à la figure 1.30.

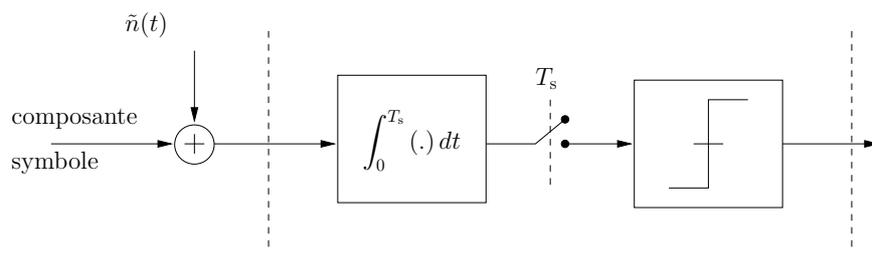


FIG. 1.30 – Détecteur à intégration.

L'intégration de 0 à T_s est réalisée d'une manière discrète par la somme des échantillons sur une longueur symbole

$$y_n = \sum_{k=1}^{N_e} u_k, \quad (1.60)$$

avec u_k les valeurs d'entrée discrètes de l'intégrateur et N_e la longueur en nombre d'échantillons de la période symbole.

1.7.3 Corrélateur

Un corrélateur est un organe de réception qui compare le signal reçu avec une image locale des formes d'ondes émises. Les corrélateurs sont très employés dans les systèmes à étalement de spectre en séquence directe[13] lorsque les composantes symboles ont été étalées avant modulation à la fréquence porteuse. Dans ce cas, le schéma de principe est donné figure 1.31.

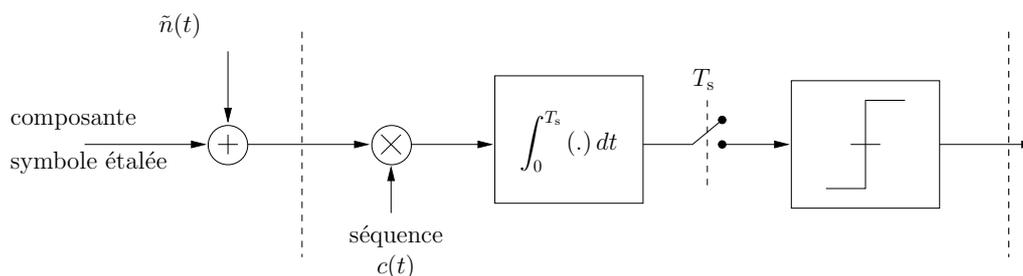


FIG. 1.31 – Récepteur à corrélateur.

1.8 Exemple de simulation

1.8.1 Présentation du système

Le système de transmission simulé correspond au système à étalement de spectre présenté au début du chapitre (cf figure 1.2) avec une modulation par états de phase à quatre états. Ce système est un système rudimentaire à accès multiples à répartition par les codes (Code Division Multiple Acces ou CDMA) simple utilisateur employé en radio-téléphonie mobile ([11],page 311-312). La simulation du système s'effectue en bande de base (pas de modulation à la fréquence porteuse) et une source de bruit blanc modélise le canal de transmission (canal AWGN). Le schéma bloc de la chaîne de transmission comportant les modèles de l'émetteur et du récepteur est donné à la figure 1.32.

Dans l'émetteur, chaque composante symbole est étalée par une séquence de Gold différente, et un filtre numérique en racine de cosinus surélevé est réalisé par interpolation sur chaque composante. Le récepteur est respectivement constitué, sur chaque voie I et Q, d'un premier étage de détection par intégration, puis d'un démodulateur de séquence cadencé au rythme chip des séquences de Gold, et enfin une détection par corrélation avec les séquences originales de l'émetteur est réalisée. Le tableau 1.1 donne les principaux paramètres utilisés dans la simulation.

Paramètres	Variable	Valeur	Unités
Taille du vecteur de donnée original Nombre de symboles par période de simulation	N_u	8	Symboles
Modulation PSK Nombre de bits par symbole	N_b	2	Bits
Générateurs de séquences de Gold Longueur des registres Condition initiale voie I Condition initiale voie Q Coefficient voie I Coefficient voie Q Facteur d'étalement	r C_1 C_2 $C_{1_{ai/bi}}$ $C_{2_{ai/bi}}$ N_c	5 [21;21] [13;10] [9;9] [15;15] (2^r)-1	
Filtre en racine de cosinus surélevé Facteur de sur-échantillonnage Longueur de la réponse impulsionnelle Période d'échantillonnage Facteur de Roll-off Gain de l'émetteur Gain du récepteur	N_e N T_e α g_e g_r	15 127 $1/N_e$ 0.35 1 $1/N_e$	s
Canal AWGN Variance	σ	0.3	

TAB. 1.1 – Paramètres de la chaîne de transmission.

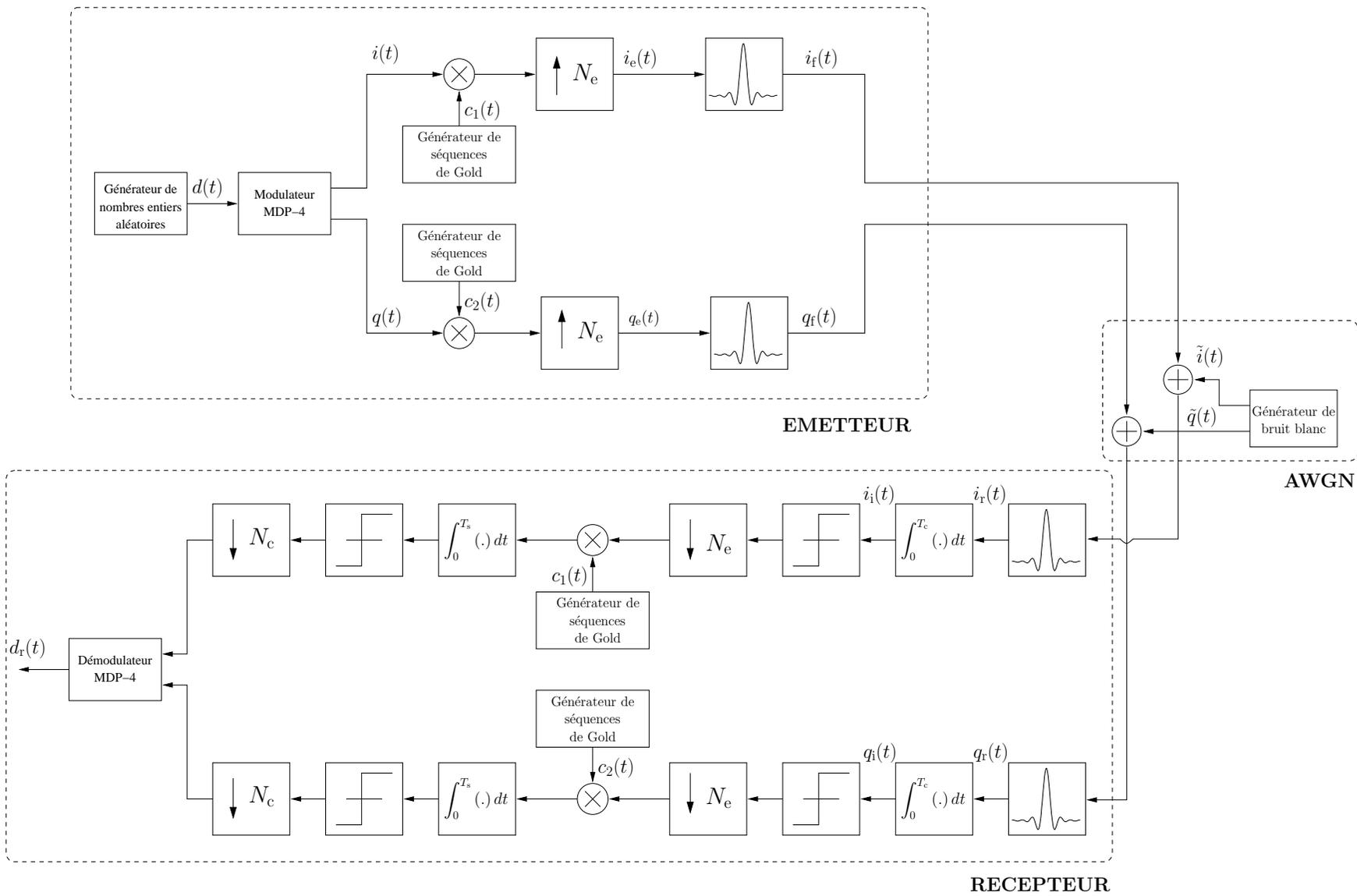


FIG. 1.32 – Chaîne de transmission MDP-4.

1.8.2 Résultats dans le domaine temporel

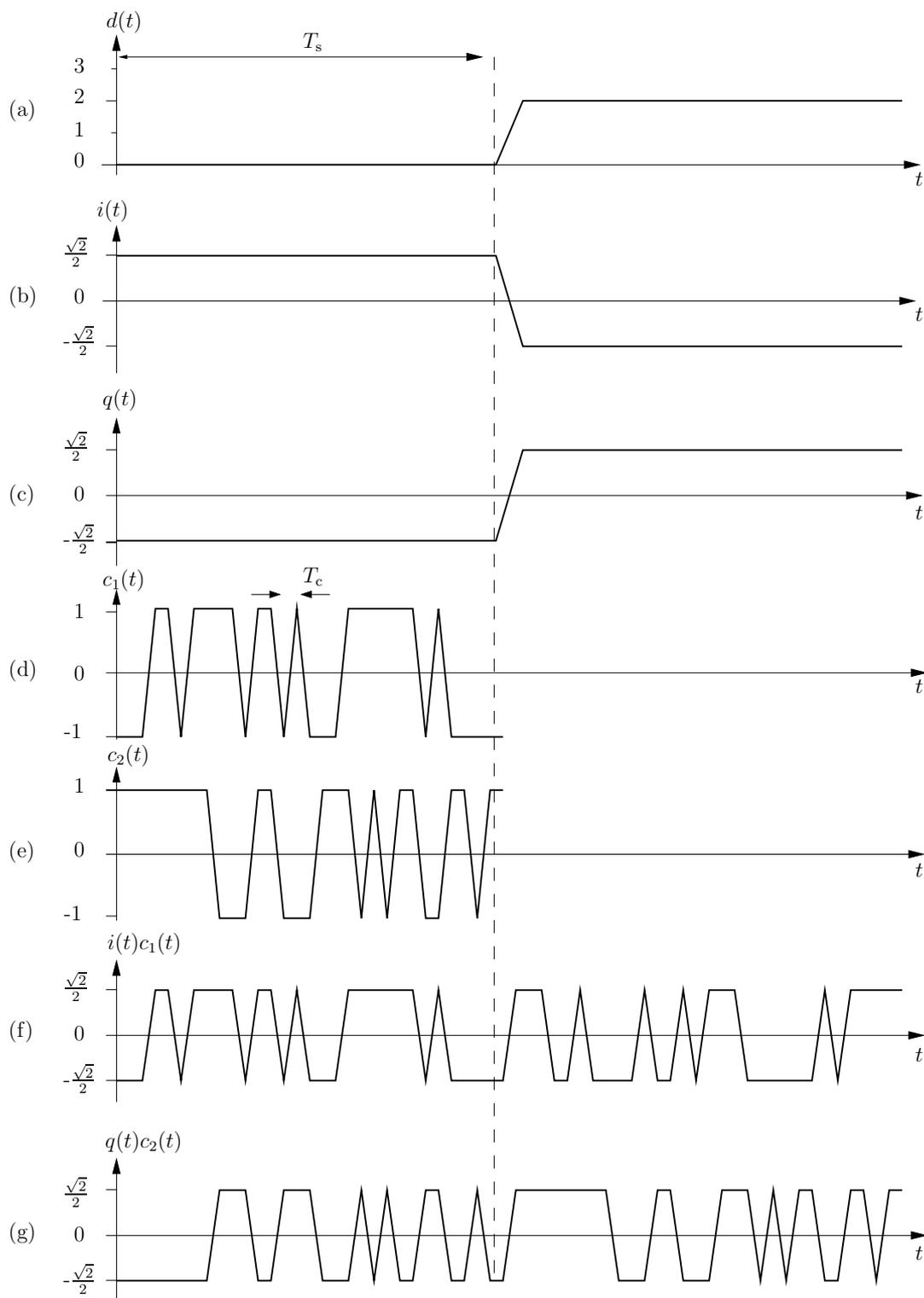


FIG. 1.33 – Formes temporelles. (a) Numéro symbole. (b) et (c) Composantes symboles I/Q. (d) et (e) Séquences des générateurs de Gold. (f) et (g) Composantes I/Q étalées.

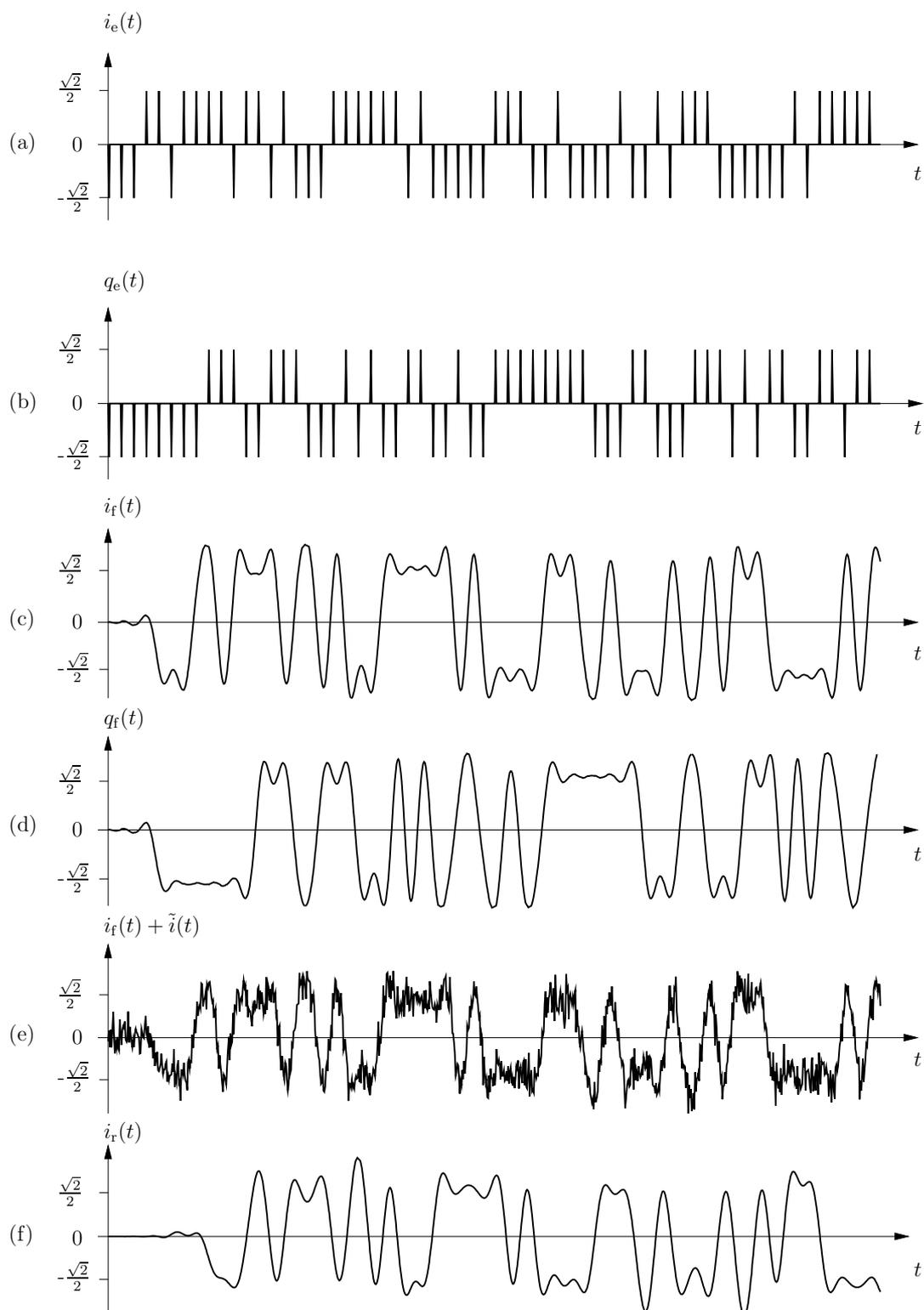


FIG. 1.34 – Formes temporelles. (a) et (b) Composantes I/Q suréchantillonnées. (c) et (d) Composantes I/Q filtrées à la sortie de l'émetteur. (e) Composante I bruitée à la sortie du canal. (f) Composante I filtrée à l'entrée du récepteur.

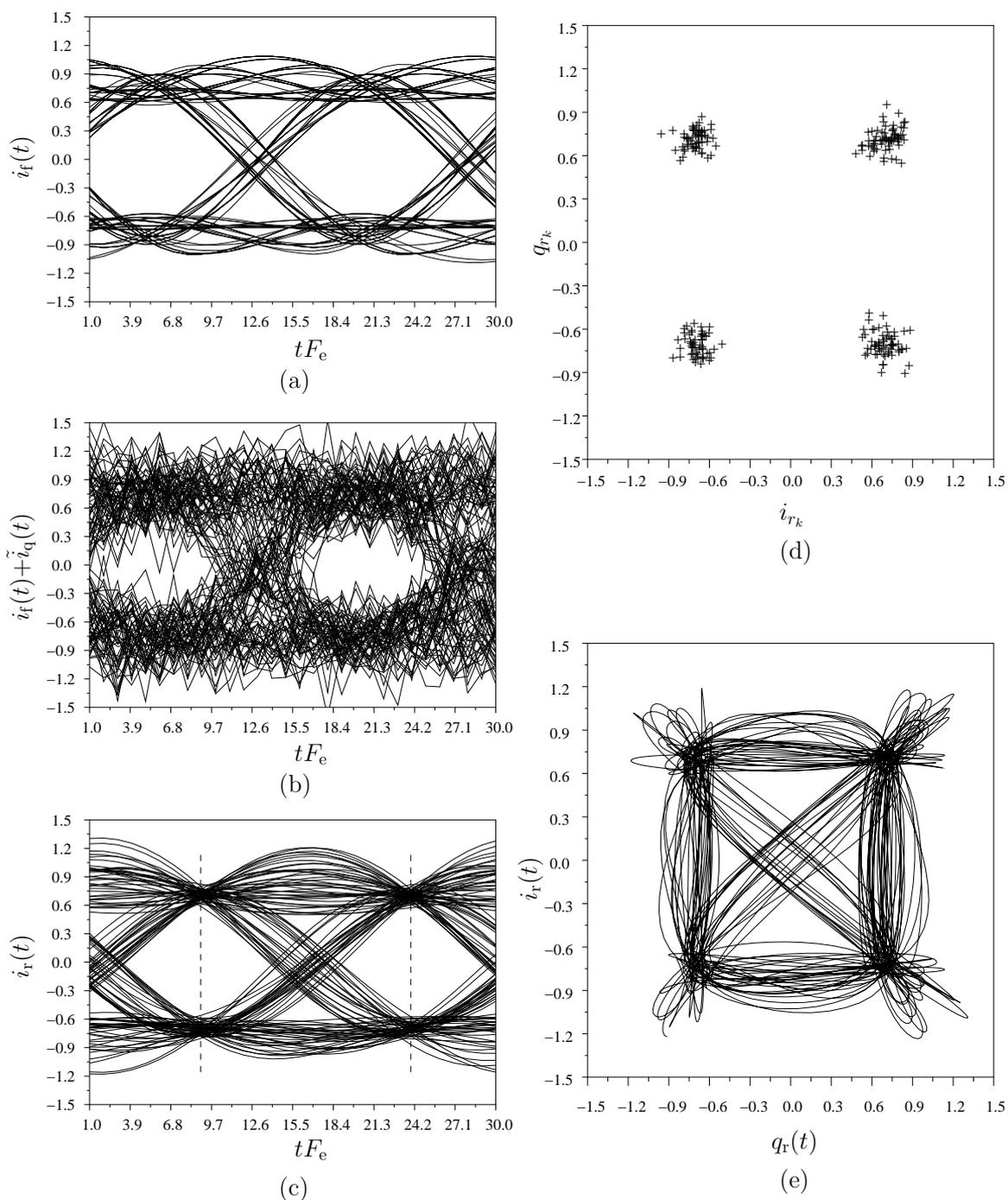


FIG. 1.35 – Formes temporelles. (a) Diagramme de l'œil à la sortie de l'émetteur. (b) Diagramme de l'œil à la sortie du canal AWGN. (c) Diagramme de l'œil à l'entrée du récepteur. (d) Constellation à l'entrée du récepteur. (e) Trajectoire du symbole dans le plan $[i_r(t); q_r(t)]$.

1.8.3 Calcul du TEB

Dans les simulateurs où les données sont traitées par blocs d'échantillons, le processus de simulation temporel est séquentiel tel que le montre la figure 1.36.

Table
d'ordonnement

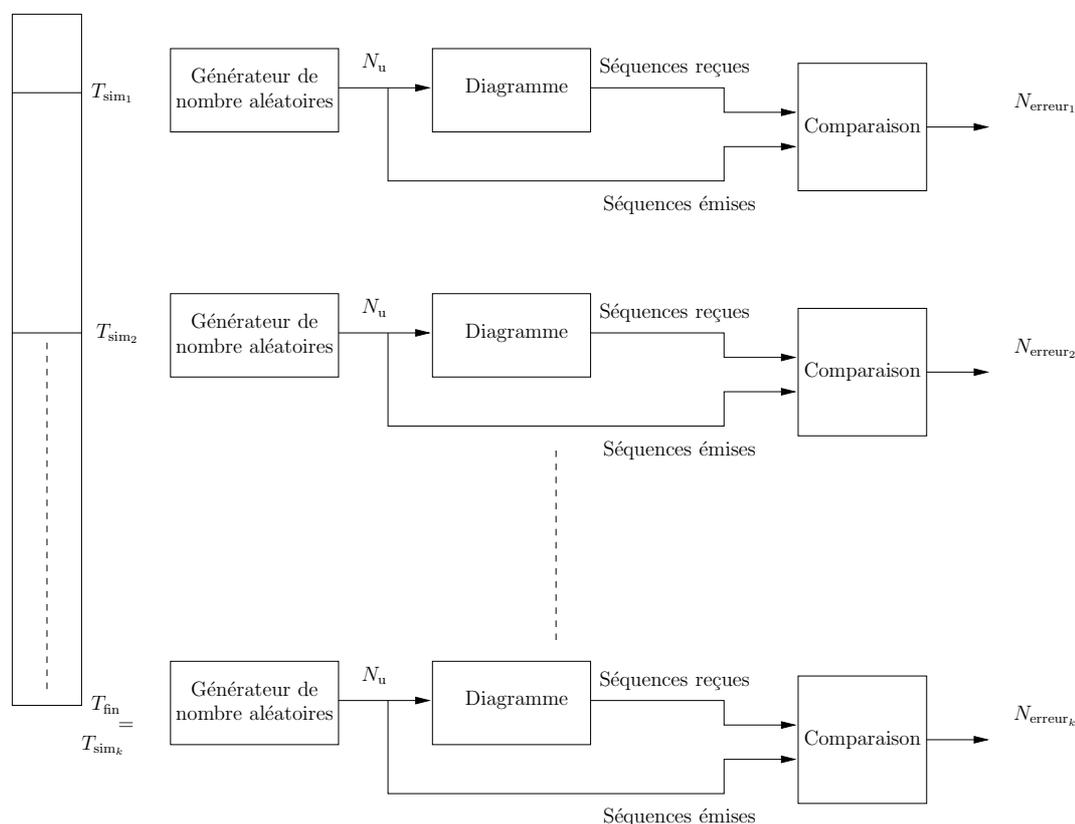


FIG. 1.36 – Principe d'une simulation de taux d'erreur binaire.

L'évaluation de la probabilité d'erreur bit à chaque période élémentaire T_{sim} , nécessite la comparaison des bits émis dans l'émetteur aux bits reçus dans le récepteur. Le taux d'erreur binaire est ainsi calculé par période de simulation grâce à la formule triviale

$$\text{TEB} = \frac{\text{nombre d'erreur total}}{\text{nombre de bits simulés total}} \quad (1.61)$$

Le calcul du TEB en fonction du rapport E_b/N_0 s'effectue par l'exécution successive de simulations paramétrées par la valeur σ de la variance de la source de bruit. Les simulations sont exécutées soit pour un nombre donné de bits à simuler, soit pour un nombre donné d'erreur à trouver.

Le taux d'erreur symbole théorique pour une modulation PSK à M états de phase, avec un récepteur construit grâce à un détecteur à intégration ([14], page 27-31) est donné

par

$$P_{\text{es}} = \operatorname{erfc} \left(\sqrt{N_b \frac{E_b}{N_0}} \sin \left(\frac{\pi}{M} \right) \right), \quad (1.62)$$

avec $N_b = \log_2(M)$ le nombre de bits pris par symbole. Si un codage de Gray est utilisé, alors la probabilité d'erreur binaire est

$$P_{\text{eb}} = \frac{P_{\text{es}}}{N_b}, \quad (1.63)$$

et si les composantes symboles sont composées de niveaux équiprobables, alors le taux d'erreur binaire devient

$$P_{\text{eb}} = \frac{2^{N_b-1}}{2^{N_b} - 1} P_{\text{es}}. \quad (1.64)$$

La valeur du rapport E_b/N_0 est mise en relation avec la valeur de la variance σ de la source de bruit en considérant l'équation (1.56) et (1.58). La puissance émise par le train binaire s'exprime

$$P_b = \frac{E_b}{T_b}. \quad (1.65)$$

En posant

$$T_e = \frac{T_s}{N_e} \quad (1.66)$$

$$= \frac{N_b T_b}{N_e}, \quad (1.67)$$

avec T_e la période d'échantillonnage du symbole dans le canal, T_s la période symbole, N_e le facteur de sur-échantillonnage, k le nombre de bits utilisés dans la modulation choisie et T_b la période du train binaire original, la relation entre E_b/N_0 et σ est donc

$$\frac{E_b}{N_0} = P_b \frac{N_e}{2\sigma^2 N_b}. \quad (1.68)$$

La figure 1.37 donne le résultat de l'équation (1.64) pour une modulation QPSK et les résultats simulés du taux d'erreur binaire de la précédente chaîne de transmission pour une transmission sans étalement et pour une transmission avec étalement de spectre en bande de base.

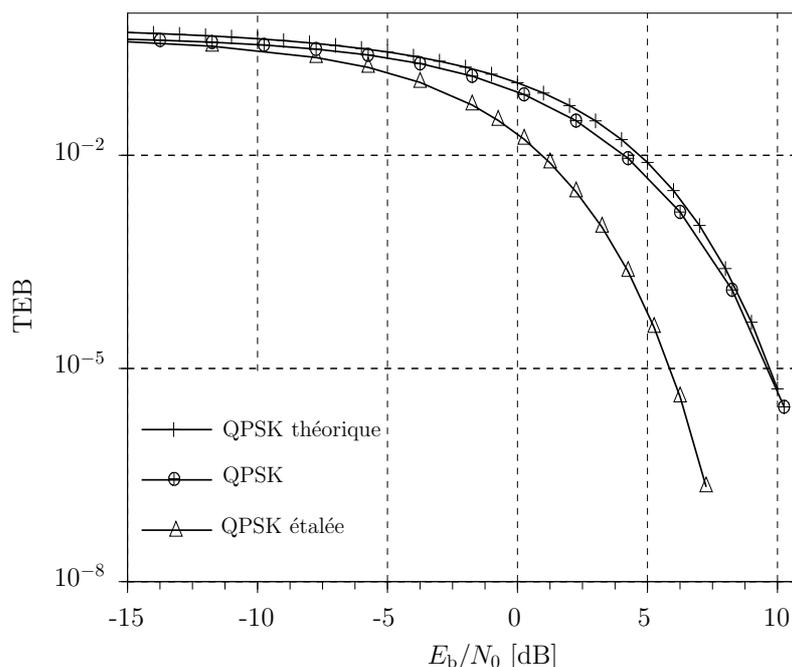


FIG. 1.37 – Taux d'Erreur Binaire théorique et simulé en fonction du rapport E_b/N_0 .

1.8.4 Amélioration du temps de calcul - Parallélisation

Suivant la valeur du TEB à obtenir pour une valeur du rapport E_b/N_0 , et la complexité du système mis en jeu, la simulation de chaînes de transmission numériques peut tragiquement devenir très longue si une seule unité de calcul est utilisée. En effet, pour avoir une bonne probabilité du TEB, il est parfois nécessaire de simuler plusieurs millions, voire milliards de bits, pour une valeur de bruit considérée.

La simulation du TEB concernant les chaînes de transmission numériques se prête bien aux calculs parallèles. Pour une valeur du rapport E_b/N_0 , au lieu d'exécuter la simulation d'une très longue séquence binaire sur une seule unité de calcul, cette séquence peut-être découpée en plusieurs petites séquences et le calcul de la chaîne peut-être réparti à travers plusieurs unités de calcul. Plusieurs simulations peuvent être exécutées en même temps, il suffit alors d'additionner le nombre de bits simulés et le nombre d'erreurs trouvées à l'issue de chacune des simulations.

La figure 1.38 illustre une expérience de simulation réalisée sur la précédente chaîne de transmission à l'aide de quatre unités de calcul faisant partie d'un même réseau local. Les unités de calcul communiquent entre elles grâce au logiciel Parallel Virtual Machine (PVM)[15] et une configuration maître-esclave réalise un processus de simulation automatique. Chaque ordinateur possède le logiciel de simulation et le diagramme de la chaîne de transmission à simuler.

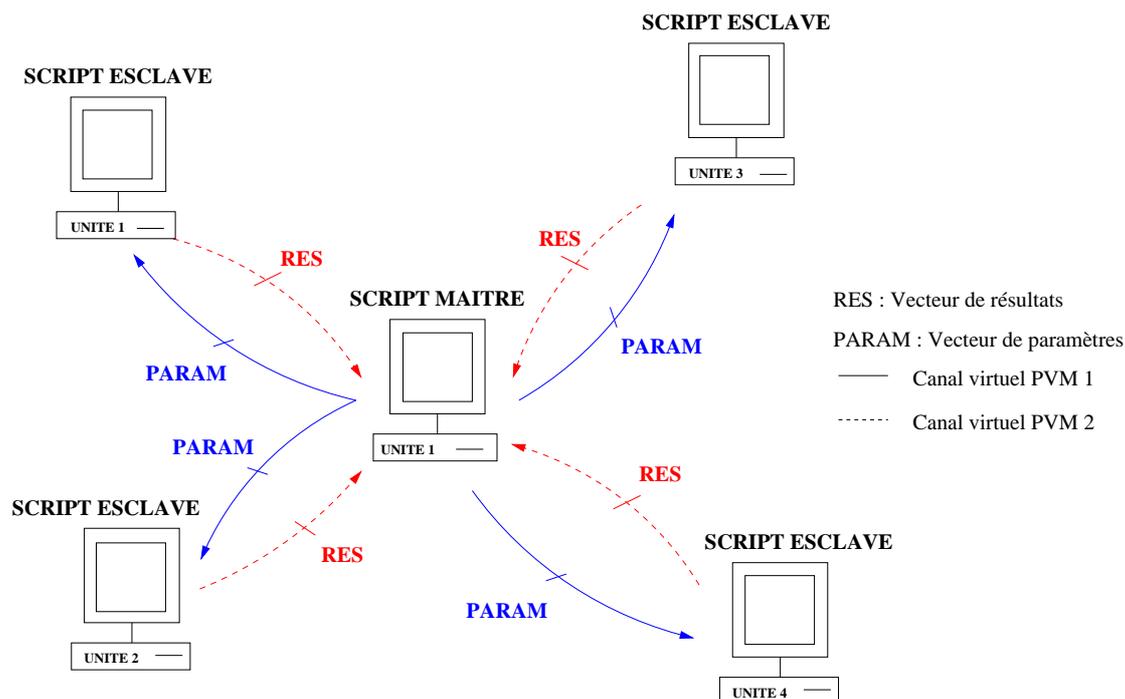


FIG. 1.38 – Fonctionnement d’une simulation sur réseau hétérogène.

La figure 1.39(a) présente un algorithme du script maître qui pilote les scripts esclaves qui sont en charge de l’exécution des simulations. Après les premières étapes d’initialisation du logiciel PVM et de duplication des scripts esclaves sur les machines distantes disponibles, un vecteur de paramètres est initialisé, sa longueur correspondant au nombre de simulations à réaliser. En premier lieu, le script maître envoie un premier jet de paramètres à tous les ordinateurs esclaves via un premier canal virtuel de communication PVM. Il se place ensuite en attente de vecteurs résultats en sondant un deuxième canal virtuel. Lorsqu’il reçoit des résultats d’un script esclave, il renvoie un nouvel élément du vecteur de paramètres à l’unité qui lui a répondu. Ce processus est exécuté jusqu’à ce que toutes les simulations soient exécutées.

Un algorithme de script esclave est présenté à la figure 1.39(b). Après initialisation et chargement du diagramme à simuler, l’unité esclave se positionne en attente d’un élément du vecteur paramètres en sondant un canal virtuel PVM. Dès réception, elle exécute la simulation du diagramme paramétré par l’élément reçu et après simulation, elle retourne l’élément résultat (en l’occurrence, dans notre cas, le nombre d’erreurs trouvées) sur le second canal et se repositionne en attente.

La figure 1.40 montre les capacités de simulation de chaque unité de calcul employée dans cette expérience pour la chaîne de transmission précédente. Ces capacités sont estimées en nombre de bits simulés par seconde.

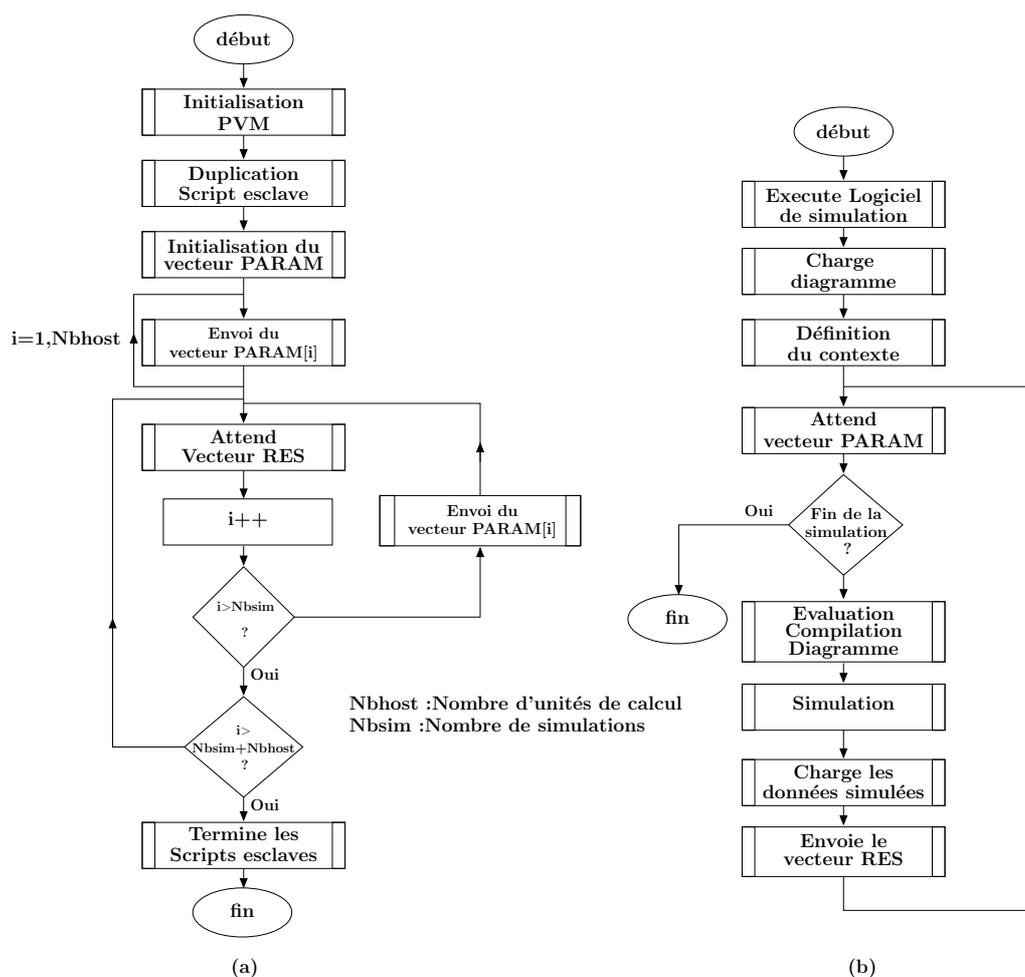


FIG. 1.39 – Algorithme d'un script maître et d'un script esclave.

Les ressources des unités de calcul sont exprimées en termes de fréquence de fonctionnement des processeurs et de ressources mémoires. Sur chaque ordinateur, la simulation de la chaîne de communication a été réalisée avec les deux méthodes de résolution du filtre RIF détaillées section 1.4.1. Les ordinateurs disposant de fortes ressources sont plus performants avec la méthode de résolution fréquentielle et les "petites" unités de calcul à faibles ressources sont plus rapides avec la méthode temporelle. Avec une bonne sélection de la méthode de résolution, en accord avec les ressources des unités de calcul disponibles, la configuration maître-esclave est capable d'ajouter les meilleures performances de chaque ordinateur.

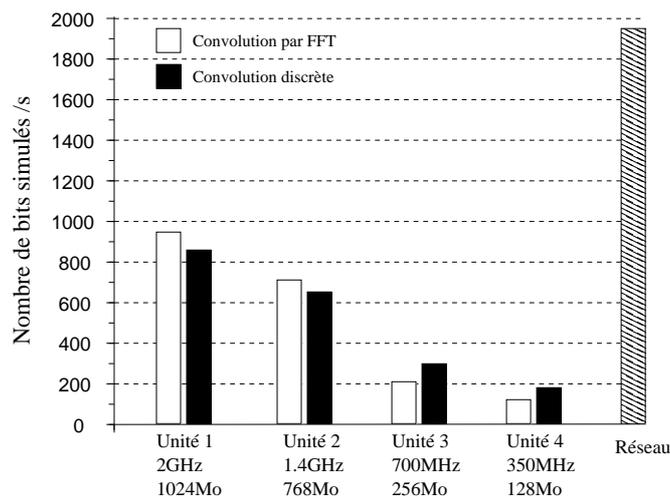


FIG. 1.40 – Résultat en temps de calcul.

1.9 Simulation de systèmes multi-utilisateurs

La simulation des systèmes multi-utilisateurs, tels que le système élémentaire CDMA à étalement de spectre en séquence directe représenté à la figure 1.41, reste encore très coûteuse en temps de calcul si des simulations rigoureuses sont réalisées, c'est à dire en prenant en compte la simulation de tous les émetteurs du système.

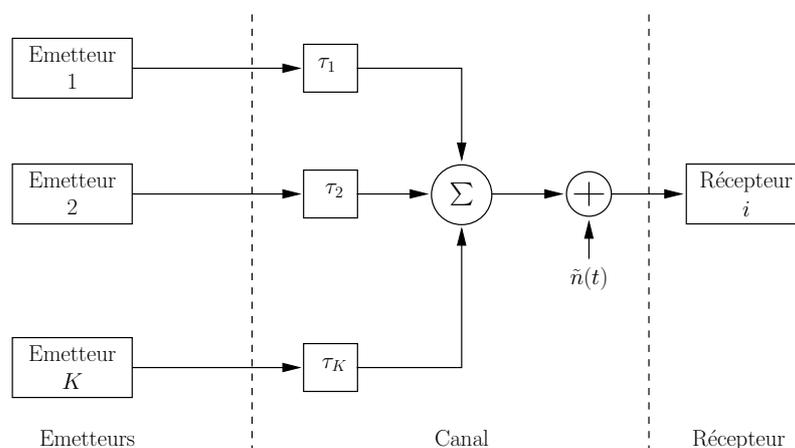


FIG. 1.41 – Système CDMA en séquence directe.

Lorsque les systèmes à étalement de spectre en séquence directe sont utilisés avec des générateurs de séquences pseudo-aléatoires périodiques, tels que les générateurs de séquence de Gold, un simple schéma bloc composé d'un émetteur, d'une source de bruit blanc et d'un récepteur suffit à approximer le système élémentaire de la figure 1.41, puisque le bruit d'accès multiples créé par les émetteurs supplémentaires est en fait équivalent à une source de bruit blanc gaussien[16].

En revanche, pour des générateurs délivrant des séquences aperiodiques, tels que des générateurs de séquences quasi-chaotiques, ou pour tout autre modèle dans le schéma, variable dynamiquement en cours de simulation, l'approche rigoureuse est nécessaire à la bonne approximation du TEB en fonction du nombre d'utilisateurs du système.

Considérons donc maintenant le système multi-utilisateurs représenté à la figure 1.42.

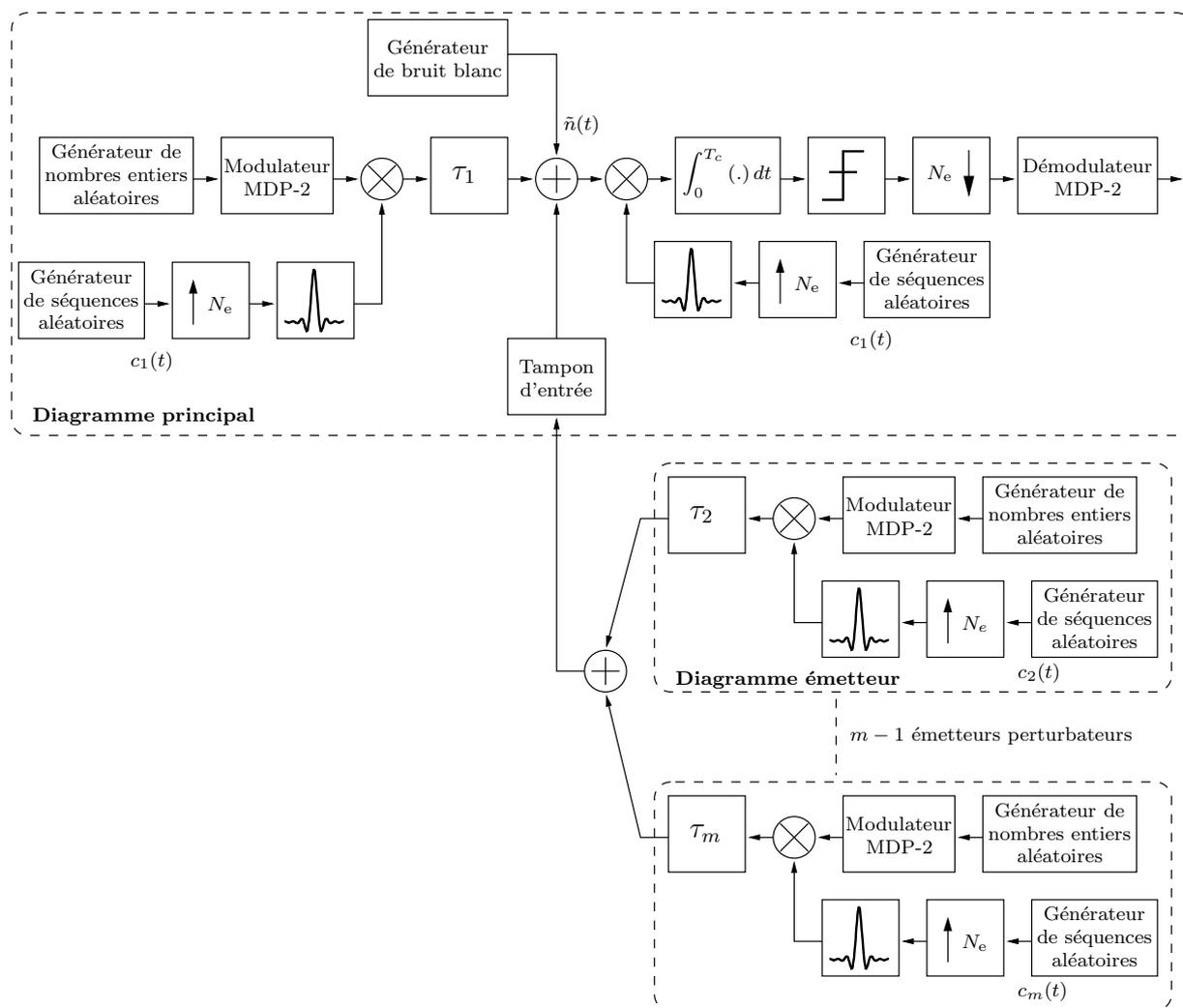


FIG. 1.42 – Exemple de système CDMA en séquence directe.

La modélisation de ce système de communication, peut se décomposer en deux schémas blocs. Un premier concerne un ensemble émetteur/récepteur correspondant à l'utilisateur simulé qui va servir d'estimation du TEB en présence du bruit d'accès multiples. Le canal de propagation à bruit additif est modélisé par un tampon d'entrée dans lequel va se positionner la contribution des autres utilisateurs entre chaque cycle de fonctionnement du processus de simulation de ce schéma bloc. Le deuxième schéma, correspondant à un système émetteur seul, est caractérisé par son jeu de paramètres. L'algorithme de

simulation du système multi-utilisateurs est donné figure 1.43.

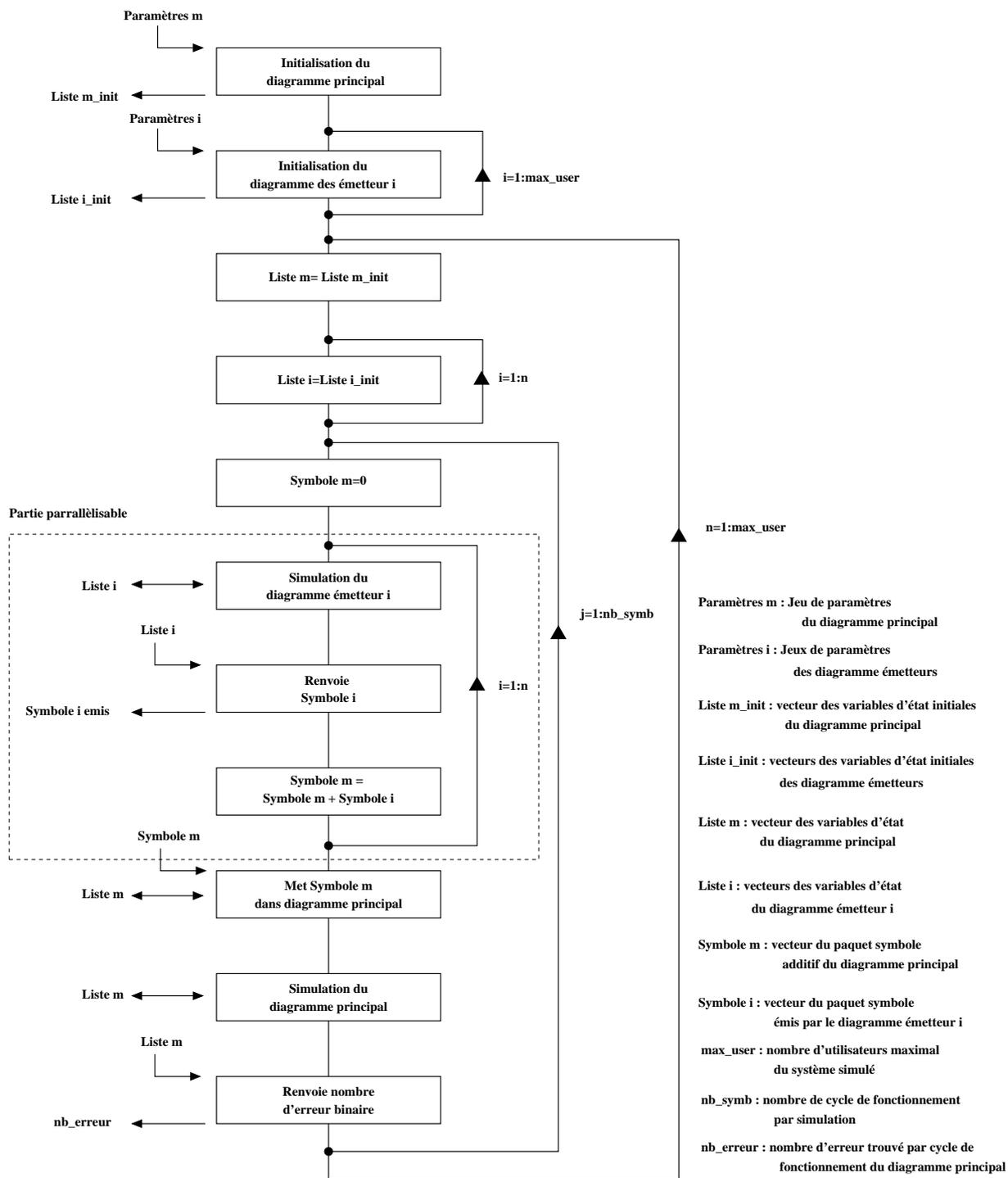


FIG. 1.43 – Algorithme de simulation de systèmes de communication multi-utilisateurs.

Dans un premier temps, le premier schéma bloc est initialisé à partir de son jeu de paramètres, puis l'initialisation des diagrammes des i utilisateurs perturbateurs, possédant des jeux de paramètres différents les uns des autres, est réalisée. La simulation d'un cycle

de fonctionnement des émetteurs est successivement effectuée pour récupérer le paquet de sortie des i utilisateurs, correspondant à un vecteur symbole. La somme des i paquets est alors introduite dans le tampon d'entrée du canal additif du premier schéma bloc et la simulation d'un cycle de fonctionnement est réalisée et retourne le nombre d'erreurs binaires de la liaison simulée.

Les temps de calcul du système de la figure 1.42 sont présentés dans le tableau 1.2. Ils sont réalisés pour des générateurs de type séquences de Gold sur une unité de calcul fonctionnant avec un processeur 2GHz et sont confrontés aux temps de calcul donnés dans la référence [17] (page 227), pour le même système de communication.

Nombre d'utilisateurs	13	19	10
Nombre de bits simulés	10^4	10^4	4.10^4
Temps de calcul CPU @ 400MHz Logiciel Omnysis	9h	15h	26h
Temps de calcul CPU @ 2GHz Logiciel Scilab	50 minutes	2h	3h

TAB. 1.2 – Temps de calcul de simulation d'un système CDMA en séquence directe.

1.10 Conclusions et perspectives

- Les modèles de base nécessaires à la simulation de tout système de transmission numérique sont abordés et détaillés selon des équations et algorithmes de fonctionnement.
- Différents modèles élémentaires développés dans cette partie sont mis en pratique par une simulation d'un système de communication par états de phase à étalement de spectre en séquence directe.
- Le tracé de l'évolution du TEB simulé, en fonction du rapport E_b/N_0 , pour une modulation QPSK filtrée en présence d'un canal à bruit blanc gaussien est vérifié théoriquement.
- Le processus de simulation d'une chaîne de transmission numérique dans un simulateur système, type flot de données, est développé, puis des algorithmes de simulation permettant le calcul parallèle grâce au logiciel PVM sont introduits, afin d'améliorer le temps de calcul des estimations de TEB.
- Les principes de simulation et les temps de calculs de systèmes multi-utilisateurs, dans un environnement de travail possédant une interface de développement type schéma bloc, sont finalement abordés.

Une méthodologie de travail pratique, résumée par l'organigramme de la figure 1.44, concernant la modélisation et la simulation de chaînes de transmission dans un simulateur système, peut directement être donnée en suivant les différents points consécutifs abordés dans cette partie.

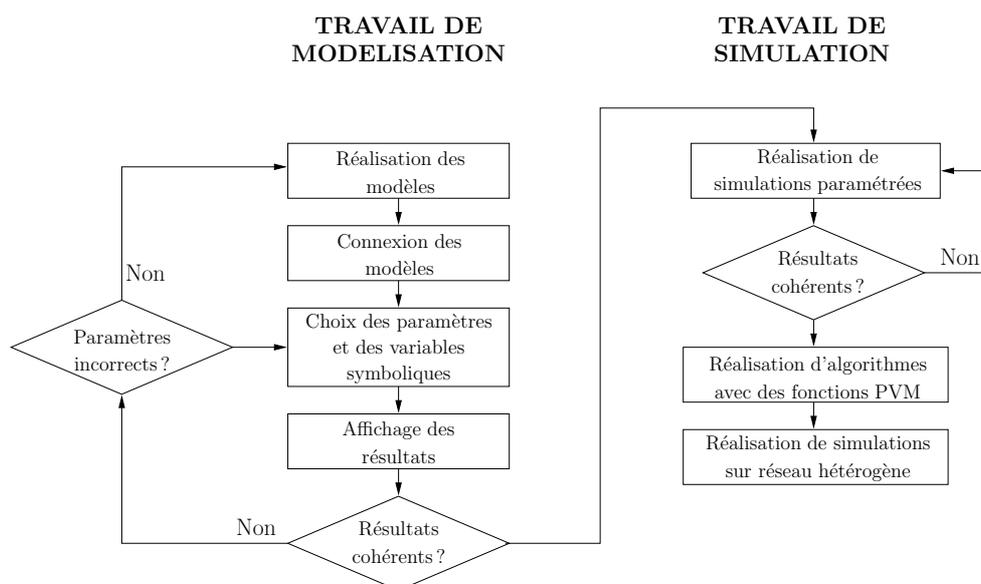


FIG. 1.44 – Méthodologie de modélisation et de simulation de chaînes de transmission.

Le travail à effectuer pour réaliser la simulation de chaîne de transmission se détaille donc en deux étapes :

- Tout d'abord un travail de modélisation doit être fait par la réalisation de modèles correspondant aux fonctions élémentaires constituant le système à simuler. Suivant l'environnement de travail, ces modèles seront des schémas blocs, des routines de calcul bas-niveau, des fonctions en langage de script ou encore des modèles implémentés. Viennent ensuite l'interconnexion des modèles élémentaires puis le choix de variables symboliques renseignant les paramètres des différents modèles. Une simple simulation est généralement nécessaire dans le but de valider la réalisation des modèles, la bonne interconnexion et la bonne valeur des paramètres. La validation s'effectue par l'observation des différentes formes temporelles (chronogrammes, diagramme de l'œil, constellation,...) et densités spectrales de puissance des grandeurs mises en jeu dans le système étudié.

- Vient ensuite le travail de simulation. Celui-ci commence par la réalisation de simulations paramétrées sur une unité de calcul. Les résultats issus de ces simulations seront généralement validés par un modèle théorique lorsque le système est simulé dans un cas idéal. Finalement, des algorithmes de simulation utilisant des fonctions d'échanges de données entre unités de calcul sont réalisés, puis exécutés pour effectuer la simulation finale de la chaîne de transmission sur les unités de calcul disponibles d'un réseau local hétérogène.

En suivant ces étapes de travail, les travaux de Bennadji Abderrezack[18] ont démontré qu'il était possible d'implémenter un modèle d'amplificateur de puissance à série de Volterra, dans l'émetteur de la chaîne de transmission MDP-4 précédemment présentée. La simulation d'un TEB d'une valeur 10^{-8} sur une liaison QPSK simple utilisateur, en présence de l'amplificateur de puissance a été réalisée dans un temps approximatif de 40 heures (325 symboles/s) avec une unité de calcul possédant un processeur travaillant à 1.5GHz.

Ces résultats encourageant en terme de temps de calcul, couplés avec les possibilités de calcul parallèle, rendent envisageable la simulation au niveau système, de chaînes de transmission modélisées plus finement. Celles-ci pourront bientôt inclure en plus des distorsions dues aux non-linéarités et effets mémoires des amplificateurs de puissance et faible bruit, les effets de distorsions des composantes symboles engendrées dans les étages de transposition de fréquences notamment à cause du bruit de phase des dispositifs synthétiseurs de fréquence.

2 Fonctions pour la synthèse de fréquence

Les synthétiseurs de fréquence se trouvent aussi bien dans les systèmes émetteurs que dans les systèmes récepteurs. A l'émission, ils sont classiquement employés pour délivrer des ondes porteuses à fréquence fixe à faible bruit de phase, pour délivrer des porteuses ajustables ou variables dynamiquement en fréquence, notamment dans les systèmes à sauts de fréquence[19], ou encore transmettre une information modulée en phase ou en fréquence. A la réception, ils sont aussi utilisés en tant que générateurs de fréquence porteuse fixe et ajustable, par exemple dans les récepteurs hétérodynes[20], mais aussi dans les sous-systèmes de synchronisation et de récupération de période d'horloge.

Les nécessités de la modélisation des synthétiseurs de fréquence dans un simulateur système peuvent se concevoir pour la réalisation de deux tâches distinctes :

- D'un côté, il existe un besoin de modèles précis et efficaces en temps de calcul, dans un esprit de simulation globale d'un système de communication pour évaluer, prédire, corriger et/ou améliorer les principales caractéristiques et performances du système étudié. Dans le cas des synthétiseurs de fréquence dédiés à la génération de porteuse fixe, des dégradations d'amplitude et de phase concernant les composantes symboles émises et réceptionnées sont à prévoir dans les étages de transposition de fréquence. Dans les systèmes à sauts de fréquence, le temps que met la porteuse pour aller d'une fréquence à une autre est aussi une caractéristique primordiale. Lorsque les synthétiseurs de fréquence sont utilisés comme transmetteur de données modulées en phase ou en fréquence, les symboles transmis subissent des dégradations en amplitude dues aux phénomènes de filtrage du système bouclé (phénomènes limitatifs en terme de débit symbole), et dans le cas des synthétiseurs de fréquence à rapport de division fractionnaire modulé $\Sigma\Delta$, un bruit de quantification vient altérer la transmission. Tous ces défauts doivent être pris en compte dans le processus de simulation d'un système, ce qui justifie la nécessité de précision du modèle du synthétiseur de fréquence. L'efficacité en temps de calcul devient importante lorsque des estimations du TEB sur le système simulé sont à réaliser. Dans une simulation système d'un système comportant un synthétiseur, seule la dynamique basse fréquence sera simulée et contiendra toutes les informations utiles concernant les multiples dégradations que ce sous-ensemble peut engendrer sur une liaison de télécommunication.

- De l'autre côté, la modélisation des éléments constitutifs des synthétiseurs de fréquence dans un simulateur système, peut apporter une assistance certaine à la conception circuit. En effet, les synthétiseurs de fréquence sont des sous-ensembles qui comportent plusieurs circuits (comparateur phase/fréquence, diviseurs de fréquences,

oscillateurs,...) connectés entre eux et de natures différentes (analogique et numérique). Ces circuits sont composés de plusieurs transistors et les temps de simulation dans les simulateurs circuits deviennent alors très importants lorsque tous les éléments sont pris en compte sur un même dessin des masques (layout), notamment pour déterminer les réponses transitoires de la boucle ou un gabarit précis de l'encombrement spectral de la porteuse de sortie. L'ajustement fin ou les optimisations, d'un ou de plusieurs paramètres sur le circuit complet est donc très contraignant, car il nécessite l'exécution successive de simulations; le temps de simulation devient alors coûteux sur le temps de conception du circuit global. La simulation système d'un synthétiseur, peut premièrement apporter au concepteur un modèle du système bouclé à un niveau de détails moindre que le modèle circuit mais plus précis que le simple modèle linéaire, et donc moins onéreux en temps de calcul que le modèle circuit. Ce modèle doit détailler les principaux paramètres des éléments constitutifs et donner une bonne description des principales non-linéarités et des différentes sources de bruit mises en jeu. Il peut être utilisé comme modèle d'ajustement des principaux paramètres du synthétiseur à concevoir et servira de simulation « gabarit » concernant les résultats à obtenir au niveau du simulateur circuit. Dans un deuxième temps, lorsque le modèle niveau système est introduit dans un simulateur système ayant des possibilités d'appels à des méthodes de résolutions de simulateur niveau circuit (co-simulation), il pourrait s'avérer utile pour le concepteur d'exécuter la simulation de son circuit global dans le simulateur système. Le concepteur pourrait alors remplacer certains circuits d'éléments constitutifs par des modèles fonctionnels (modèles systèmes), et ainsi profiter d'une amélioration du temps de calcul concernant l'ajustement et l'optimisation de différents paramètres.

Différentes approches concernant la conception des synthétiseurs sont aussi à distinguer selon leur fonction : soit ils sont dédiés à la génération de porteuses fixes et précises ou lentement variables, soit ils transmettent des informations de débit élevé et répondent rapidement à un éventuel changement du rapport de division.

Dans le premier cas, ces boucles sont appelées boucles bande étroite (ou narrow band loop). L'asservissement réalisé dans les synthétiseurs de fréquence implique une fonction de transfert particulière, lorsque le synthétiseur se trouve en régime établi, appelée fonction de transfert en boucle fermée qui influence sur le spectre de sortie du synthétiseur de fréquence. Si une petite fréquence de comparaison est utilisée, de façon à réaliser une synthèse de fréquence précise, la bande passante de boucle est faible. Ces boucles possèdent un temps d'acquisition très long et ne peuvent s'appliquer qu'à des systèmes à sauts de fréquence lents. En général, lorsque la fréquence de comparaison est de l'ordre du Hertz à la centaine de Hertz, les boucles bande étroite s'accompagnent de dispositifs d'aide à l'acquisition.

Dans le cas des synthétiseurs utilisés en tant que transmetteur d'informations modulées, lorsque l'information à transmettre est véhiculée dans le système bouclé, ou lorsque l'encombrement spectral du bruit de phase de l'Oscillateur Contrôlé en Tension (OCT) aux fréquences proches de la porteuse doit être très fortement atténué, ces boucles sont appelées boucles large bande (ou wide band loop).

En effet, et tout comme introduit dans le premier chapitre concernant les modulations symboles, le débit de l'information en bande de base (la période symbole) conditionne son encombrement spectral aux basses fréquences. L'information de gabarit fréquentiel passe-bas, suivant où la modulation est introduite, subit un filtrage dépendant de la fonction de transfert en boucle fermée reliant le point d'introduction de la modulation considérée à la sortie du synthétiseur de fréquence. Dans la majorité des cas, l'information à transmettre est introduite au niveau du diviseur de fréquence de l'OCT. Dans ce cas, l'information modulée subit un filtrage de type passe-bas dont la fréquence de coupure est déterminée par les paramètres des différents éléments constitutifs. La transmission de données à un débit élevé reste rédhibitoire dans une telle configuration puisque le positionnement de la bande passante de boucle est toujours fait pour un niveau d'atténuation donné des composantes parasites issues de l'élément comparateur de phase.

La littérature classe les boucles à asservissement de phase et synthétiseurs de fréquence suivant plusieurs types.

Les boucles construites avec un élément comparateur de phase analogique type mélangeur ou multiplieur sont référencées en tant que boucles de type 1.

Les boucles comportant un détecteur de phase numérique tel que les Comparateurs Phase/Fréquence (CPF) construits avec des bascules D ou bascules JK, ou porte XOR, sont appelées des boucles de type 2. Les boucles de type 2 présentent l'avantage majeur de réunir sur la même puce les différents éléments constitutifs d'un synthétiseur dans la même technologie de fabrication. La diminution du pas de gravure des technologies "Metal Oxide Semiconductors" (MOS) a très largement profité à l'augmentation des fréquences d'utilisation dans ce type d'application. Aujourd'hui des conceptions intégrant aussi bien des éléments numériques basse fréquence que des éléments oscillants haute fréquence, se trouvent dans le début de gamme d'utilisation des fréquences microondes (2~5GHz). Lorsque des fréquences plus élevées sont nécessaires, seuls les éléments OCT et diviseur de fréquence associé sont séparés du bloc MOS.

Cette partie est dédiée à la description, la modélisation et la simulation des synthétiseurs de fréquence à rapport de division entier et fractionnaire de type 2.

2.1 Analyse des synthétiseurs de fréquence

2.1.1 Généralités

Une boucle à verrouillage de phase est un dispositif qui permet d'asservir en phase la tension de sortie d'un oscillateur commandé en tension[21]. Un synthétiseur de fréquence est un dispositif quasi-identique à une boucle à verrouillage de phase classique, mais a pour différence une chaîne de retour constituée d'un diviseur de fréquence.

Le schéma bloc général du synthétiseur de fréquence à rapport de division entier est donné à la figure 2.1.

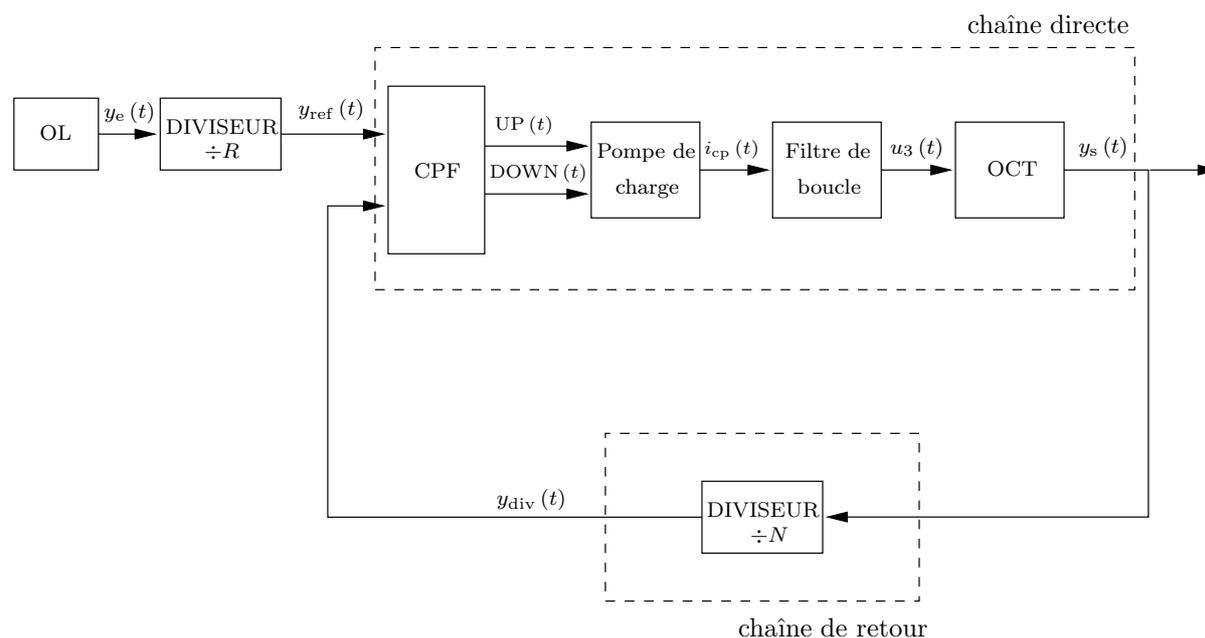


FIG. 2.1 – Schéma bloc d'un synthétiseur de fréquence.

Ce sous-système est composé :

- d'un Oscillateur Local (OL) de référence qui délivre une onde de fréquence fixe,
- d'un pré-diviseur $\div R$. La fréquence présente à la sortie de celui-ci est appelée fréquence de comparaison F_{ref} ,
- d'un CPF trois états qui délivre des signaux de commande à la pompe de charge en accord avec la différence de phase des signaux présents en entrée,
- d'un circuit pompe de charge, qui convertit les signaux logiques du CPF en signal de commande en courant,
- d'un filtre convertisseur/correcteur passe-bas,
- d'un OCT (Voltage Controlled Oscillator ou VCO),

- d'un diviseur de fréquence dans la chaîne de retour qui permet la comparaison de la tension haute fréquence de l'OCT à la fréquence beaucoup plus petite de l'oscillateur local de référence pré-divisée, si nécessaire, au niveau de l'entrée du comparateur de phase.

Lorsque la boucle est accrochée, la relation existante entre la fréquence F_s de sortie de l'OCT et la fréquence F_{ref} de fonctionnement du comparateur de phase est

$$F_s = NF_{\text{ref}}, \quad (2.1)$$

avec N la valeur entière du rapport de division du diviseur de retour.

2.1.2 Description des éléments constitutifs

Oscillateur local

Les oscillateurs locaux sont pour la plupart, des oscillateurs basses-fréquences construits avec des résonateurs à quartz, qui présentent une excellente stabilité pour un faible coût d'achat et/ou de conception. Ils sont caractérisés principalement par leur erreur de phase, aussi appelée jigue de phase périodique (ou jitter), qui correspond à une fluctuation aléatoire temporelle des passages à zéro de l'onde porteuse comme le montre la figure 2.2.

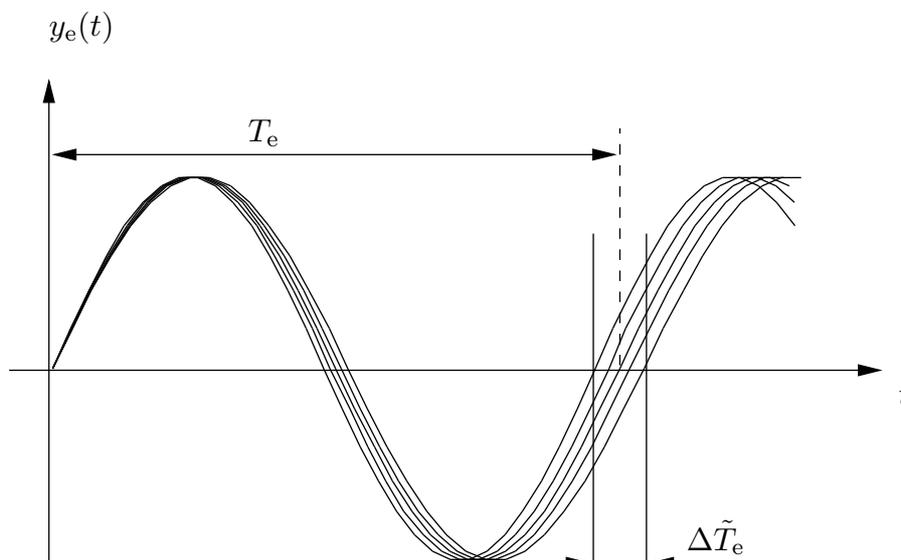


FIG. 2.2 – Effet d'une jigue de phase périodique sur une porteuse sinusoïdale.

Dans le cas des synthétiseurs de fréquence, la seule donnée de la variance de la jigue de phase ne permet pas de déterminer précisément la densité spectrale de puissance en

sortie de l'OCT, car l'encombrement spectral près de la fréquence porteuse de sortie est en fait déterminé par celui de l'oscillateur local.

Bien que dans la pratique, constitué de multiples harmoniques, le signal à la sortie de l'oscillateur peut se décrire par l'expression temporelle de la composante fondamentale

$$y_e(t) = \cos(\Theta_e(t)) \quad (2.2)$$

$$= \cos(\omega_e t + \varphi_e(t)), \quad (2.3)$$

avec $\omega_e = 2\pi f_e$ la pulsation de l'oscillateur, et $\varphi_e(t)$ la phase variable de l'oscillateur, détaillée par

$$\varphi_e(t) = \varphi_{e0} + \tilde{n}_e(t), \quad (2.4)$$

où φ_{e0} représente la phase à l'origine, et $\tilde{n}_e(t)$, la variation aléatoire due au bruit de phase.

Diviseur de fréquence de la référence

Lorsque la fréquence f_e de l'oscillateur est supérieure à la fréquence maximale admissible par le détecteur de phase ou alors supérieure à une fréquence de fonctionnement désirée, il est nécessaire de diviser celle-ci par l'intermédiaire d'un diviseur de fréquence dont l'expression de l'angle instantané idéal s'écrit

$$\Theta_{\text{ref}}(t) = \frac{\Theta_e(t)}{R} = \frac{\omega_e t + \varphi_e(t)}{R}, \quad (2.5)$$

où R est le rapport de division. La nouvelle fréquence $F_{\text{ref}} = f_e/R$ est alors appelée fréquence de comparaison ou fréquence de mise à jour du CPF. Le signal en sortie du diviseur idéal s'écrit donc

$$y_{\text{ref}}(t) = \cos(\Theta_{\text{ref}}(t)) \quad (2.6)$$

$$= \cos(\omega_{\text{ref}} t + \varphi_{\text{ref}}(t)). \quad (2.7)$$

Les diviseurs de fréquence sont en général constitués d'éléments numériques tels que des bascules et portes logiques qui réalisent des fonctions compteur de périodes. Les éléments numériques sont aussi soumis à des phénomènes de jigue de phase aléatoire et l'expression de la phase $\varphi_{\text{ref}}(t)$ peut donc se détailler par un modèle plus précis

$$\varphi_{\text{ref}}(t) = \frac{\varphi_e(t)}{R} + \tilde{n}_{\text{ref}}(t), \quad (2.8)$$

avec $\tilde{n}_{\text{ref}}(t)$ une variable aléatoire due à la jigue de phase du diviseur.

Détecteur de phase

Le circuit du détecteur de phase/fréquence étudié est donné à la figure 2.3.

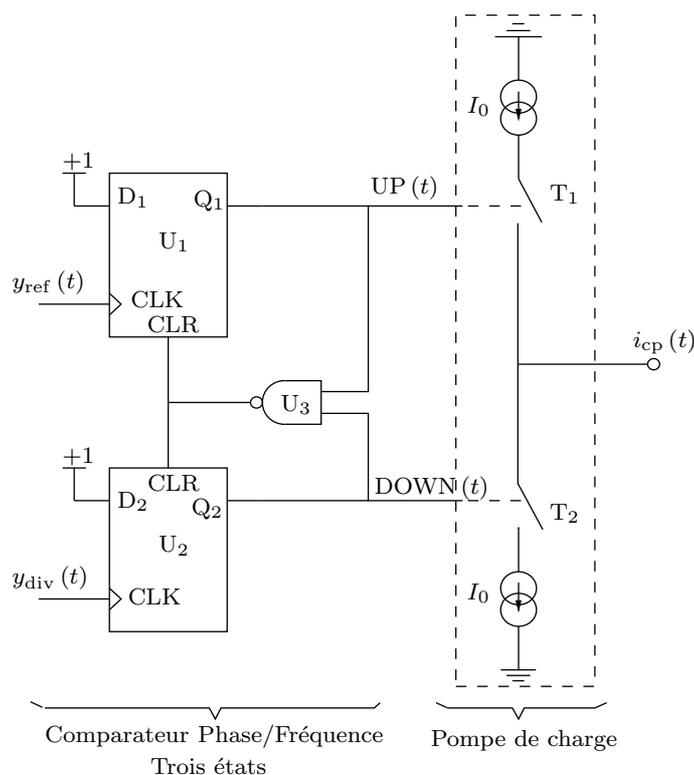


FIG. 2.3 – Schéma de principe d'un détecteur phase fréquence trois états.

Il se compose d'un circuit numérique, appelé comparateur phase/fréquence trois états, constitué de trois éléments logiques qui sont deux bascules D et une porte logique NON ET (ou NAND), et d'un circuit pompe de charge constitué de deux sources de courant de valeurs constantes I_0 et $-I_0$ ainsi que de deux transistors utilisés en interrupteurs commandés.

Les signaux $y_{\text{ref}}(t)$ et $y_{\text{div}}(t)$ sont les entrées d'horloge des deux bascules, les entrées D_1 et D_2 sont placées à l'état logique haut, et les niveaux des sorties $UP(t)$ et $DOWN(t)$ pilotent la pompe de charge qui délivre à la sortie du détecteur un courant variable qui se note

$$i_{\text{cp}}(t) = I_0 (UP(t) - DOWN(t)). \quad (2.9)$$

Avec la table de vérité des bascules D, qui sont des éléments à mémoire, et en prenant en compte la remise à zéro, lorsque les sorties Q_1 et Q_2 sont à l'état logique haut, le synopsis de fonctionnement du CPF précédent est donné à la figure 2.4.

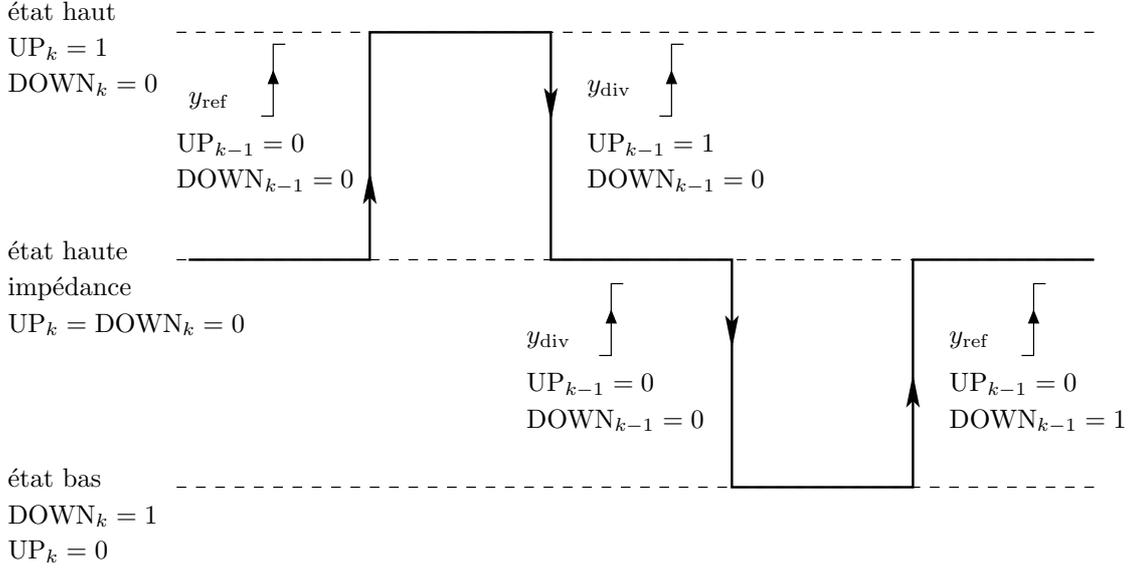


FIG. 2.4 – Synopsis de fonctionnement du CPF trois états.

Le système se décrit donc dans un domaine discret temporel, et suivant les instants de transition en entrée des bascules et les valeurs discrètes des états précédents UP_{k-1} et $DOWN_{k-1}$, le détecteur de phase est borné à trois états discrets en sortie qui sont :

- état haut : $UP_k = 1$, $DOWN_k = 0$ et $i_{cp}(t) = I_0$,
- état bas : $UP_k = 0$, $DOWN_k = 1$ et $i_{cp}(t) = -I_0$,
- état haute impédance : $UP_k = 0$ et $DOWN_k = 0$.

Considérons maintenant les signaux d'entrée sur les bascules[22] définis d'une manière sinusoïdale par les expressions

$$\begin{aligned} y_{ref}(t) &= \cos(\Theta_{ref}(t)), \\ y_{div}(t) &= \cos(\Theta_{div}(t)). \end{aligned}$$

En prenant $\Theta_{ref}(t) = \omega_{ref}t$ et $\Theta_{div}(t) = \omega_{div}t$ avec $\omega_{ref} < \omega_{div}$, le signal de sortie du détecteur reste la plupart du temps à l'état bas et réciproquement lorsque $\omega_{ref} > \omega_{div}$, il reste majoritairement à l'état haut. En fréquence, le CPF se comporte donc comme un discriminateur, c'est à dire que l'information concernant la différence $\omega_{ref} - \omega_{div}$ est donnée par le signe du courant moyen $\hat{i}_{cp}(t)$ en sortie, comme montré à la figure 2.5.

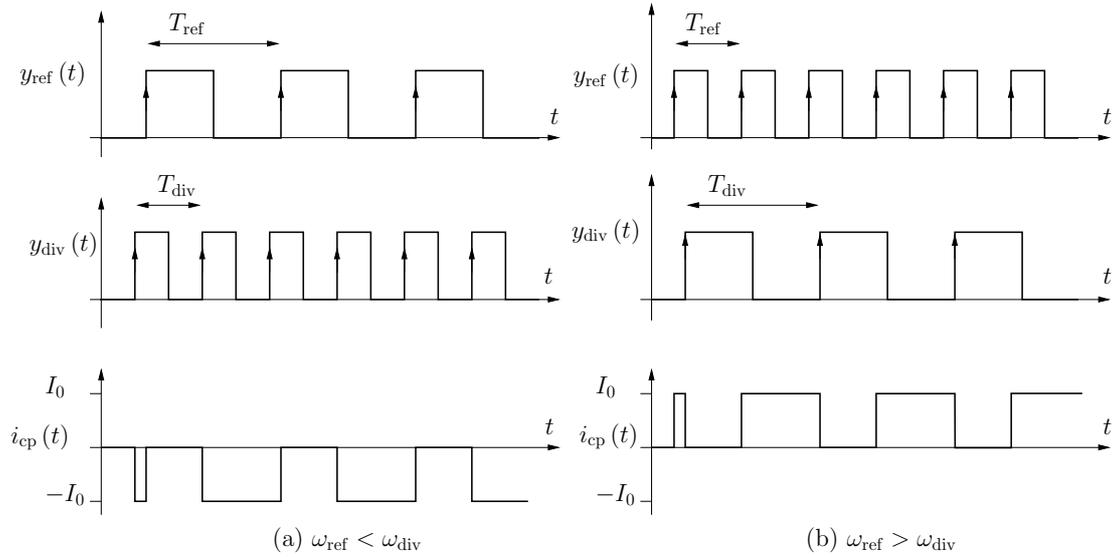


FIG. 2.5 – Chronogrammes de fonctionnement du CPF en fréquence.

Plaçons nous maintenant dans le cas où $\Theta_{\text{ref}}(t) = \omega_{\text{ref}}t + \varphi_{\text{ref}}(t)$ et $\Theta_{\text{div}}(t) = \omega_{\text{div}}t + \varphi_{\text{div}}(t)$ avec $\omega_{\text{ref}} = \omega_{\text{div}}$. Lorsque $\varphi_{\text{div}}(t) = 0$ et $\varphi_{\text{ref}}(t) = 0$ les fronts en entrée de U_1 et U_2 sont parfaitement alignés et la sortie du CPF est à l'état haute impédance.

Le chronogramme de la figure 2.6¹ illustre le cas où $\varphi_{\text{div}}(t)$ varie linéairement de $-\pi$ à π et lorsque $\varphi_{\text{ref}}(t) = 0$.

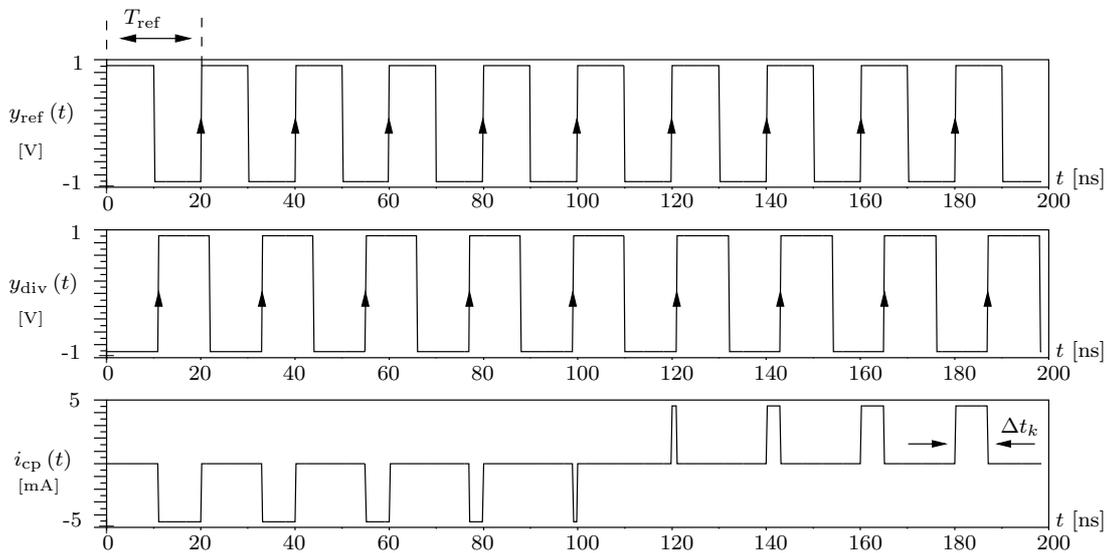


FIG. 2.6 – Chronogrammes de fonctionnement du CPF en phase.

Dans ce cas précis, le rapport cyclique du signal de sortie varie proportionnellement en fonction de la différence de phase $\varphi_{\text{ref}}(t) - \varphi_{\text{div}}(t)$ et la valeur discrète de la largeur

¹exemple donné pour une fréquence de comparaison $F_{\text{ref}} = 50\text{MHz}$

d'impulsion fournie par cycle T_{ref} est donnée par la relation[23]

$$\Delta t_k = \frac{T_{\text{ref}}}{2\pi} (\varphi_{\text{ref}_k} - \varphi_{\text{div}_k}). \quad (2.10)$$

Ce temps Δt_k , qui peut être négatif, correspond à la différence temporelle qui sépare deux instants de transition des signaux $y_{\text{ref}}(t)$ et $y_{\text{div}}(t)$. En notant $\hat{i}_{\text{cp}}(t)$ la valeur moyenne du courant en sortie de la pompe de charge par cycle de fonctionnement T_{ref} , et i_{cp_k} sa valeur discrète associée telle que

$$i_{\text{cp}_k} = I_0 \frac{\Delta t_k}{T_{\text{ref}}}, \quad (2.11)$$

la zone linéaire de fonctionnement en phase du comparateur phase/fréquence est illustrée figure suivante.

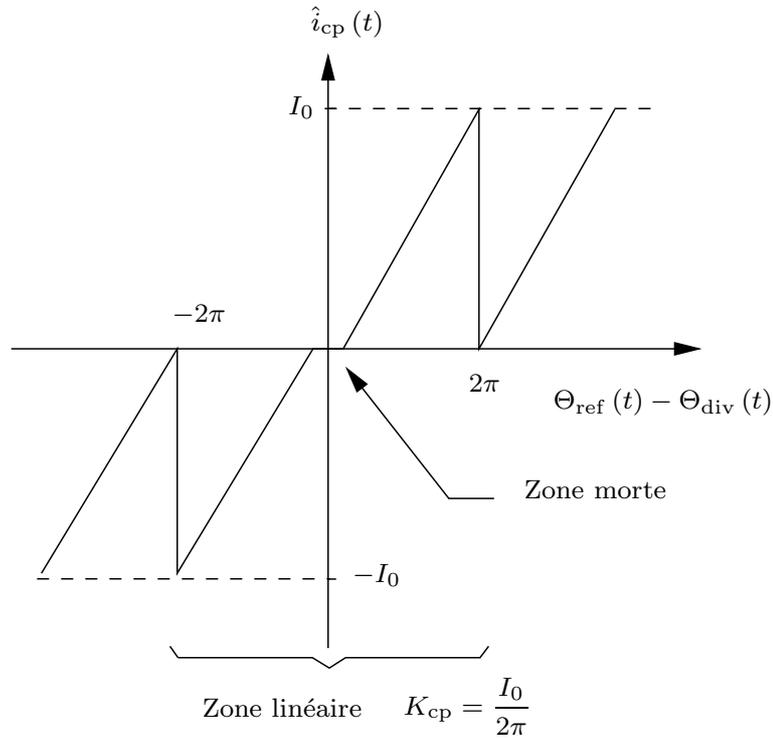


FIG. 2.7 – Caractéristique $\hat{i}_{\text{cp}}(t) = F_{\text{NL}}[\Theta_{\text{ref}}(t) - \Theta_{\text{div}}(t)]$.

Lorsque les deux signaux $y_{\text{ref}}(t)$ et $y_{\text{div}}(t)$ possèdent la même période, le détecteur de phase délivre une intensité variable dont le rapport cyclique est une fonction linéaire de la différence de phase entre -2π et 2π (720°) et le gain statique du détecteur est alors donné par la relation

$$K_{\text{cp}} = \frac{I_0}{2\pi}. \quad (2.12)$$

Un des inconvénients des comparateurs de phase/fréquence construits avec des pompes de charges, est la zone morte dans la caractéristique $i_{cp} = F_{NL} [\Theta_{ref}(t) - \Theta_{div}(t)]$ au point d'équilibre. Lorsque $\Theta_{ref}(t) - \Theta_{div}(t) \approx 0$, les fronts des entrées d'horloge des bascules sont quasiment alignés temporellement, et les temps de réponses des transistors utilisés en commutation dans la pompe de charge, altèrent le fonctionnement du détecteur de phase. En effet le dispositif n'a pas le temps de répondre à la légère différence de phase. La zone morte est source de jigue de phase en sortie du synthétiseur car la tension de commande de l'OCT ne change plus quand l'erreur de phase se situe dans la zone morte[24]. La plupart des constructeurs (cf [25] [26]) de circuits intégrés de synthétiseur de fréquence utilisant des CPF à bascule D tels que celui étudié, introduisent un élément retard à la suite de la porte NAND de façon à éviter la zone morte par le prolongement du fonctionnement des transistors dans un état passant pendant une durée déterminée. En d'autres termes, l'état appelé haute impédance dans le synopsis de fonctionnement de la figure 2.4 ne correspond pas forcément à un état où les deux transistors sont placés dans un mode ouvert car lorsqu'un élément retard est utilisé pour modifier les dates de remise à zéro des bascules, ils sont passants tous les deux pendant le retard.

Le deuxième défaut rencontré dans les systèmes à pompe de charge sont les courants de fuite engendrés lorsque les transistors se trouvent sur cet état haute impédance. Si la boucle est accrochée et en régime établi, cet état correspond à l'état de fonctionnement prédominant du système discret trois états et dure d'autant plus longtemps que la fréquence de mise à jour du CPF est faible. A titre d'exemple, la figure 2.8 présente le courant en sortie $i_{cp}(t)$ de la pompe de charge et la tension de commande $u_3(t)$ d'un OCT, lorsqu'un synthétiseur se trouve en régime établi et lorsqu'un courant de fuite I_{fuite} constant se prononce en sortie de la pompe de charge¹.

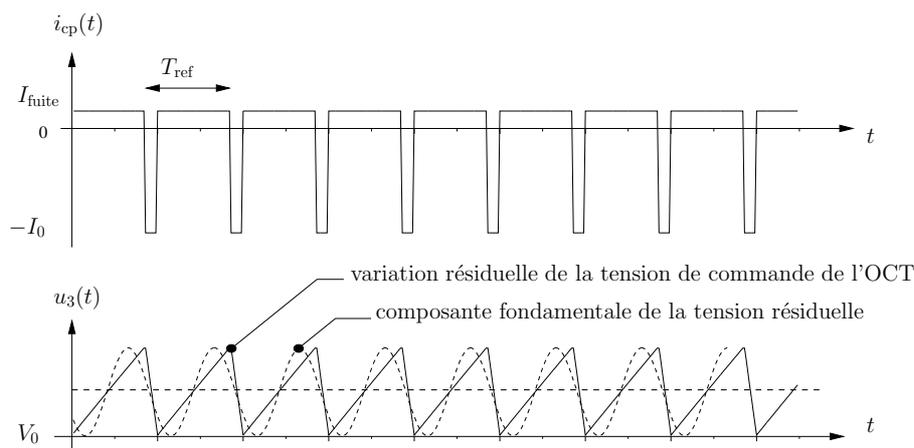


FIG. 2.8 – Phénomène de modulation résiduelle due aux courants de fuite.

¹Dans la figure 2.8, V_0 représente la tension d'accrochage de l'OCT à la fréquence F_s .

Le courant de fuite I_{fuite} , de valeur faible face à I_0 , provoque le chargement des capacités du filtre de boucle pendant un cycle $\approx T_{\text{ref}}$ et la tension de commande de l'OCT dévie inévitablement de la tension continue d'accrochage V_0 correspondant à la fréquence synthétisée. Grâce à l'asservissement, une impulsion compensatrice de largeur temporelle Δt_{comp} d'amplitude $-I_0$ ($+I_0$ dans le cas d'une fuite négative) est alors délivrée et réajuste la tension de commande à la tension V_0 . En régime établi, le signal d'erreur peut être considéré comme un signal périodique de la forme

$$i_{\text{cp}}(t) = I_0 \sum_{n=-\infty}^{+\infty} \text{rect}_{\Delta t_{\text{comp}}}(t - nT_{\text{ref}}), \quad (2.13)$$

avec la largeur temporelle Δt_{comp} donnée par

$$\Delta t_{\text{comp}} = \frac{I_{\text{fuite}}}{I_0} T_{\text{ref}}. \quad (2.14)$$

La densité spectrale de puissance $S_{i_{\text{cp}}}(f)$ à la sortie de l'élément détecteur de phase est la transformée de Fourier de l'équation (2.13),

$$S_{i_{\text{cp}}}(f) = \left| I_0 \frac{\Delta t_{\text{comp}}}{T_{\text{ref}}} \sum_{k=-\infty}^{\infty} \text{sinc} \left(\Delta t_{\text{comp}} \frac{k}{T_{\text{ref}}} \right) \delta \left(f - \frac{k}{T_{\text{ref}}} \right) \right|^2. \quad (2.15)$$

Ce spectre représenté à la figure 2.9, est un spectre discret de raies périodiquement espacées aux fréquences k/T_{ref} .

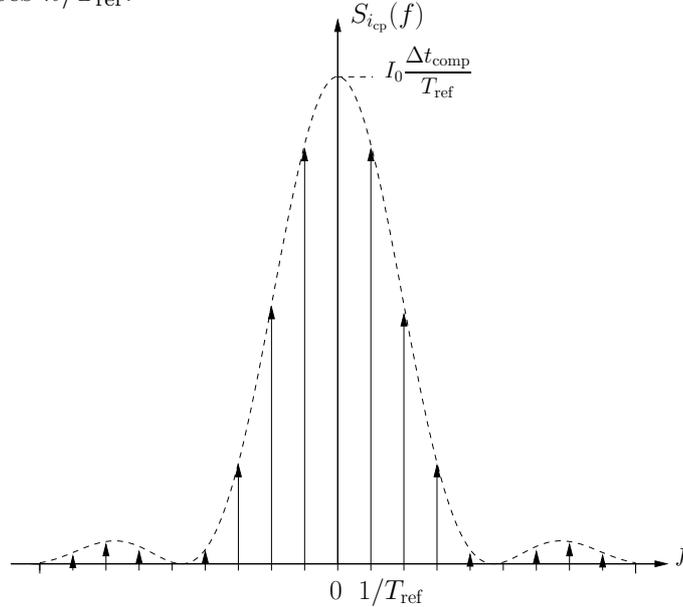


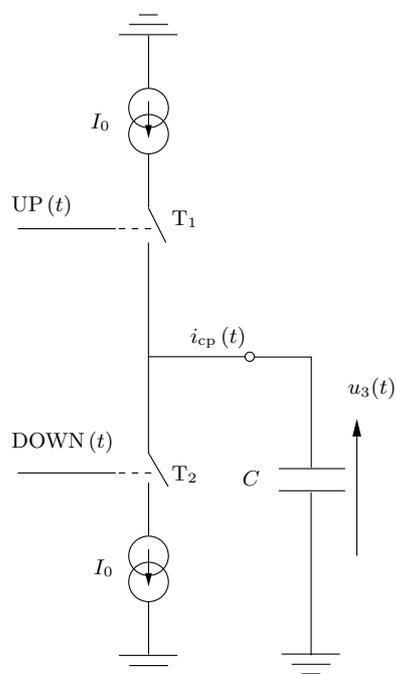
FIG. 2.9 – Densité spectrale de puissance de la sortie de la pompe de charge en régime établi en présence d'un courant de fuite constant.

La densité spectrale de puissance $S_{i_{cp}}(f)$ subit un filtrage passe-bas vis-à-vis de la sortie du synthétiseur lorsque le système est en régime établi, et les composantes parasites, bien qu'atténuées, se retrouvent inévitablement dans le spectre de sortie aux fréquences $F_s \pm kF_{\text{ref}}$. A cause de ce phénomène, un effort constant de conception et de développement de CPF à fréquence de fonctionnement élevée est maintenu[27], pour filtrer correctement les premières raies parasites qui sont néfastes lorsque les synthétiseurs sont employés dans les étages de transposition de fréquence, puisque la transposition se fait autour de la fréquence fondamentale F_s , mais aussi autour des fréquences $F_s - F_{\text{ref}}$ et $F_s + F_{\text{ref}}$.

Filtres de boucles

Filtre du premier ordre

La configuration minimale pour travailler avec le courant issu de la pompe de charge est montrée à la figure 2.10.



La tension aux bornes de la capacité s'écrit

$$i_{cp}(t) = C \frac{du_3(t)}{dt}. \quad (2.16)$$

La capacité intègre l'intensité de la pompe de charge et fournit une boucle du deuxième ordre. La tension discrétisée se calcule

$$u_{3k} = \frac{\Delta t}{C} i_{cpk} + u_{3k-1}. \quad (2.17)$$

La figure 2.11 illustre le résultat obtenu après intégration d'un courant variable à 50MHz, compris entre -5mA et 5mA pour une capacité de valeur 10nF. Entre chaque cycle de fonctionnement du CPF, après intégration de la valeur $\pm I_0$ la tension reste constante puisque la valeur du courant est nulle.

FIG. 2.10 – Circuit passif du filtre du 1^{er} ordre.

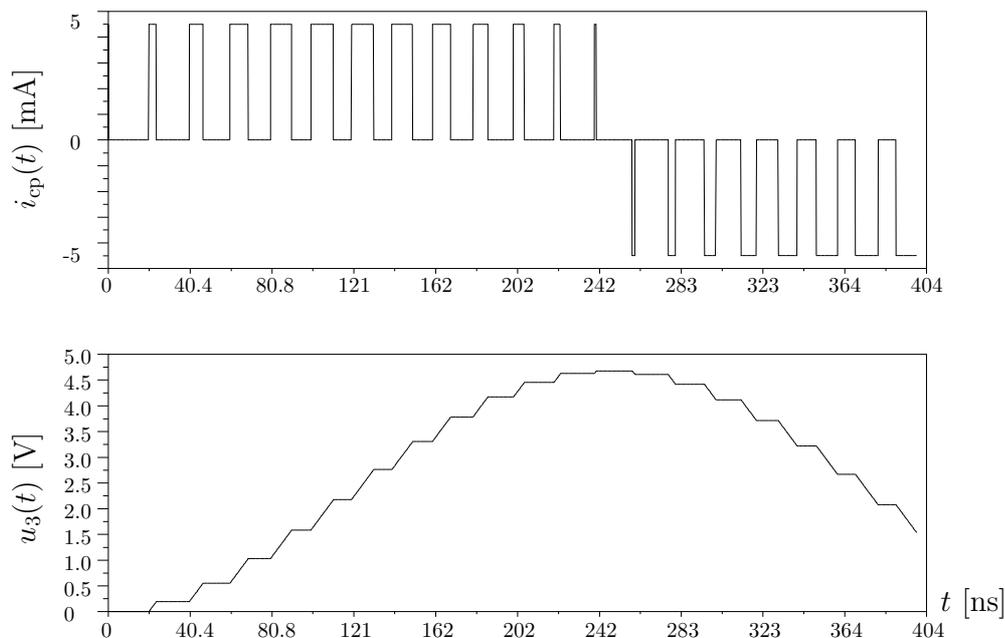
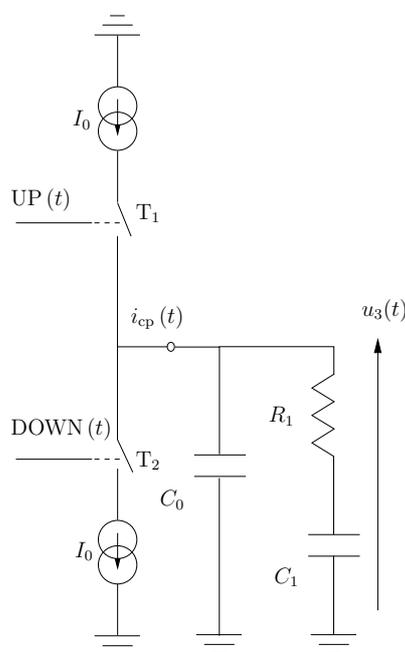


FIG. 2.11 – Chronogrammes de fonctionnement du filtre du 1^{er} ordre.

Filtre du deuxième ordre

L'amélioration des performances du synthétiseur en boucle fermée, nécessite d'augmenter l'ordre du filtre de boucle. La figure 2.12 montre le circuit passif pour obtenir un filtre de boucle du deuxième ordre.



L'équation différentielle qui caractérise le circuit est donnée par l'expression

$$R_1 C_0 \frac{d^2 u_3(t)}{dt^2} + \left[1 + \frac{C_0}{C_1} \right] \frac{du_3(t)}{dt} = \frac{1}{C_1} i_{cp}(t) + R_1 \frac{di_{cp}(t)}{dt}. \quad (2.18)$$

Le chronogramme suivant illustre le résultat de l'intégration numérique de cette équation différentielle. Les valeurs des composants sont choisies de façon à obtenir une marge de phase garantissant la stabilité de la boucle fermée et pour une bande passante de boucle proche de la fréquence de fonctionnement du CPF. Comme le montre le chronogramme de $u_3(t)$, le filtre du deuxième ordre amortit l'intégration directe dû à la capacité C_0 puisque la tension chute entre chaque cycle de fonctionnement du CPF.

FIG. 2.12 – Circuit passif du filtre du 2^{ème} ordre.

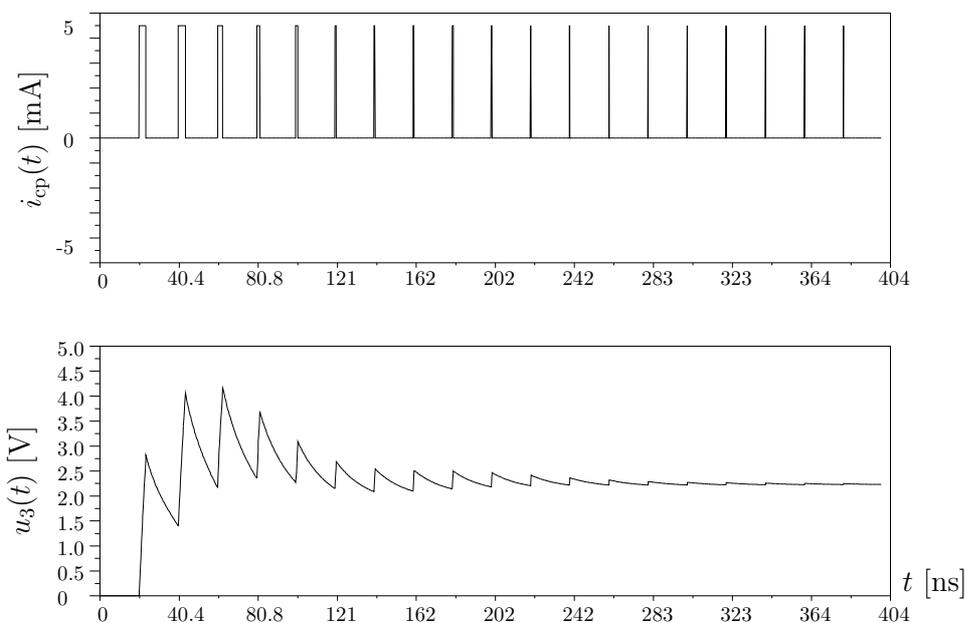


FIG. 2.13 – Chronogrammes de fonctionnement du filtre du 2^{ème} ordre.

Oscillateur contrôlé en tension

Un OCT est un circuit composé d'éléments actifs qui délivre une fréquence porteuse accordable en tension. L'expression de la forme d'onde en sortie de l'oscillateur s'exprime d'une manière simplifiée

$$y_s(t) = A \cos \underbrace{(\omega_0 t + \varphi_s(t))}_{\Theta_s(t)}, \quad (2.19)$$

avec A l'amplitude, ω_0 la pulsation libre, et $\varphi_s(t)$, la phase variable de l'oscillateur. A cause des éléments actifs présents dans le sous-circuit d'accord en fréquence (généralement des varactors), la phase est reliée à la tension de commande $u_3(t)$ par une relation non-linéaire de type

$$\varphi_s(t) = \int_{-\infty}^t [F_{NL}(u_3(\tau)) + \tilde{n}_s(\tau)] d\tau, \quad (2.20)$$

avec F_{NL} la relation liant la tension d'entrée à la déviation en phase, et \tilde{n}_s , une variation aléatoire qui caractérise le bruit de phase de l'oscillateur.

A titre d'exemple, la figure 2.14 montre une caractéristique fréquence/tension d'un oscillateur dont la fréquence varie entre 2.2GHz et 3.1GHz pour une tension d'accord comprise entre 1 et 12 Volts.

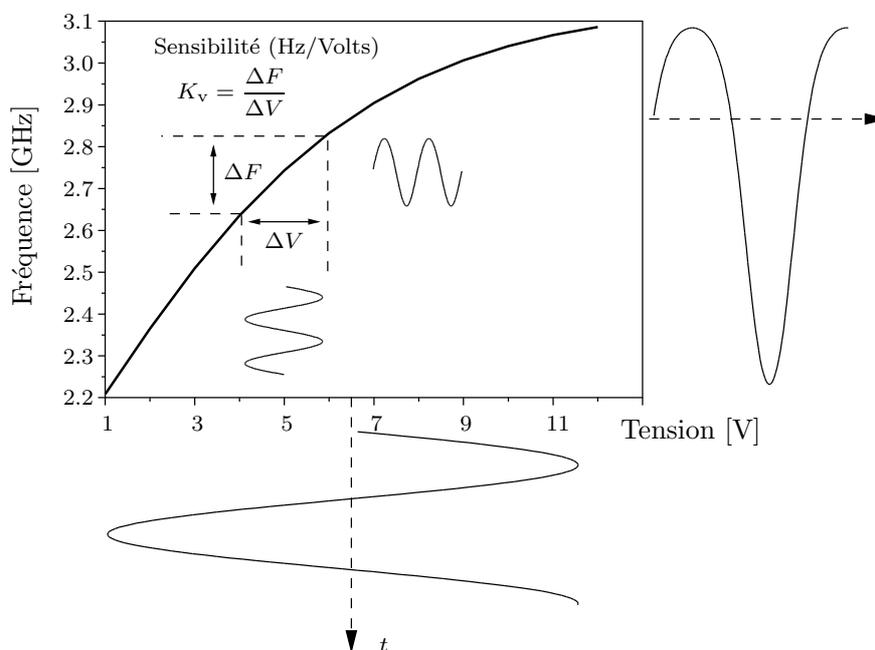


FIG. 2.14 – Exemple de caractéristique tension/fréquence non-linéaire d'un OCT.

En général cette caractéristique est considérée statique, c'est à dire que la fonction $F_{\text{NL}}()$ n'a pas de dépendance avec la variable τ . Un modèle petit signal est traditionnellement exprimé lorsque de petites variations sont considérées autour d'une tension d'accord fixe. K_v est alors appelé le gain statique (ou sensibilité) de l'oscillateur contrôlé en tension et il se note

$$K_v = \frac{\delta F_s}{\delta U_3}, \quad (2.21)$$

avec δF_s et δU_3 les excursions en fréquence et en tension au point de fonctionnement $(U_{3_0}; F_{s_0})$ considéré. La variable d'état $\varphi_s(t)$ peut alors se calculer selon un modèle linéaire donné par la relation

$$\frac{d\varphi_s(t)}{dt} = 2\pi K_v u_3(t) + \tilde{n}_s(t). \quad (2.22)$$

Diviseur de fréquence de l'OCT

La valeur de l'angle instantané idéal $\Theta_{\text{div}}(t)$ du diviseur de fréquence connecté à l'OCT se calcule comme celle de l'angle instantané $\Theta_{\text{ref}}(t)$ du diviseur de fréquence de l'oscillateur local. Il s'exprime

$$\Theta_{\text{div}}(t) = \frac{\Theta_s(t)}{N} = \frac{\omega_s t + \varphi_s(t)}{N} \quad (2.23)$$

où N est le rapport de division. En prenant un éventuel terme de bruit $\tilde{n}_{\text{div}}(t)$, l'expression de la tension de sortie du diviseur peut donc s'approximer

$$y_{\text{div}}(t) = \cos\left(\frac{\omega_s t + \varphi_s(t)}{N} + \tilde{n}_{\text{div}}(t)\right). \quad (2.24)$$

Dans les synthétiseurs de type 2, le diviseur de retour est typiquement un élément programmable, pour pouvoir choisir la fréquence de sortie du synthétiseur avec un pas fréquentiel donné. Pour la synthèse de fréquence de l'ordre du GHz avec des pas d'incrément faibles, de l'ordre du kHz, la valeur du rapport N est très grande; cela implique des difficultés de conception d'un seul élément diviseur de fréquence programmable qui doit contenir un compteur de plusieurs bits acceptant une fréquence de fonctionnement en entrée importante. Les synthétiseurs de fréquence de type 2 sur puces (SOC), sont aujourd'hui traditionnellement fabriqués en technologie MOS en raison de la possible comptabilité avec d'autres circuits numériques connexes et de la faible consommation de cette technologie. Cependant, cette technologie n'accepte généralement pas d'importantes fréquences de fonctionnement, et concernant la synthèse de fréquence microonde, des pré-diviseurs de fréquences annexes (ou prescaler) d'un autre type de technologie (AsGa,

BiCMOS,...) sont souvent utilisés. Ils jouent le rôle d'interface entre la fréquence de fonctionnement de sortie de l'OCT et la fréquence acceptable du bloc MOS. Ces circuits interfaces, peuvent être inclus dans le boîtier de l'OCT, être des puces extérieures à la puce OCT et à la puce synthétiseur, mais aussi être inclus dans la puce du synthétiseur (technologie hybride). L'utilisation d'un pré-diviseur à rapport de division P fixe, suivi d'un diviseur de fréquence de rapport N variable, implique une résolution fréquentielle dégradée, de pas PF_{ref} , par rapport à l'utilisation d'un seul diviseur à rapport N variable. Ce problème est contourné par l'utilisation d'un pré-diviseur modulo double (ou dual-modulus) composé d'un élément à rapport de division variable $P/P + 1$ contrôlé par un signal externe, et de deux compteurs à rapport de division variable A et B , comme le montre la figure 2.15.

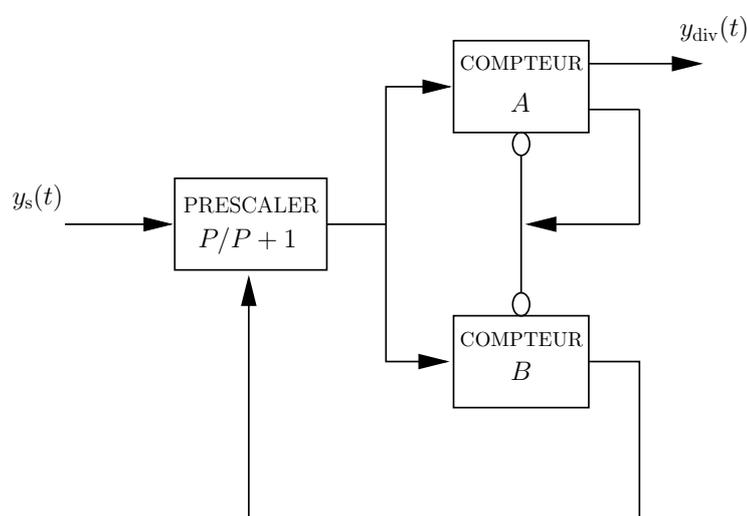


FIG. 2.15 – Principe d'un diviseur de fréquence modulo double.

Avec ce dispositif, le rapport de division entier se calcule par la formule $N = A + BP$ et la résolution fréquentielle est ainsi maintenue à la valeur F_{ref} en modifiant unitairement le rapport A . Seules de nouvelles contraintes apparaissent sur la bande totale accessible par le synthétiseur de fréquence et sont définies par les rapports minimum et maximum N_{min} et N_{max} .

2.1.3 Description dans le domaine fréquentiel

Bien qu'une boucle à verrouillage de phase soit un sous-ensemble non linéaire à cause du détecteur de phase, elle peut être correctement modélisée par un dispositif linéaire quand la boucle est accrochée[28].

L'intérêt de la description d'un synthétiseur dans le domaine fréquentiel est de prédire les différentes fonctions de transfert mises en jeu dans ce sous-système. Avec celles-ci, nous sommes capables de déterminer, à partir des caractéristiques des différents éléments, (gain, bruit de phase,...), le gabarit fréquentiel du spectre de sortie lorsque le synthétiseur est en régime établi, les réponses indicielles et impulsionnelles de la boucle par Transformée de Laplace inverse mais aussi de calculer les valeurs des composants du filtre de boucle pour assurer la stabilité de la boucle.

Le domaine linéaire de la boucle à verrouillage de phase est donc maintenant étudié. Les équations temporelles de la section précédente se décrivent dans le plan de Laplace, et l'opérateur différentiel d/dt est remplacé par l'opérateur Laplacien s .

La description dans le domaine fréquentiel peut être détaillée soit en développant les fréquences de sortie des éléments constitutifs dans le plan de Laplace, soit en détaillant les phases instantanées. L'asservissement en phase est ici développé, et le schéma du synthétiseur de fréquence devient celui de la figure 2.16.

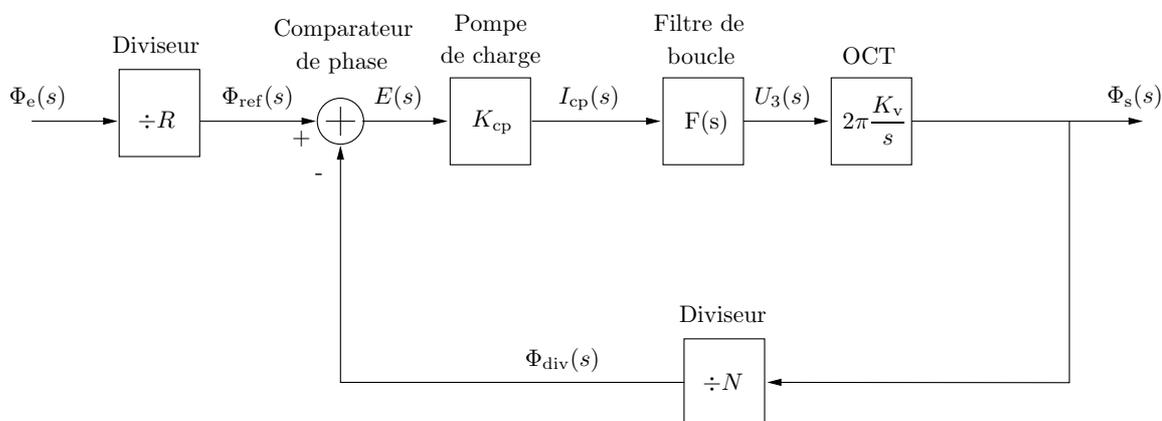


FIG. 2.16 – Modèle linéaire du synthétiseur de fréquence dans le domaine fréquentiel en asservissement de phase.

Oscillateur local

L'oscillateur local est décrit par la transformée de Laplace de la phase instantanée $\varphi_e(t)$, définie par

$$\Phi_e(s) = \mathcal{L}[\varphi_e(t)]. \quad (2.25)$$

Diviseur de fréquence de la référence

L'expression de la phase en sortie du diviseur correspond à la transformée de Laplace de l'équation (2.5),

$$\Phi_{\text{ref}}(s) = \frac{\Phi_e(s)}{R}. \quad (2.26)$$

Détecteur de phase

Le comparateur de phase délivre un signal d'erreur fonction de la différence de phase de ces deux entrées tel que

$$E(s) = (\Phi_{\text{ref}}(s) - \Phi_{\text{div}}(s)). \quad (2.27)$$

Le gain en sortie de la pompe de charge est statique, et vis à vis de la différence de phase, le courant de sortie s'exprime donc

$$I_{\text{cp}}(s) = K_{\text{cp}}E(s) = \frac{I_0}{2\pi} (\Phi_{\text{ref}}(s) - \Phi_{\text{div}}(s)). \quad (2.28)$$

Filtres de boucles

La relation entre la tension de sortie du filtre de boucle et le courant d'entrée est traduite par l'équation

$$U_3(s) = F(s) I_{\text{cp}}(s), \quad (2.29)$$

avec $F(s)$ la fonction de transfert du filtre de boucle. Les filtres de boucle sont de type passe-bas et ils éliminent les composantes fréquentielles parasites hautes fréquences issues du détecteur de phase. Les fonctions de transfert des filtres de boucle pour pompe de charge, en s'exprimant comme le rapport de la tension de sortie $U_3(s)$ sur le courant d'entrée $I_{\text{cp}}(s)$, correspondent au paramètre $Z_{21}(s)$ de la matrice impédance du quadripôle.

Filtre du premier ordre

L'expression de la fonction de transfert du filtre du premier ordre de la figure 2.10 est

$$F(s) = \frac{1}{\tau s}, \quad (2.30)$$

avec $\tau = C$

Filtre du deuxième ordre

En exprimant la transformée de Laplace inverse de l'expression (2.18) et en posant

$$\tau = C_1 + C_0, \quad (2.31)$$

$$\tau_1 = R_1 C_1, \quad (2.32)$$

$$\tau_2 = \frac{R_1 C_1 C_0}{C_1 + C_0}, \quad (2.33)$$

l'expression de la fonction de transfert du filtre du deuxième ordre de la figure 2.12 est de la forme

$$F(s) = \frac{1 + \tau_1 s}{\tau s (1 + \tau_2 s)}. \quad (2.34)$$

Oscillateur contrôlé en tension

Dans le domaine fréquentiel, en considérant que l'oscillateur est positionné à une fréquence donnée (fixe), la phase en sortie de l'OCT est liée à la tension d'entrée par l'expression

$$\Phi_s(s) = \frac{2\pi K_v}{s} U_3(s). \quad (2.35)$$

Diviseurs de fréquence de l'OCT

La relation donnant la phase de sortie du diviseur de retour est enfin donnée

$$\Phi_{\text{div}}(s) = \frac{\Phi_s(s)}{N}. \quad (2.36)$$

2.1.4 Expressions littérales des fonctions de transfert

Fonction de transfert de la chaîne directe (ou gain direct)

La fonction de transfert $G(s)$ de la chaîne directe met en relation $\Phi_s(s)$ et $\Phi_{\text{ref}}(s)$ en ne considérant que les éléments détecteur de phase, filtre de boucle et OCT en boucle ouverte.

$$G(s) = \frac{\Phi_s(s)}{\Phi_{\text{ref}}(s)} = K_{\text{cp}} F(s) \frac{2\pi K_v}{s}. \quad (2.37)$$

Fonction de transfert de la chaîne de retour (ou gain de retour)

La fonction de transfert de la chaîne de retour $H(s)$ est la fonction de transfert du diviseur de retour.

$$H(s) = \frac{\Phi_{\text{div}}(s)}{\Phi_s(s)} = \frac{1}{N}. \quad (2.38)$$

Fonction de Transfert en Boucle Ouverte (ou gain de boucle)

Dans un asservissement linéaire, la stabilité de la boucle s'étudie grâce à la Fonction de Transfert $A(s)$ en Boucle Ouverte (FTBO), qui représente le rapport entre la phase d'entrée $\Phi_{\text{ref}}(s)$ et la phase de sortie du diviseur de fréquence de retour $\Phi_{\text{div}}(s)$. Elle s'exprime

$$A(s) = G(s) H(s) \quad (2.39)$$

$$= K_{\text{cp}} F(s) \frac{2\pi K_v}{s} \frac{1}{N}. \quad (2.40)$$

La bande passante de boucle (ou fréquence naturelle) est la fréquence f_n pour laquelle

$$\|A(j2\pi f_n)\|^2 = 1. \quad (2.41)$$

La marge de phase est la valeur M_φ , définie à la fréquence naturelle de la boucle, pour laquelle

$$\text{Arg}[A(j2\pi f_n)] - M_\varphi = -\pi, \quad (2.42)$$

où $\text{Arg}[A(j2\pi f_n)]$ est la valeur de la phase de la fonction de transfert $A(s)$ à la fréquence f_n .

Fonction de Transfert en Boucle Fermée (ou gain en boucle fermée)

La Fonction de Transfert en Boucle Fermée (FTBF) d'un système bouclé à retour négatif est donnée par la formule générale

$$B(s) = \frac{\text{gain direct}}{1 + \text{FTBO}}. \quad (2.43)$$

La fonction de transfert en boucle fermée met en relation la phase $\Phi_{\text{ref}}(s)$ et la phase $\Phi_s(s)$ lorsque le synthétiseur fonctionne en régime établi, et est donc donnée par (2.37) et (2.40) appliqué à (2.43),

$$B(s) = \frac{G(s)}{1 + G(s)H(s)}. \quad (2.44)$$

Fonction de transfert de bruit

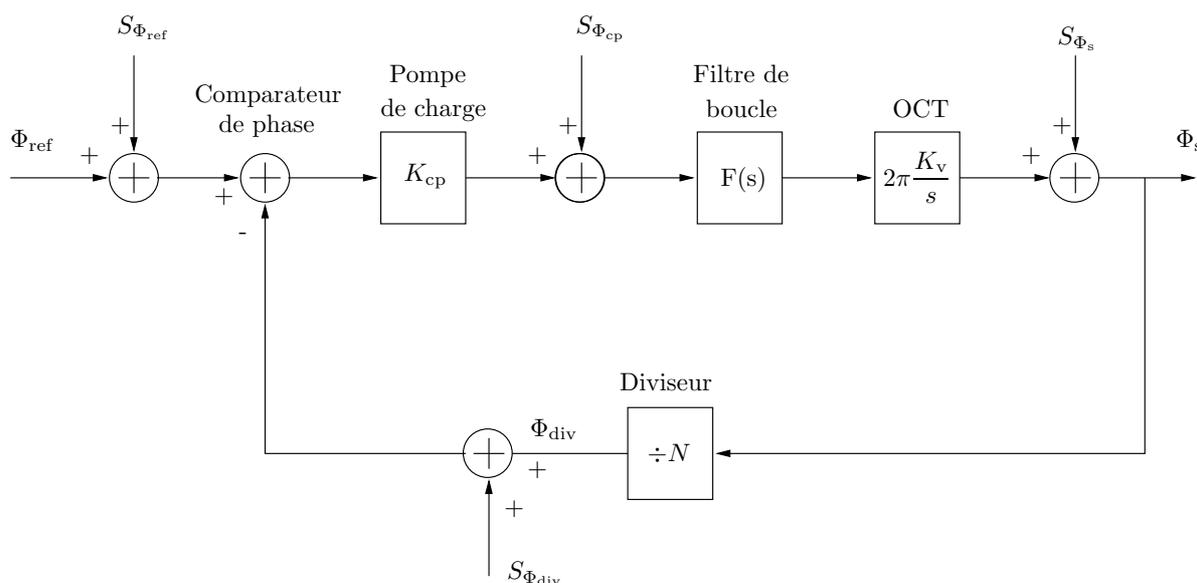


FIG. 2.17 – Schéma bloc du synthétiseur dans son domaine linéaire.

Définissons $S_{\Phi_{\text{ref}}}$ la densité spectrale de bruit présente à l'entrée de référence du détecteur de phase (dépendant de l'oscillateur local et du diviseur de référence), $S_{\Phi_{\text{div}}}$ celle du diviseur de l'OCT, $S_{\Phi_{\text{cp}}}$ la densité spectrale de bruit obtenue à la sortie du détecteur de phase (dépendant du CPF et de la pompe de charge) et enfin S_{Φ_s} celle de l'oscillateur commandé en tension.

Lorsque la boucle est fermée, la contribution de chaque source de bruit des éléments constitutifs sur le spectre de sortie du synthétiseur de fréquence est conditionnée[29] par

$$S_{\Phi_{i_{\text{fermé}}}}(s) = S_{\Phi_{i_{\text{ouvert}}}}(s) B_{n_i}^2(s) \quad (2.45)$$

où les $B_{n_i}(s)$ sont les fonctions de transfert en boucle fermée de chaque source de bruit vue à la sortie de l'OCT. Dans un modèle linéaire, la contribution du bruit total $S_{\Phi_{\text{total}}}^2(s)$ se détermine donc

$$S_{\Phi_{\text{total}}}(s) = \sum_{i=1}^n S_{\Phi_{i_{\text{fermé}}}}(s), \quad (2.46)$$

avec n le nombre de sources de bruit considérées dans le synthétiseur.

Les densités spectrales de bruit $S_{\Phi_{\text{ref}}}$ et $S_{\Phi_{\text{div}}}$ subissent la fonction de transfert de la boucle fermée (filtre passe-bas). La densité spectrale de bruit totale S_{Φ_X} due à ces sources se caractérise donc selon l'expression

$$S_{\Phi_X}(s) = (S_{\Phi_{\text{ref}}}(s) + S_{\Phi_{\text{div}}}(s)) \left(\frac{G(s)}{1 + G(s)H(s)} \right)^2. \quad (2.47)$$

La contribution du bruit du détecteur de phase, $S_{\Phi_{\text{cp}}}$, à la sortie de l'OCT peut être calculée en ramenant cette source à l'entrée du détecteur de phase

$$S_{\Phi_Y}(s) = S_{\Phi_{\text{cp}}}(s) \left(\frac{1}{K_{\text{cp}}} \right)^2 \left(\frac{G(s)}{1 + G(s)H(s)} \right)^2. \quad (2.48)$$

Enfin la contribution du bruit de phase S_{Φ_s} de l'OCT est calculée de la même manière

$$S_{\Phi_Z}(s) = S_{\Phi_s} \left(\frac{1}{1 + G(s)H(s)} \right)^2. \quad (2.49)$$

Cette dernière fonction de transfert est de type passe haut.

Le tableau suivant présente les expressions des différentes fonctions de transfert précédemment détaillées pour une boucle du troisième ordre de type 2 :

Fonctions de transfert	Type	Expressions	$\lim_{s \rightarrow 0}$	$\lim_{s \rightarrow \infty}$
$F(s)$	passé-bas	$\frac{1 + \tau_1 s}{\tau s + \tau \tau_2 s^2}$	-	0
$G(s)$	passé-bas	$\frac{K_v I_0 + K_v I_0 \tau_1 s}{\tau s^2 + \tau \tau_2 s^3}$	∞	0
$G(s) H(s)$	passé-bas	$\frac{K_v I_0 + K_v I_0 \tau_1 s}{N \tau s^2 + N \tau \tau_2 s^3}$	∞	0
$\frac{1}{1 + G(s) H(s)}$	passé-haut	$\frac{N \tau s^2 + N \tau \tau_2 s^3}{I_0 K_v + I_0 K_v \tau_1 s + N \tau s^2 + N \tau \tau_2 s^3}$	0	1
$\frac{G(s)}{1 + G(s) H(s)}$	passé-bas	$\frac{K_v N I_0 + K_v N I_0 \tau_1 s}{I_0 K_v + I_0 K_v \tau_1 s + N \tau s^2 + N \tau \tau_2 s^3}$	N	0
$\frac{G(s) H(s)}{1 + G(s) H(s)}$	passé-bas	$\frac{K_v I_0 + K_v I_0 \tau_1 s}{I_0 K_v + I_0 K_v \tau_1 s + N \tau s^2 + N \tau \tau_2 s^3}$	1	0

TAB. 2.2 – Récapitulatif des fonctions de transfert pour une boucle du 3^{ème} ordre de type 2.

2.1.5 Calcul des pôles et des zéros du filtre de boucle

Le calcul des pôles et des zéros se fait à partir de la fonction de transfert en boucle ouverte $A(j\omega)$ suivant la condition sur le module de l'équation (2.41) et suivant la condition sur l'argument

$$\frac{d \operatorname{Arg} [A(j\omega_n)]}{d\omega_n} = 0, \quad (2.50)$$

pour une marge de phase M_φ donnée (cf équation (2.42)) et avec ω_n la pulsation naturelle de la boucle.

Pour une boucle du troisième ordre de type 2, le détail du calcul est fourni dans la référence [28]. Les relations résultantes donnent les valeurs du zéro et des pôles de la fonction de transfert (2.34) et sont rapportées ci-dessous :

$$\tau_2 = \frac{-\tan(\varphi(\omega_n)) + 1/\cos(\varphi(\omega_n))}{\omega_n}, \quad (2.51)$$

$$\tau_1 = \frac{1}{\tau_2 \omega_n^2}, \quad (2.52)$$

$$\tau = \frac{K_{cp} K_v}{N \omega_n^2} \frac{\sqrt{1 + \omega_n^2 \tau_1^2}}{\sqrt{1 + \omega_n^2 \tau_2^2}}. \quad (2.53)$$

2.1.6 Techniques de modulation des synthétiseurs de fréquence

Il existe plusieurs techniques pour moduler la tension de sortie de l'OCT, directement ou indirectement, en phase ou en fréquence. Les principales sont présentées dans le tableau suivant.

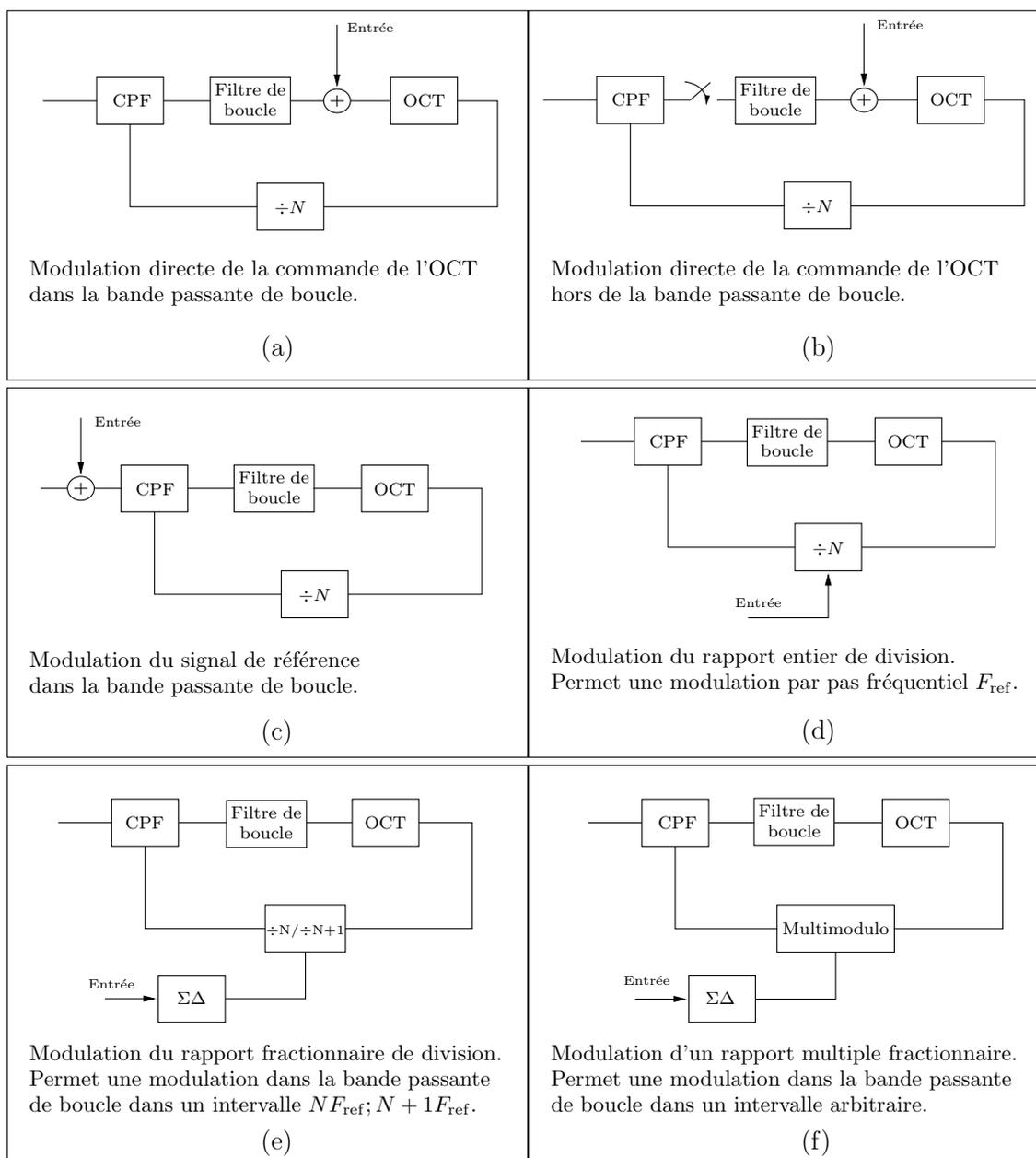


FIG. 2.18 – Techniques de modulation d'un synthétiseur de fréquence.

Lorsque le signal modulant est ajouté à la tension de commande de l'OCT tel que représenté à la figure 2.18(a), celui-ci subit un filtrage de type passe-haut, et le débit maximal est limité par la bande passante de boucle si le synthétiseur véhicule l'information à transmettre. Cette technique permet de réaliser un modulateur de phase avec une

excursion en amplitude du signal modulant limitée par la zone de linéarité de l'élément comparateur phase/fréquence.

La figure 2.18 (b) représente un système de transmission employé en modulation de fréquence. Avant de transmettre l'information, le synthétiseur est utilisé d'une manière classique pour se placer à une fréquence donnée selon le rapport de division et, une fois la boucle accrochée, l'alimentation des sous-systèmes CPF et diviseurs de fréquence est supprimée et, l'information envoyée sur la commande de l'OCT. De cette manière, une phase de régulation s'alterne avec une phase de transmission ce qui confère à cette technique une réduction significative de la consommation électrique. Le problème de cette technique réside dans le fait que la tension continue de commande de l'OCT, délivrée par la phase régulation, a souvent tendance à « glisser » pendant la phase de transmission à cause des courants de fuite, ce qui implique une limitation du débit de l'information.

Comme expliqué l'expression (2.47), lorsqu'une modulation est introduite au niveau de l'oscillateur local de référence (cf figure 2.18(c)) celle-ci subit un filtrage de type passe-bas. Une modulation introduite sur cette entrée du synthétiseur se conçoit pour transmettre une information mais également pour effectuer différents réglages en cours de fonctionnement. En effet, la modulation en fréquence du signal de référence règle directement la fréquence de sortie du synthétiseur, mais influe aussi sur la fréquence de mise à jour du comparateur phase/fréquence. De telles techniques de modulation sont employées dans certains dispositifs où le niveau des pics parasites doit être réduit dans les boucles de type 2 en introduisant des modulations aléatoires de faible amplitude pour réaliser un étalement de spectre des raies parasites. La réalisation de modulations ou réglages de phase précis et contrôlés numériquement est envisageable lorsqu'un composant de synthèse numérique directe (Direct Digital Synthesis ou DDS) est utilisé en tant qu'oscillateur local de référence[30]. L'introduction d'une modulation sur l'oscillateur local de référence utilisée conjointement avec la technique de modulation de la tension de commande de l'OCT de la figure 2.18(a) est un moyen d'augmenter le débit de l'information transmise.

La technique de modulation par sauts de fréquence est classiquement réalisée par le dispositif représenté à la figure 2.18(d). Lorsque le diviseur de fréquence de retour est un diviseur à rapport de division entier, les sauts de fréquence sont bornés à des pas fréquentiels multiples de la fréquence de mise à jour de l'élément phase/fréquence. De plus, les sauts discrets de valeurs du rapport N entraînent des phénomènes transitoires sur la tension de commande de l'OCT qui élargissent considérablement le spectre de sortie du synthétiseur. Ces limitations peuvent être éliminées en utilisant un synthétiseur à rapport de division fractionnaire, notamment grâce aux techniques de modulation $\Sigma\Delta$ du rapport de division représentées aux figures 2.18(e) et 2.18(f).

2.1.7 Modulation $\Sigma\Delta$ pour synthétiseur fractionnaire

La technique de modulation $\Sigma\Delta$ pour synthétiseur fractionnaire a été introduite en 1993 [31]. Dans sa forme originale, elle consiste en une modulation rapide du rapport de division du diviseur de fréquence de retour, entre les valeurs N et $N + 1$. Le schéma de principe d'un synthétiseur modulé $\Sigma\Delta$ est donné à la figure 2.19.

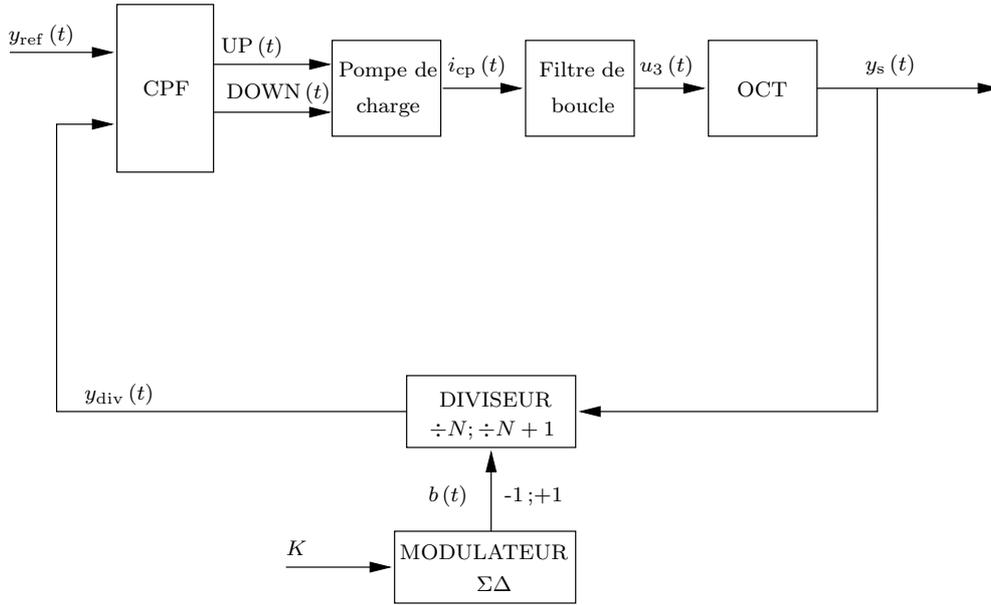


FIG. 2.19 – Schéma de principe d'un synthétiseur de fréquence modulé $\Sigma\Delta$.

Les modulateurs $\Sigma\Delta$ sont généralement implémentés dans la même technologie de fabrication que les autres éléments numériques, et la valeur K , en entrée du modulateur $\Sigma\Delta$, est un mot binaire de contrôle. La fréquence de sortie F_s d'un tel synthétiseur est mise en relation avec la fréquence F_{ref} par l'expression

$$F_s = \left(N + \frac{K}{M} \right) F_{\text{ref}}, \quad (2.54)$$

avec N la valeur entière du rapport de division du diviseur de retour, $K \in [0; M]$ la valeur en entrée du modulateur $\Sigma\Delta$, et M , l'excursion maximale en entrée acceptable par le modulateur $\Sigma\Delta$.

Il est parfois utile de considérer que le mot K varie entre $[-M/2; M/2]$ et dans ce cas l'expression précédente devient

$$F_s = \left[N + \left(\frac{1}{2} + \frac{K}{M} \right) \right] F_{\text{ref}}. \quad (2.55)$$

Cette modulation implique un comportement dynamique des différentes fonctions de transfert qui mettent en jeu la valeur du rapport de division N , mais elle peut aussi être vue comme une perturbation supplémentaire à l'entrée d'un diviseur de fréquence à rapport de division statique tel que représenté à la figure 2.20.

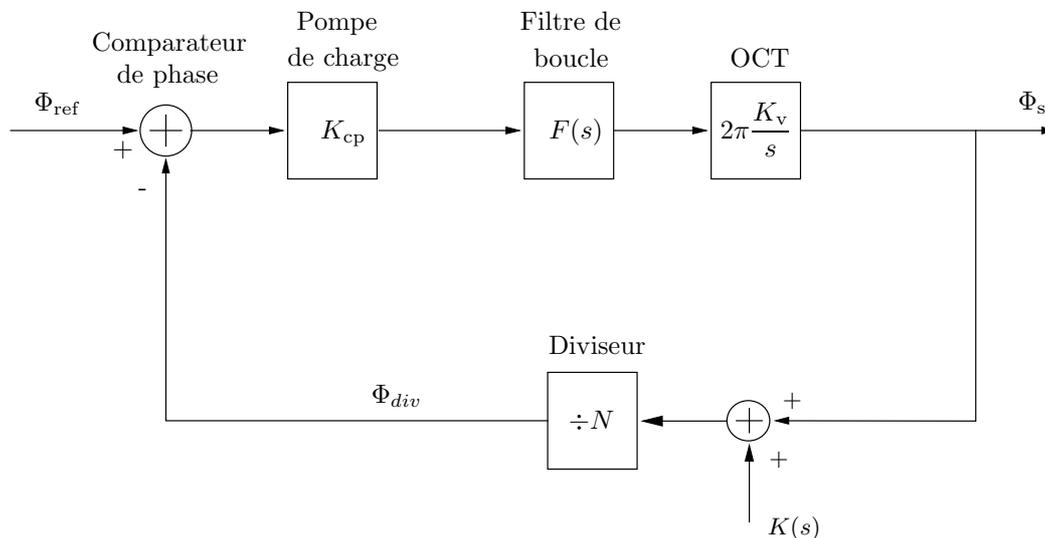


FIG. 2.20 – Modèle linéaire en phase d'un synthétiseur modulé $\Sigma\Delta$.

Lorsque le rapport de division est modulée, tout se passe comme si la fréquence de sortie de l'OCT était modulée à l'entrée du diviseur de fréquence $\div N$ et la fonction de transfert de la modulation du rapport de division modulé vis à vis de la tension de commande de l'OCT est de type passe-bas et est donnée par l'expression

$$\frac{1}{N} \frac{G(s)}{1 + G(s)H(s)} = \frac{G(s)H(s)}{1 + G(s)H(s)}. \quad (2.56)$$

2.1.7.1 Principes de la modulation $\Sigma\Delta$

Les modulateurs $\Sigma\Delta$ forment une classe de convertisseurs numériques analogiques[32]. Le schéma de principe de transmission par modulation $\Sigma\Delta$ du premier ordre est donné à la figure suivante, et les chronogrammes de fonctionnement sont donnés à la figure 2.23 lorsque le signal d'entrée est une sinusoïde.

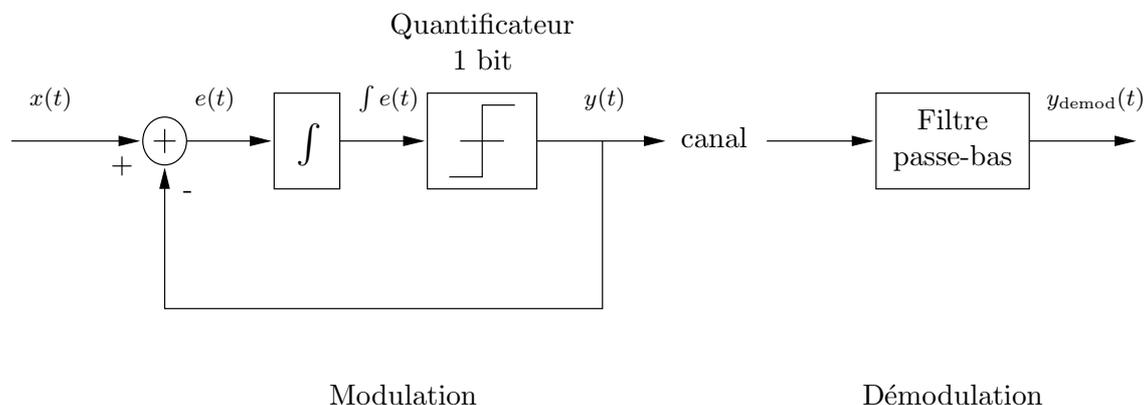


FIG. 2.21 – Chaîne de transmission par modulation $\Sigma\Delta$.

Le modulateur $\Sigma\Delta$ du premier ordre est une boucle à retour négatif et possède une chaîne directe constituée d'un intégrateur parfait, d'un quantificateur 1 bit (comparateur de signe), et d'une chaîne de retour à gain unitaire.

2.1.7.1.1 Analyse dans le plan de Laplace

Dans le plan de Laplace, le quantificateur 1 bit correspond à un élément linéaire sur lequel s'ajoute à sa sortie le bruit de quantification $N(s)$. La figure 2.22 illustre le modèle du modulateur.

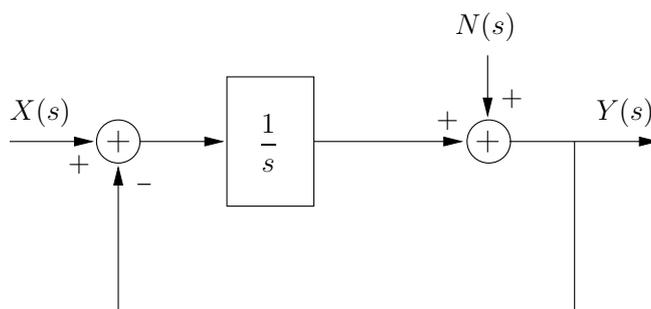


FIG. 2.22 – Schéma bloc du modulateur $\Sigma\Delta$ du 1^{er} ordre dans le plan de Laplace.

Vis à vis du signal de sortie, la fonction de transfert du signal (STF) est de type passe-bas ; le calcul de celle-ci se fait en négligeant le bruit de quantification.

$$H_S(s) = \frac{Y(s)}{X(s)} = \frac{1}{1+s}. \quad (2.57)$$

La fonction de transfert en bruit (NTF) est de type passe-haut ; le calcul s'effectue en posant le signal $X(s) = 0$, soit

$$H_N(s) = \frac{Y(s)}{N(s)} = \frac{s}{s+1}. \quad (2.58)$$

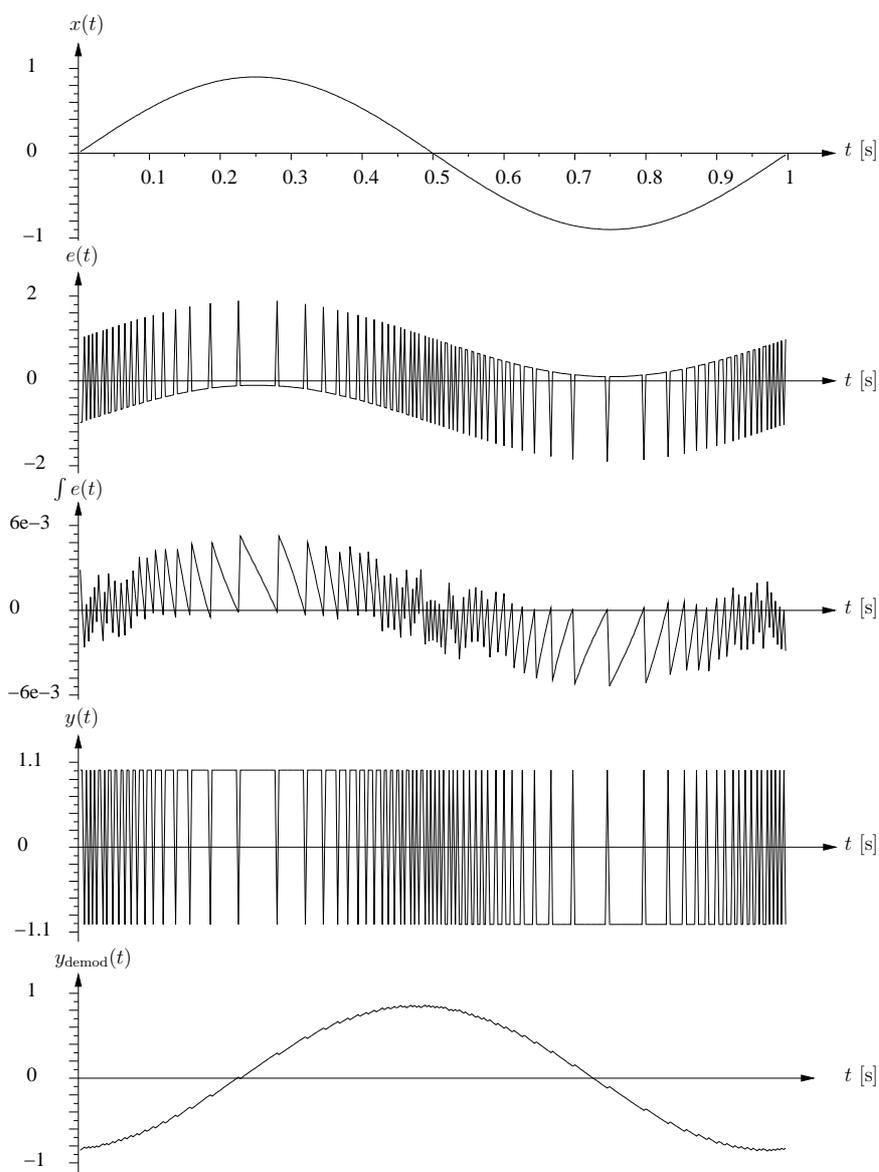


FIG. 2.23 – Chronogrammes de fonctionnement d'un modulateur $\Sigma\Delta$.

2.1.7.1.2 Analyse dans le domaine de la transformée en z

Le modèle continu précédent peut se décliner en une version discrète en remplaçant l'intégrateur parfait par son modèle numérique associé $I(z)$, en assimilant le comparateur de signe à un additionneur idéal, sommant le signal issu de l'intégrateur au bruit de quantification $Q(z)$ dû au comparateur de signe et en considérant un retard dans la chaîne de retour. Le modèle discret est donné figure 2.24.

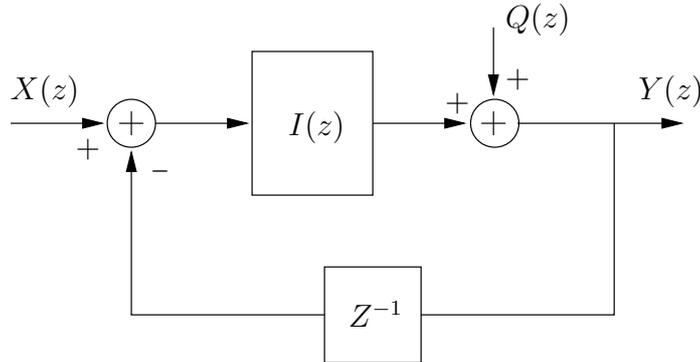


FIG. 2.24 – Schéma bloc du modulateur $\Sigma\Delta$ du 1^{er} ordre dans le domaine de la transformée en z .

La sortie du modulateur s'exprime

$$Y(z) = Q(z) + I(z)X(z) - z^{-1}I(z)Y(z) \quad (2.59)$$

$$= X(z) \frac{I(z)}{1 + I(z)z^{-1}} + Q(z) \frac{1}{1 + I(z)z^{-1}}. \quad (2.60)$$

En considérant que l'intégrateur numérique possède la fonction de transfert en Z du premier ordre

$$I(z) = \frac{1}{1 - z^{-1}}, \quad (2.61)$$

la sortie du modulateur s'écrit

$$Y(z) = X(z) + (1 - z^{-1})Q(z). \quad (2.62)$$

Cela démontre que le modulateur $\Sigma\Delta$ dans le domaine de la transformée en z agit comme un filtre passe-tout concernant le signal d'entrée $X(z)$ et comme un filtre passe-haut concernant le bruit de quantification $Q(z)$.

Le signal d'erreur est en fait échantillonné à une très haute cadence dans l'intégrateur. Le signal se retrouve confiné aux basses fréquences, et le bruit de quantification devient majoritaire aux hautes fréquences. La densité spectrale de puissance de sortie de la

boucle du premier ordre, lorsque le signal d'entrée est une sinusoïde de fréquence 1 Hz échantillonnée au rythme de 350 Hz, est donnée par la figure 2.25.

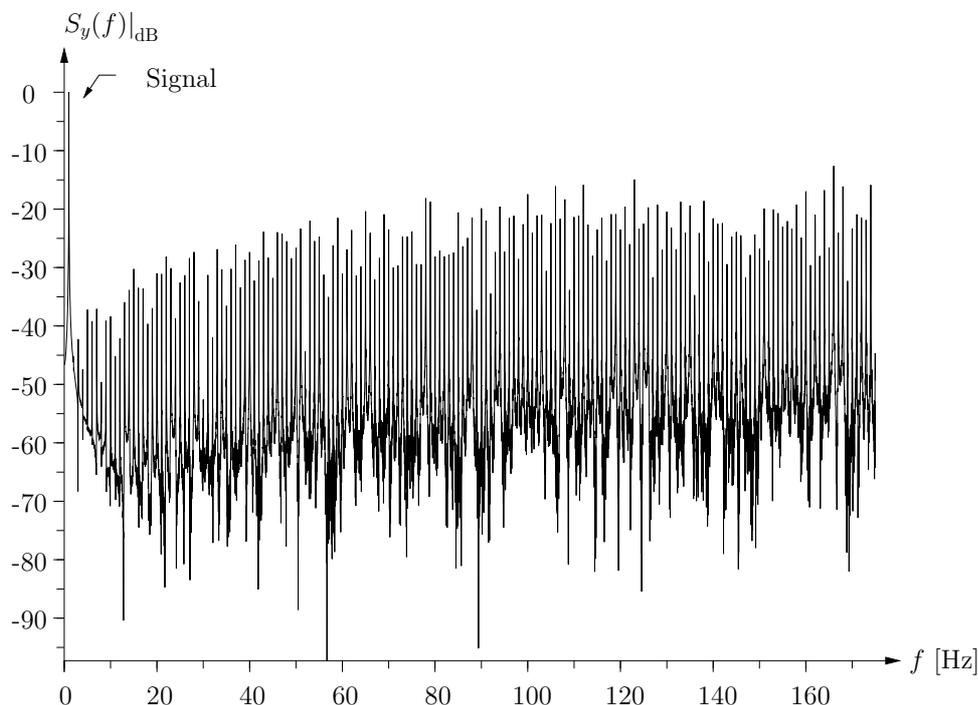


FIG. 2.25 – DSP de sortie d'un modulateur $\Sigma\Delta$ du 1^{er} ordre.

Ce spectre, normalisé en amplitude, est composé d'une raie à la fréquence 1 Hz, correspondant à la sinusoïde introduite dans le modulateur et de multiples raies parasites traduisant les effets du sur-échantillonnage du signal d'erreur. Celles-ci apparaissent périodiquement, à des multiples de la fréquence du signal sur un fond de bruit caractérisé par la fonction de transfert

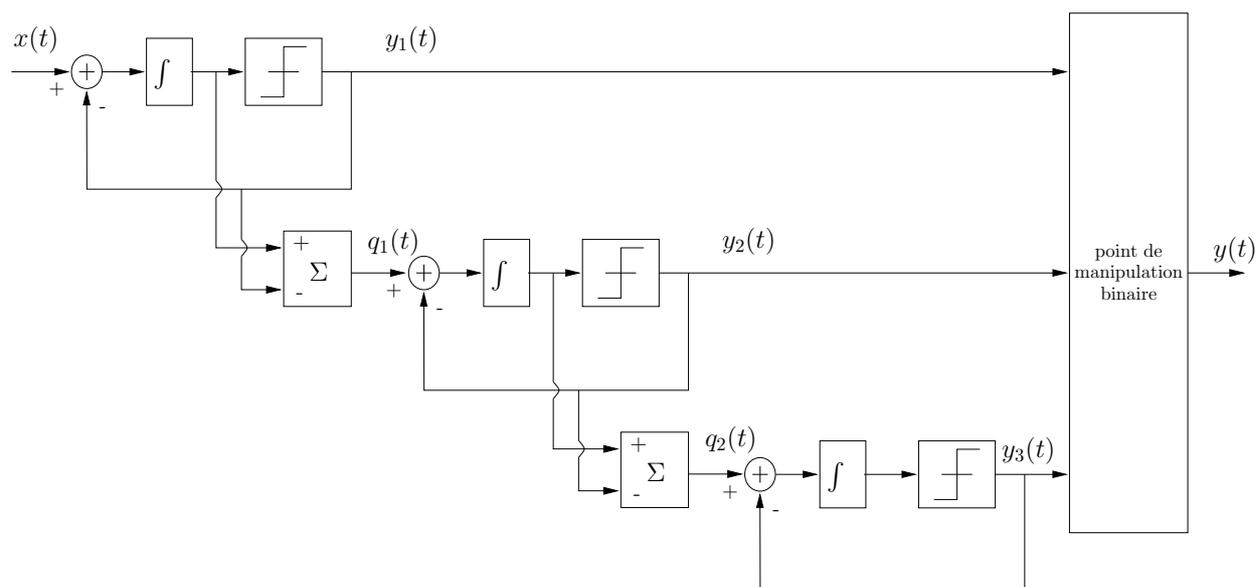
$$H_N(z) = 1 - z^{-1} \Big|_{z=\exp(-j2\pi f T_e)}. \quad (2.63)$$

2.1.7.2 Augmentation de l'ordre des modulateurs $\Sigma\Delta$

Une manière simple de modifier la relation précédente (2.63) est d'augmenter l'ordre du modulateur $\Sigma\Delta$ en injectant le bruit de quantification dans une autre boucle de modulation afin de réduire le bruit de quantification aux basses fréquences, et d'éliminer les raies parasites aux hautes fréquences. Ce principe s'illustre à la figure 2.26.

Les bruits de quantifications successifs des modulateurs du premier ordre subissent à chaque ré-introduction la relation (2.62), et la sortie d'un modulateur mise en cascade après n applications est de la forme

$$Y_n(z) = Q_{n-1}(z) + (1 - z^{-1}) Q_n(z), \quad (2.64)$$

FIG. 2.26 – Mise en cascade de modulateurs $\Sigma\Delta$ du 1^{er} ordre.

avec Q_n le bruit de quantification du modulateur considéré et Q_{n-1} le bruit de quantification du modulateur précédent.

Par exemple, pour un modulateur du deuxième ordre, la relation en sortie des deux modulateurs du premier ordre se traduit

$$Y_1(z) = X(z) + (1 - z^{-1}) Q_1(z), \quad (2.65)$$

$$Y_2(z) = Q_1(z) + (1 - z^{-1}) Q_2(z). \quad (2.66)$$

Le point de manipulation binaire lie alors $Y_1(z)$ et $Y_2(z)$, et élimine le bruit prépondérant $Q_1(z)$ du premier modulateur $\Sigma\Delta$. La relation en sortie du modulateur $\Sigma\Delta$ du deuxième ordre prend donc la forme

$$Y(z) = Y_1(z) + \alpha(z) Y_2(z), \quad (2.67)$$

avec $\alpha(z)$, le filtre discret qui permet d'annuler le bruit $Q_1(z)$. La solution triviale pour un modulateur du deuxième ordre est

$$\alpha(z) = -(1 - z^{-1}). \quad (2.68)$$

La grandeur de sortie du modulateur $\Sigma\Delta$ du deuxième ordre est finalement

$$Y(z) = X(z) + (1 - z^{-1})^2 Q_2(z). \quad (2.69)$$

En construisant les points de manipulations adéquates, la fonction de transfert de bruit d'un modulateur $\Sigma\Delta$ d'ordre n , construit suivant cette technique, est déterminée par

$$H_N(z) = (1 - z^{-1})^n \Big|_{z=\exp(-j2\pi fT_e)} \quad (2.70)$$

La figure 2.27 présente l'allure de la fonction de transfert $H_N(z)$, pour des modulateurs allant du premier ordre au troisième ordre.

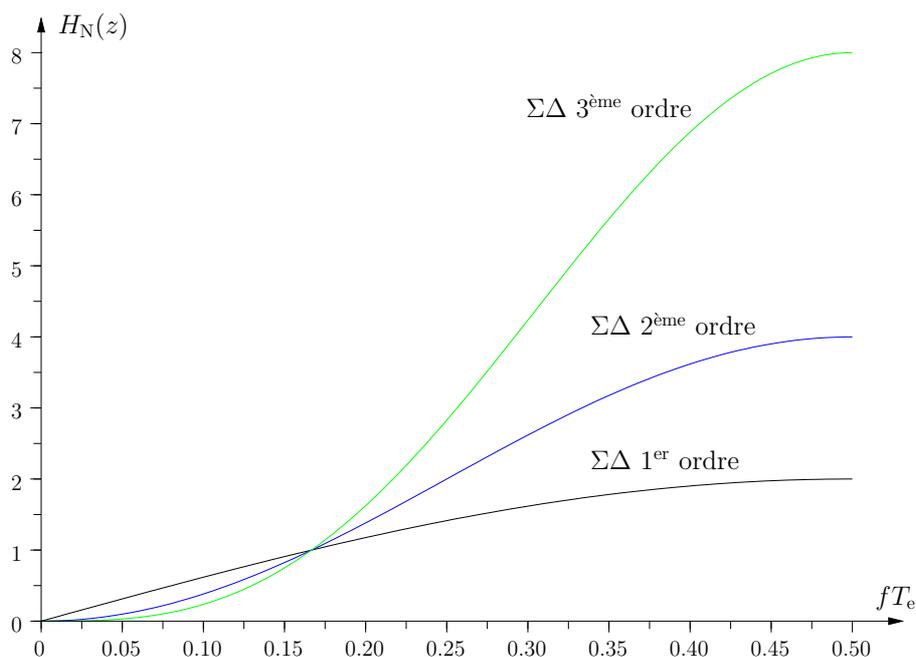
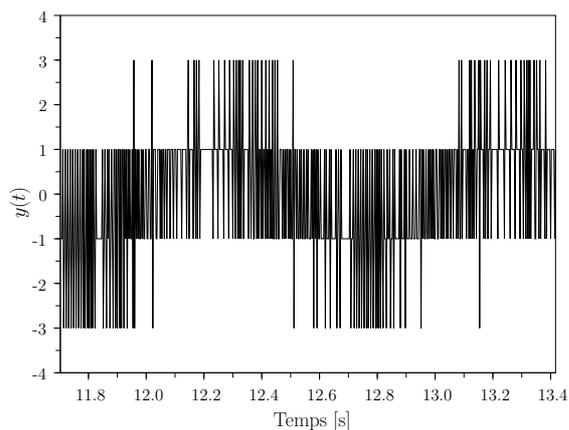


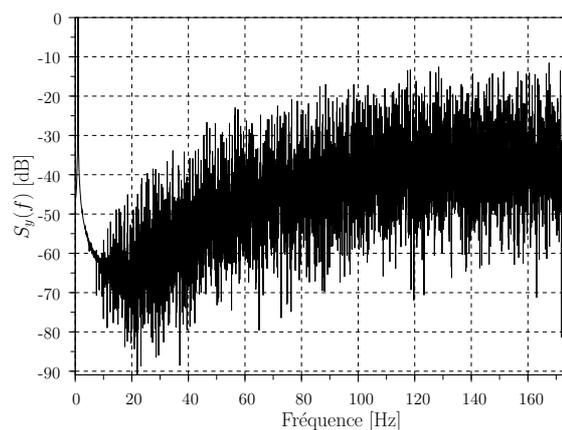
FIG. 2.27 – Allure des fonctions de transfert en bruit de modulateurs $\Sigma\Delta$.

Elle montre qu'en augmentant l'ordre, le bruit de quantification est réduit aux basses fréquences et augmenté aux hautes fréquences, ce qui améliore la qualité de modulation.

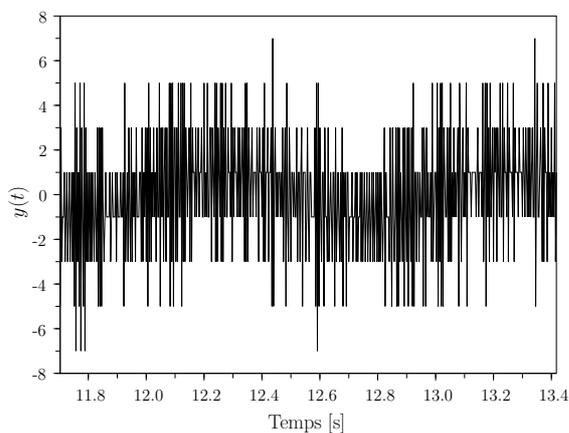
Les figures 2.28 et 2.29 présentent les signaux temporels de sortie et densités spectrales de puissance associées de modulateurs $\Sigma\Delta$ du deuxième et troisième ordre pour la même modulation et le même facteur de sur-échantillonnage que le modulateur du premier ordre précédemment détaillé. Les formes temporelles en sortie des modulateurs sont maintenant de plusieurs niveaux, car les sorties binaires unitaires de chaque modulateur du premier ordre sont additionnées. Le modulateurs du deuxième ordre se compose donc de $2^2 = 4$ niveaux et celui du troisième ordre de $2^3 = 8$ niveaux.



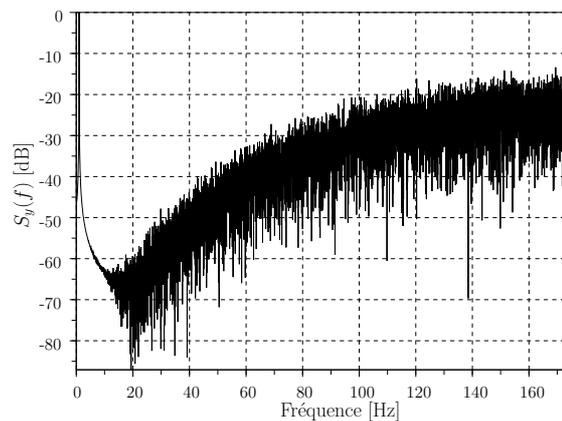
(a) Formes temporelles.



(b) Densité spectrale de puissance.

FIG. 2.28 – Formes temporelles et DSP à la sortie d'un modulateur $\Sigma\Delta$ du 2^{ème} ordre.

(a) Formes temporelles.



(b) Densité spectrale de puissance.

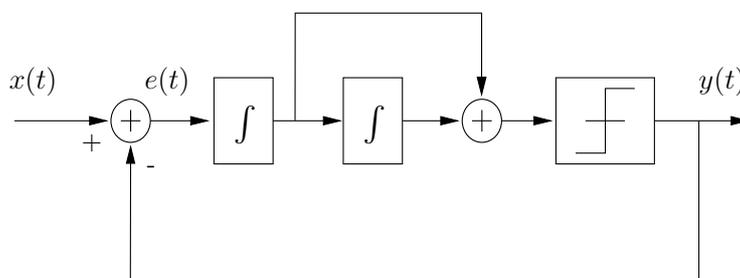
FIG. 2.29 – Formes temporelles et DSP à la sortie d'un modulateur $\Sigma\Delta$ du 3^{ème} ordre.

Les diviseurs de retour des synthétiseurs modulés $\Sigma\Delta$ sont donc pilotés par des signaux multi-niveaux et donc non bornés à des sauts rapides entre des valeurs N et $N + 1$ en utilisant de tels modulateurs $\Sigma\Delta$ multi-bits.

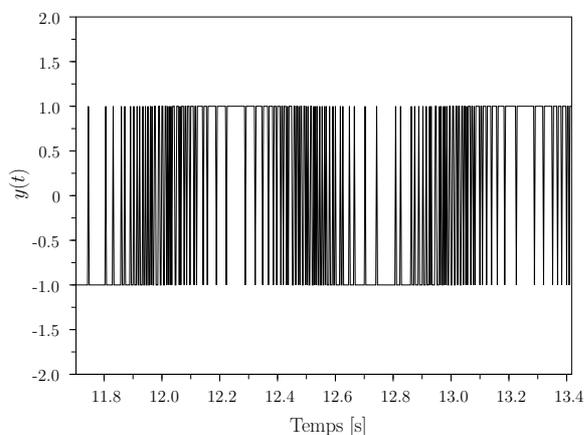
2.1.7.3 Autres types de modulateurs $\Sigma\Delta$

Les modulateurs $\Sigma\Delta$ de la section précédente présentent l'avantage d'être inconditionnellement stables puisqu'ils sont construits avec des boucles du premier ordre, mais au détriment d'un bruit de quantification qui ne cesse d'augmenter aux hautes fréquences avec l'ordre du modulateur, afin de limiter le bruit de quantification aux basses fréquences autour du signal à moduler.

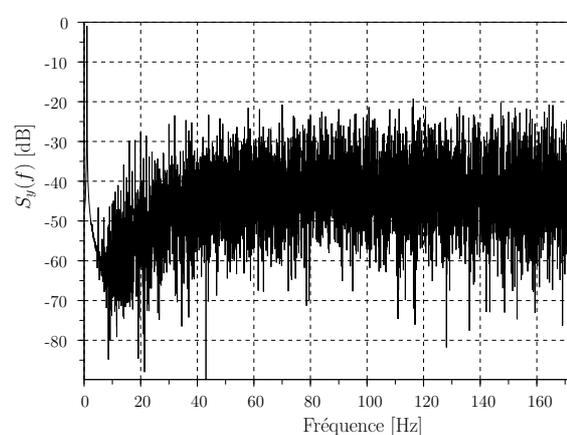
Les modulateurs présentés aux figures 2.30(a) et 2.31(a) sont des modulateurs $\Sigma\Delta$ du deuxième ordre et troisième ordre respectivement, construits avec des intégrateurs qui sont inclus dans la chaîne directe. Comme montrés aux figures 2.30(b-c) et 2.31(b-c), ceux-ci présentent l'avantage d'avoir un bruit de quantification qui reste constant sur la partie haute fréquence du spectre du modulateur lorsque l'ordre augmente, pour une sortie temporelle limitée à deux valeurs.



(a) Schéma bloc.



(b) Formes temporelles.

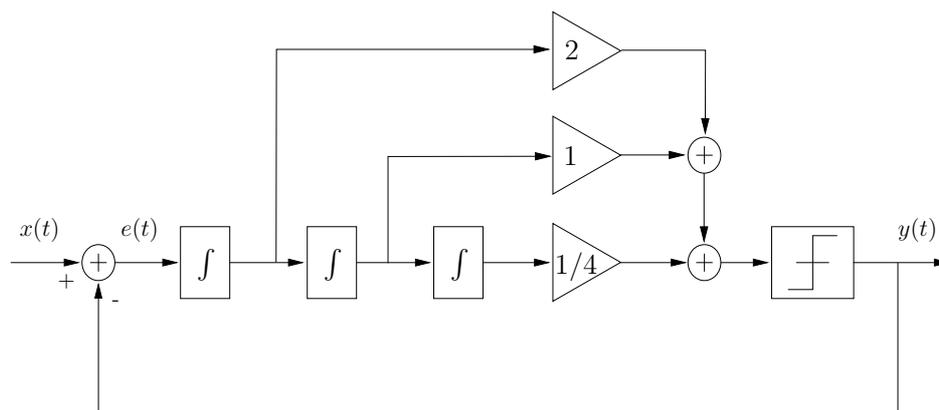


(c) Densité spectrale de puissance.

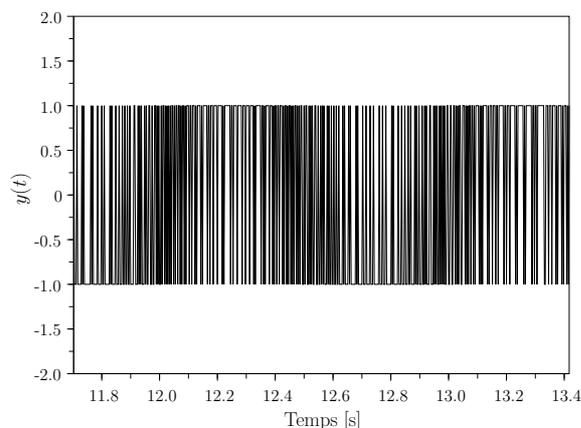
FIG. 2.30 – Modulateur $\Sigma\Delta$ du 2^{ème} ordre.

En revanche, le fait d'inclure des pôles supplémentaires sur la fonction de transfert $H(z)$, en ajoutant des intégrateurs successifs dans la boucle, engendre le problème de la stabilité de la boucle. Il faut donc préalablement étudier le dénominateur de la fonction de transfert de bruit pour conclure sur le bon fonctionnement de ces dispositifs.

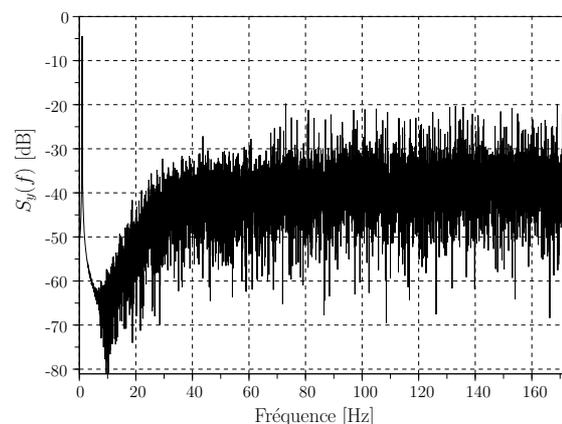
De plus, les réalisations pratiques de modulateur $\Sigma\Delta$ pour synthétiseur de fréquence sont généralement effectuées de manière totalement numérique, et les opérateurs idéaux utilisés (additionneur, multiplicateur) sont en fait bornés à des zones de linéarités finies et déterminées par une dynamique d'amplitude pour un nombre de bits donné à l'entrée de l'élément convertisseur analogique numérique. Le signal d'entrée est donc limité à une excursion moindre que la dynamique atteignable théoriquement $(N, N + 1)$ pour éviter le débordement au niveau des opérateurs.



(a) Schéma bloc.



(b) Formes temporelles.



(c) Densité spectrale de puissance.

FIG. 2.31 – Modulateur $\Sigma\Delta$ du 3^{ème} ordre.

Le développement de modulateurs $\Sigma\Delta$ dédiés à la synthèse de fréquence reste activement maintenu [33, 34], car la nécessité de réduction de bruit engendré sur la commande de l'OCT par ces dispositifs est crucial.

2.2 Modélisation comportementale

Les synthétiseurs de fréquence de type 2 se révèlent être des dispositifs non-linéaires, à cause de l'élément comparateur phase/fréquence et de la caractéristique tension/fréquence de l'OCT, dans lesquels coïncident des circuits de nature différente, c'est à dire des circuits analogiques du filtre de boucle, des oscillateurs, et des circuits numériques de diviseurs de fréquence et du comparateur phase/fréquence. En toutes généralités, la modélisation de dispositifs non-linéaires passe inévitablement par une description systématique dans le domaine temporel, incluant les non-linéarités et la nature des variables mises en jeu dans les circuits, discrètes pour les circuits numériques, et continues pour les circuits analogiques, appelée description par systèmes d'équations d'état en temporel. Ces systèmes d'équations sont résolus par intégration numérique temporelle.

Dans la plupart des dispositifs microondes, pour résoudre le système à la fréquence porteuse, les temps de calculs des méthodes d'intégration temporelles sont très élevés, parce que le pas d'intégration temporel, déterminé pour un facteur de sur-échantillonnage donné par période porteuse, est très court face à la lenteur des phénomènes transitoires basses fréquences. Cela conduit à exécuter un nombre d'itérations important avant de pouvoir déterminer l'impact de la dynamique basse fréquence sur la dynamique haute fréquence. La simulation de la porteuse haute fréquence dans le cas des synthétiseurs de fréquence est quasiment inévitable pour réaliser une modélisation fine, puisqu'il faut théoriquement compter le nombre de périodes à la sortie de l'OCT, variable très lentement, pour effectuer une modélisation réaliste des diviseurs de fréquences numériques.

Les algorithmes d'intégration temporelle dans les simulateurs circuits et systèmes sont généralement des algorithmes d'intégration à pas multiples[35] du type algorithme de Gear. Ils sont traditionnellement appliqués à des grandeurs représentées par des suites de valeurs échantillonnées à pas constant. La figure 2.32 présente la problématique du calcul de la date de passage à zéro (ou date de front) de la grandeur de sortie d'un oscillateur lorsque celle-ci est modélisée suivant ce principe.

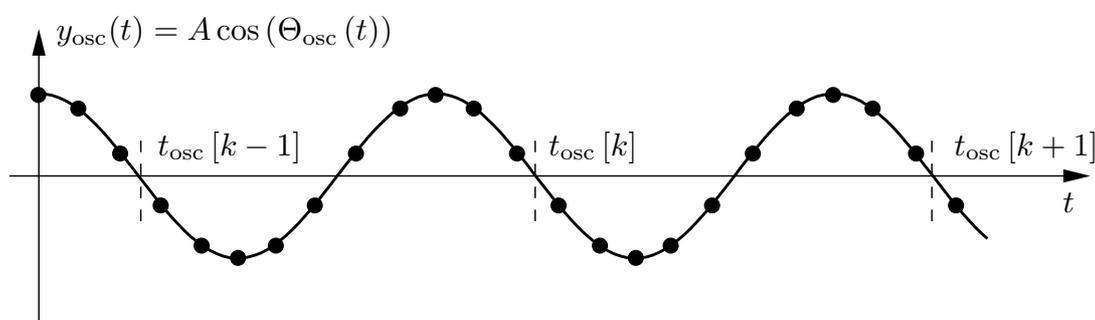


FIG. 2.32 – Calcul des dates de passage à zéro d'une onde porteuse.

Le calcul de la date de passage $t_{\text{osc}}[k]$, lorsqu'il est demandé au simulateur, est réalisé en plusieurs étapes : tout d'abord, à chaque instant d'échantillonnage, une détection est effectuée sur un éventuel changement de signe avec la méthode d'intégration utilisée par le simulateur. Si une transition est détectée, le simulateur arrête son exécution et réalise un algorithme de dichotomie pour effectuer un calcul précis de la valeur de la date $t_{\text{osc}}[k]$ et détermine les valeurs associées des variables du système d'équations d'état à cet instant avant de reprendre son exécution à pas d'échantillonnage constant. Les détections de fronts des porteuses rajoutent donc un coût supplémentaire en termes de temps de calcul. Pour éviter ce sur-coût mis en jeu par les processus de détection de zéros, il est judicieux de déterminer directement la date de transition des oscillateurs à partir de la valeur de l'angle instantané $\Theta_{\text{osc}}(t)$ par un modèle discret au lieu de réaliser la forme d'onde en sortie de l'oscillateur.

Dans les simulateurs de type événementiel, les valeurs de dates peuvent servir de dates de déclenchement des modèles présents dans le système modélisé pendant le processus de simulation. Cela apporte un avantage inestimable concernant le temps de calcul face à un simulateur qui évalue tous les modèles suivant une horloge temporelle déterminée par le plus petit pas d'intégration nécessaire à la résolution d'un, ou de modèles présents dans le système simulé. Dans les simulateurs événementiels, les oscillateurs de période fixe ou variable peuvent donc être uniquement modélisés en fonction de leurs instants de passage à zéro. La figure 2.33 compare la modélisation d'un oscillateur lorsque celui-ci est caractérisé par sa forme d'onde en sortie et lorsqu'il est caractérisé uniquement par ces instants de transition.

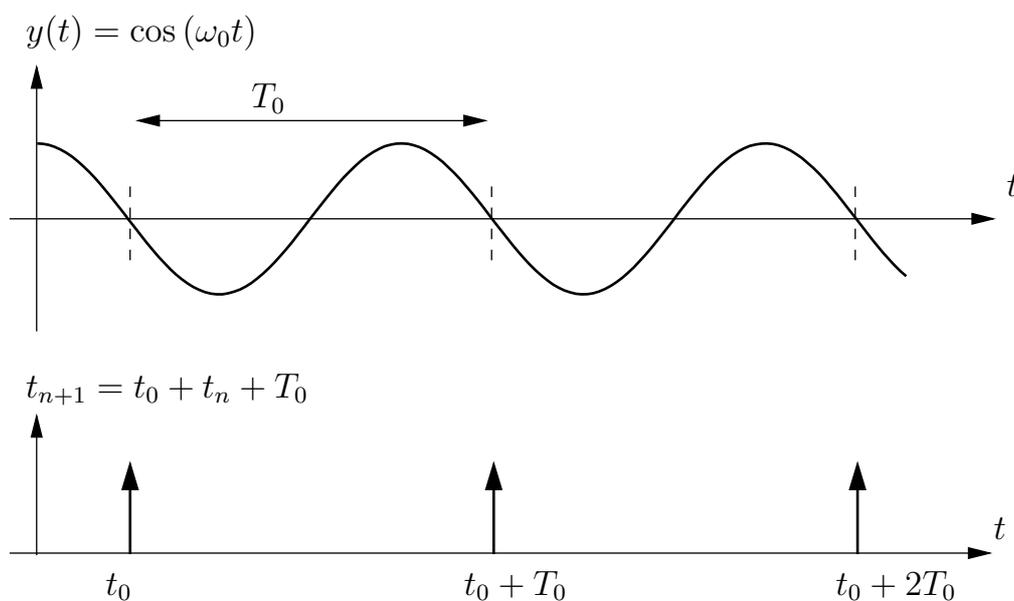


FIG. 2.33 – Modélisation des dates de passage à zéro par événements.

Le fonctionnement discret et séquentiel des comparateurs phase/fréquence numériques implique que la dynamique basse fréquence de correction des synthétiseurs de fréquence de type 2, dans le cas idéal, est totalement déterminée par les valeurs des dates de transition présentes à l'entrée du dispositif. En effet, comme vu dans la section 2.1.2 la largeur temporelle d'impulsion en sortie de la pompe de charge Δt_k est fonction, linéaire ou non suivant le cas, de la différence de ces dates. Les instants de déclenchement du comparateur de phase sont les instants où les fronts se produisent à la sortie des diviseurs de fréquence $\div R$ et $\div N$, et dépendent directement des dates de passage à zéro des oscillateurs les précédant.

La simulation événementielle se prête donc bien à la modélisation comportementale des synthétiseurs de fréquence de type 2 puisque, comme dans la réalité, les éléments numériques diviseurs de fréquence et comparateur phase/fréquence sont des dispositifs discrets à mémoire qui ne changent d'état que si un front se déclare à l'entrée du dispositif.

Les sections suivantes présentent trois approches de modélisations comportementales au niveau système de synthétiseur de fréquence de type 2 qui ont été développées durant ces dernières années. Ces approches ont servi de travail de base concernant la modélisation proposée dans la section 2.2.2.

2.2.1 Approches de modélisation existantes

2.2.1.1 Modèle proposé par Demir

Le modèle proposé par Alper Demir[36] est composé d'un système d'équations d'état en temporel mixte (continues et discrètes) décrit par les équations suivantes qui représentent respectivement les sous-systèmes oscillateur local et diviseur de fréquence (2.71), OCT et rapport de division de fréquence de retour(2.72) et pompe de charge et filtre de boucle (2.73).

$$\dot{\Theta}_{\text{ref}} = 2\pi F_{\text{ref}} \quad (2.71)$$

$$\Theta(t_k^{\text{ref}}) = k\pi + \varphi_{\text{ref}}[k] + \varphi_{\text{fd}}[k] + \varphi_{\text{pfd}}[k]$$

$$\dot{\Theta}_{\text{fd}} = \frac{2\pi g(v_c)}{N} \quad (2.72)$$

$$\Theta(t_k^{\text{fd}}) = k\pi + \frac{\varphi_{\text{vco}}[k]}{N}$$

$$[\dot{v}] = G([v], \text{UP}, \text{DOWN}) \quad (2.73)$$

$$v_c = [0 \ 1] [v]^T$$

Les grandeurs Θ_{ref} et Θ_{fd} sont les angles instantanés, décrits dans un domaine temporel continu, des oscillations présentes à l'entrée du comparateur phase/fréquence. Les grandeurs discrètes $\Theta(t_k^{\text{ref}})$ et $\Theta(t_k^{\text{div}})$ sont les valeurs de ces angles aux instants de transition. Le bruit de phase associé aux éléments oscillateur local ($\varphi_{\text{ref}}[k]$), diviseur de fréquence ($\varphi_{\text{fd}}[k]$), comparateur phase/fréquence ($\varphi_{\text{pfd}}[k]$) et oscillateur contrôlé en tension ($\varphi_{\text{vco}}[k]$) est introduit dans le modèle uniquement aux dates de transition. Les dates t_k sont déterminées à partir de la valeur continue $\Theta(t)$ et de la valeur discrète Θ_{t_k} soit par une méthode d'interpolation, détaillée dans la section 2.2.2.6, soit par une méthode itérative de résolution d'équation non-linéaire algébrique de la forme

$$\Theta(t) - \Theta(t_k) = 0. \quad (2.74)$$

La non-linéarité de l'OCT est prise en compte par une fonction $g(v_c)$. La tension de sortie du filtre de boucle est résolue par un système linéaire d'équations d'état $G()$ dont les variables sont le vecteur $[v]$ correspondant aux tensions présentes à l'entrée et à la sortie du filtre de boucle. Les variables UP, DOWN représentent les valeurs de sortie des bascules du comparateur phase/fréquence.

Le fonctionnement séquentiel à mémoire du comparateur phase/fréquence est décrit par l'algorithme donné à la figure 2.34

```
if TRANSITION == LOW-TO-HIGH {
  if PFDSTATE == NEUTRAL {
    if INPUT == REF      PFDSTATE = UP;
    elseif INPUT == VCO  PFDSTATE = DOWN;
  }
  elseif PFDSTATE == UP {
    if INPUT == REF      PFDSTATE = UP;
    elseif INPUT == VCO  PFDSTATE = NEUTRAL;
  }
  elseif PFDSTATE == DOWN {
    if INPUT == REF      PFDSTATE = NEUTRAL;
    elseif INPUT == VCO  PFDSTATE = DOWN;
  }
}
```

FIG. 2.34 – Algorithme de fonctionnement du comparateur phase/fréquence.

Cet algorithme ne se déclenche que lorsque les dates de passage t_k^{ref} et t_k^{div} sont détectées et calculées. Le modèle du CPF possède une file d'attente événementielle pour réaliser la zone morte du comparateur de phase. Lorsque deux événements consécutifs, présents dans la file, possèdent un intervalle temporel inférieur au temps minimal de propagation du CPF, ils sont retirés de la file d'attente.

2.2.1.2 Modèle proposé par Perrott

Le modèle de Michael Henderson Perrott[37] est un modèle linéaire de synthétiseur de fréquence type 2 à rapport de division dynamique, piloté par un modulateur $\Sigma\Delta$. La justification du modèle bouclé temporel mixte et linéaire de la figure 2.35 est obtenue en considérant que le comparateur phase/fréquence reste dans sa zone linéaire en présence des sources de bruit des éléments consécutifs, et pour des variations du rapport de division lorsque le synthétiseur est accroché.

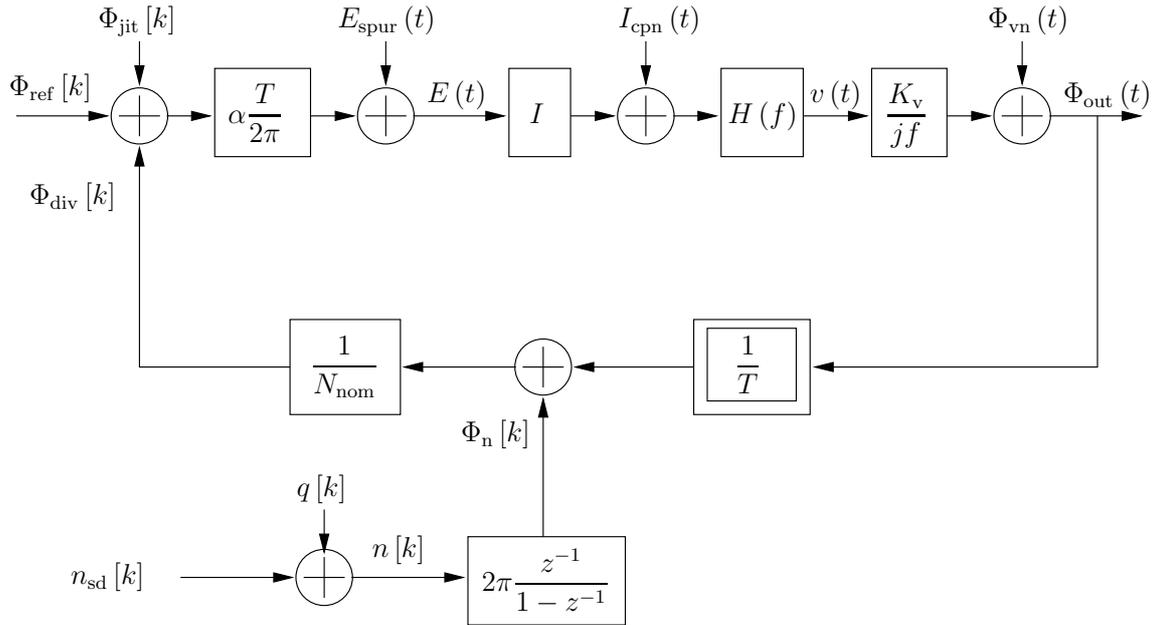
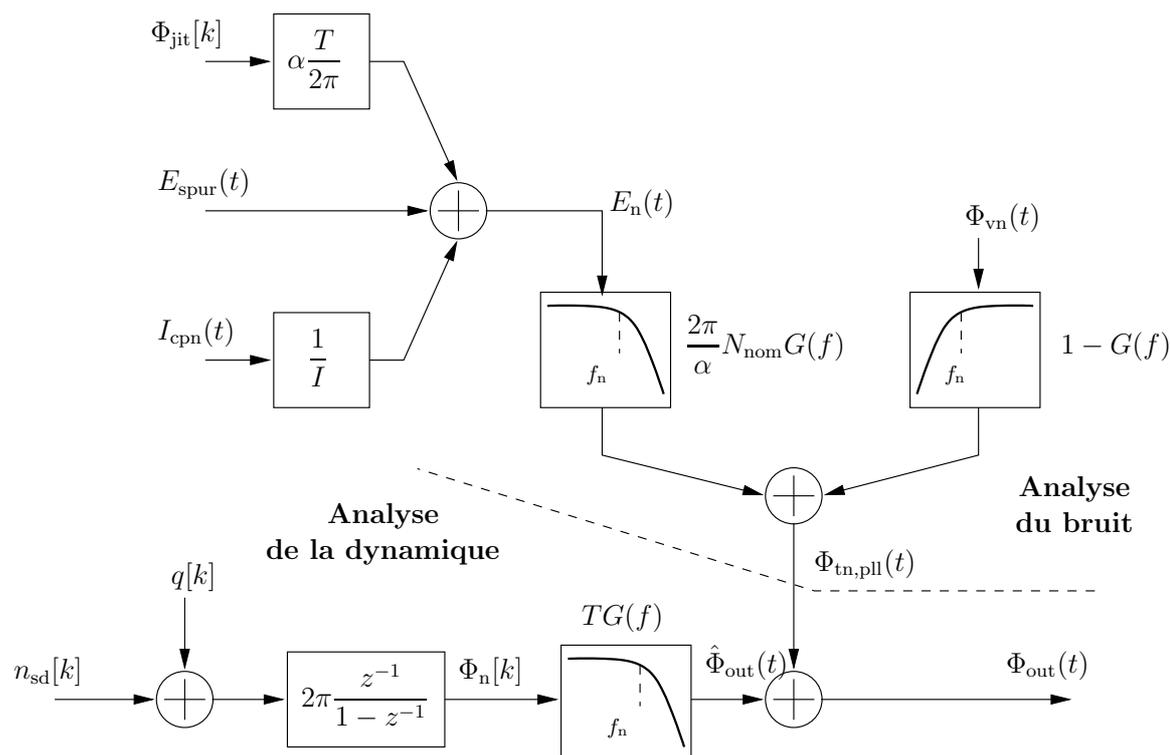


FIG. 2.35 – Modèle linéarisé d'un synthétiseur de fréquence $\Sigma\Delta$.

Les sources de bruit introduites dans le synthétiseur sont un bruit blanc ϕ_{jit} concernant le bruit des diviseurs de fréquence et de l'oscillateur local de référence, un signal carré de période T_{ref} et de rapport cyclique variable (suivant la valeur de la fréquence de fonctionnement du CPF) pour $E_{spur}(t)$ modélisant le déséquilibre produit dans le comparateur phase/fréquence, un bruit blanc traduisant le bruit de la pompe de charge $I_{cpn}(t)$, un bruit de densité spectrale en $1/f^2$ représentant le bruit de phase de l'OCT $\phi_{vn}(t)$ et enfin un bruit de quantification $q[k]$ dont la densité spectrale de puissance est déterminée par l'équation (2.70).

Comme tous les éléments sont considérés linéaires, le modèle bouclé de la figure précédente est en fait dérivé pour obtenir le modèle de la figure 2.36, prenant en compte les différentes fonctions de transfert de bruit et la variation dynamique du rapport de division vue à l'entrée du modulateur $\Sigma\Delta$ $n_{sd}[k]$.

FIG. 2.36 – Modèle paramétré d'un synthétiseur de fréquence $\Sigma\Delta$.

Les différentes fonctions de transfert de bruit, comme celle correspondant à la modulation du rapport de division, sont détaillées suivant une seule et même fonction de transfert $G(f)$, simplifiant ainsi les calculs du modèle linéaire ; cette dernière fonction est donnée par

$$G(f) = \frac{A(f)}{1 + A(f)}, \quad (2.75)$$

avec $A(f)$ la fonction de transfert en boucle ouverte correspondant à l'équation (2.40).

2.2.1.3 Modèle proposé par Manganaro

Le modèle présenté dans la référence bibliographique [38] se focalise sur l'aide à la conception circuit de synthétiseurs de fréquence à rapport de division entier lorsque ceux-ci sont utilisés pour générer des signaux d'horloge à faible jigue de phase. Ce modèle est développé dans l'interface de travail Matlab/simulink et l'effort de modélisation est basé sur la description fine des oscillateurs composant le synthétiseur.

Le bruit de phase $S_{\varphi_{\text{ref}}}$ de l'oscillateur local est décrit par un modèle empirique construit avec un générateur discret de bruit blanc suivi de filtres à temps continu mis en cascade pour approximer le gabarit fréquentiel du bruit de phase fourni par les données constructeurs tel que représenté à la figure 2.37.

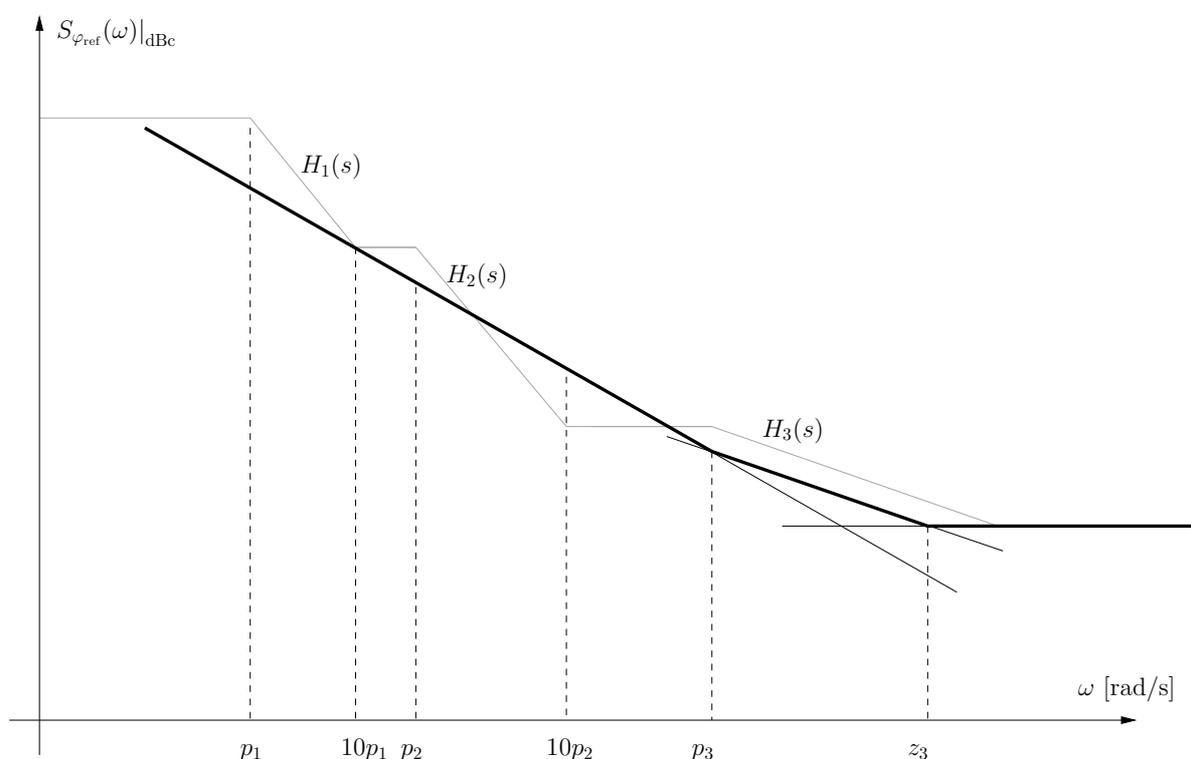


FIG. 2.37 – Approximation du gabarit du bruit de phase de l'oscillateur local.

L'oscillateur local est caractérisé par la pulsation de sa composante fondamentale ω_{ref} , par un bruit $\tilde{n}_{\text{ref}}(t)$ dont la densité spectrale de puissance est déterminée par le spectre précédemment décrit. L'expression de la tension de sortie est donnée par l'équation

$$v_{\text{ref}}(t) = v_{\text{ref}0} + v_{\text{ref}0} \text{ hyst} [\cos(\omega_{\text{ref}}t + n_{\text{ref}}(t))] \quad (2.76)$$

où hyst est une fonction hystérésis fournissant une tension ± 1 .

L'argument $\omega_{\text{ref}}t$ de la fonction $\cos()$ est en fait modélisé par une fonction en dents de scie pour éviter les erreurs numériques lorsque le temps t de simulation augmente. En effet le terme $\omega_{\text{ref}}t$ devient de plus en plus prédominant face au terme $\tilde{n}_{\text{ref}}(t)$ en cours de simulation, et, suivant la précision du simulateur, le terme de bruit peut devenir invisible face à la fonction monotone et croissante $\omega_{\text{ref}}t$. La modélisation de l'oscillateur local sous la forme d'un schéma bloc est montrée à la figure 2.38.

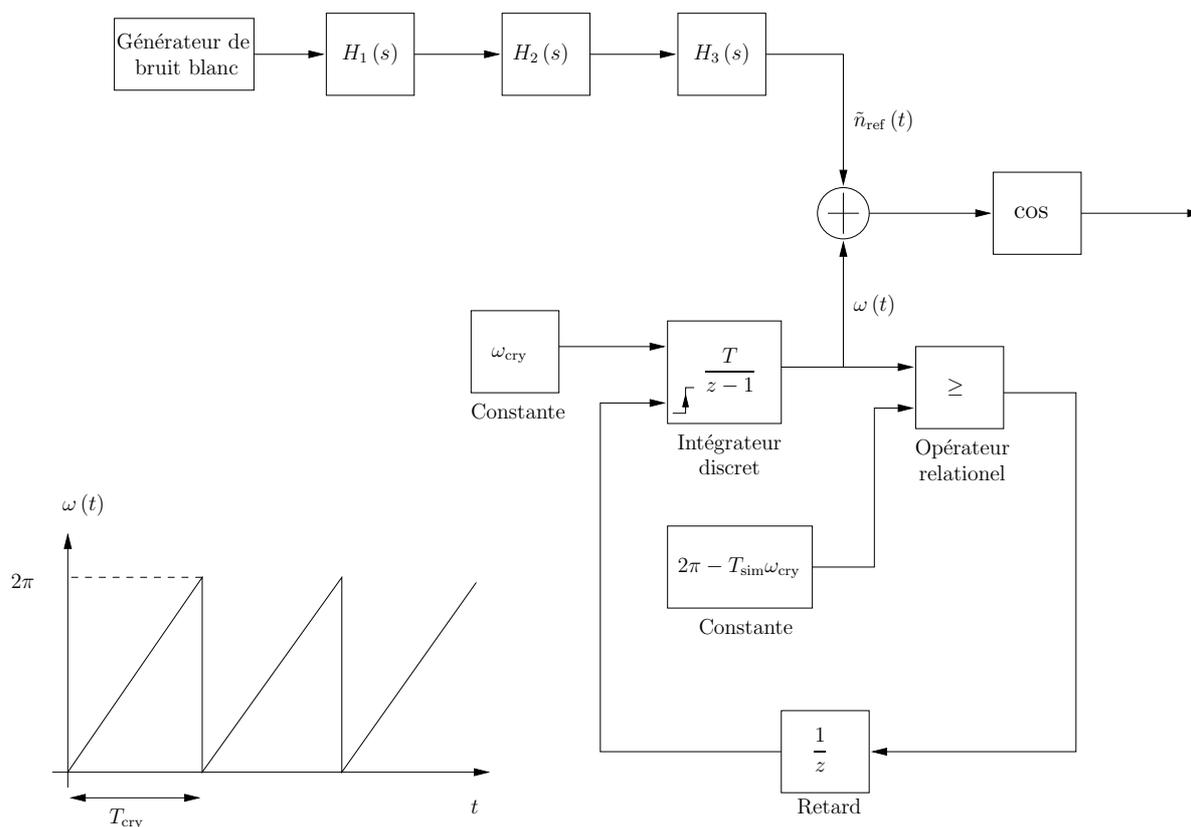


FIG. 2.38 – Schéma bloc du modèle de l'oscillateur local.

Enfin, la tension de sortie de l'oscillateur contrôlé en tension est donnée par l'expression

$$y_s(t) = A \cos \left(\omega_0 t + \int_{-\infty}^t F_{\text{NL}} (u_3(\tau) + \tilde{n}_{\text{vco}}(\tau)) d\tau \right), \quad (2.77)$$

avec F_{NL} une caractéristique non-linéaire et $n_{\text{vco}}(t)$, un bruit blanc dont la puissance est déterminée par les caractéristiques de l'élément résonnant constituant l'oscillateur.

2.2.2 Modèle proposé

Le modèle de synthétiseur de fréquence proposé est un système non-linéaire dynamique et hybride, c'est à dire constitué de sous-systèmes discrets, continus et événementiels. La vue générale du modèle sous la forme d'un schéma bloc est montrée à la figure 2.39.

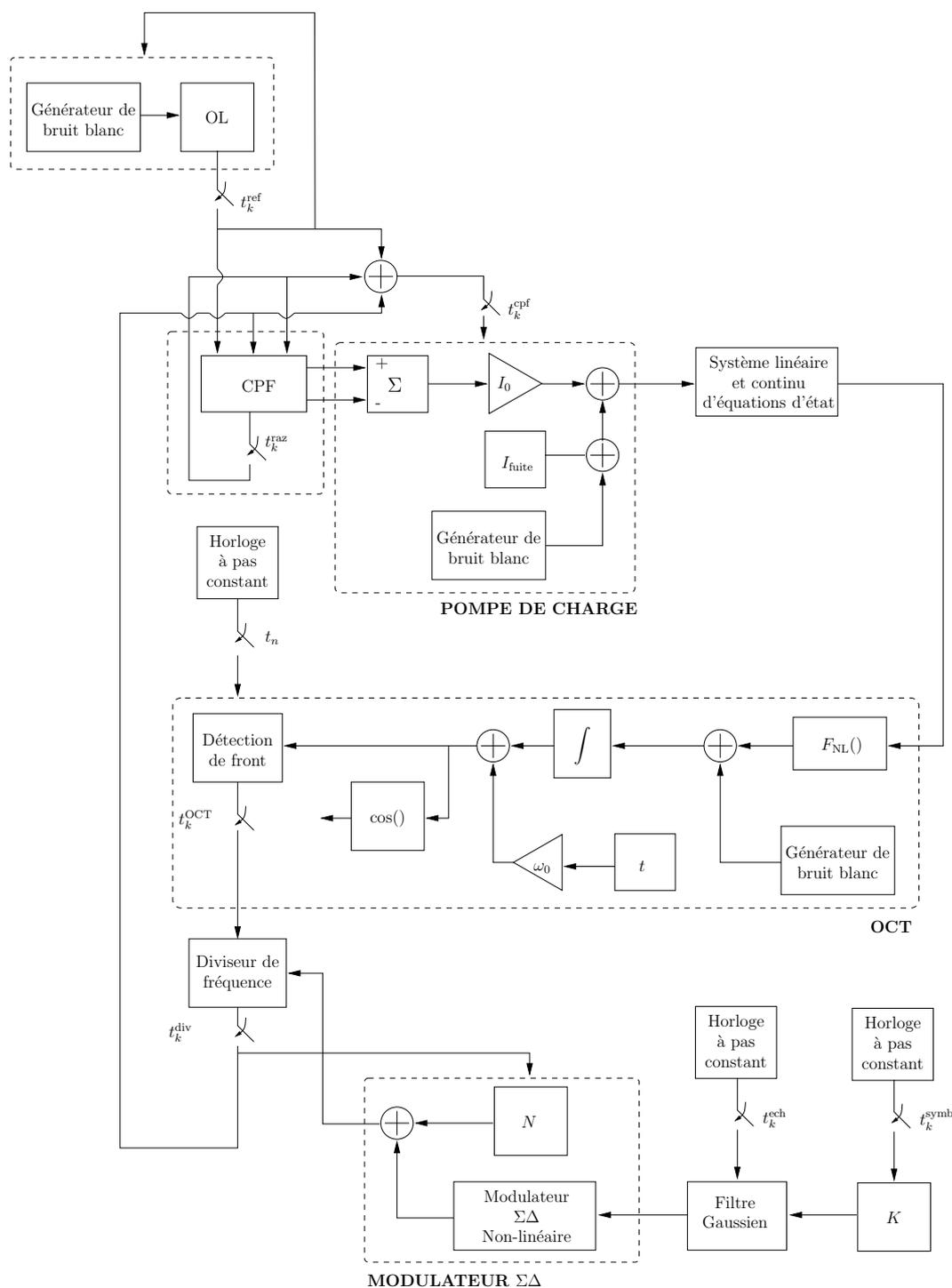


FIG. 2.39 – Schéma bloc du modèle proposé.

2.2.2.1 Comparateur Phase/Fréquence trois états

Le modèle du CPF est un modèle discret et séquentiel déclenché aux événements correspondant aux dates de fronts t_k^{ref} et t_k^{div} respectivement, de l'oscillateur local et du diviseur de retour. Le modèle idéal est construit à partir du synopsis de fonctionnement présenté à la figure 2.4 et l'algorithme de résolution est le suivant :

si t_k^{ref} alors si $(\text{UP}(t_{k-1}^{\text{cpf}}) \text{ et } \text{DOWN}(t_{k-1}^{\text{cpf}})) = 0$ alors $\text{UP}(t_k^{\text{cpf}}) = 1$ et $\text{DOWN}(t_k^{\text{cpf}}) = 0$ si $(\text{UP}(t_{k-1}^{\text{cpf}}) = 1 \text{ et } \text{DOWN}(t_{k-1}^{\text{cpf}}) = 0)$ alors $\text{UP}(t_k^{\text{cpf}}) = 1$ et $\text{DOWN}(t_k^{\text{cpf}}) = 0$ si $(\text{UP}(t_{k-1}^{\text{cpf}}) = 0 \text{ et } \text{DOWN}(t_{k-1}^{\text{cpf}}) = 1)$ alors $\text{UP}(t_k^{\text{cpf}}) = 0$ et $\text{DOWN}(t_k^{\text{cpf}}) = 0$ si t_k^{div} alors si $(\text{UP}(t_{k-1}^{\text{cpf}}) \text{ et } \text{DOWN}(t_{k-1}^{\text{cpf}})) = 0$ alors $\text{UP}(t_k^{\text{cpf}}) = 0$ et $\text{DOWN}(t_k^{\text{cpf}}) = 1$ si $(\text{UP}(t_{k-1}^{\text{cpf}}) = 1 \text{ et } \text{DOWN}(t_{k-1}^{\text{cpf}}) = 0)$ alors $\text{UP}(t_k^{\text{cpf}}) = 0$ et $\text{DOWN}(t_k^{\text{cpf}}) = 0$ si $(\text{UP}(t_{k-1}^{\text{cpf}}) = 0 \text{ et } \text{DOWN}(t_{k-1}^{\text{cpf}}) = 1)$ alors $\text{UP}(t_k^{\text{cpf}}) = 0$ et $\text{DOWN}(t_k^{\text{cpf}}) = 1$
--

FIG. 2.40 – Algorithme de résolution du CPF idéal.

Les dates t_k^{cpf} correspondent aux dates où évoluent les valeurs discrètes UP et DOWN et peuvent se noter comme l'union des dates t_k^{ref} et t_k^{div} ,

$$t_k^{\text{cpf}} = t_k^{\text{ref}} \cup t_k^{\text{div}}. \quad (2.78)$$

Comme nous l'avons vu dans la section 2.1.2, le fonctionnement de la pompe de charge implique une zone morte au point d'équilibre, et les dispositifs à bascules D sont généralement équipés d'un élément retard sur leurs entrées de remise à zéro tel que montré à la figure 2.41 pour éviter ce phénomène.

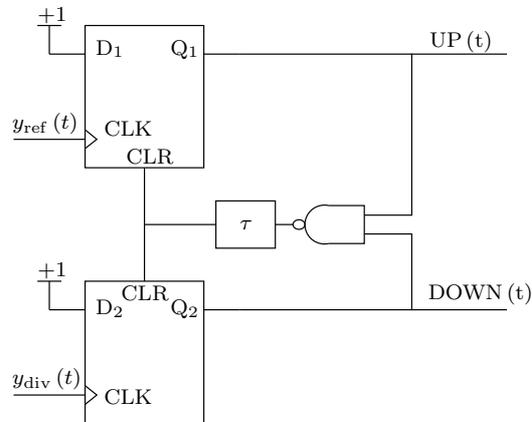


FIG. 2.41 – Introduction d'un élément retard sur les entrées de remise à zéro.

La modélisation de cette remise à zéro retardée, peut se faire en introduisant un calcul de dates de remise à zéro, directement dans l'algorithme précédent :

<pre> si t_k^{ref} alors si $(\text{UP}(t_{k-1}^{\text{cpf}}) \text{ et } \text{DOWN}(t_{k-1}^{\text{cpf}})) = 0$ alors $\text{UP}(t_k^{\text{cpf}}) = 1$ et $\text{DOWN}(t_k^{\text{cpf}}) = 0$ si $(\text{UP}(t_{k-1}^{\text{cpf}}) = 1 \text{ et } \text{DOWN}(t_{k-1}^{\text{cpf}}) = 0)$ alors $\text{UP}(t_k^{\text{cpf}}) = 1$ et $\text{DOWN}(t_k^{\text{cpf}}) = 0$ si $(\text{UP}(t_{k-1}^{\text{cpf}}) = 0 \text{ et } \text{DOWN}(t_{k-1}^{\text{cpf}}) = 1)$ alors $t_k^{\text{raz}} = t_k^{\text{cpf}} + \tau$ si t_k^{div} alors si $(\text{UP}(t_{k-1}^{\text{cpf}}) \text{ et } \text{DOWN}(t_{k-1}^{\text{cpf}})) = 0$ alors $\text{UP}(t_k^{\text{cpf}}) = 0$ et $\text{DOWN}(t_k^{\text{cpf}}) = 1$ si $(\text{UP}(t_{k-1}^{\text{cpf}}) = 1 \text{ et } \text{DOWN}(t_{k-1}^{\text{cpf}}) = 0)$ alors $t_k^{\text{raz}} = t_k^{\text{cpf}} + \tau$ si $(\text{UP}(t_{k-1}^{\text{cpf}}) = 0 \text{ et } \text{DOWN}(t_{k-1}^{\text{cpf}}) = 1)$ alors $\text{UP}(t_k^{\text{cpf}}) = 0$ et $\text{DOWN}(t_k^{\text{cpf}}) = 1$ si t_k^{raz} alors $\text{UP}(t_k^{\text{cpf}}) = 0$ et $\text{DOWN}(t_k^{\text{cpf}}) = 0$ </pre>
--

FIG. 2.42 – Algorithme de résolution du CPF avec remise à zéro retardée.

Dans ce cas, les dates t_k^{cpf} se notent

$$t_k^{\text{cpf}} = t_k^{\text{ref}} \cup t_k^{\text{div}} \cup t_k^{\text{raz}}. \quad (2.79)$$

2.2.2.2 Pompe de charge

La pompe de charge est modélisée par la simple opération discrète

$$i_{\text{cp}}(t_k^{\text{cpf}}) = I_0 \left(\text{UP}(t_k^{\text{cpf}}) + \text{DOWN}(t_k^{\text{cpf}}) \right) + I_{\text{fuite}} + \tilde{n}_{i_{\text{cp}}}(t_k^{\text{cpf}}), \quad (2.80)$$

avec $i_{\text{cp}}(t_k^{\text{cpf}})$ le courant variable en sortie de la pompe de charge, I_0 le courant maximal de la pompe de charge, $\text{UP}(t_k^{\text{cpf}})$ et $\text{DOWN}(t_k^{\text{cpf}})$ les signaux de commande issus du comparateur phase/fréquence, I_{fuite} un courant de fuite constant et $\tilde{n}_{i_{\text{cp}}}(t_k^{\text{cpf}})$ un bruit blanc gaussien.

2.2.2.3 Filtre de boucle

Un filtre d'ordre n linéaire défini par une fonction de transfert dans le plan de Laplace, peut s'écrire sous la forme d'une équation différentielle temporelle linéaire d'ordre n . Cette équation peut ensuite se décomposer sous la forme d'un système linéaire et invariant dans le temps (SLIT) du premier ordre. Une fois la mise en forme effectuée, le filtre se résout

par intégration numérique du système général d'équations d'état continues temporelles

$$\begin{aligned}\vec{y}(t) &= [c] \vec{x}(t) + [d] \vec{u}(t) \\ \frac{d\vec{x}(t)}{dt} &= [a] \vec{x}(t) + [b] \vec{u}(t).\end{aligned}$$

Le vecteur $\vec{y}(t)$ correspond au vecteur solution des grandeurs du premier ordre, le vecteur $\vec{u}(t)$ correspond au vecteur des entrées, $\vec{x}(t)$ est le vecteur résultat des dérivées de l'état continu et les coefficients de la matrice $[a, b; c, d]$ sont les paramètres issus de la mise en forme de l'équation originale en système d'équations du premier ordre.

2.2.2.4 Représentation évènementielle des oscillateurs[39]

2.2.2.4.1 Référence fixe

Un oscillateur de pulsation constante ω_{ref} peut-être décrit par un modèle temporel et évènementiel dont les instants de transitions sont définis par la suite

$$t_{k+1}^{\text{ref}} = t_k^{\text{ref}} + T_{\text{ref}}, \quad (2.81)$$

avec $T_{\text{ref}} = 2\pi/\omega_{\text{ref}}$ la période de l'oscillateur et t_k^{ref} les dates de passage à zéro associées à un front montant ou descendant. L'équation (2.81) permet de modéliser les signaux d'horloge utilisés dans les circuits numériques tel que représenté par la figure 2.43.

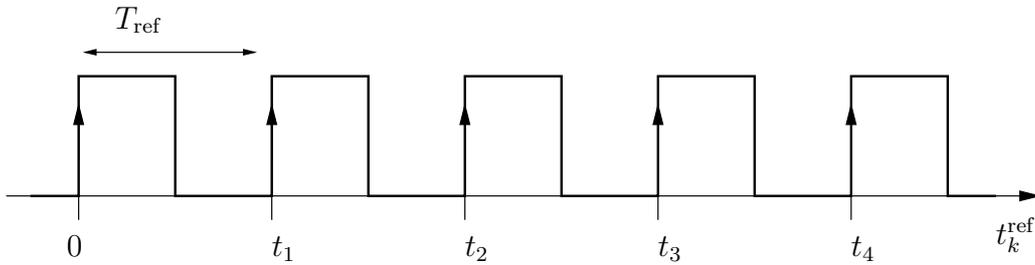


FIG. 2.43 – Chronogramme d'un signal d'horloge non modulé.

2.2.2.4.2 Référence modulée en phase

Lorsqu'un oscillateur est modulé en phase d'une manière continue, l'expression de l'angle est donnée par $\Theta_{\text{ref}}(t) = \omega_{\text{ref}}t + \varphi_{\text{ref}}(t)$, où $\varphi_{\text{ref}}(t)$ est la position angulaire instantanée. En considérant ω_{ref} constant et une phase variable entre -2π et 2π , les dates de passage à zéro sur un front donné, correspondant à l'angle $\Theta_{\text{ref}}(t)$ précédemment décrit,

se calculent par les expressions

$$t_{k+1}^{\text{ref}} = t_k^{\text{ref}} + T_{\text{ref}}, \quad (2.82)$$

$$t_{k+1}^{\text{ref}'} = t_k^{\text{ref}} + T_{\text{ref}} + \Delta t_{k+1}^{\text{ref}}. \quad (2.83)$$

La variation de la date de passage à zéro $\Delta t_{k+1}^{\text{ref}}$ est mise en relation avec la valeur de la phase φ_{ref} à l'instant t_k^{ref} par l'expression

$$\Delta t_k^{\text{ref}} = \frac{T_{\text{ref}}}{2\pi} \varphi(t_k^{\text{ref}}), \quad (2.84)$$

avec $\varphi(t_k^{\text{ref}}) \in]-2\pi; 2\pi[$.

Pour réaliser un oscillateur bruité en phase à partir de ce modèle, la valeur de $\varphi(t_k^{\text{ref}})$ sera affectée par une variable aléatoire gaussienne limitée en excursion à l'intervalle $]-2\pi; 2\pi[$, de moyenne nulle et de variance σ_{ref} .

Les instants t_k^{ref} sont les dates de transitions d'un oscillateur fixe et que les dates $t_k^{\text{ref}'}$ sont les dates correspondantes à la transition modulée. La réalisation des équations (2.82) et (2.83) implique donc que le nombre d'événements produits sur un intervalle de temps donné est égal au nombre d'événements produits par le modèle de la référence fixe décrit par l'équation (2.81), comme illustré à la figure 2.44.

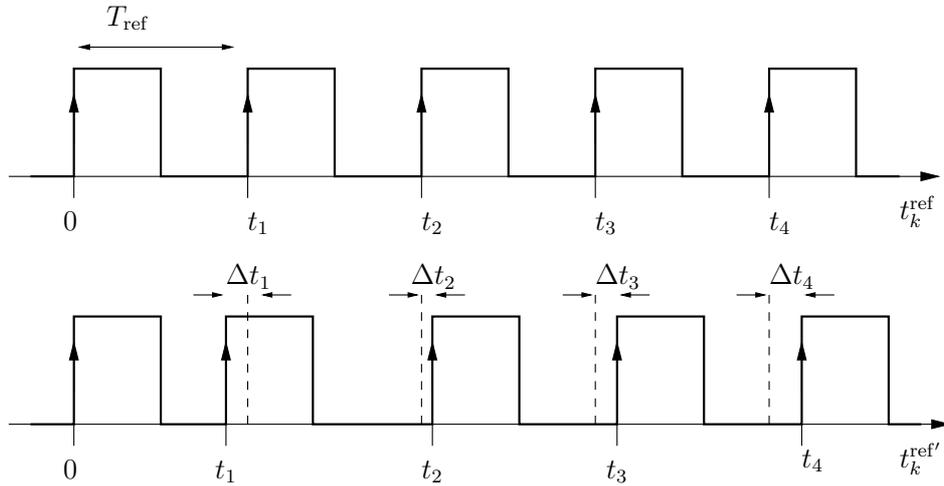


FIG. 2.44 – Chronogramme d'un signal d'horloge modulé en phase.

Ce modèle est donc limité à la description d'oscillateurs caractérisés par une jigue de phase périodique.

2.2.2.4.3 Référence modulée en fréquence

Lorsqu'un oscillateur est modulé en fréquence, l'expression de l'angle se note

$$\Theta_{\text{ref}}(t) = \int_0^t (\omega_{\text{ref}} + \Delta\omega(\tau)) d\tau + \Theta_{\text{ref}0}, \quad (2.85)$$

avec $\Delta\omega(\tau)$ la variation instantanée de la pulsation.

Les dates de transition d'un tel oscillateur se calculent

$$t_{k+1}^{\text{ref}''} = t_k^{\text{ref}''} + T_{\text{ref}} + j_k^{\text{ref}}, \quad (2.86)$$

où j_k^{ref} traduit l'écart temporel appliqué à chaque date $t_k^{\text{ref}''}$. Pour modéliser un oscillateur changeant de fréquence de fonctionnement de cycle à cycle, cet écart correspond alors à

$$j_k^{\text{ref}} = \frac{1}{\Delta F(t_k^{\text{ref}''})}, \quad (2.87)$$

avec $\Delta F()$ la variation de fréquence discrète appliquée à l'instant $t_k^{\text{ref}''}$.

En affectant la valeur de j_k^{ref} à une variable aléatoire gaussienne de moyenne nulle et de variance σ_{ref} très faible face à la période T_{ref} , ce modèle permet donc de caractériser des variations aléatoires des instants de transition à long terme des oscillateurs (jigage de phase absolue) ; en effet le nombre de cycles produits par l'équation (2.86) sur un intervalle temporel donné, n'est pas forcément égal au nombre de cycles produits par un oscillateur de période fixe (cf figure 2.45).

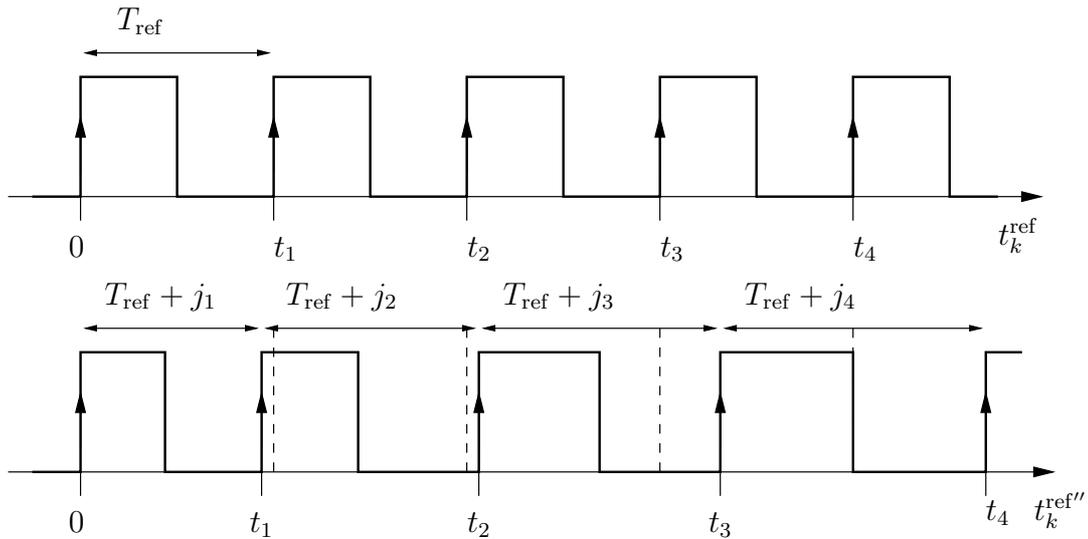


FIG. 2.45 – Chronogramme d'un signal d'horloge modulé en fréquence.

2.2.2.5 Diviseurs de fréquence

Les diviseurs de fréquence, dans un environnement de modélisation événementiel, peuvent être réalisés par des compteurs d'événements. A chaque fois qu'un modèle de diviseur de fréquence est activé, un compteur interne au modèle est incrémenté et lorsque celui-ci arrive à la valeur finale correspondante au rapport de division souhaité, un événement est alors généré à la sortie du diviseur de fréquence.

La relation analytique donnant la valeur de la date de changement d'état du diviseur de fréquence de retour, lorsque celui-ci est idéalement représenté par un rapport de division N fixe et activé par une date de transition t_k^{oct} provenant de l'oscillateur contrôlé, est donnée par l'expression

$$t_{k+1}^{\text{div}} = t_k^{\text{div}} + \sum_{i=kN+1}^{(k+1)N} t_i^{\text{oct}} - t_{i-1}^{\text{oct}}. \quad (2.88)$$

Le rapport de division pourra être considéré comme dynamiquement mis à jour aux instants t_k^{div} et un diviseur de fréquence non-idéal, possédant un temps de propagation constant de valeur τ^{div} sera modélisé par la date de transition

$$t_{k+1}^{\text{div}} = t_k^{\text{div}} + \tau^{\text{div}} + \sum_{i=kN(t_k^{\text{div}})+1}^{(k+1)N(t_k^{\text{div}})} t_i^{\text{oct}} - t_{i-1}^{\text{oct}}. \quad (2.89)$$

2.2.2.6 Oscillateur Contrôlé en Tension

Le modèle de l'oscillateur contrôlé en tension est réalisé par un modèle discret, résolu à pas constant, qui calcule la valeur de la tension de sortie de l'oscillateur et les dates de passage à zéro de celle-ci. La période de résolution T_{sampl} du modèle OCT, définit les dates de calcul données par

$$t_{n+1} = t_n + T_{\text{sampl}}. \quad (2.90)$$

2.2.2.6.1 Equations régulières

La tension de sortie de la fréquence porteuse est déterminée par l'expression

$$y_s(t_n) = \cos(\Theta_s(t_n)) \quad (2.91)$$

$$= \cos(\omega_0 t_n + \varphi_s(t_n)). \quad (2.92)$$

avec $\omega_0 = 2\pi f_0$ la pulsation libre, t_n la suite des valeurs du temps retournées par le simulateur, et $\varphi_s(t_n)$ la phase discrétisée de l'oscillateur, caractérisée dans un domaine continu par l'expression (2.20).

La résolution de l'intégrale temporelle est réalisée selon la méthode des trapèzes, et la valeur de la phase interpolée à l'instant t_n est calculée par la formule

$$\varphi_s(t_n) = \varphi_s(t_{n-1}) + \frac{h}{2} [F_{\text{NL}}(u_3(t_{n-1}) + n_s(t_{n-1})) + F_{\text{NL}}(u_3(t_n) + n_s(t_n))] \quad (2.93)$$

avec $u_3(t_n)$ la tension de commande discrétisée issue du modèle continu du filtre de boucle, $n_s(t_n)$ un échantillon de bruit blanc gaussien et h le pas d'intégration tel que $h = t_n - t_{n-1} = T_{\text{sampl}}$.

Le bruit blanc $n_s(t)$, caractérisé par une variance σ_s et placé en amont de l'intégrateur discret, fournit une décroissance en $1/f^2$ concernant le tracé du spectre du bruit de phase de $\varphi_s(t)$ tel que représenté à la figure 2.46.

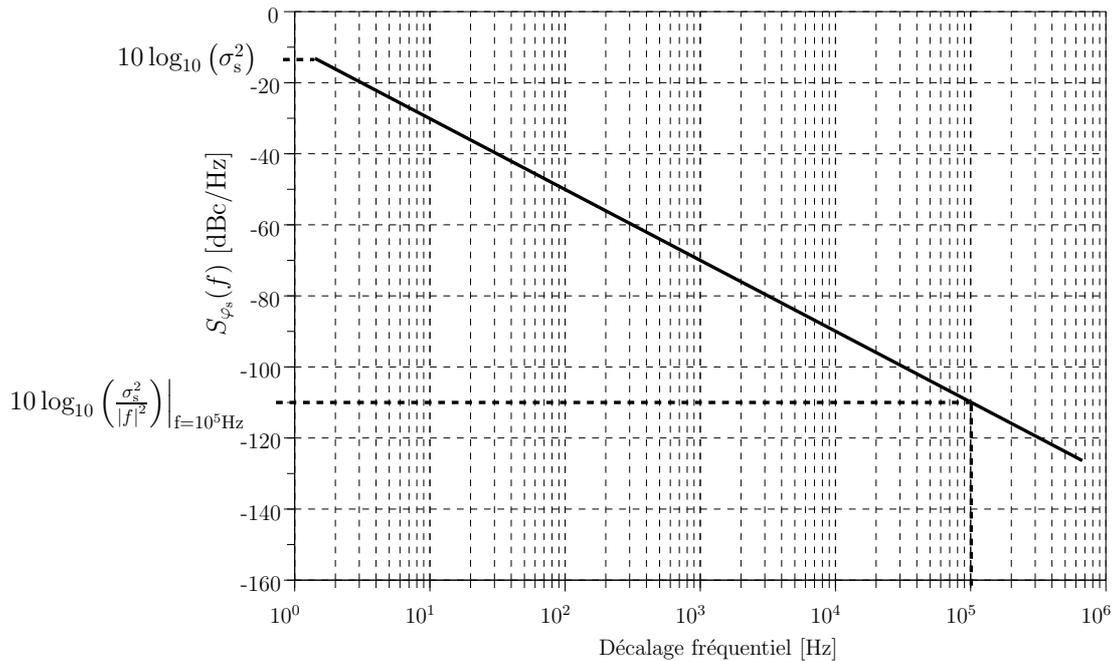


FIG. 2.46 – Allure du bruit de phase.

Le calcul de la valeur de la variance σ_s se fait pour une valeur de la densité spectrale du bruit de phase de l'oscillateur, exprimée en dBc/Hz, à une fréquence donnée telle que

$$S_{\varphi_s}(f)|_{\text{dBc/Hz}} = 10 \log_{10} \left(\frac{\sigma_s^2}{|f|^2} \right). \quad (2.94)$$

La fréquence choisie sera hors de la bande passante de boucle du synthétiseur de fréquence de façon à approximer au mieux l'influence du bruit de phase de l'oscillateur contrôlé en tension caractérisé en boucle ouverte.

La non-linéarité F_{NL} statique présente à l'entrée de l'OCT est caractérisée par la courbe tension/fréquence et s'exprime en rad/s/V. Elle sera dans la plupart des cas interpolée linéairement en cours de simulation, grâce aux données constructeur, ou alors grâce à une éventuelle mesure de la caractéristique tension/fréquence. Si le nombre de points relevés ou donnés par le constructeur ne suffit pas à une bonne approximation, la courbe pulsation/fréquence sera évaluée par spline cubique aux nombres de points souhaités avant interpolation pendant le processus de simulation.

Il est à noter que certaines caractéristiques tension/fréquence d'OCT peuvent être approximées par des fonctions non-linéaires continues[40], telle que la fonction

$$\frac{d\varphi_s(t)}{dt} = \alpha \tanh [\beta u_3(t)], \quad (2.95)$$

avec α et β des paramètres qui permettent d'ajuster la caractéristique modélisée à la caractéristique mesurée. Si une fonction continue peut être trouvée, elle allégera le temps de calcul du modèle OCT face une interpolation réalisée pendant la simulation.

2.2.2.6.2 Instants de transition

En général, les instants de transition peuvent se déterminer par le calcul des dates de passages de l'angle $\Theta_s(t_n)$ aux valeurs $k\pi$. Définissons la valeur $\Theta_s(t_k^{oct})$ comme étant la valeur de l'angle à détecter et t_k^{oct} la date de transition à calculer. Suivant le type de fonction modulo employée en sortie de l'oscillateur (sin ou cos) et suivant les fronts à calculer (front montant, front descendant, ou les deux), la date de départ est fixée par le passage de l'angle à la valeur $0, \pi/2, \pi$ ou $3\pi/2$ et les angles à détecter sont séparés par des écarts π ou 2π .

Par exemple, pour le cas d'une tension de sortie telle que définie par (2.92), la suite des valeurs $\Theta_s(t_k^{oct})$ donnant les fronts descendants est déterminée par l'expression

$$\Theta_s(t_k^{oct}) = \frac{\pi}{2} + \sum_{k=0}^{+\infty} k2\pi. \quad (2.96)$$

Le calcul des dates de passage t_k^{oct} de l'angle $\Theta_s(t_n)$ aux valeurs $\Theta_s(t_k^{oct})$ peut se faire en extrapolant la valeur $\Theta_s(t_{n+1})$ à l'instant t_n car la phase discrétisée $\varphi_s(t_n)$ calculée par (2.93) reste constante sur l'intervalle $[t_n; t_{n+1}]$.

Avec cette considération et l'aide de la figure 2.47, nous pouvons écrire l'égalité sui-

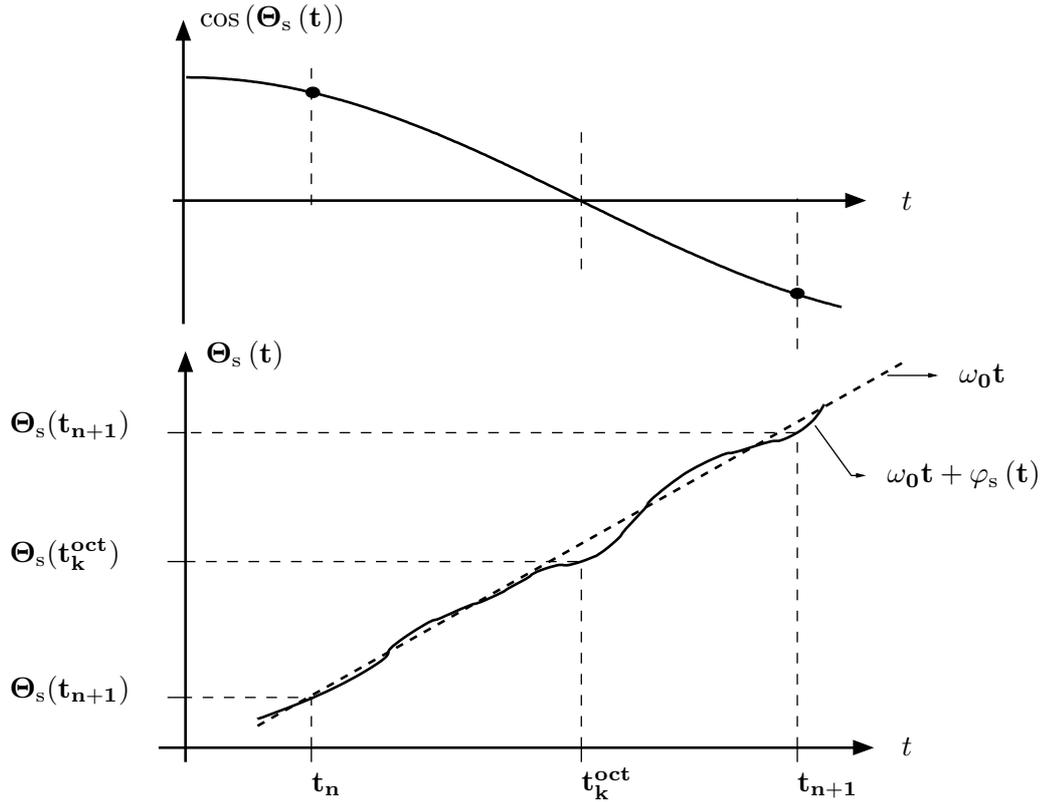


FIG. 2.47 – Calcul des instants de transition à la sortie de l'OCT.

vante

$$\frac{\Theta_s(t_{n+1}) - \Theta_s(t_n)}{t_{n+1} - t_n} = \frac{\Theta_s(t_k^{\text{oct}}) - \Theta_s(t_n)}{t_k^{\text{oct}} - t_n}. \quad (2.97)$$

De (2.97), la date t_k^{oct} se calcule par l'expression

$$t_k^{\text{oct}} = t_n + \frac{\Theta_s(t_k^{\text{oct}}) - \Theta_s(t_n)}{\Theta_s(t_{n+1}) - \Theta_s(t_n)} h. \quad (2.98)$$

Avec cette méthode d'intégration, le pas minimum de résolution du modèle OCT qui permet de déterminer la date de passage à zéro de l'oscillateur contrôlé, est donné pour $T_{\text{sampl}} = T_0/2$.

Une approximation plus large peut en fait être suggérée en considérant que la phase $\varphi_s(t)$ de l'oscillateur ne varie que significativement au rythme de la période de mise à jour du comparateur phase/fréquence T_{ref} et en tenant compte du calcul des dates de passage à zéro du diviseur de fréquence de retour (cf figure 2.48).

La grandeur de sortie du diviseur de fréquence, idéalement considérée sinusoïdale par l'équation (2.24), possède les dates de passage à zéro t_k^{div} qui se déterminent à partir de

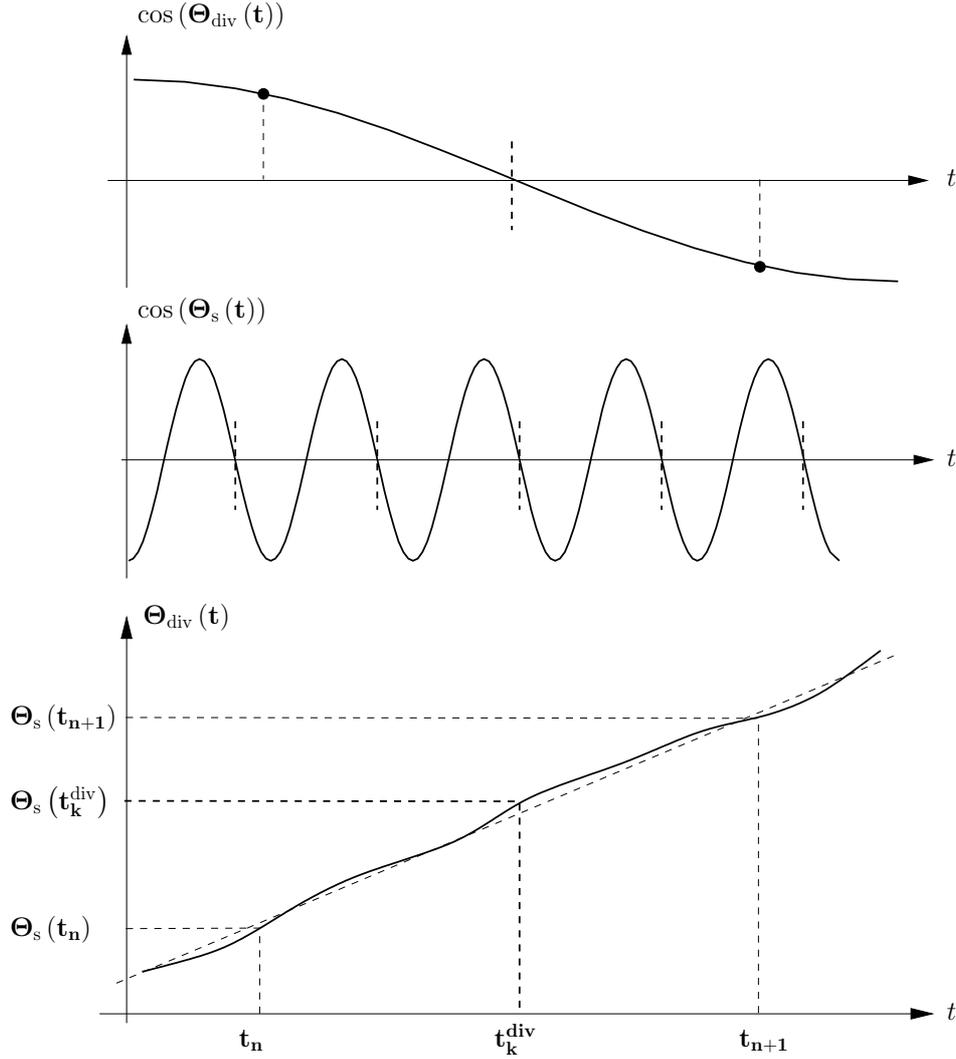


FIG. 2.48 – Calcul des instants de transition à la sortie du diviseur de fréquence.

Θ_s par la suite

$$\Theta_s(t_k^{\text{div}}) = \frac{\pi}{2} + \sum_{k=0}^{+\infty} k2\pi N(t_k^{\text{div}}), \quad (2.99)$$

avec $N(t_k^{\text{div}})$ la valeur du rapport de division.

En appliquant la même égalité que dans (2.97), les dates t_k^{div} se calculent selon

$$t_k^{\text{div}} = t_n + \frac{\Theta_s(t_k^{\text{div}}) - \Theta_s(t_n)}{\Theta_s(t_{n+1}) - \Theta_s(t_n)} h. \quad (2.100)$$

Le pas minimum de résolution du modèle OCT qui permet de déterminer la date de passage à zéro du diviseur de fréquence de retour est fixé à $T_{\text{sampl}} = T_{\text{ref}}/2$.

2.2.2.7 Modulateur $\Sigma\Delta$ du troisième ordre

Les modulateurs $\Sigma\Delta$, tout comme les diviseurs de retour, sont périodiquement mis à jour au rythme des dates de passages à zéro du diviseur de retour t_k^{div} .

Le modulateur $\Sigma\Delta$ modélisé est un modulateur du troisième ordre et assure la stabilité du dispositif et une diminution du bruit de quantification aux basses fréquences. Il est constitué de modulateurs du premier ordre représentés par le schéma bloc de la figure 2.49.

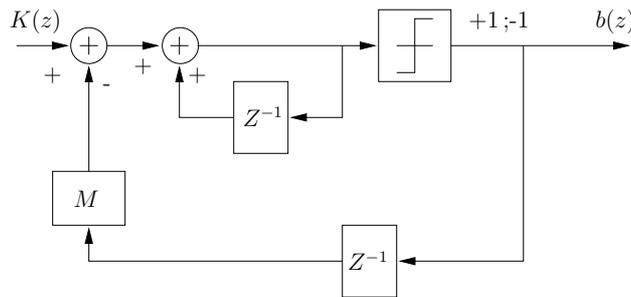


FIG. 2.49 – Modèle du modulateur $\Sigma\Delta$ du 1^{er} ordre.

Le quantificateur utilisé est un comparateur de signe qui est réalisé par la non-linéarité

$$F_{\text{NL}}(x) = \begin{cases} 1 & \text{si } x \geq 0 \\ -1 & \text{si } x < 0. \end{cases}$$

Le modèle complet du modulateur du troisième ordre employé est illustré sur le schéma bloc de la figure 2.50.

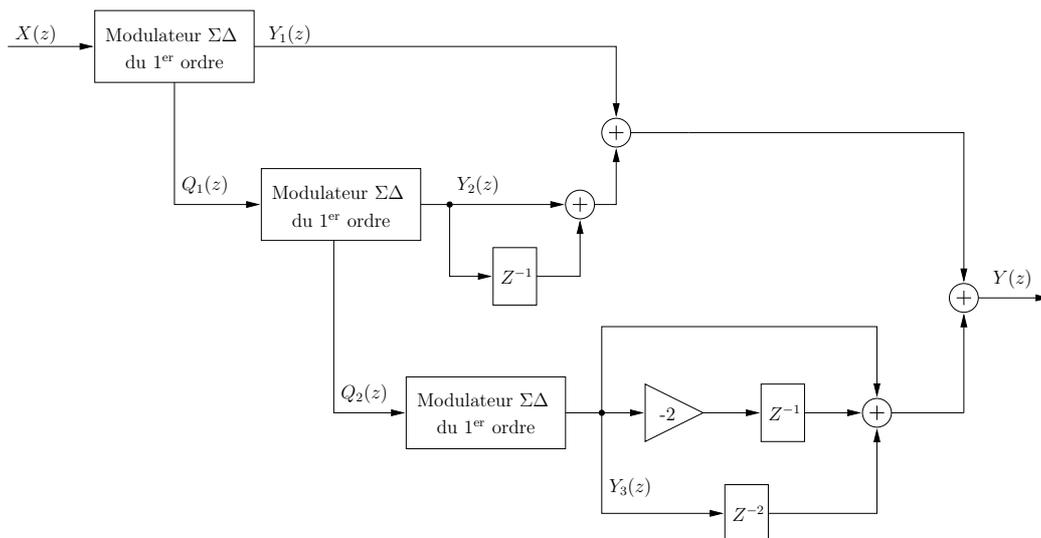


FIG. 2.50 – Schéma bloc du modèle du modulateur $\Sigma\Delta$ du 3^{ème} ordre.

2.2.3 Simulation d'un synthétiseur à rapport de division entier

Afin de mettre en œuvre le modèle proposé et détailler les différentes opérations réalisées après simulation pour obtenir les densités spectrales de puissance et la densité de probabilité de la jigue de phase à partir de la forme temporelle de la sortie de l'OCT, nous présentons dans cette section, un exemple pratique de réalisation de synthétiseur de fréquence à rapport de division entier[41] dont le circuit est représenté à la figure 2.51.

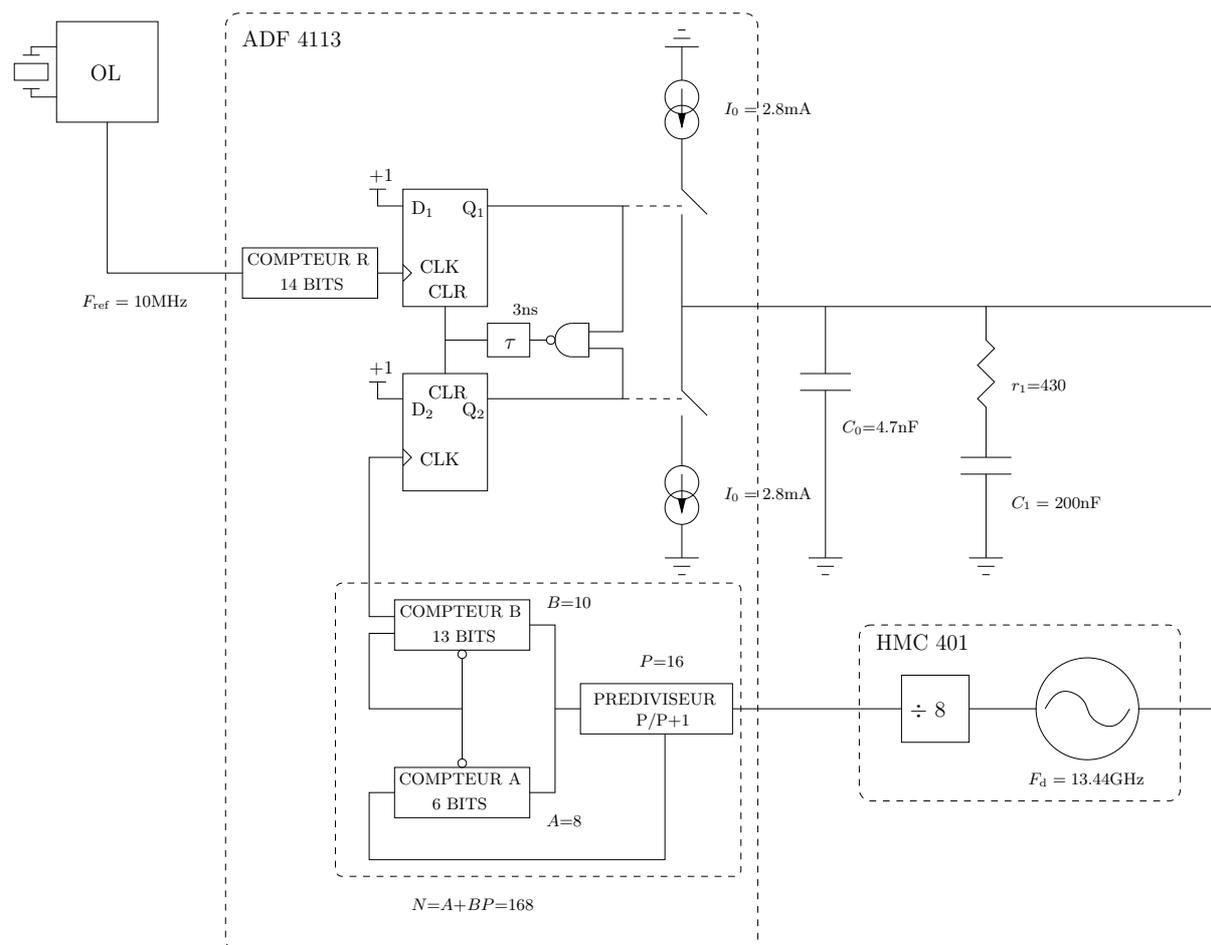


FIG. 2.51 – Circuit synthétiseur de fréquence à rapport de division entier à 13GHz.

Ce synthétiseur est construit avec un circuit intégré[42] possédant les éléments comparateur/phase fréquence, pompe de charge et diviseur de retour et avec un oscillateur contrôlé en tension[43] délivrant une fréquence porteuse autour de 13GHz et disposant dans son boîtier d'un diviseur de fréquence à rapport de division fixe $\div 8$ dont la sortie est connectée à l'entrée du diviseur de retour du circuit intégré.

Cet oscillateur est caractérisé par la non-linéarité tension/fréquence représentée à la figure 2.52.

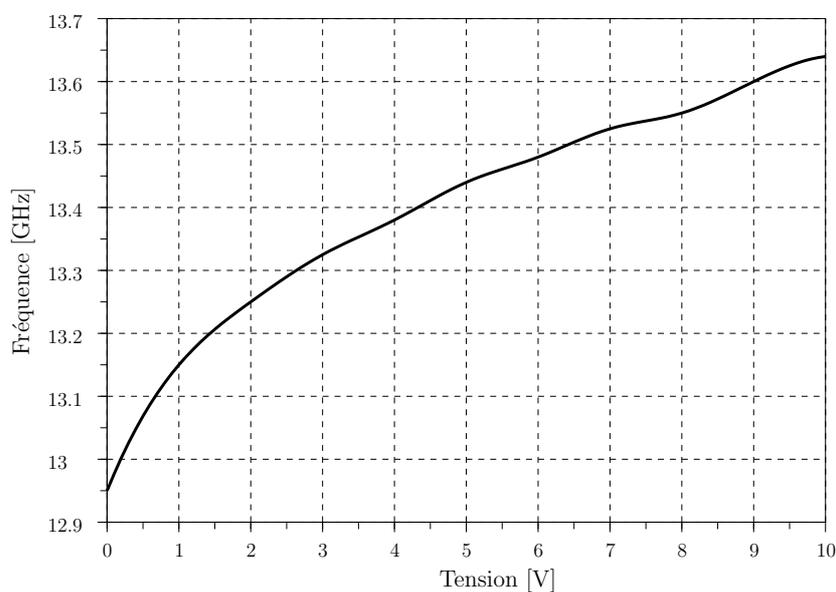


FIG. 2.52 – Non-linéarité de l'OCT.

La valeur de la variance de la source du bruit blanc du modèle OCT est calculée pour obtenir un bruit de phase de -85 dBc/Hz à 10 kHz de la porteuse (suivant les données constructeur) et la densité spectrale du bruit de phase du modèle OCT simulé en boucle ouverte est donnée à la figure 2.53.

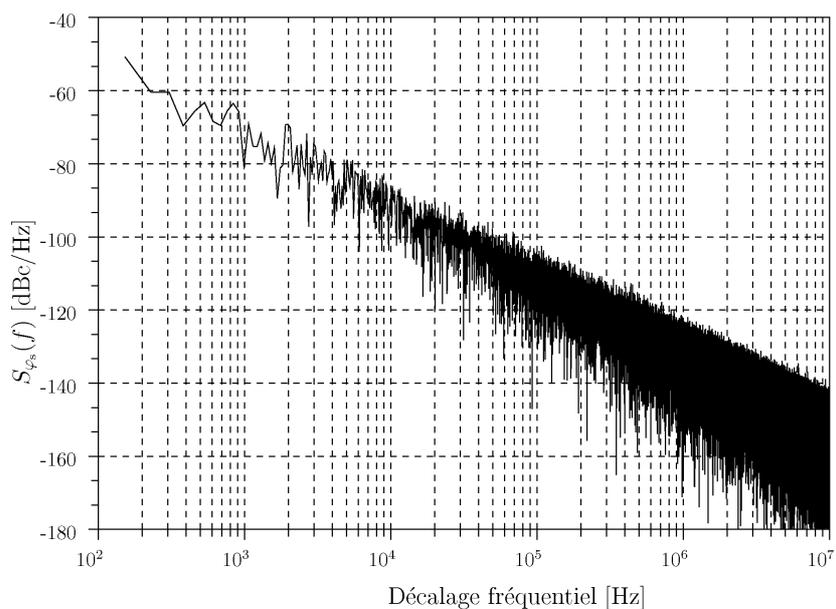


FIG. 2.53 – Spectre du bruit de phase du modèle OCT.

L'oscillateur local est un oscillateur à 10MHz et le rapport de division du diviseur de retour est fixé à $N = 168$ afin de synthétiser une fréquence porteuse

$$F_d = 168 * 8 * 10^6 = 13.44\text{GHz} \quad (2.101)$$

Le filtre de boucle est un circuit passif du deuxième ordre dont la valeur des composants fixe la bande passante de boucle théorique à $f_n \simeq 8\text{kHz}$ et une marge de phase à $M_\varphi = 70^\circ$. Le modèle linéarisé de ce synthétiseur est donc déterminé par le tracé des diagrammes de Bode des différentes fonctions de transfert données à la figure 2.54.

Les principaux paramètres de simulation qui renseignent les différents modèles du synthétiseur de fréquence sont répertoriés dans le tableau 2.3.

Paramètres	Variables	Valeurs	Unités
Oscillateur local			
Fréquence	F_{ref}	10	MHz
Jitter	σ_{ref}	0.15	°
OCT			
Fréquence libre	F_0	12.96	GHz
Sensibilité locale	K_v	56	MHz/V
Pré_diviseur intégré	N_{vco}	8	
Non-linéarité	$F_{\text{NL}}()$	interpolée	rad/V
Puissance de bruit blanc	σ_{vco}	7.4e6	rad/s
Compteur R et CPF			
Compteur R	R	1	
Retard	τ	3	ns
Compteur modulo double			
Compteur A	A	8	
Compteur B	B	10	
Pre-diviseur P	P	16/17	
Pompe de charge			
Courant de pompe de charge	I_0	2.8	mA
Courant de fuite	I_{fuite}	1	nA
Paramètres de boucle			
Ordre du filtre		2	
Valeurs composants	C_0	4.7	nF
	r_1	430	Ω
	C_1	200	nF

TAB. 2.3 – Paramètres du modèle du synthétiseur de fréquence.

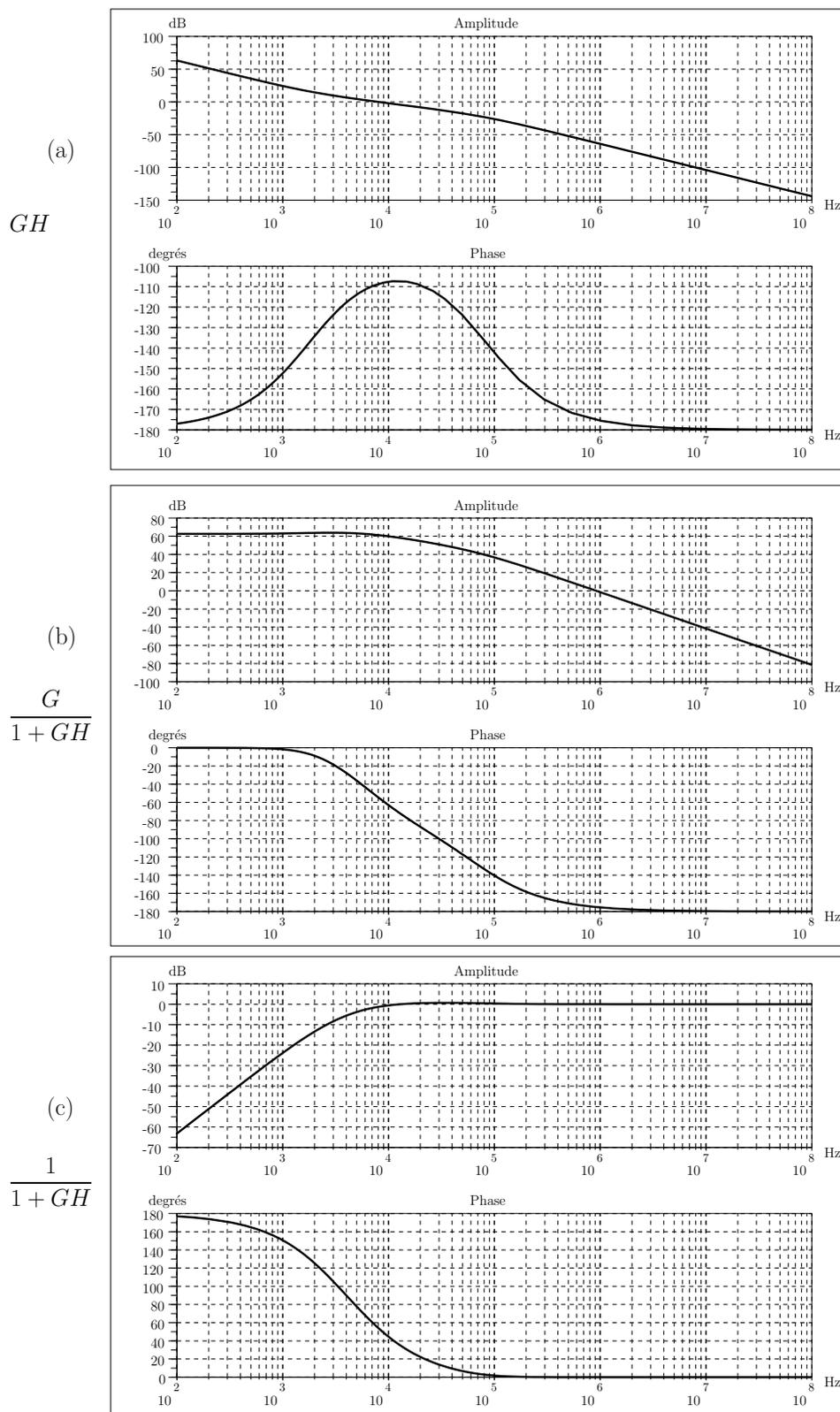


FIG. 2.54 – Fonctions de transfert du modèle linéaire. (a) $A(s)$ gain de la chaîne directe. (b) $B(s)$ boucle fermée. (c) Fonction de transfert vue du bruit de phase $S_{\varphi_s}(s)$.

2.2.3.1 Calcul des formes temporelles

A chaque itération du processus de simulation, le moteur événementiel exécute les modèles associés aux différentes dates de déclenchement stockées dans la table d'ordonnement. Suivant la nature des modèles, ceux-ci produisent non seulement des valeurs régulières correspondant aux valeurs des signaux mis en jeu dans le synthétiseur mais aussi des dates d'évènements qui vont dynamiquement renseigner la table d'ordonnement en cours de simulation. La figure 2.56 illustre le processus de simulation du synthétiseur de fréquence entre deux instants T_{ref} dans le cas où le pas temporel de résolution du modèle OCT est fixé à $T_{\text{sampl}} = T_{\text{ref}}/2$.

La figure 2.55 présente le courant $i_{\text{cp}}(t)$ à la sortie de la pompe de charge et la tension de commande de l'OCT $u_3(t)$ lorsque le synthétiseur est en phase d'acquisition.

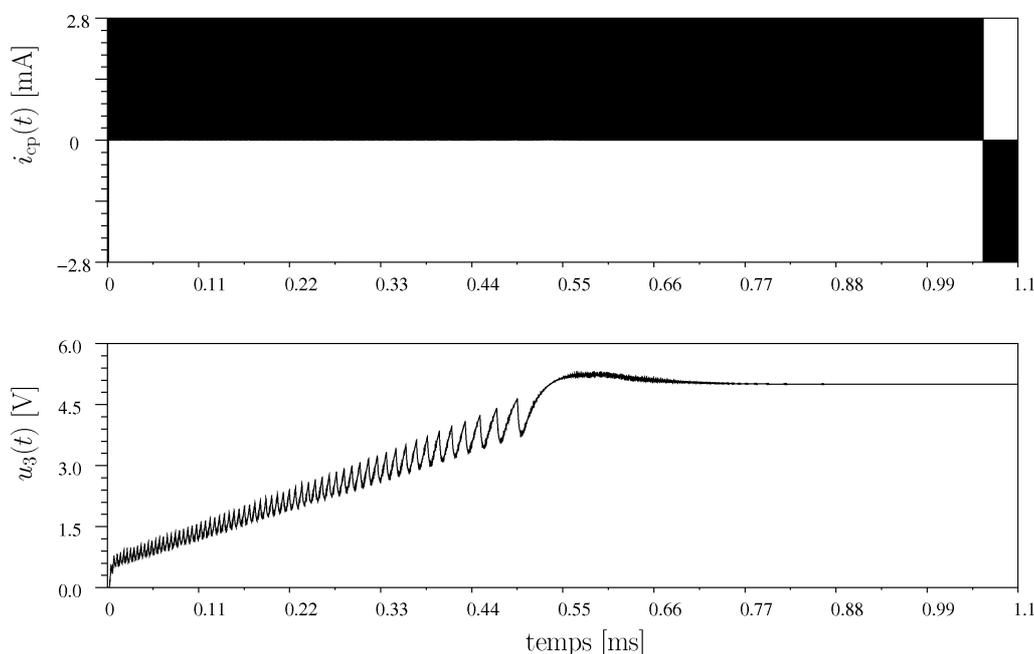


FIG. 2.55 – Evolution de la tension de commande en phase d'acquisition.

Le tableau ci-dessous présente les temps de calcul¹ de cette phase d'acquisition pour différentes valeurs du pas temporel de résolution.

Pas de résolution temporel	$\frac{T_d}{2}$	$\frac{8T_d}{2}$	$\frac{T_{\text{ref}}}{2}$
Temps de calcul	1 h 33 m	519 s	3.5 s

¹pour un processeur fonctionnant à 2GHz

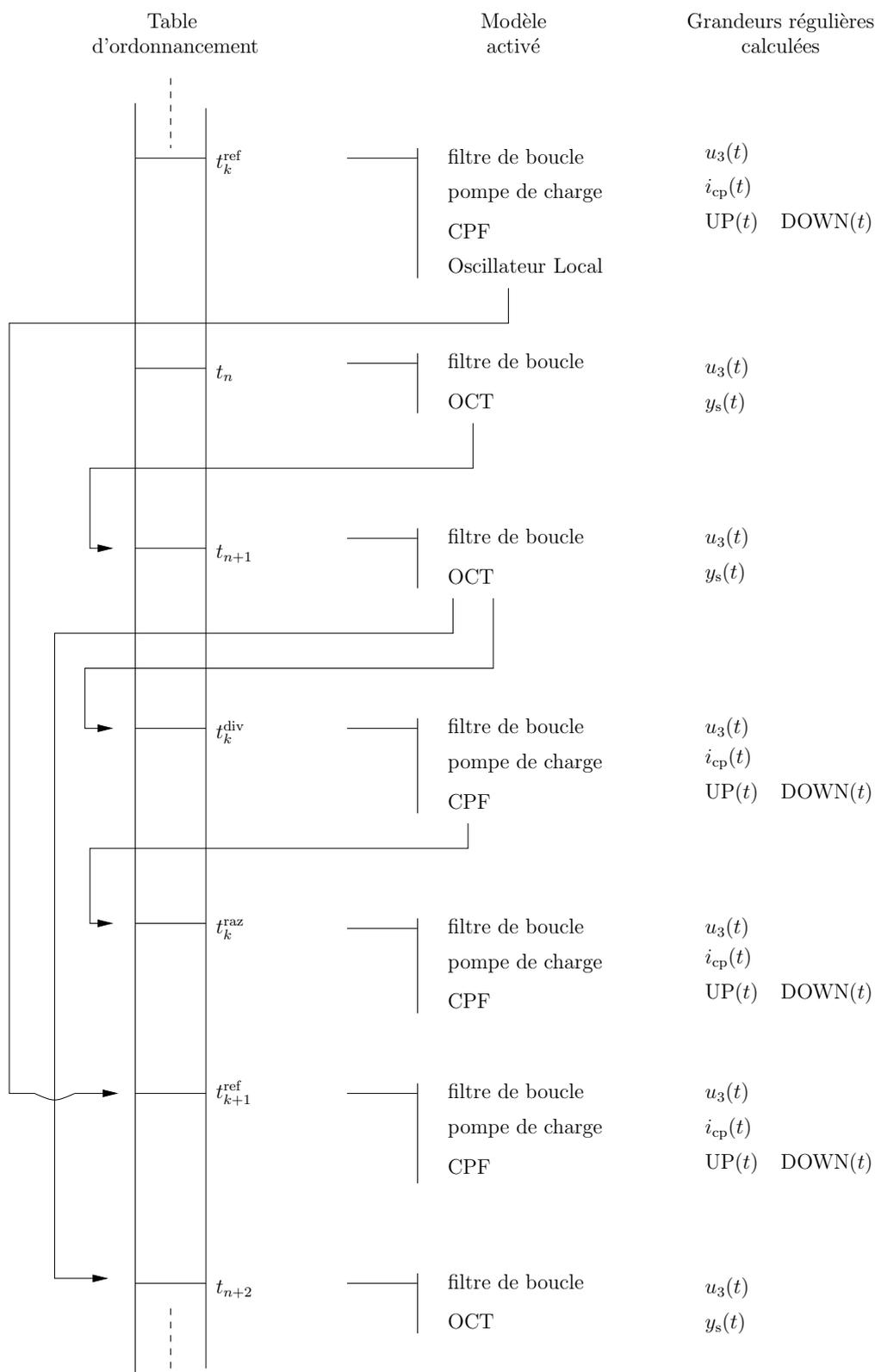


FIG. 2.56 – Processus de simulation du synthétiseur de fréquence.

2.2.3.2 Calcul du spectre de sortie

Le calcul des dates de transition, présenté dans la section 2.2.2.6, permet de fournir une version discrétisée de la tension de sortie de l'OCT $y_s(t)$ suivant un pas temporel dépendant soit d'un sous-multiple de la période porteuse T_d en sortie du synthétiseur s'il s'agit de réaliser une simulation fine de la dynamique haute fréquence du synthétiseur, soit d'un sous-multiple de la période T_{ref} si le but est de simuler le comportement dynamique basse fréquence du synthétiseur.

Dans tous les cas, le calcul de la densité spectrale de puissance $S_{y_s}(f)$ peut se faire avec un algorithme de transformée de Fourier rapide (FFT) à l'issue de la simulation à partir d'un enregistrement des valeurs temporelles $y_s(t_e)$, où les t_e sont les dates d'enregistrement pendant la simulation définies telles que :

$$t_{e_{n+1}} = T_{ac} + t_{e_n} + \Delta t_e, \quad (2.102)$$

avec T_{ac} le temps d'acquisition de la boucle et Δt_e le pas d'enregistrement. En notant N_e le nombre d'échantillons enregistrés pendant la phase de simulation, le spectre sera conditionné par une fenêtre fréquentielle d'observation de largeur maximale $\pm f_e/2$ avec

$$f_e = 1/\Delta t_e, \quad (2.103)$$

et par une résolution fréquentielle déterminée par

$$\Delta f_e = \frac{f_e}{N_e}. \quad (2.104)$$

La figure 2.57 illustre le cas où la grandeur de sortie $y_s(t)$ est discrétisée à un rythme supérieur à la période T_d de sa composante fondamentale.

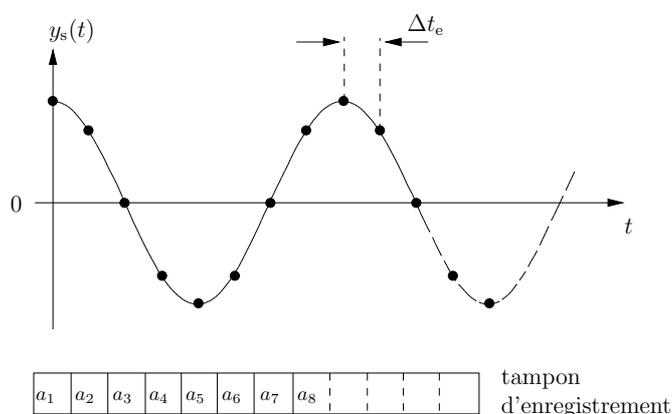


FIG. 2.57 – Calcul du spectre de sortie à la fréquence porteuse. Rythme d'enregistrement sur-échantillonné.

La densité spectrale de puissance $S_{y_s}(f)$, exprimée en dB, est calculée par l'expression

$$S_{y_s}(f)|_{\text{dB}} = 10 \log_{10} (|Y_s(f)|^2), \quad (2.105)$$

avec $|Y_s(f)|^2$ le module au carré de la transformée de Fourier de la forme temporelle de sortie $y_s(t)$. En posant à nouveau

$$y_s(t) = A \cos(\omega_d t + \varphi_s(t)) \quad (2.106)$$

et en considérant $|\varphi_s(t)| \ll 1$, l'équation (2.106) peut être approximée par

$$y_s(t) \approx A \cos(\omega_d t) - A\varphi_s(t) \sin(\omega_d t). \quad (2.107)$$

Dans ce cas, la densité spectrale de puissance $S_{y_s}(f)$ est composée de la contribution de la fréquence porteuse à f_d et de celle du bruit de phase $S_{\varphi_s}(f)$ translatée autour de $\pm f_d$.

Lorsque $S_{y_s}(f)$ est évaluée à partir d'une transformée de Fourier rapide du tampon d'enregistrement, elle est typiquement observée suivant une représentation bilatérale telle que montrée schématiquement à la figure 2.58.

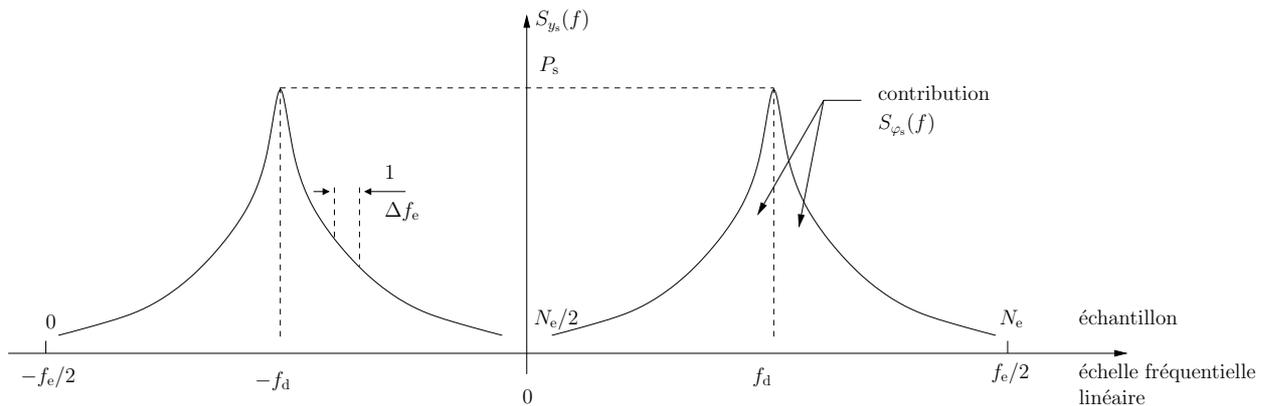


FIG. 2.58 – Allure du spectre de sortie d'un synthétiseur obtenu par algorithme de FFT.

En pratique, seule une des deux bandes (positive ou négative) est conservée.

La densité spectrale de puissance du bruit de phase $S_{\varphi_s}(f)$ est donnée en écart relatif à la puissance de la porteuse et est caractérisée par le niveau de bruit vu à un décalage fréquentiel donné de la fréquence porteuse par Hertz de bande (dBc/Hz). Elle est tracée suivant une échelle fréquentielle logarithmique et se calcule avec l'équation

$$S_{\varphi_s}(f)|_{\text{dBc/Hz}} = 10 \log_{10} \left(\frac{\text{puissance de bruit dans 1 Hz de bande à } f_0 + \delta f}{\text{puissance de la porteuse}} \right). \quad (2.108)$$

L'obtention du spectre de bruit de phase proche de la fréquence porteuse, par transformée de Fourier rapide, est en fait totalement déterminée par le pas temporel d'enregist-

trement de la grandeur de sortie. Le tableau suivant détaille les valeurs du pas fréquentiel Δf_e (tirées de l'équation (2.104)) lorsque le pas d'enregistrement est fixé à $\frac{1}{2f_d}$ (à la limite de la bande de Shannon) pour différentes tailles du tampon d'enregistrement.

Taille du tampon d'enregistrement	2^{12}	2^{14}	2^{16}	2^{18}	2^{20}	2^{22}
Résolution fréquentielle Δf_e	6.5625 MHz	1.64 MHz	410.156 kHz	102.539 kHz	25.634 kHz	6.408 kHz

TAB. 2.4 – Résolution fréquentielle du spectre de sortie pour différentes tailles de tampon d'enregistrement pour $\Delta t_e = 37.2ns$.

La valeur Δf_e correspond à la distance fréquentielle du premier échantillon observable sur le spectre du bruit de phase, et le tableau précédent montre que, dans le cas d'un enregistrement à une fréquence sous-multiple de la fréquence porteuse, il est pratiquement impossible d'obtenir le spectre du bruit de phase proche de la fréquence porteuse malgré des tailles de tampon d'enregistrement consécutives.

Pour obtenir une meilleure lecture du spectre du bruit de phase du synthétiseur, une translation du spectre centré à $\pm f_d$, à la fréquence zéro, est effectuée. Celle ci est réalisée grâce à une multiplication des valeurs enregistrées par une forme d'onde complexe $\exp(j2\pi f_d t)$, et permet d'améliorer la résolution fréquentielle par l'augmentation du pas temporel d'enregistrement (effet de zoom sur le spectre).

Les densités spectrales de puissance $S_{y_s}(f)$ et densités spectrales de puissance de bruit de phase données aux figures 2.59, 2.60 et 2.61, 2.62 sont réalisées pour un pas d'enregistrement $T_e = T_{ref}/16$ et pour un tampon de taille¹ $N_e = 2^{22}$.

Les figures 2.59 et 2.60 présentent les spectres idéaux lorsque le synthétiseur de fréquence est simulé sans sources de bruit.

Les figures 2.61 et 2.62 sont les spectres réalisés en présence des sources de bruit précédemment citées et confrontées aux résultats de mesure présentés dans le tableau suivant.

Distance f de la porteuse	1 kHz	3 kHz	5 kHz	10 kHz	20 kHz	100 kHz	1 MHz
Mesure	-73 dBc/Hz	-75 dBc/Hz	-75 dBc/Hz	-76 dBc/Hz	-76 dBc/Hz	-100 dBc/Hz	-119 dBc/Hz
Simulation	-78 dBc/Hz	-78 dBc/Hz	-78 dBc/Hz	-82 dBc/Hz	-90 dBc/Hz	-102 dBc/Hz	-121 dBc/Hz

TAB. 2.5 – Comparaison résultats de simulation/mesures du niveau de la densité spectrale de puissance du bruit de phase.

¹temps de calcul associé à la simulation et au traitement FFT =760s, pour un processeur @ 2GHz

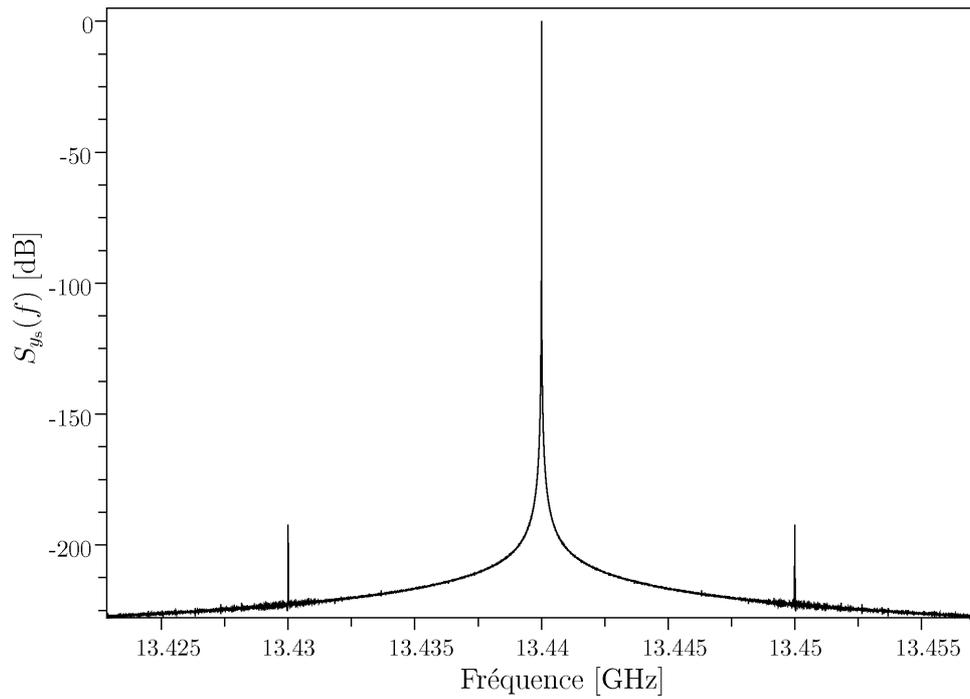


FIG. 2.59 – Densité spectrale de puissance idéale.

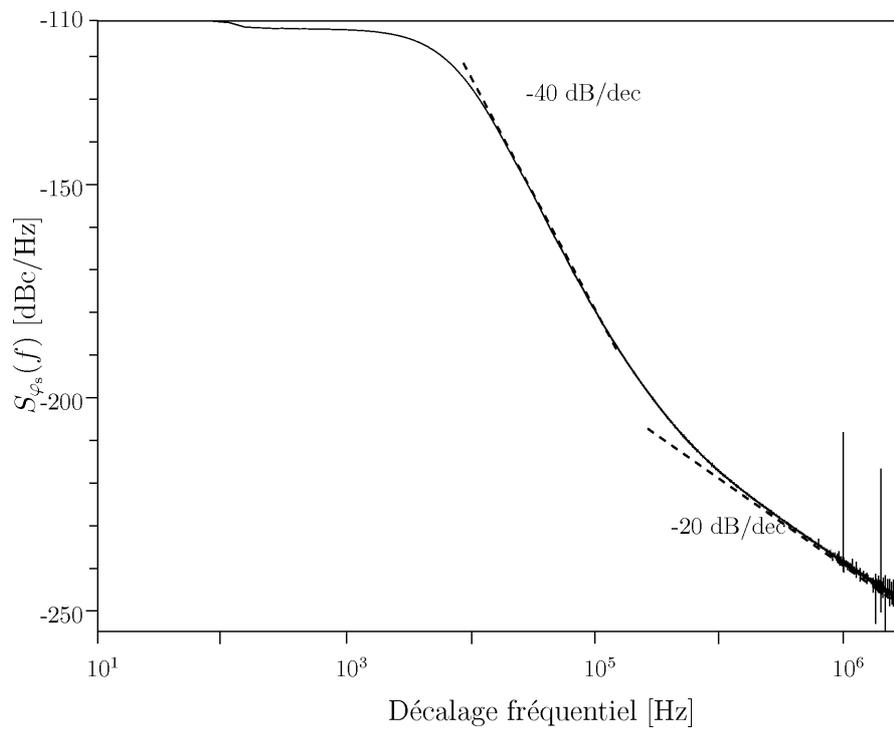


FIG. 2.60 – Densité spectrale de puissance du bruit de phase idéale.

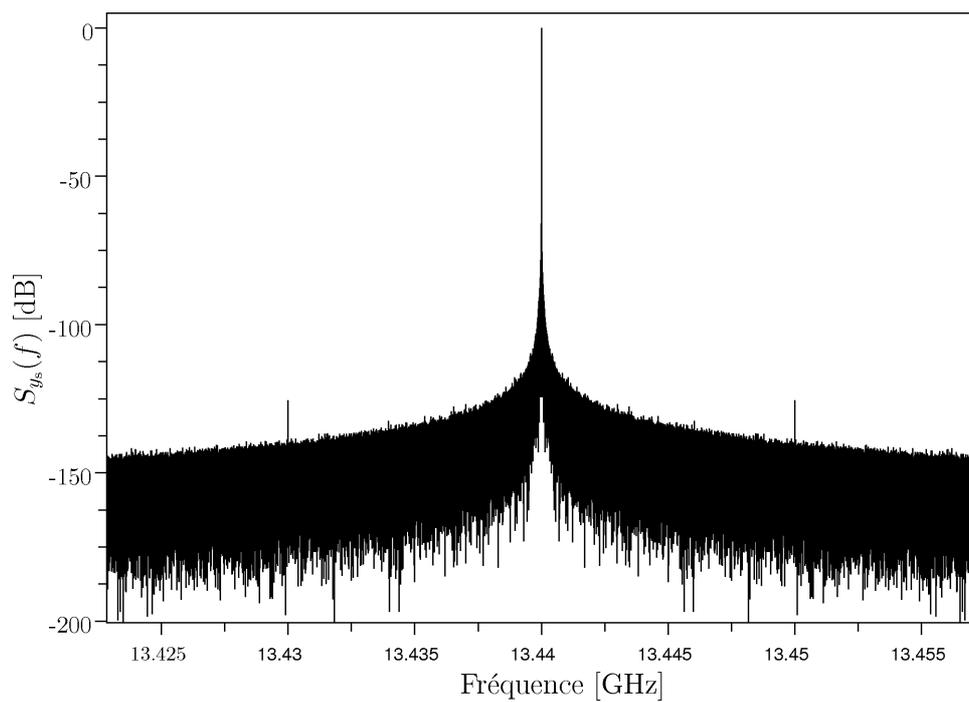


FIG. 2.61 – Densité spectrale de puissance avec sources de bruit.

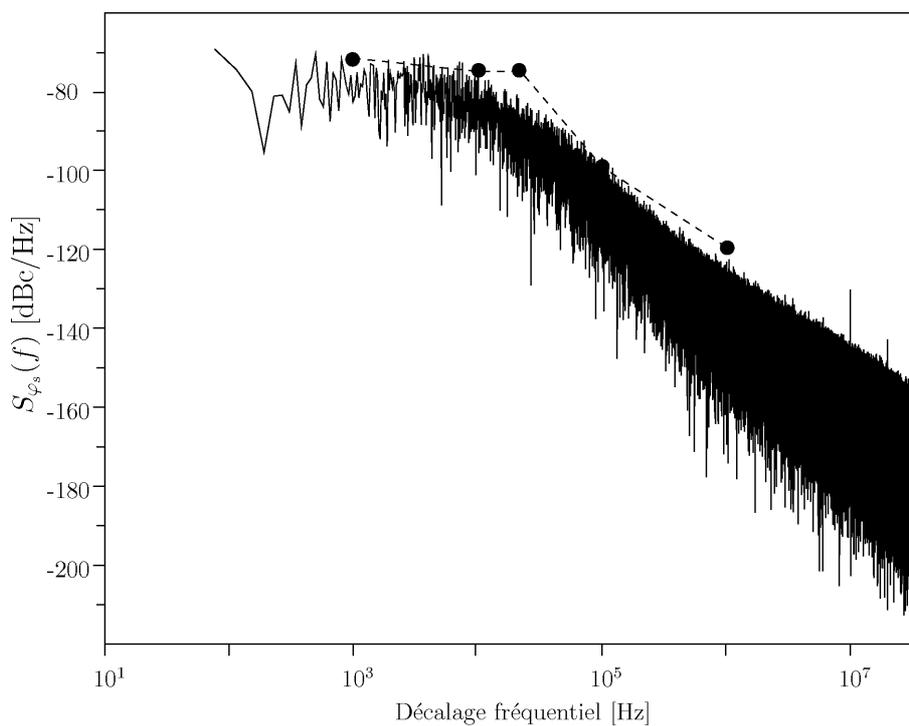


FIG. 2.62 – Densité spectrale de puissance du bruit de phase avec sources de bruit. Confrontation simulation/mesures.

2.2.3.3 Calcul de la jigue de phase périodique de sortie

Le calcul de la densité de probabilité de la jigue de phase en sortie de l'OCT s'effectue en enregistrant les dates calculées par le modèle OCT, t_k^{oct} , lorsque le synthétiseur est en régime établi, comme représenté à la figure 2.63. A l'issue de la simulation, l'évolution

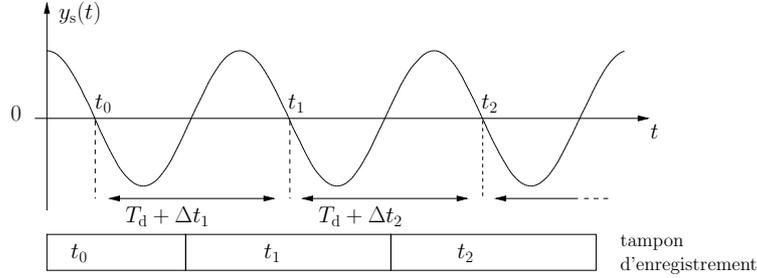


FIG. 2.63 – Enregistrement des dates de passages à zéro de l'OCT.

de la jigue est évaluée en calculant la suite Δt_k^{oct} , à partir des dates t_k^{oct} enregistrées dans le tampon, par l'expression

$$\Delta t_k^{\text{oct}} = (t_{k+1}^{\text{oct}} - t_k^{\text{oct}}) - T_d. \quad (2.109)$$

La jigue de phase peut aussi être retrouvée à partir des dates de sorties du diviseur de retour t_k^{div} (en utilisant un modèle de diviseur idéal) et dans ce cas, son évolution se calcule grâce à l'équation

$$\Delta t_k^{\text{div}} = (t_{k+1}^{\text{div}} - t_k^{\text{div}}) - NT_d. \quad (2.110)$$

La figure 2.64 présente la densité de probabilité de la jigue de phase périodique issue de la simulation effectuée à un pas de résolution $\Delta t_e = T_{\text{ref}}/16$, pour une taille de tampon d'enregistrement égale à 2^{17} fronts descendant.

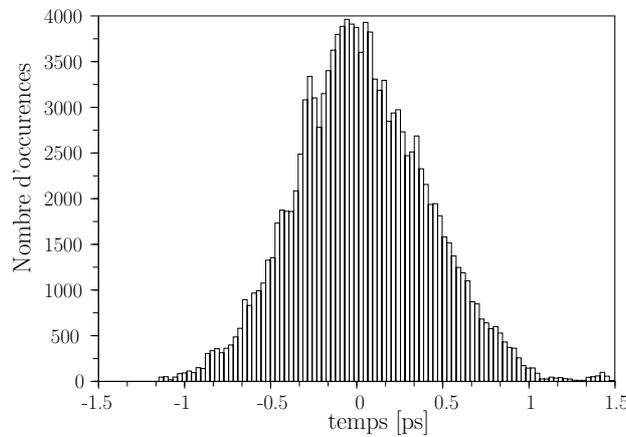


FIG. 2.64 – Densité de la probabilité de la jigue de phase pour $T_d=74.4\text{ps}$.

2.3 Conclusions et perspectives

- Le modèle de synthétiseur de fréquence présenté dans ce chapitre est un modèle non-linéaire prenant en compte les variations dynamiques du rapport de division de fréquence.
- Le fonctionnement réaliste du dispositif du comparateur phase/fréquence numérique est réalisé par un modèle discret séquentiel à mémoire, déclenché en cours de simulation par des événements correspondant aux dates de passages à zéro des oscillateurs et diviseurs de fréquence le précédant.
- L'oscillateur local est réalisé par un modèle événementiel qui permet de caractériser le bruit de l'oscillateur en terme de densité de probabilité moyenne de la jigue de phase périodique. La réduction du modèle d'un oscillateur bruité à un calcul de dates, permet d'améliorer le temps de calcul au détriment de la perte d'information sur l'allure de la densité spectrale du bruit de phase.
- Le calcul de la date de passage à zéro de l'oscillateur contrôlé en tension est réalisé par intégration numérique temporelle à partir de la valeur discrétisée de l'angle $\Theta_s(t_k^{\text{OCT}})$ de façon à éviter les temps de calcul plus longs des processus de dichotomie classiquement employés dans les simulateurs circuits et systèmes. Cette méthode, déjà employée antérieurement, est étendue au calcul de la date de passage à zéro du diviseur de fréquence de retour en incluant le rapport de division, variable dynamiquement, dans le modèle de l'OCT.
- L'oscillateur bruité est caractérisé par un générateur de bruit blanc gaussien, introduit sur la tension de commande, et fournit une décroissance en $1/f^2$ sur le tracé du spectre de bruit de phase de l'oscillateur, par phénomène de conversion phase-fréquence, dû à l'intégrateur parfait.

La confrontation du spectre de bruit de phase simulé du modèle du synthétiseur de fréquence avec un spectre de bruit de phase mesuré, révèle qu'il existe des différences entre les deux résultats. Tout d'abord un écart de 5 à 6 dBc/Hz est présent sur les niveaux proches de la fréquence porteuse. Cela peut être dû à une imprécision de la valeur du bruit de l'oscillateur local, renseigné par le paramètre σ_{ref} de la table 2.3. En effet, ce niveau a été choisi d'une manière générale, en se basant sur les caractéristiques de données constructeurs, mais n'est pas issu d'une quelconque mesure. Deuxièmement, un écart de $\sim 15\text{kHz}$ est visible sur la fréquence de coupure du gabarit fréquentiel du spectre de bruit de phase. Cet écart peut être causé par la caractéristique tension/fréquence de l'OCT. Celle ci est aussi issue des données constructeurs, mais une faible différence concernant la sensibilité locale au point d'étude (à 13.44GHz) peut grandement influencer l'encombrement spectral de sortie du synthétiseur. Malgré ces écarts, l'allure de la densité

spectrale du bruit de phase simulé, reste en bon accord avec le spectre mesuré pour un jeu de paramètres conséquents, basés sur des caractéristiques réalistes du système mesuré.

Quelques perspectives d'améliorations du modèle proposé peuvent ici être détaillées :

- La densité spectrale du bruit de phase d'un oscillateur contrôlé en tension ne suit généralement pas une simple décroissance en $1/f^2$. L'allure du spectre de bruit de phase, donnée par les constructeurs, est typiquement approximable par plusieurs pentes d'atténuation différentes, mises en cascade, telles que dans le modèle empirique rapporté section 2.2.1.3. Les différents filtres réalisant le gabarit de bruit de phase souhaité sont, dans ce modèle, des systèmes linéaires résolus à pas d'intégration continu et donc coûteux en temps de calcul notamment lorsque des pas fins de résolution du modèle OCT sont considérés. Un banc de filtres à réponse impulsionnelle finie[44] devrait pouvoir approximer un gabarit donné de bruit de phase (un gabarit tabulé par exemple) au pas discret du modèle OCT et ainsi s'affranchir d'un pas continu pour réaliser un filtrage adéquat d'une source de bruit blanc.
- Les dispositifs à pompe de charge se révèlent être des dispositifs bruyants et sources de déséquilibres multiples apportés par des courants de fuite constants mais aussi par une différence d'intensité entre les deux sources de courant, supposées identiques. Dans ce rapport, nous avons abordé le phénomène de zone morte dans la caractéristique du détecteur de phase, et calculé une date de remise à zéro retardée dans l'algorithme de fonctionnement du CPF. Certains dispositifs à pompe de charge[45] propose des circuits connexes qui permettent de résoudre les différents déséquilibres qui interviennent lorsque le circuit se trouve à l'état haute impédance. De tels circuits devraient être facilement réalisables dans le modèle du CPF présenté et amélioreraient la précision du modèle global du synthétiseur de fréquence.

3 Bibliographie

- [1] “Satellite Earth Stations and Systems (SES); Radio Frequency and Modulation Standard for Telemetry, Command and Ranging (TCR) of geostationary communications satellites,” Rapport ETSI EN 301 926, European Telecommunications Standards Institute, Juin 2002 [en ligne]. Disponible sur : <http://www.etsi.org>
- [2] J. Issler and J. Godet, “Missions, charges utiles et récepteurs galileo,” *13èmes Journées Nationales Microondes*, Lille 2003, pp. 57–58.
- [3] S. Forestier, “Gestion dynamique de la génération de puissance hyperfréquence pour des modulations numériques : Application à l’optimisation des performances d’un amplificateur millimétrique,” Thèse de doctorat, Université de Limoges n°31-2003, 2003.
- [4] A. J. Viterbi, *Principles of Spread Spectrum Communication*. Addison-Wesley, 1995.
- [5] I. Jelinski, *Signaux et Systèmes Numériques-Filtres-Modulation*. Vuibert.
- [6] A. M. C. Médigue and A. Wambergue, “Software package for the analysis of cardio vascular and respiratory rhythms, in the scilab/scicos environment,” Rapport Technique INRIA n°0259, 2002 [en ligne]. Disponible sur : <http://www.inria.fr/rrrt/rt-0259.html>
- [7] *Signal processing with scilab*, Scilab Group [en ligne]. Disponible sur : <ftp://ftp.inria.fr/INRIA/Scilab/documentation/pdf/signal.pdf>
- [8] S. W. Smith, *The Scientist and Engineer’s Guide to Digital Signal Processing*. California Technical Publishing.
- [9] M. Frigo and S. Johnson, *FFTW Manual*, 2003 [en ligne]. Disponible sur : <http://www.fftw.org/>
- [10] K. Feher, *Advanced Digital Communications Systems and Signal Processing Techniques*. Prentice Hall, 1987.
- [11] —, *Wireless Digital Communications Modulation & Spread Spectrum Applications*. Prentice Hall, 1985.
- [12] C. Bazile and A. Duverdiér, *First steps to use Scilab for digital communications* [en ligne]. Disponible sur : <http://scilabsoft.inria.fr/>
- [13] S. Leveque, “Conception et réalisation d’un système de transmission numérique CDMA autour de 60 GHz,” Thèse de doctorat, Université de Marne-la-Vallée, 1999.
- [14] L. Dubreuil, “Amélioration de l’étalement de spectre par l’utilisation de codes correcteurs d’erreurs,” Thèse de doctorat, Université de Limoges, 2005.

- [15] *Parallel Virtual Machine*, Software Package Manual [en ligne]. Disponible sur : http://www.csm.ornl.gov/pvm/pvm_home.html
- [16] J. Ulloa, D. Taylor, and W. Poehlan, “An expert system approach for cellular CDMA,” *IEEE Trans. Veh. Technol.*, vol. 44, no. 1, pp. 146–154, 1995.
- [17] S. Penaud, “Etudes des potentialités du chaos pour les systèmes de télécommunications. évaluation des performances de systèmes à accès multiples à répartition par les codes (CDMA) utilisant des séquences d'étalement chaotiques,” Thèse de doctorat, Université de Limoges n°11-2001, 2001.
- [18] A. Bennadji, “Introduction des modèles comportementaux avancés dans les simulateurs systèmes,” Thèse de doctorat, Université de Limoges -Thèse à paraître-, 2005.
- [19] N. M. Filiol, C. Plett, T. A. D. Riley, and M. A. Copeland, “An interpolated frequency-hopping spread-spectrum transceiver,” *IEEE Trans. Circuits Syst. II*, vol. 45, no. 1, pp. 3–12, Jan. 1998.
- [20] M. Curtin, “Design a direct 6-GHz local oscillator with a wideband integer-n PLL synthesizer,” *Analog Dialogue*, vol. 35, 2001 [en ligne]. Disponible sur : <http://www.analog.com>
- [21] A. Blanchard, *Techniques des boucles d'asservissement de phase*. Ecole supérieure d'Electricité, 1975.
- [22] M. Curtin and P. Brien, “Phase-locked loops for high-frequency receivers and transmitters,” *Analog Dialogue*, vol. 33, 1999 [en ligne]. Disponible sur : <http://www.analog.com>
- [23] M. H. Perrott, M. D. Trott, and C. G. Sodini, “A modeling approach for sigma-delta fractional-n frequency synthesizers allowing straightforward noise analysis,” *IEEE J. Solid-State Circuits*, vol. 37, no. 8, pp. 1028–1038, Août 2002.
- [24] H. O. Johansson, “A simple precharged cmos phase frequency detector,” *IEEE J. Solid-State Circuits*, vol. 33, no. 2, pp. 295–299, Fév. 1998.
- [25] “2.5 GHz sigma delta fractional-n / 760 MHz IF integer frequency synthesizers,” Datasheet, Philips, 2002.
- [26] “PLL frequency synthesizer ADF4106,” Datasheet REV.A, Analog Device, 2003. [en ligne]. Disponible sur : <http://www.analog.com>
- [27] M. Sié, S. Thuries, E. Tournier, and J. Graffeuil, “Conception de diviseurs numériques $n/n+1$ à 22 GHz et de pfd's numériques faible bruit pour synthèse de fréquence microonde,” *13èmes Journées Nationales Microondes*, Lille 2003, pp. 414–415.
- [28] U. Rhode, *Digital PLL Frequency Synthesizers*. Prentice Hall, 1983.

- [29] M. Mansuri and C.-K. K. Yang, "Jitter optimization based on phase-locked loop design parameters," *IEEE J. Solid-State Circuits*, vol. 37, no. 11, pp. 1375–1382, Nov. 2002.
- [30] "2.7 GHz DDS-based RF synthesizer AD9956," Datasheet Rev.A, Analog Device, 2004.
- [31] T. A. D. Riley, M. A. Copeland, and T. A. Kwasniewski, "Delta-sigma modulation in fractional-n frequency synthesis," *IEEE J. Solid-State Circuits*, vol. 28, no. 5, pp. 553–559, Mai 1993.
- [32] S. Park, "Principles of sigma-delta modulation for analog-to-digital converters," Rapport d'applications, Motorola.
- [33] W. Rhee, Bang-Sup, and A. ali, "A 1.1-GHz CMOS fractional-n frequency synthesizer with a 3-b third-order delta-sigma modulator," *IEEE J. Solid-State Circuits*, vol. 35, no. 10, pp. 1453–1459, Oct. 2000.
- [34] A. M. Fahim and M. I. Elmasry, "A wideband sigma-delta phase-locked-loop modulator for wireless applications," *IEEE Trans. Circuits Syst. II*, vol. 50, no. 2, pp. 53–62, Fév. 2003.
- [35] E. Ngoya, "Méthodes et outils de simulations pour la cao des systèmes de communications RF et microondes," Habilitation à Diriger des Recherches de l'Université de Limoges, 2003.
- [36] A. Demir, "Analysis and simulation of noise in nonlinear electronic circuits and system," Thèse de doctorat, University of California, Berkeley, 1997.
- [37] M. H. Perrott, "Techniques for high data rate modulation and low power operation of fractional-n frequency synthesizers," Thèse de doctorat, Massachusetts Institute of Technology (MIT), Cambridge, 1997.
- [38] G. Manganaro, S. U. Kwak, S. Cho, and A. Pulicherry, "A behavioral modeling approach to the design of a low jitter clock source," *IEEE Trans. Circuits Syst. II*, vol. 50, no. 11, pp. 804–814, Nov. 2003.
- [39] D. C. Lee, "Analysis of jitter in phase-locked loops," *IEEE Trans. Circuits Syst. II*, vol. 49, no. 11, pp. 704–711, Nov. 2002.
- [40] S. Sancho, A. Suarez, and T. Fernandez, "Nonlinear dynamics of microwave synthesizers. stability and noise," *IEEE Trans. Microwave Theory Tech.*, vol. 49, no. 10, pp. 1792–1803, Oct. 2001.
- [41] "Communication privée," Thales Brive.
- [42] "RF PLL frequency synthesizer ADF4110/ADF4111/ADF4112/ADF4113," Datasheet REV.C, Analog Device, 2004 [en ligne]. Disponible sur : <http://www.analog.com>

-
- [43] “HMC401SQ16G KU-band MMIC VCO with divide-by-8, 13.2 - 13.5 GHz,” Datasheet v01.0402, Hittite.
- [44] R. B. Staszewski, C. Fernando, and P. T. Balsara, “Event-driven simulation and modeling of phase noise of an rf oscillator,” *IEEE Trans. Circuits Syst. I*, vol. 52, no. 4, pp. 723–733, Avr. 2005.
- [45] S. Pamarti, L. Jansson, and I. Galton, “A wideband 2.4-GHz delta-sigma fractional-n pll with 1-Mb/s in-loop modulation,” *IEEE J. Solid-State Circuits*, vol. 39, no. 1, pp. 49–62, Jan. 2004.

Partie B:

**Application aux communications
chaotiques**

1 Introduction aux communications chaotiques

Malgré le fait que les régimes chaotiques des circuits et sous-systèmes restent traditionnellement considérés comme néfastes au bon fonctionnement des systèmes, les potentialités des dynamiques chaotiques, afin de sécuriser les informations transmises dans les systèmes de communication, ont été évaluées et abordées dans de nombreux exemples, depuis ces quinze dernières années suivant l'architecture de communication présentée à la figure 1.1.

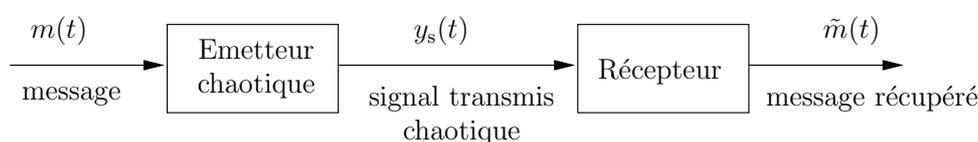


FIG. 1.1 – Principe d'une chaîne de communication chaotique.

Des méthodes variées ont été développées pour réaliser cette architecture en tirant profit de la possible synchronisation des systèmes dynamiques et de la nature même des signaux chaotiques. En effet, les formes d'ondes émises par les oscillateurs chaotiques possèdent des densités spectrales large bande et des propriétés d'autocorrélation qui leur confèrent des similitudes avec le bruit blanc.

Dans les systèmes électroniques, le chaos a donc été dans un premier temps, étudié pour masquer l'information dans un spectre large bande, ou alors pour étaler le spectre du signal à transmettre, notamment dans les systèmes CSK (Chaos Shift Keying) et DCSK (Differential Chaos Shift Keying). Dans ces systèmes de communication, la forme d'onde en bande de base, variable chaotiquement en amplitude, en fréquence et en phase, est directement émise dans le canal de propagation et dans les différents étages de modulation/démodulation des émetteurs/récepteurs. Bien que théoriquement valables, ces techniques amènent en fait des difficultés de mise en pratique lors d'une transposition aux hautes fréquences, puisque le spectre de l'information modulée doit être limité à la largeur de bande allouée dans le canal de transmission. Le filtre passe-bande, classiquement employé à la fin des étages de transmission peut éliminer les composantes harmoniques présentes en bout de bande du signal chaotique original. De plus, les étages de transposition de fréquence et d'amplification ne sont généralement pas parfaitement linéaires notamment lorsque des signaux variables en amplitude, en fréquence et en phase

sont considérés. Les distorsions apportées à la forme d'onde chaotique originale pendant les phases de transposition, d'amplification et de voyage dans le canal de transmission, pourraient fortement diminuer la possibilité de réaliser une bonne synchronisation au niveau du récepteur et ainsi altérer la récupération du message transmis.

Des développements plus récents mettent en avant la possibilité d'utiliser une oscillation chaotique pour moduler un seul des paramètres d'une onde porteuse. Dans ce cas, l'architecture générale de communication se présente figure 1.2.

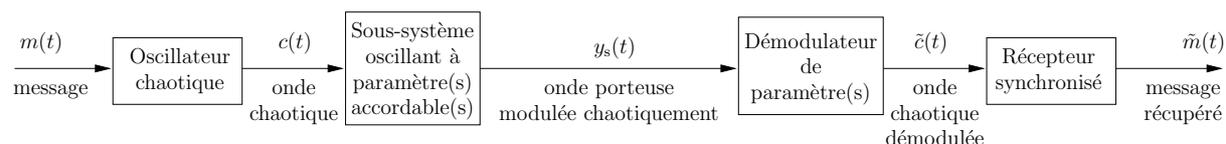


FIG. 1.2 – Principe d'une chaîne de communication à porteuse modulée chaotique.

Dans cette configuration, l'onde chaotique ne sert pas de support de transmission mais de signal de commande à un sous-système oscillant haute fréquence et présente une dynamique basse fréquence lentement variable face à la dynamique haute fréquence de l'onde porteuse modulée. Dans les systèmes de communication optiques et microondes, les sous-systèmes dit oscillants à paramètre(s) accordable(s), comme dans le schéma de la figure 1.2, sont typiquement des dispositifs hautes fréquences à paramètres ajustables, tels que des diodes lasers réglables en intensité ou des OCT ajustables en fréquence. Ils peuvent aussi être des dispositifs plus élaborés, comme des interféromètres de Mach Zehnder[1] qui permettent d'ajuster la différence de chemin optique de deux paquets d'onde, et seront dans notre étude des synthétiseurs de fréquence. En général, le système émetteur n'est pas construit suivant une architecture boucle ouverte telle que représentée à la figure 1.2, mais par un dispositif boucle fermée pour asservir le sous-système oscillant comme représenté à la figure 1.3.

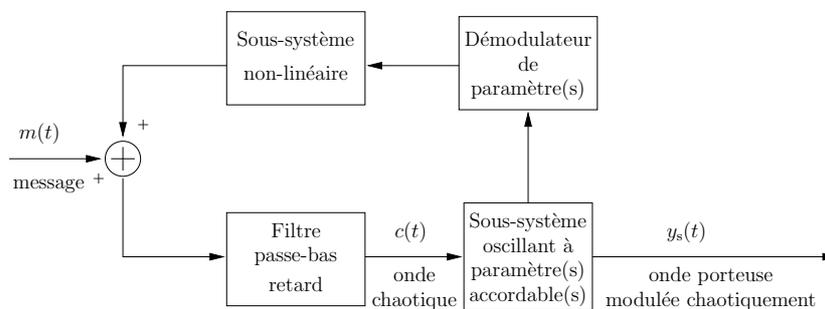


FIG. 1.3 – Principe d'un émetteur à porteuse modulée chaotique.

La rétroaction réalise un oscillateur non-linéaire, et le réglage des différents paramètres des sous-systèmes (non-linéarités, retard, fréquence de coupure, ...), permet d'ajuster la

dynamique du signal chaotique basse fréquence. Les différents sous-systèmes composant la boucle de rétroaction et la valeur de réglages des différents paramètres seront la clé de cryptage du système sécurisé, puisqu'ils devront se trouver à l'identique dans le système récepteur pour permettre la synchronisation.

Parallèlement au développement des systèmes modulés, les propriétés de synchronisation des signaux chaotiques ont aussi été exploitées dans les systèmes numériques pour générer des séquences d'étalement et coder l'information en bande de base. La figure 1.4 présente une architecture de codeur/décodeur[2] implémentée dans des processeurs de signaux numériques (DSP).

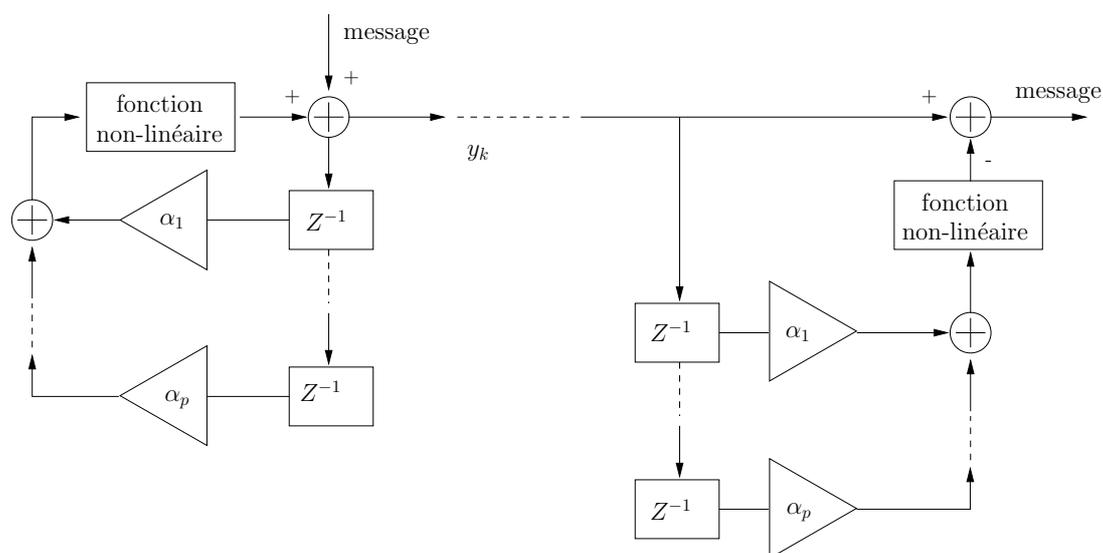


FIG. 1.4 – Principe des systèmes numériques quasi-chaotiques.

Dans l'émetteur de cette architecture, un système récursif est réalisé et une seule fonction non-linéaire est utilisée. Le message introduit force le système à produire une combinaison non-linéaire de celui-ci à la sortie de l'émetteur ou alors participe à la dynamique du système amené dans un état instable par le réglage des gains α . Le récepteur est auto-synchronisant et est construit avec les mêmes éléments composant le système émetteur, et le message est décodé par soustraction du signal entrant dans le récepteur au signal sortant du système boucle ouverte. Dans ce type d'architecture, la clé de cryptage est composée de la fonction non-linéaire, du nombre de retards utilisés dans le système émetteur et de la valeur des gains α .

Cette introduction traite de la décomposition en sous-systèmes des systèmes dynamiques non-linéaires et rapporte la notion de synchronisation. Celle-ci est illustrée par la modélisation et la simulation de l'exemple bibliographique du circuit de Chua. La notion de porteuse chaotique en fréquence est abordée ainsi que les problèmes relatifs au bon contrôle de la dynamique chaotique. Enfin, pour appréhender le dernier chapitre de

ce manuel, un système numérique encodeur/décodeur en bande de base implémentable sur processeurs numériques est brièvement étudié, car il sera utilisé pour produire et démoduler l'information chaotique dans le système à sauts de fréquence proposé.

1.1 Principe de synchronisation

L'idée originale d'utiliser le chaos pour transmettre une information a été proposée au début des années 1990[3]. Cette idée est formulée à partir du constat que le comportement chaotique d'un système, composé d'au moins un sous-système différentiable et stable au sens de Lyapounov[4], puisse être reproduit à l'identique et synchronisé au comportement d'un deuxième système construit avec le même sous-système stable que celui du système original. La figure 1.5 représente la technique de synchronisation dite «maître-esclave».

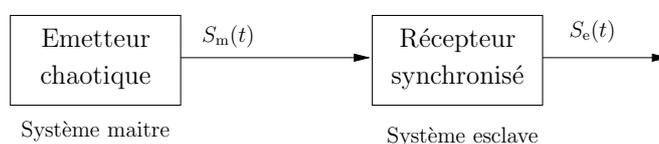


FIG. 1.5 – Synchronisation maître-esclave.

Une forme d'onde issue du système maître entraîne le système esclave pour que la trajectoire du signal $S_e(t)$ soit identique à la trajectoire du signal $S_m(t)$, quand t tend vers l'infini, indépendamment des valeurs des conditions initiales de chaque système ; la synchronisation des variables est considérée acquise lorsque

$$\lim_{t \rightarrow \infty} |S_m(t) - S_e(t)| = 0. \quad (1.1)$$

Il existe plusieurs méthodes[5] pour réaliser cette opération, telle que la méthode par décomposition en sous-systèmes.

1.1.1 Décomposition en sous-systèmes

Considérons un système dynamique, supposé autonome s'écrivant sous la forme d'un système à n équations d'états

$$\begin{aligned} \dot{U}(t) &= F(U(t)) \\ U(t) &= (u_1(t), \dots, u_n(t)) \\ F &= (F_1(U(t)), \dots, F_n(U(t))), \end{aligned} \quad (1.2)$$

avec $U(t)$ le vecteur des variables d'états et F appelé le vecteur champ du système dynamique.

Si ce système dynamique est constitué d'au moins un sous-système discernable, entraîné par une seule des variables d'état et influençant le reste du système par une seule autre variable, il peut alors arbitrairement se diviser en deux sous-systèmes, respectivement caractérisés par des vecteurs de variables d'état $X(t)$ et $Y(t)$ et par des vecteurs champs G et H de longueur m et p (avec $n = m + p$) tels que représentés à la figure 1.6.

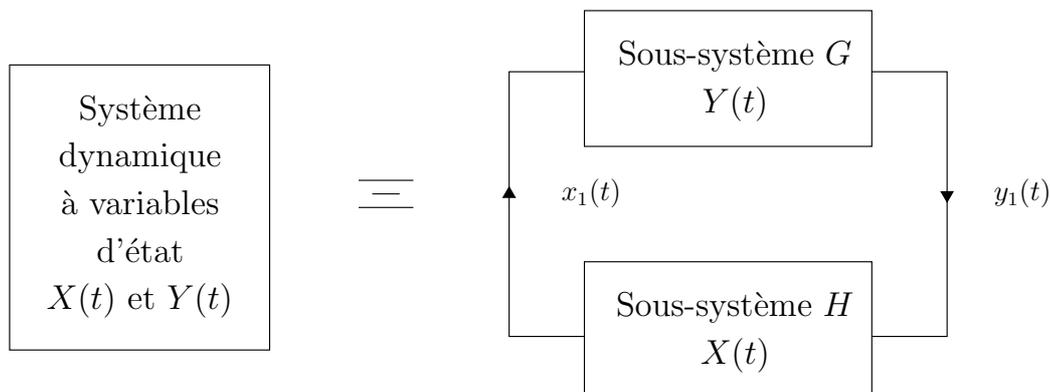


FIG. 1.6 – Décomposition en sous-systèmes.

Le sous-système G est décrit par un système à m équations

$$\begin{aligned} \dot{X}(t) &= G(X(t), y_1(t)) \\ X(t) &= (x_1(t), \dots, x_m(t)) \\ &= (u_1(t), \dots, u_m(t)) \\ G &= (G_1(X(t), y_1), \dots, G_m(X(t), y_1)), \end{aligned} \tag{1.3}$$

le sous-système H , par un système à p équations

$$\begin{aligned} \dot{Y}(t) &= H(x_1(t), Y(t)) \\ Y(t) &= (y_1(t), \dots, y_p(t)) \\ &= (u_{m+1}(t), \dots, u_n(t)) \\ H &= (H_1(x_1(t), Y(t)), \dots, H_m((x_1(t), Y(t))). \end{aligned} \tag{1.4}$$

En isolant les sous-systèmes de cette manière, ils deviennent dupliquables, et les variables $x_1(t)$ et $y_1(t)$ sont considérées comme des variables d'entraînement, utilisées comme support de transmission ou de modulation dans les systèmes de communication chaotique.

La synchronisation du sous-système G s'effectue pour un système esclave, par la mise en cascade des deux sous-systèmes, telle que représentée à la figure 1.7.

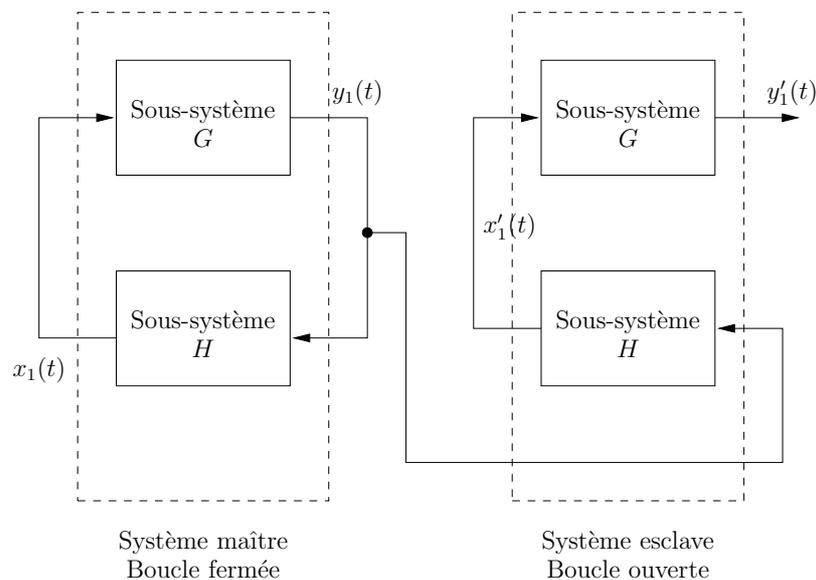


FIG. 1.7 – Système maître-esclave par décomposition en sous-systèmes.

1.1.2 Exemple du circuit de Chua

Ce système prend une place importante dans la littérature concernant l'étude de la synchronisation des systèmes chaotiques. Il est initialement étudié par le circuit électronique de la figure 1.8(a).

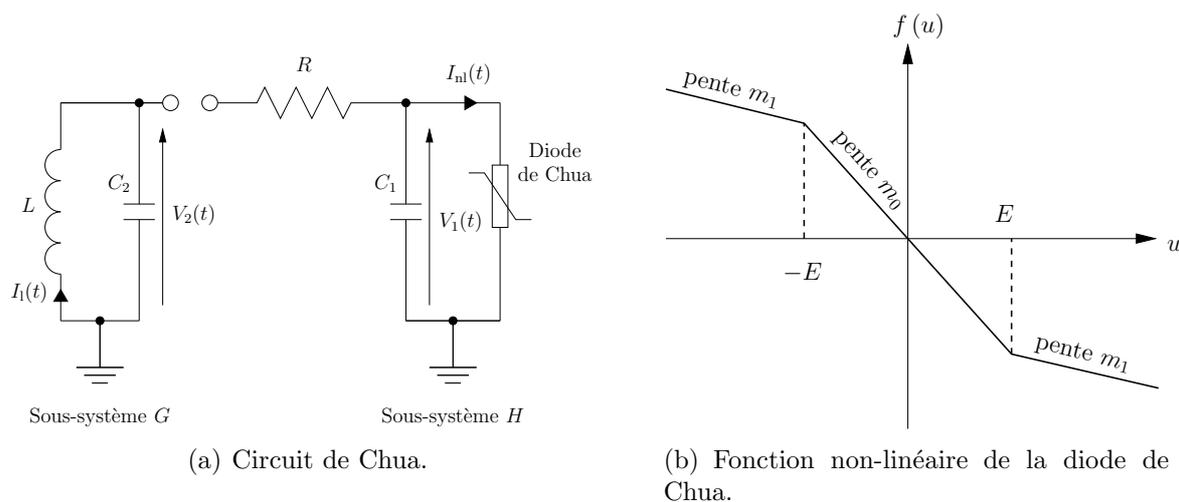


FIG. 1.8 – Circuit de Chua et fonction non-linéaire de la diode de Chua.

Ce circuit est composé d'éléments passifs et d'un élément actif non-linéaire, en l'occurrence une diode, et est décrit par le système d'équations différentielles explicite

$$\begin{aligned}\frac{dV_1}{dt} &= \frac{1}{C_1} \left[\frac{1}{R} (V_2 - V_1) - I_{nl} \right] \\ \frac{dV_2}{dt} &= \frac{1}{C_2} \left[I_1 - \frac{1}{R} (V_2 - V_1) \right] \\ \frac{dI_1}{dt} &= -\frac{1}{L} V_2,\end{aligned}\tag{1.5}$$

avec $I_{nl} = f(V_1)$, la caractéristique non-linéaire de l'élément actif décrit par l'équation

$$f(V_1) = G_b V_1 + \frac{1}{2} [G_a - G_b] [|V_1 + E| - |V_1 - E|],\tag{1.6}$$

où G_a , G_b et E sont des constantes.

En effectuant les changements de variable : $\alpha = C_2/C_1$, $\beta = C_2 R^2/L$, $m_0 = G_a/R$, $m_1 = G_b/R$ et en renommant les variables d'état, le système s'écrit d'une manière simplifiée

$$\begin{aligned}\dot{x} &= \alpha [y - x - f(x)] \\ \dot{y} &= z - y - x \\ \dot{z} &= -\beta y,\end{aligned}\tag{1.7}$$

avec $f(x)$ la non-linéarité représentée à la figure 1.8(b) et décrite par l'équation

$$f(x) = m_1 x + \frac{1}{2} [m_0 - m_1] [|x + E| - |x - E|].\tag{1.8}$$

Pour certaines valeurs des différents paramètres $(\alpha, \beta, m_0, m_1, E)$ et différentes conditions initiales imposées aux variables d'état x , y , z , ce circuit présente des régimes de fonctionnement oscillatoires chaotiques pouvant se composer d'un, ou de deux bassins d'attraction[6].

En décomposant le système (1.7), en un sous-système G , constitué des équations différentielles \dot{y} et \dot{z} , et en un sous-système H , constitué de l'équation différentielle \dot{x} , le principe de synchronisation maître-esclave détaillé à la figure 1.7, s'applique parfaitement en considérant les variables d'entraînement x et y .

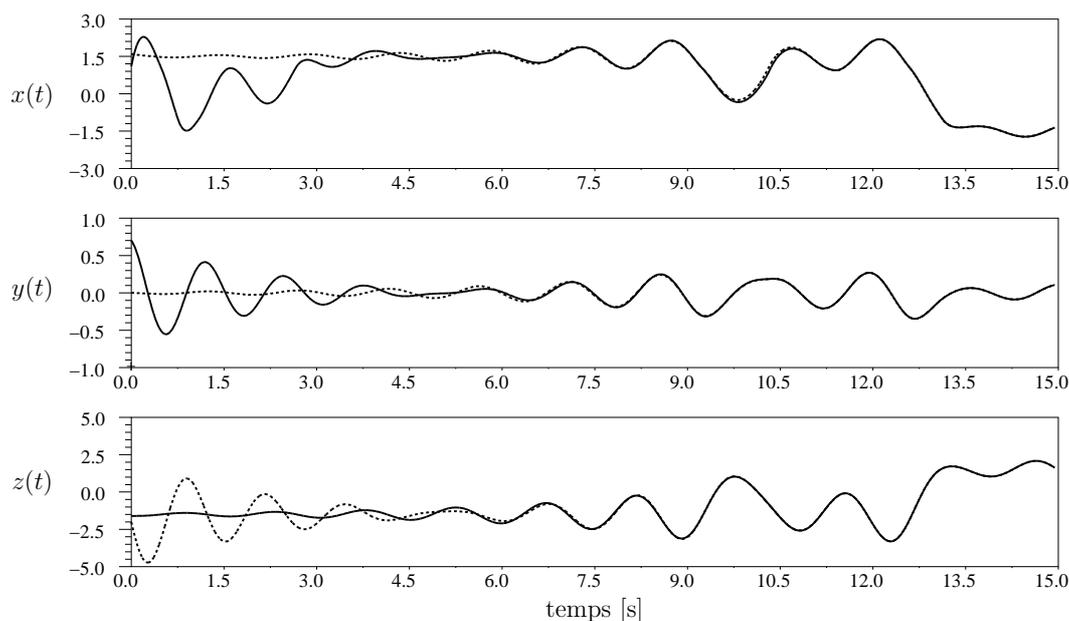


FIG. 1.9 – Formes temporelles d'un système maître et d'un système esclave construits avec le circuit de Chua. $[\alpha; \beta; m_0; m_1; E] = [15.6; 25.58; 8/7; -5/7; 1]$ et $[x_0; y_0; z_0] = [1.6; 0; -1.6]$ pour le système maître et $[1.1; 0.7; -2]$ pour le système esclave.

La figure 1.9 présente l'évolution temporelle des variables d'état simulées du système maître et du système esclave dans un mode de fonctionnement chaotique à double bassin d'attraction (cf figure 1.10), pour un vecteur de paramètres identique aux deux systèmes, et pour un vecteur de conditions initiales qui a volontairement été choisi différent pour les deux systèmes. L'observation de l'évolution des trajectoires du système esclave permet de constater que la synchronisation s'effectue rapidement, malgré une forte décorrélation avec les variables d'état du système maître à l'origine.

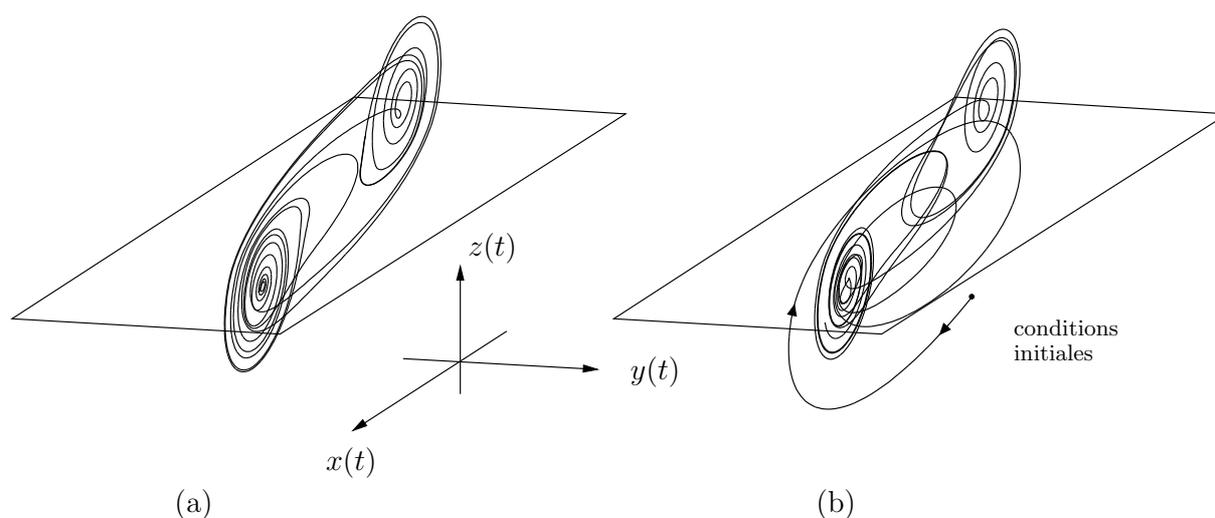


FIG. 1.10 – Trajectoires chaotiques du circuit de Chua dans l'espace des phases (x, y, z) . (a) Système maître. (b) Système esclave.

1.1.3 Principe du masquage chaotique

Une des premières voies exploitées pour transmettre un message à partir de la précédente méthode de synchronisation fût la technique de masquage chaotique telle que représentée schématiquement à la figure 1.11.

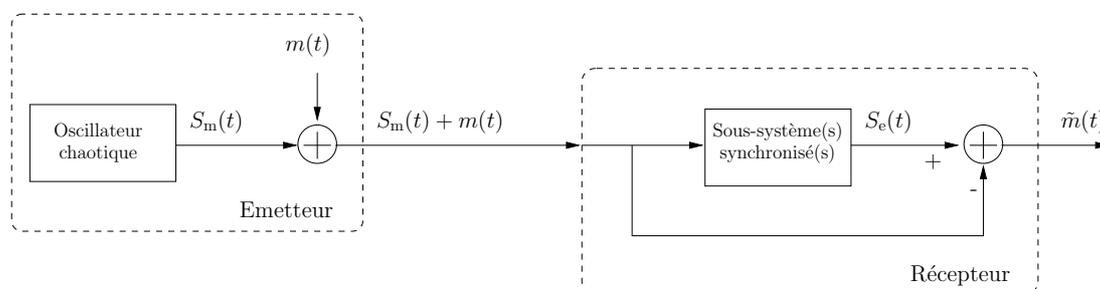


FIG. 1.11 – Principe du masquage chaotique.

Cette technique emploie un émetteur qui additionne une forme d'onde de grande amplitude, à l'origine de nature analogique et générée par un oscillateur porté en régime chaotique au message à transmettre de plus faible amplitude. Le récepteur est lui, réalisé avec un ou des sous-systèmes composant le système émetteur, et avec un soustracteur permettant de retrouver le message transmis, par la comparaison du signal entrant au signal sortant du sous-système synchronisé.

Pour que ce principe fonctionne, il faut que l'amplitude du message soit très largement inférieure à l'amplitude de l'onde chaotique, pour le rendre imperceptible à une éventuelle analyse spectrale du signal émis, et également pour ne pas perturber la synchronisation du système récepteur. Cette technique est aussi employée dans les systèmes de modulation chaotique, dans lesquels le message est directement introduit dans la boucle de rétroaction non-linéaire.

1.2 Modulation chaotique de fréquence porteuse

La possibilité de moduler chaotiquement la fréquence d'une onde porteuse apporte le double avantage de pouvoir réaliser une communication sécurisée ainsi qu'une communication à étalement de spectre qui est plus robuste qu'une communication bande étroite en considérant des transmissions en espace libre.

Malgré ces avantages, peu de systèmes à ce jour, ont été étudiés et développés pour évaluer les potentialités du chaos dans un schéma de modulation/démodulation de fréquence appliqué aux transmissions Radio Fréquence (RF) et microondes.

Un premier exemple, à fréquence centrale de 10GHz, est étudié et simulé dans la référence [7]. Il se compose d'un système émetteur et d'un système récepteur présentés à la figure 1.12.

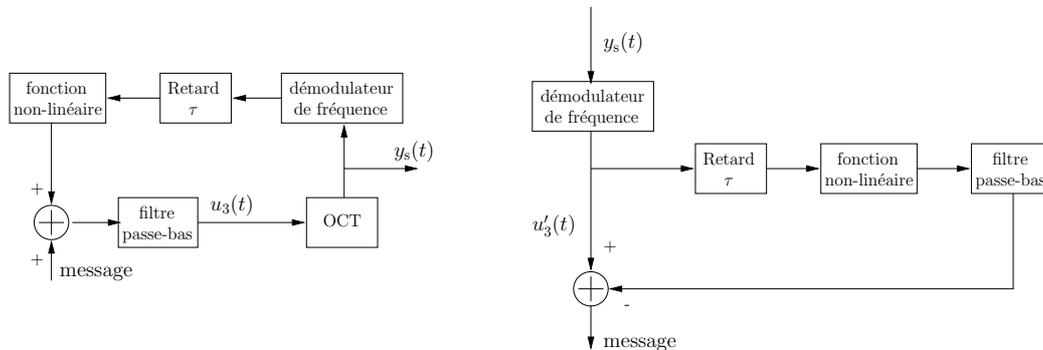


FIG. 1.12 – Système à fréquence porteuse chaotique, 1^{er} exemple.

La porteuse modulée chaotiquement en fréquence est issue d'un OCT à caractéristique tension/fréquence linéaire. La boucle de rétroaction est constituée d'un démodulateur de fréquence, d'un élément retard, d'une non-linéarité paramétrée par trois coefficients (α, β et φ_0) et décrite par l'équation

$$f(x) = \beta \sin^2(\alpha x - \varphi_0), \quad (1.9)$$

d'un additionneur, qui ajoute le message à transmettre au signal issu de la non-linéarité, puis d'un filtre passe-bas. Dans le récepteur nous retrouvons les éléments démodulateur de fréquence, retard, non-linéarité et filtre passe-bas du système émetteur. Le message est récupéré par soustraction du signal issu de la démodulation de fréquence de l'onde porteuse à une image locale de la dynamique chaotique reproduite par les autres éléments du système récepteur.

Le deuxième exemple de système à modulation de fréquence chaotique est rapporté des références [8, 9, 10] et est illustré à la figure 1.13.

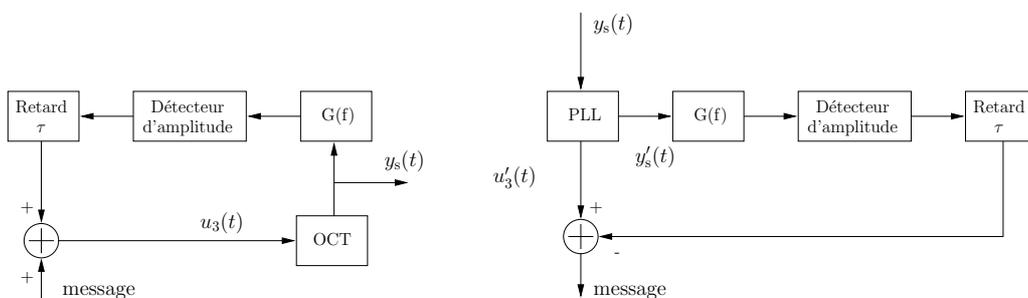


FIG. 1.13 – Système à fréquence porteuse chaotique, 2^{ème} exemple.

L'émetteur est aussi constitué d'un OCT, d'un filtre sélectif en fréquence de fonction de transfert $G(f)$, d'un détecteur d'amplitude, d'un élément retard de valeur τ et d'un additionneur qui ajoute directement le message à transmettre sur la tension de commande de l'OCT. La particularité de ce système est la fonction non-linéaire réalisée par l'ensemble filtre/détecteur d'amplitude. En effet, la fonction de transfert du filtre sélectif est déterminée par l'expression

$$G(f) = \left| \sum_{i=1}^m \frac{A_i Q_i}{1 - j Q_i \left(\frac{f}{f_i} - \frac{f_i}{f} \right)} \right|, \quad (1.10)$$

qui représente la succession de m filtres passe-bande, caractérisés par leur gain A_i , leur facteur de qualité Q_i et leur fréquence de résonance f_i .

Dans ces deux exemples, un réglage précis des différents paramètres du système récepteur est nécessaire pour réaliser la synchronisation. Dans le premier exemple, une différence de 1% entre l'émetteur et le récepteur, concernant la valeur du paramètre α de la non-linéarité, rend quasiment impossible la récupération du message. Le deuxième exemple admet des variations de 1% sur la plupart des paramètres mais nécessite un réglage de la valeur τ de l'élément retard à 0.05% de la valeur utilisée dans le système émetteur. La mise en œuvre de ce type de systèmes, nécessite donc des composants et des sous-ensembles qui doivent être parfaitement identiques. En effet, une dispersion des différentes caractéristiques entre système émetteur et système récepteur, même faible, pourrait rendre la synchronisation irréalisable.

De façon à contourner ces problèmes d'ajustement, le système que nous proposons d'étudier possède un sous-ensemble numérique, qui contrôle entièrement la dynamique chaotique à partir de paramètres, déterminés par des valeurs se trouvant dans un ensemble à nombre d'états fini.

Un premier principe de modulation chaotique de fréquence, construit avec un système numérique, peut être détaillé suivant le schéma de la figure 1.14.

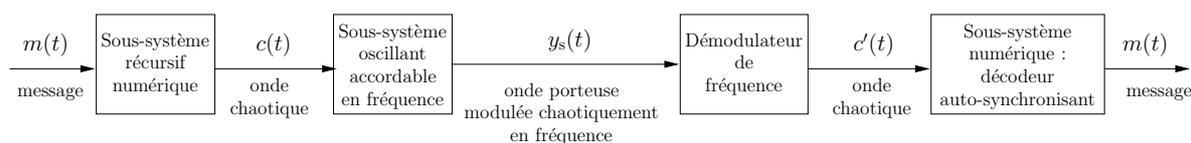


FIG. 1.14 – Principe d'une transmission à modulation chaotique de fréquence pilotée par un système récursif numérique.

L'émetteur est constitué d'un sous-système numérique récursif, produisant une forme d'onde chaotique, composée de n niveaux, qui pilote un sous-système accordable en fréquence autour d'une fréquence centrale f_0 . Le message est introduit dans le sous-système récursif sous forme numérique. Le récepteur, constitué d'un sous-ensemble démodulateur de fréquence, reproduit la forme d'onde chaotique initialement émise à l'entrée d'un sous-système numérique de type décodeur auto-synchronisant.

1.3 Système numérique codeur/décodeur quasi-chaotique

L'implémentation d'algorithmes appliqués au traitement du signal, tels que les fonctions de filtrage à réponse impulsionnelle finie ou infinie dans des dispositifs numériques, restreint les opérations idéales à des opérations évoluant dans des ensembles à nombres d'états finis. Dans la pratique, les opérateurs idéaux, comme les additionneurs ou les opérateurs de décalage (multiplicateur, diviseur) sont limités à des zones de linéarité qui dépendent directement du nombre d'états utilisés dans le dispositif numérique. Lorsque les grandeurs traitées dépassent les valeurs minimales ou maximales atteignables par l'opérateur, celles-ci subissent une discontinuité représentée à la figure 1.15.

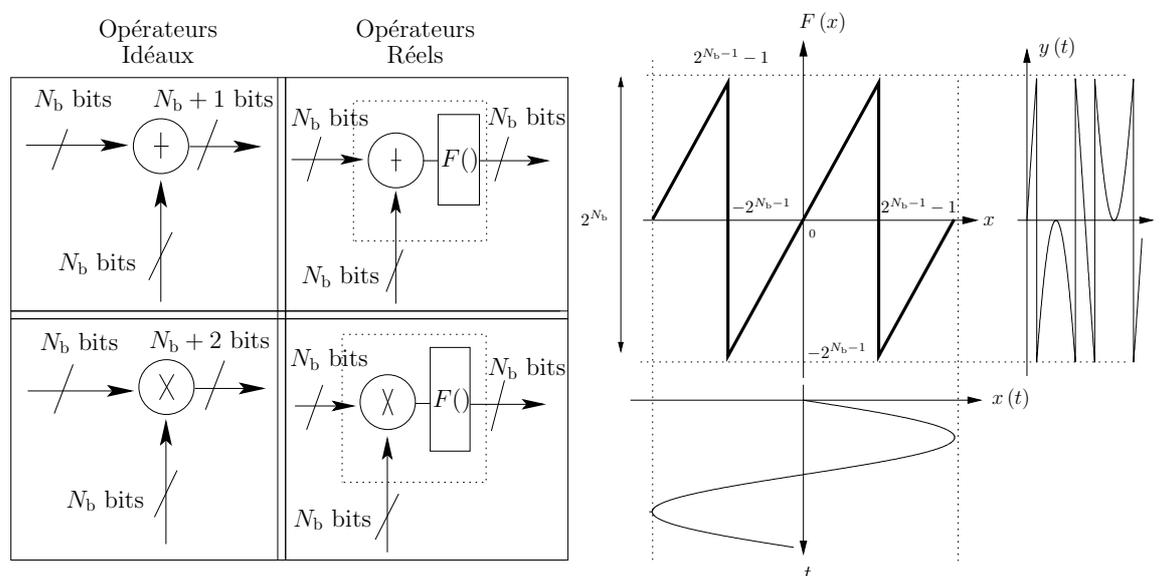


FIG. 1.15 – Effet des fonctions modulo sur les opérateurs idéaux.

Ces débordements sont sources de dynamiques complexes lorsqu'ils se présentent dans les systèmes récursifs. Ils sont directement exploités dans les systèmes encodeur/décodeur chaotique[11] en bande de base, mais aussi dans les générateurs de codes pseudo-aléatoires chaotiques[12] appliqués aux systèmes à étalement de spectre en séquence directe.

Le système que nous choisissons d'étudier est un système encodeur/décodeur basé sur une récursivité discrète d'ordre 2. Ce choix est justifié par la simplicité de ce système, et par la forte caractérisation de la dynamique chaotique (aussi appelée dynamique quasi-chaotique dans le cas des systèmes numériques) du système encodeur donnée dans les références bibliographiques [13, 14].

1.3.1 Système encodeur purement récursif du deuxième ordre

Le schéma bloc de l'encodeur est donné à la figure 1.16.

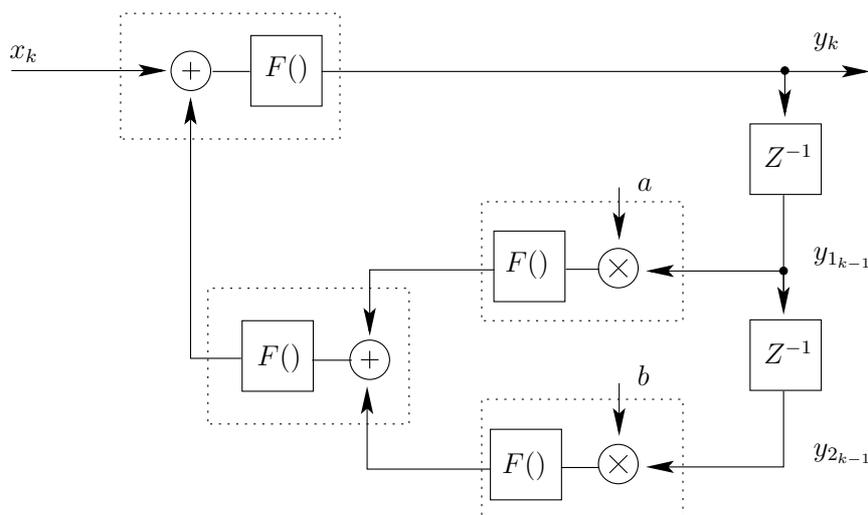


FIG. 1.16 – Schéma bloc du système encodeur.

Il s'agit d'un système composé de deux retards, de deux opérateurs idéaux multiplicateurs, de gain a et b , et de deux opérateurs idéaux additionneurs, auxquels sont associés des fonctions non-linéaires dénommées $F()$ et qui se notent

$$F(x) = x \bmod (2^N), \quad (1.11)$$

où 2^N est le nombre d'états maximal du système considéré.

Lorsque pour certaines valeurs de a et de b , le débordement se déclare au niveau des fonctions non-linéaires, cette récursivité s'exprime grâce au système d'équations d'état discret suivant

$$\begin{aligned} y_{1k} &= F(F(F(ay_{1k-1}) + F(by_{2k-1}))) + x_k \\ &= F(ay_{1k-1} + by_{2k-1} + x_k) \\ y_{2k} &= y_{1k-1}. \end{aligned} \quad (1.12)$$

Lorsque ce système fonctionne dans la zone linéaire des fonctions modulo, il s'écrit alors grâce à l'équation aux différences

$$y_k = ay_{k-1} + by_{k-2} + x_k. \quad (1.13)$$

En utilisant l'opérateur z^{-1} pour décrire les retards, la fonction de transfert en Z de l'équation (1.13) s'écrit

$$H(z) = \frac{y(z)}{x(z)} = \frac{1}{1 - az^{-1} - bz^{-2}} \quad (1.14)$$

sur laquelle l'étude de la stabilité du système linéaire se fait avec les valeurs des coefficients a et b du dénominateur de la fonction de transfert.

1.3.1.1 Etude de la stabilité dans le domaine linéaire[15]

Le système est stable lorsque les pôles de $H(z)$ sont à l'intérieur du cercle unité. Le discriminant du dénominateur de $H(z)$ est $\Delta = a^2 + 4b$.

Si $\Delta < 0$ alors $b < -a^2/4$. Les racines complexes conjuguées du polynôme sont de la forme

$$z_i = \frac{a \pm j\sqrt{-a^2 - 4b}}{2} = \rho \exp(\pm j\theta). \quad (1.15)$$

De plus pour $|z_i| < 1$, il faut $b > -1$.

Si $\Delta > 0$ alors $b > -a^2/4$. Les racines sont réelles et de la forme

$$z_i = \frac{a \pm \sqrt{a^2 + 4b}}{2}. \quad (1.16)$$

De plus pour $|z_i| < 1$, il faut maintenant $b < -a + 1$ et $b < a + 1$.

Le domaine de stabilité du système émetteur est donc délimité par un triangle, dont les côtés sont définis par les droites $b = -1$, $b = -a + 1$ et $b = a + 1$, et représenté à la figure 1.17.

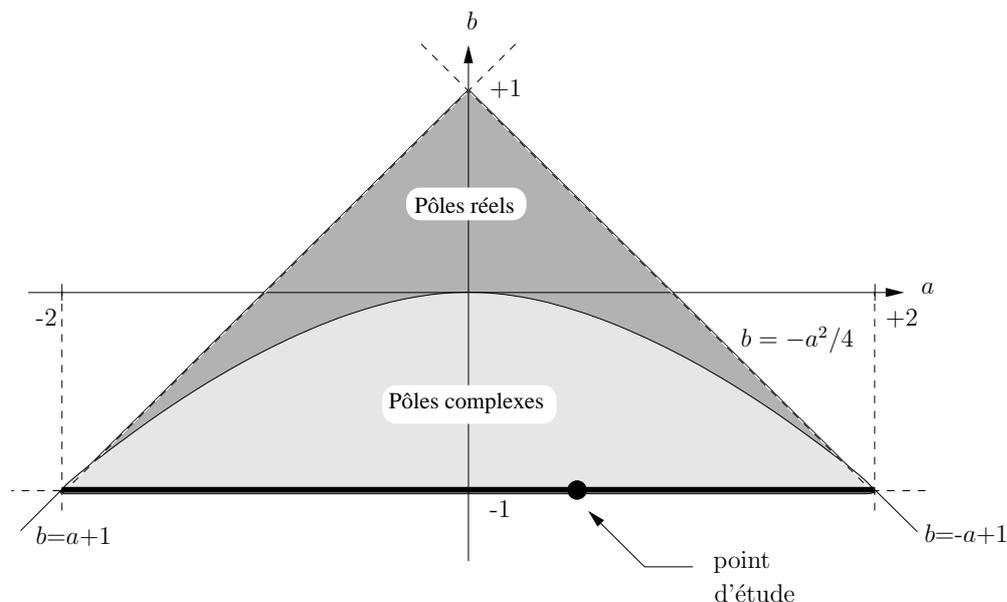


FIG. 1.17 – Zone de stabilité du système linéaire purement récursif du 2^{ème} ordre.

Pour produire une onde potentiellement chaotique, il faut donc placer les gains a et b en dehors du domaine de stabilité, et ainsi faire intervenir des débordements au niveau des fonctions non-linéaires.

1.3.1.2 Comportement en régime autonome et en régime forcé

Les trajectoires de la figure 1.18 sont obtenues pour une simulation du système (1.12) en régime autonome (pas de message) avec des conditions initiales normalisées $y_{1_0} = 0.675$, $y_{2_0} = -y_{1_0}$ et pour des valeurs de gains $a = 0.5$ et $b = -1$, soit à la limite de la zone de stabilité.

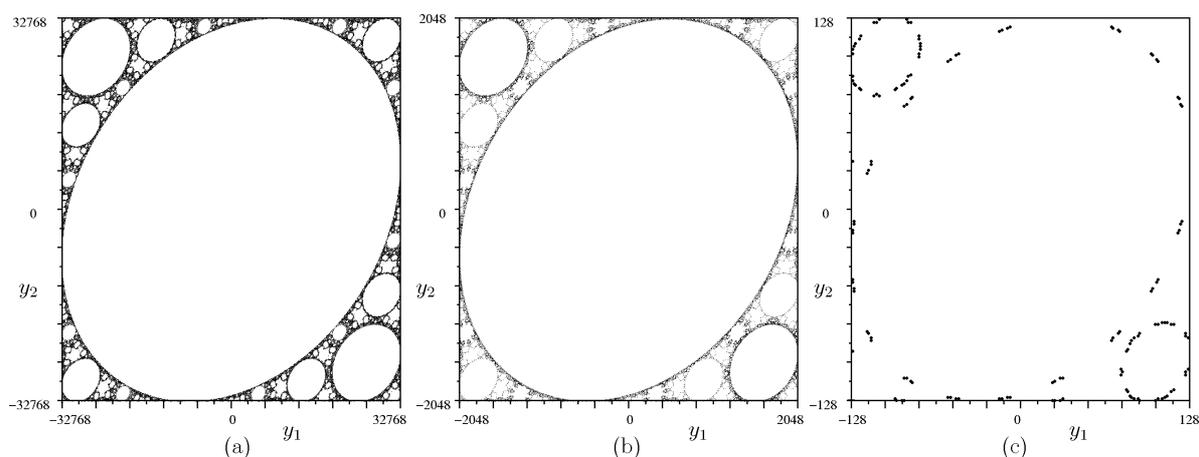


FIG. 1.18 – Trajectoires associées à un fonctionnement autonome. (a) 16 bits. (b) 12 bits. (c) 8 bits.

Le système est simulé pour des ensembles de valeurs bornées à des nombres entiers codés en code complément à 2, sur 16 bits (figure 1.18(a)), 12 bits (figure 1.18(b)) et 8 bits (figure 1.18(c)). L'observation de ces diagrammes révèle que la forme temporelle produite par le système évolue dans un espace confiné du plan de phase, c'est à dire que seules quelques valeurs d'amplitude sont atteintes pendant l'évolution de la trajectoire chaotique. Lorsque le nombre d'états utilisés est peu important, la trajectoire est moins complexe, notamment dans le cas de la figure 1.18(c), où la forme temporelle produite est simplement limitée à un nombre de valeurs discrètes très faible.

Le système émetteur est maintenant évalué en présence d'un message pour les mêmes valeurs de gains et de conditions initiales. Le message introduit est un signal bi-fréquence, dont l'amplitude quantifiée n'excède pas la zone de linéarité des opérateurs. Les trajectoires correspondantes au système simulé sur 16 bits, 12 bits et 8 bits sont présentées à la figure 1.19.

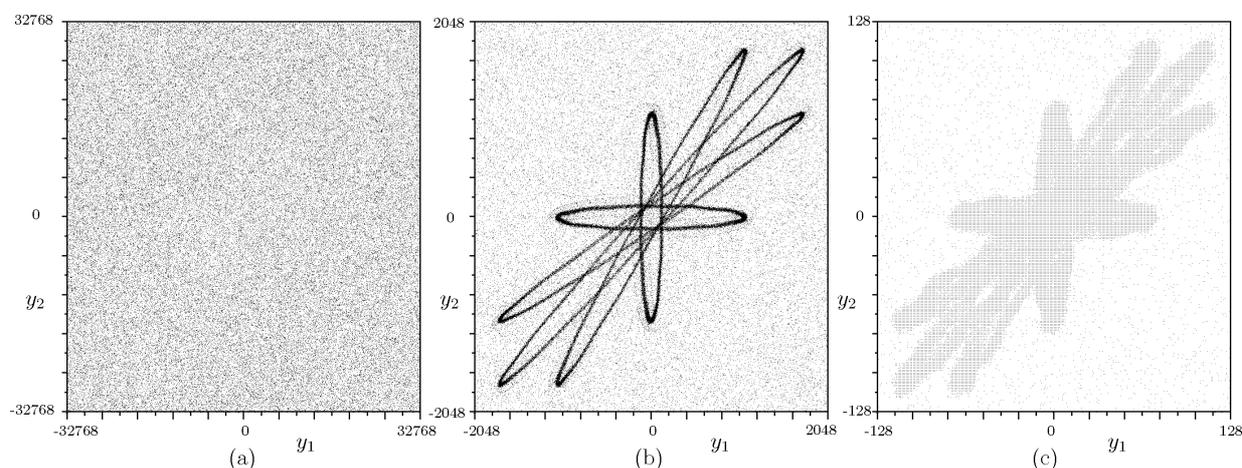


FIG. 1.19 – Trajectoires associées à un fonctionnement forcé. (a) 16 bits. (b) 12 bits. (c) 8 bits.

Les possibilités d'encodage et de masquage de l'information du système discret récursif d'ordre 2 sont démontrées à la figure 1.19(a), puisque le système sur 16 bits présente des points qui sont uniformément repartis dans tous l'espace du plan de phase. En revanche, pour le système simulé sur 12 bits, le plan de phase fait apparaître une très faible dispersion des points, autour d'une trajectoire qui est imposée par le message, et le système sur 8 bits ne présente quasiment aucune dispersion.

Ces observations justifient l'utilisation d'un grand nombre d'états pour réaliser des formes d'onde chaotiques à partir de ce type de récursivité, et il faudra utiliser des systèmes fonctionnant sur un nombre de bits supérieur ou égal à 16 bits pour masquer correctement l'information pour des valeurs de gains correspondant à la limite de la zone de stabilité.

1.3.1.3 Simulation du système d'encodage / décodage

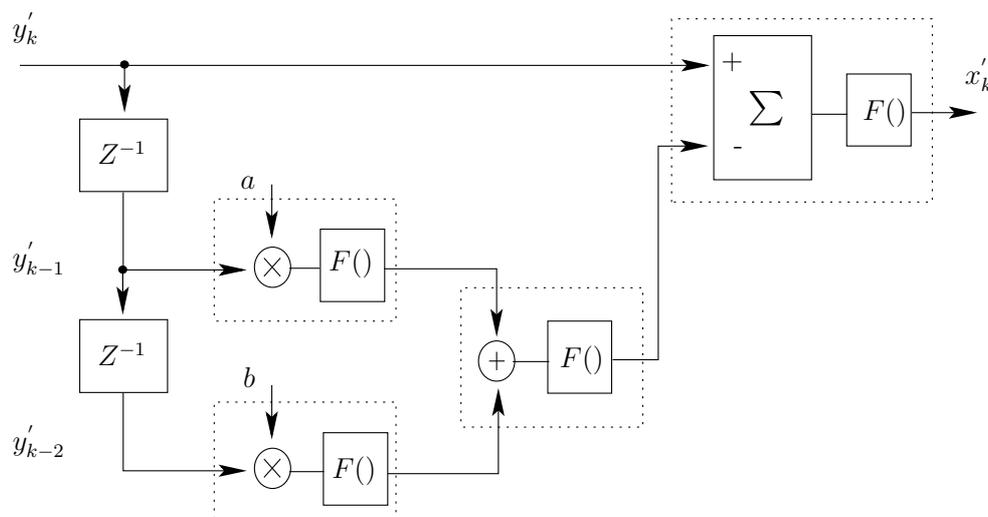


FIG. 1.20 – Schéma bloc du système décodeur.

Le schéma bloc du décodeur auto-synchronisant est donné à la figure 1.20. Il est construit avec les mêmes éléments (nombres de retard, gains et non-linéarité) que le système encodeur et réalise l'opération inverse qui permet de retrouver le message, soit

$$x'_k = F(y'_k - ay'_{k-1} - by'_{k-2}). \quad (1.17)$$

Pour décoder, il faut que les valeurs des gains a et b soient identiques à celles utilisées dans le système d'encodage. La synchronisation et re-synchronisation du système s'effectue dans un temps proportionnel au nombre d'éléments retards utilisés et est donné par

$$T_{\text{synchro}} = (N + 1)T_{\text{chaos}}, \quad (1.18)$$

avec $N = 2$ le nombre de retards et T_{chaos} le rythme de fonctionnement du système décodeur.

La figure 1.21 présente les formes temporelles du système encodage/décodage, pour les valeurs de gain précédemment citées, pour un système fonctionnant sur 16 bits, et lorsque le message à transmettre est un signal bi-fréquence quantifié.

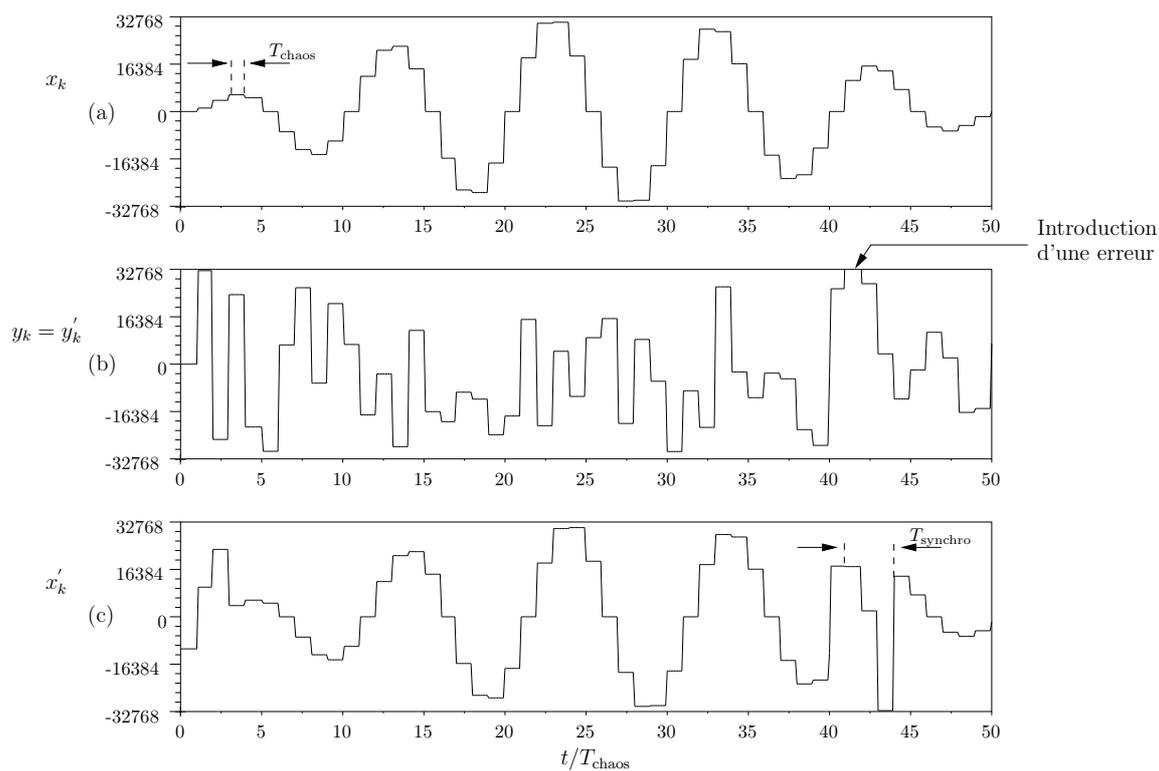


FIG. 1.21 – Formes temporelles du système numérique d’encodage/décodage pour un fonctionnement sur 16 bits. (a) Message émis. (b) Forme d’onde chaotique en sortie du codeur. (c) Message récupéré.

La forme temporelle produite par le codeur, ne présente aucune concordance avec le message. Le défaut majeur de ce type de récepteur réside dans le fait que lorsqu’une erreur de niveau se présente à l’entrée du décodeur, elle entraîne inévitablement trois erreurs successives au niveau du message décodé.

1.4 Conclusions

Cette introduction rappelle brièvement la notion de synchronisation par décomposition en sous-systèmes ainsi que la notion de porteuse chaotique en fréquence. Deux exemples bibliographiques concernant ce principe sont ainsi rapportés et les problèmes relatifs aux réglages des paramètres sont abordés.

Pour éviter les défauts de synchronisation qui peuvent se produire lors de la construction de systèmes de communication chaotique basés sur des sous-systèmes de nature analogique, nous proposons donc d'utiliser une paire d'encodeur/décodeur numérique qui fournit un contrôle précis de la valeur des paramètres.

Ces sous-systèmes requièrent un grand nombre d'états pour pouvoir masquer correctement l'information. Les signaux à traiter se composent donc d'un nombre très important de niveaux. Une information codée sur 12 bits nécessite 4096 niveaux et un codage sur 16 bits, 65536 niveaux. Bien que les dispositifs de synthèse de fréquences, appliqués aux fréquences microondes, disposent de valeurs importantes du rapport de division concernant les diviseurs de fréquence de retour, il est difficilement envisageable de piloter des synthétiseurs avec des signaux comportant un aussi grand nombre de niveaux.

La solution que nous retenons est donc de diminuer le nombre de niveaux du symbole qui va être véhiculé dans les étages de modulations/démodulations, par l'intermédiaire d'un registre à décalage et d'un accumulateur. Ces derniers vont fonctionner à une période sous-multiple de la période utilisée pour générer les états chaotiques. L'architecture de transmission que nous proposons de réaliser est montrée à la figure 1.22.

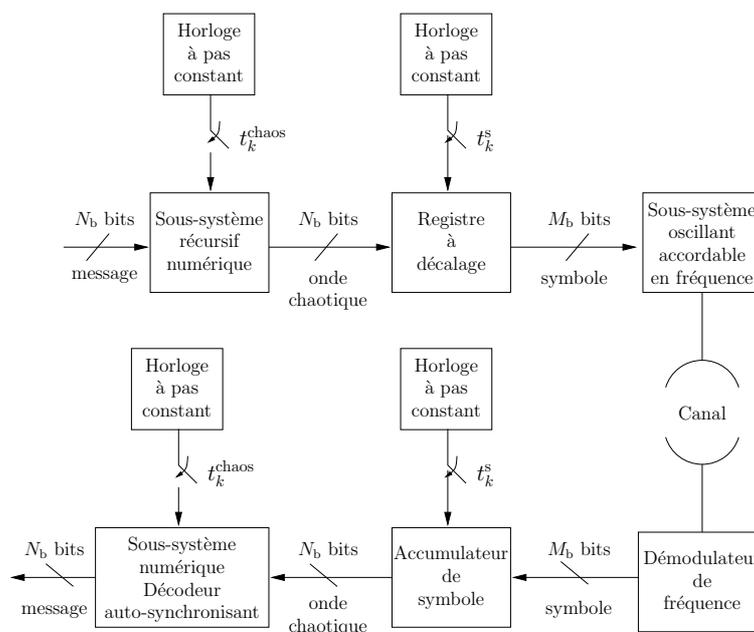


FIG. 1.22 – Architecture du système de transmission proposée.

A l'émission, un registre à décalage acquiert un paquet de longueur M_b bits, issu de l'encodeur numérique, à un rythme T_{chaos} , et délivre dans ce temps, x paquets de longueur N_b bits, avec $M_b = xN_b$. Avec ce mode de transmission, la période symbole est définie par

$$T_s = \frac{T_{\text{chaos}}}{x}. \quad (1.19)$$

A la réception, en sortie du système de démodulation, les symboles composés de 2^{N_b} niveaux, sont stockés dans un accumulateur, et le paquet original de 2^{M_b} niveaux est restitué lorsque x paquets ont été reçus.

Avec cet artifice, le débit symbole est diminué, mais le grand nombre de niveaux, nécessaire à la réalisation du chaos par un système numérique, est conservé, et le symbole est adapté au support de modulation/démodulation.

2 Chaîne de communication à sauts chaotiques de fréquence

2.1 Présentation du système

Pour réaliser le principe de modulation d'une porteuse chaotique, nous proposons d'étudier, de modéliser et de simuler les synthétiseurs de la chaîne de transmission à sauts de fréquence présentée à la figure 2.1.

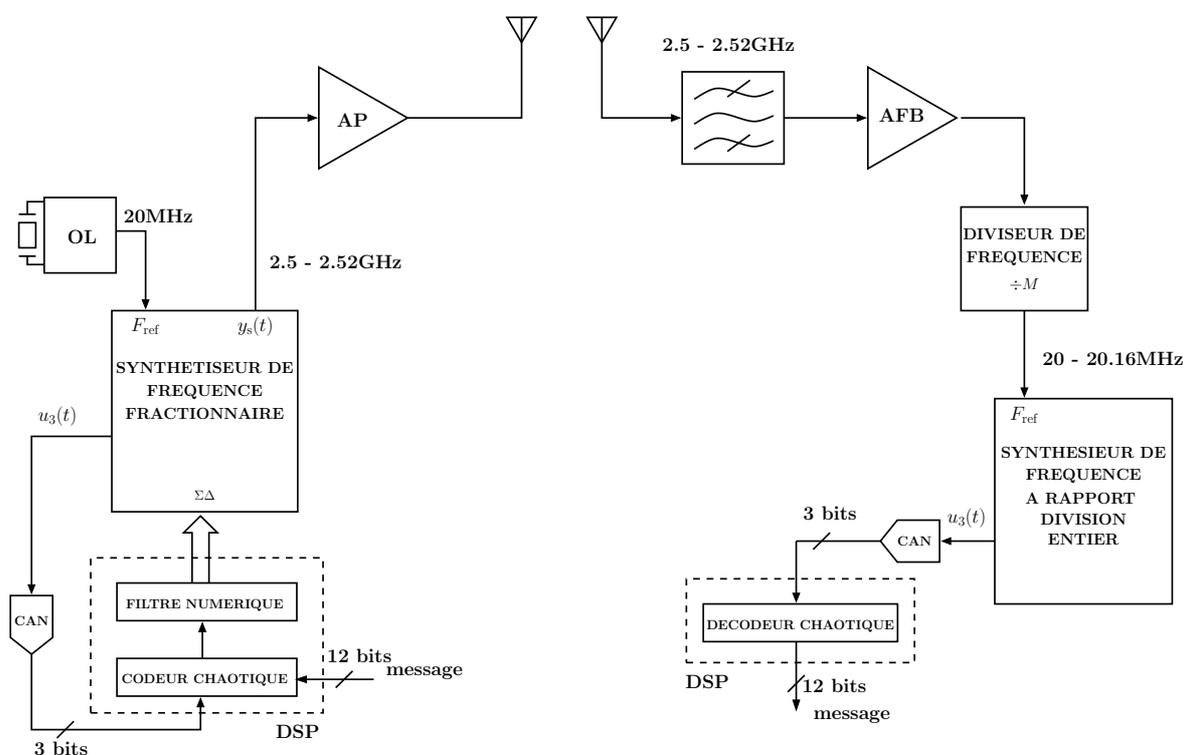


FIG. 2.1 – Système de communication à sauts chaotiques de fréquence.

Le système émetteur est composé d'un synthétiseur de fréquence à rapport de division fractionnaire modulé $\Sigma\Delta$, fournissant une fréquence porteuse variable dans une bande de 20MHz, autour de la fréquence 2.5GHz. Le contrôle de la dynamique chaotique s'effectue par un codeur numérique, basé sur un système récursif implémenté sur DSP. Le message à transmettre est un mot numérique introduit dans le système récursif. Pour éviter les phénomènes transitoires engendrés par le système bouclé du synthétiseur, les symboles issus de l'encodeur chaotique sont filtrés par une réponse impulsionnelle gaussienne qui produit une modulation de type GFSK.

Le récepteur est constitué d'un diviseur de fréquence qui ramène la porteuse modulée à 2.5GHz autour de 20MHz de façon à utiliser un synthétiseur de fréquence à rapport de division entier en tant que démodulateur cohérent de fréquence. La tension de commande de l'OCT du récepteur est prélevée puis convertie numériquement, via un Convertisseur Analogique Numérique (CAN). Le message, contenu dans les sauts de fréquence, est ainsi retrouvé par l'intermédiaire d'un décodeur chaotique, qui est une version boucle ouverte de l'encodeur chaotique utilisé à l'émission.

2.2 Modélisation de l'émetteur

Le circuit du synthétiseur modélisé du système émetteur, est présenté à la figure 2.2.

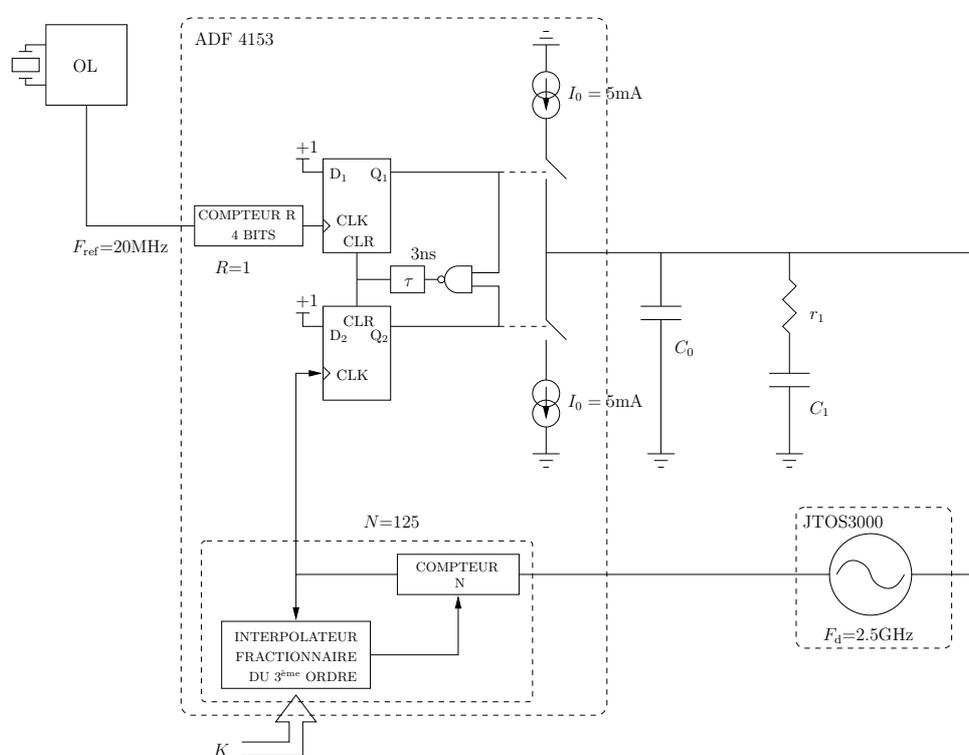


FIG. 2.2 – Circuit synthétiseur à rapport de division fractionnaire à 2.5GHz.

Il est construit avec un composant intégré[16], qui inclut un modulateur $\Sigma\Delta$ du troisième ordre au niveau du diviseur de retour, et qui permet la mise à jour de la valeur d'entrée du modulateur (le mot K) dynamiquement en cours de fonctionnement. L'oscillateur local délivre un signal de référence à 20MHz et l'OCT[17], fonctionnant dans une bande 2.1GHz - 3.1GHz, est décrit par sa caractéristique tension/fréquence, représentée à la figure 2.3 et approximée par la non-linéarité de l'équation (A.2.95) avec $\alpha = 6.91\text{rad/s}$ et $\beta = 0.15$.

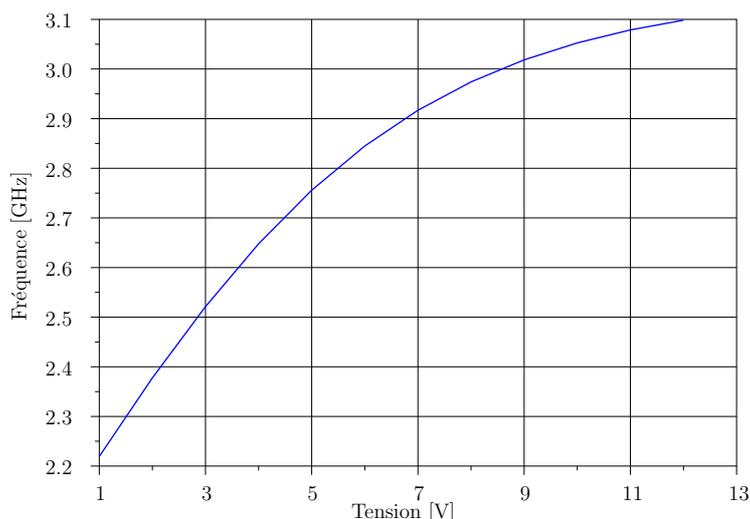


FIG. 2.3 – Caractéristique tension/fréquence de l'OCT.

2.2.1 Etude en sauts de fréquence

Le circuit du synthétiseur précédent est maintenant utilisé en système à sauts de fréquence gaussien, par la modulation du mot $K(t)$ (cf figure 2.4).

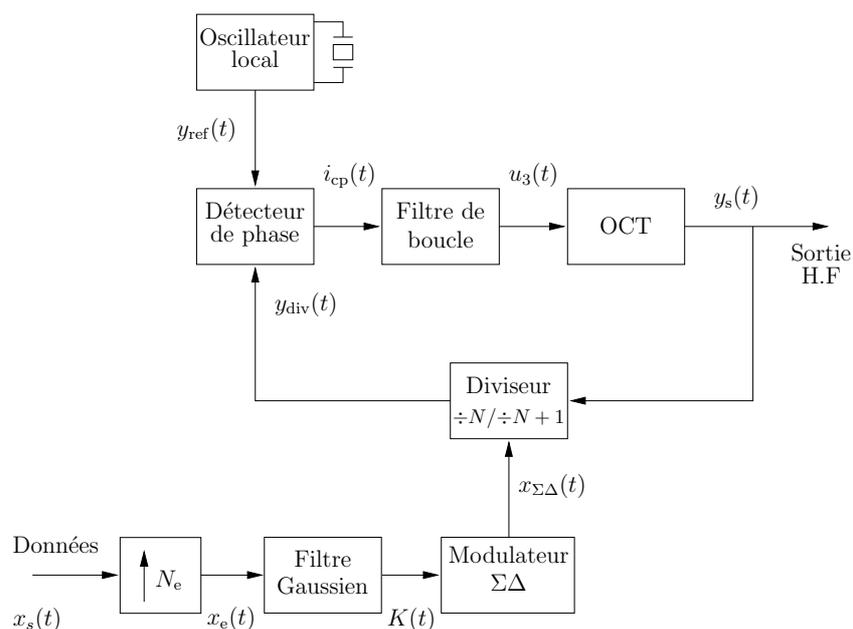


FIG. 2.4 – Configuration en sauts de fréquence pour une modulation GFSK.

Dans les dispositifs fractionnaires à modulateur $\Sigma\Delta$, la fréquence naturelle f_n de boucle est placée pour atténuer très fortement le spectre de bruit de quantification du modulateur $\Sigma\Delta$. Rappelons que le modulateur $\Sigma\Delta$ échantillonne le signal d'erreur à la fréquence de sortie du diviseur de retour, qui est égale à la fréquence de mise à jour du CPF F_{ref} , lorsque le synthétiseur est en régime établi. La valeur du spectre du bruit de quantification est

donc maximale à la fréquence $F_{\text{ref}}/2$. Suivant l'architecture du modulateur $\Sigma\Delta$ (suivant l'allure du spectre du bruit de quantification), la bande passante de boucle est donc plus ou moins large, pour un niveau d'atténuation donné du bruit de quantification. En considérant que nous utilisons l'architecture du modulateur détaillée section A.2.2.2.7, des niveaux de bruit acceptables sont obtenus pour une bande passante

$$f_n < \frac{F_{\text{ref}}}{200}. \quad (2.1)$$

Considérons, dans un premier temps, que l'information à transmettre est un signal binaire type NRZ non filtré ($x_s(t)=K(t)$), cadencé à un rythme symbole T_s , d'amplitude $\pm M/2$, avec M l'excursion maximale en amplitude du modulateur $\Sigma\Delta$. Dans ce cas, le synthétiseur délivre une fréquence porteuse variable entre NF_{ref} et $(N+1)F_{\text{ref}}$.

Le temps de réponse du système bouclé à un saut de fréquence est directement dépendant de la valeur de la fréquence naturelle f_n . Pour prendre en compte le temps de réponse et un temps minimum d'arrêt sur une valeur de fréquence, nous fixons qualitativement la période symbole minimale (le débit symbole maximal) à

$$T_s = \frac{3}{f_n} \quad (2.2)$$

Dans ce cas, l'impact de la fonction de transfert, en boucle fermée, sur le spectre du signal NRZ confiné aux basses fréquences du spectre de sortie du modulateur $\Sigma\Delta$, est illustré à la figure 2.5

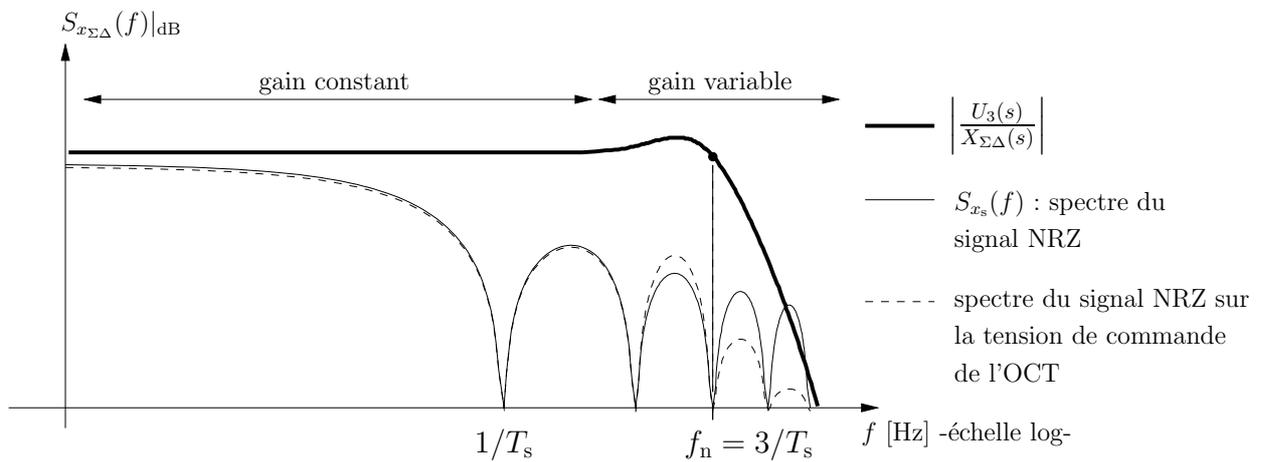


FIG. 2.5 – Impact de la fonction de transfert en boucle fermée sur le spectre du signal NRZ.

Les phénomènes transitoires et autres dégradations engendrées par la distorsion des lobes secondaires du spectre du signal NRZ, sont éliminés par l'utilisation d'un filtre à réponse impulsionnelle finie placé en amont du modulateur $\Sigma\Delta$. En fixant un facteur de sur-échantillonnage N_e sur la période symbole pour réaliser un filtre par interpolation, le spectre du signal issu du modulateur $\Sigma\Delta$ sera alors composé des contributions du bruit de quantification, du spectre du symbole filtré aux basses fréquences et des spectres du symbole filtré et périodisé aux fréquences kF_e avec $F_e = N_e F_s$, tel que représenté à la figure 2.6.

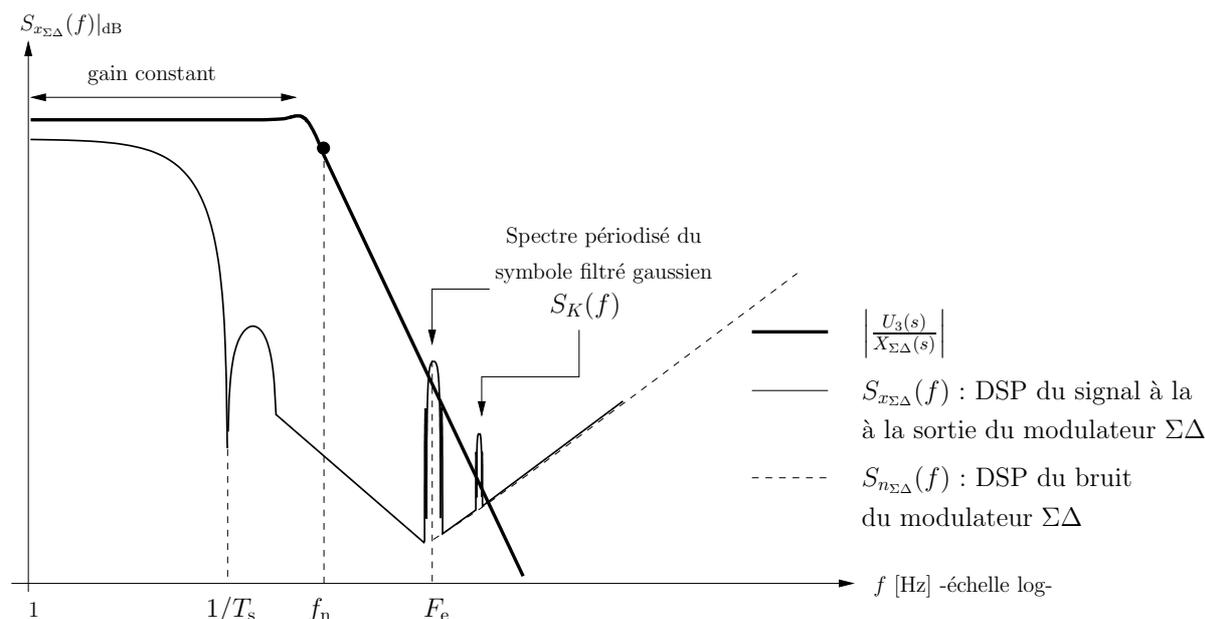


FIG. 2.6 – Calcul de la fréquence naturelle pour un symbole filtré gaussien.

Dans cette configuration, la fréquence de sur-échantillonnage, nécessaire à la réalisation du filtre numérique devra être placée suffisamment loin de la fréquence naturelle de boucle pour éviter une remontée de bruit, aux fréquences $F_d \pm kF_e$ dans le spectre de sortie du synthétiseur.

Les figures 2.7 et 2.9 montrent les différentes formes temporelles et le spectre de sortie normalisé lorsque le synthétiseur est modulé par un signal type NRZ non filtré, et les figures 2.8 et 2.10, le cas où le synthétiseur de fréquence est modulé par un signal type NRZ filtré par une réponse impulsionnelle gaussienne avec le paramètre $BT = 0.7$, pour un facteur de sur-échantillonnage $N_e = 12$ et, dans les deux cas, avec une fréquence naturelle placée à $f_n = F_{ref}/280$.

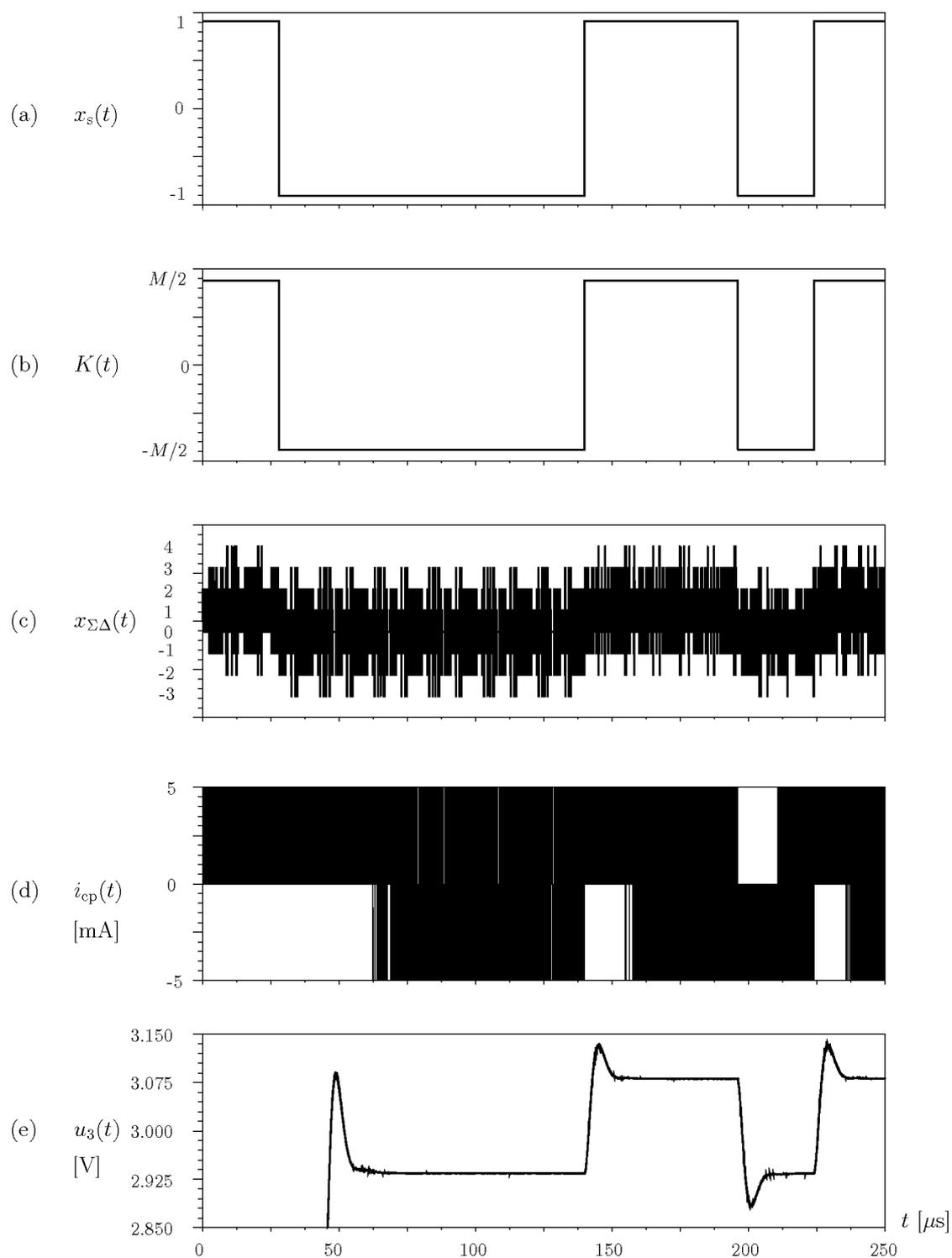


FIG. 2.7 – Formes temporelles du synthétiseur fractionnaire pour un symbole NRZ non-filtré. (a) Symbole. (b) Symbole à l'entrée du modulateur $\Sigma\Delta$. (c) Sortie du modulateur $\Sigma\Delta$. (d) Courant à la sortie de la pompe de charge. (e) Tension de commande de l'OCT.

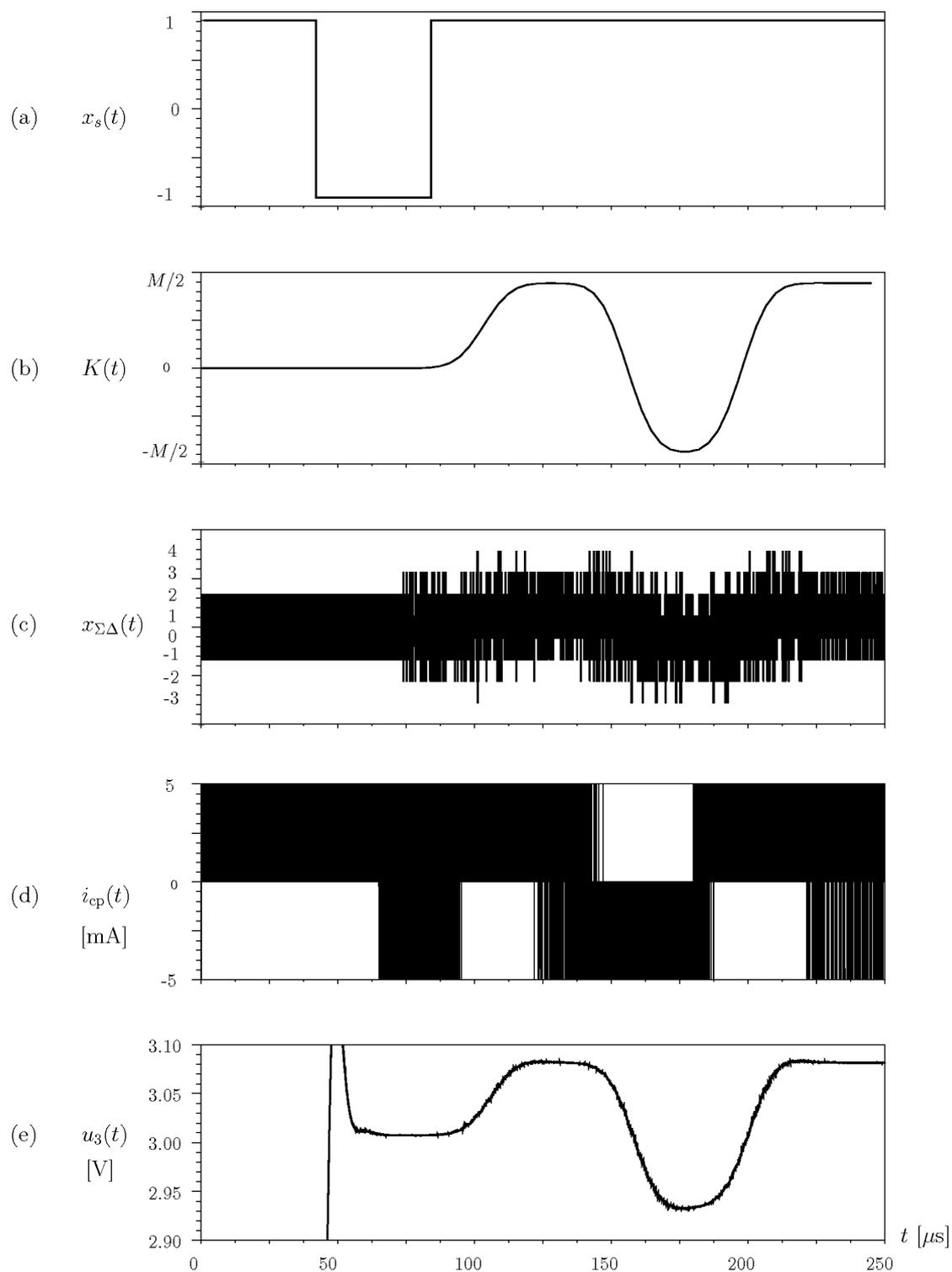


FIG. 2.8 – Formes temporelles du synthétiseur fractionnaire pour un symbole NRZ filtré. (a) Symbole à l'entrée du filtre à réponse impulsionnelle finie. (b) Symbole filtré à l'entrée du modulateur $\Sigma\Delta$. (c) Sortie du modulateur $\Sigma\Delta$. (d) Courant à la sortie de la pompe de charge. (e) Tension de commande de l'OCT.

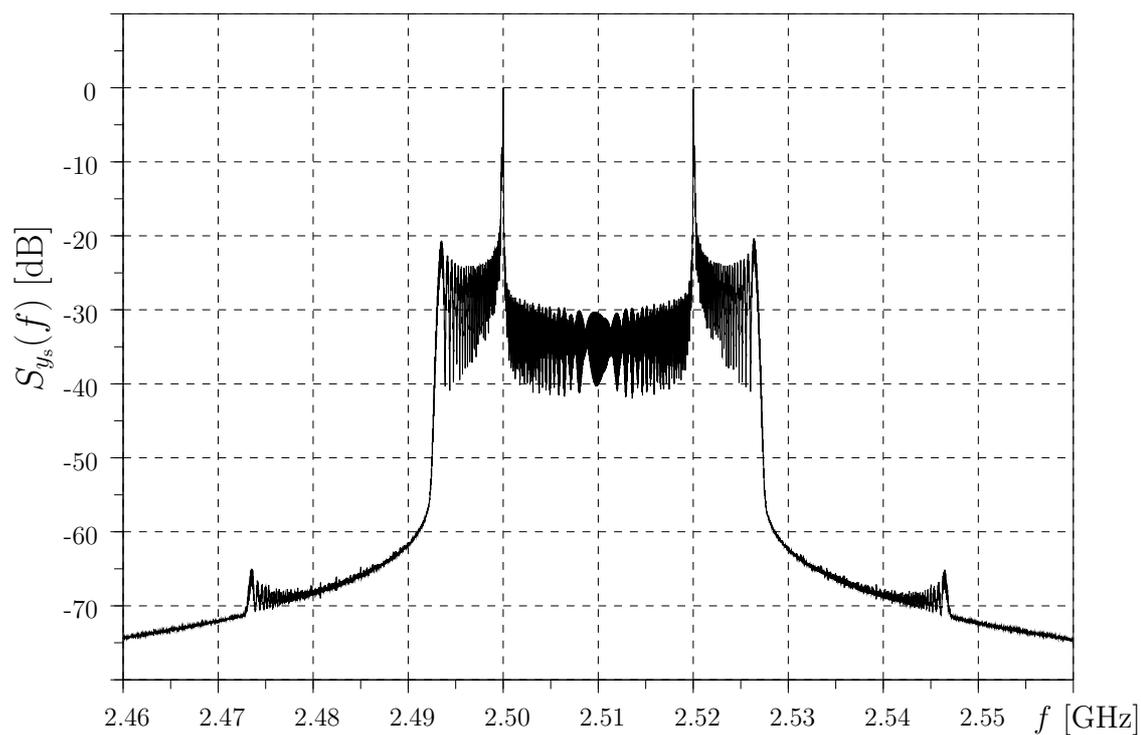


FIG. 2.9 – Densité spectrale de puissance à la sortie du synthétiseur pour un symbole NRZ non filtré.

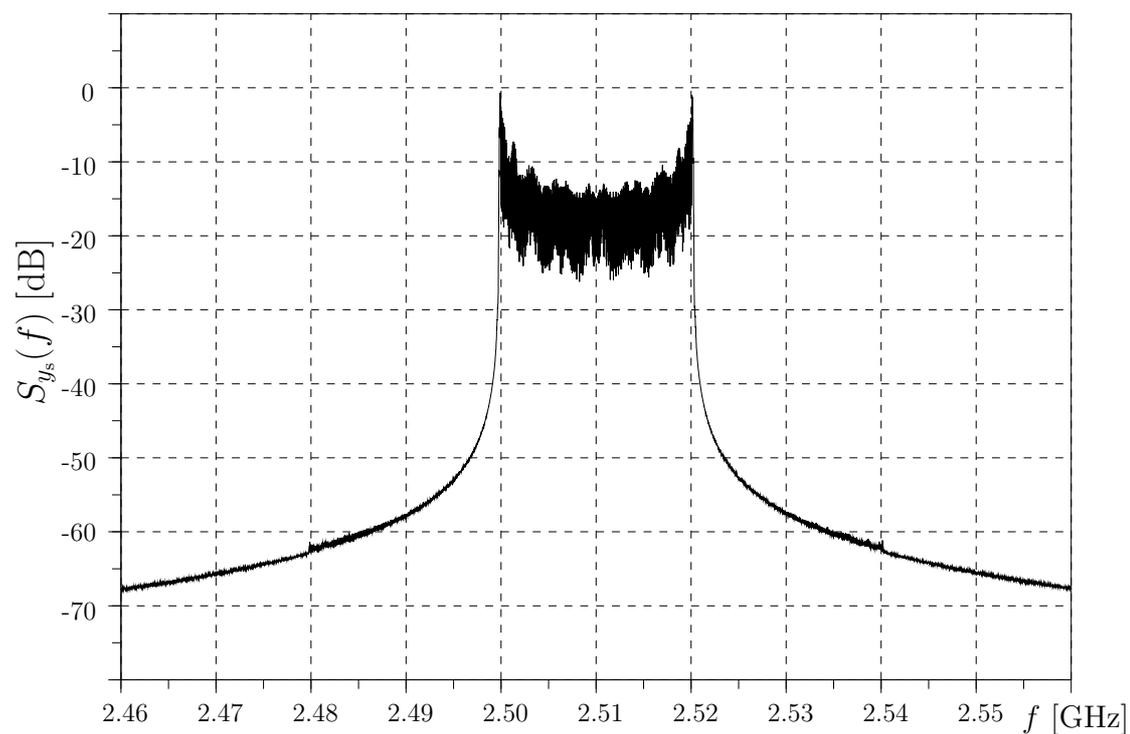


FIG. 2.10 – Densité spectrale de puissance à la sortie du synthétiseur pour un symbole NRZ filtré gaussien.

2.2.2 Construction d'une boucle de contrôle chaotique

En ne considérant que l'entrée du modulateur $\Sigma\Delta$, les variations de la tension de commande et la tension de sortie de l'OCT, un synthétiseur de fréquence, peut se voir comme un dispositif à une entrée et deux sorties tel que montré à la figure 2.11.

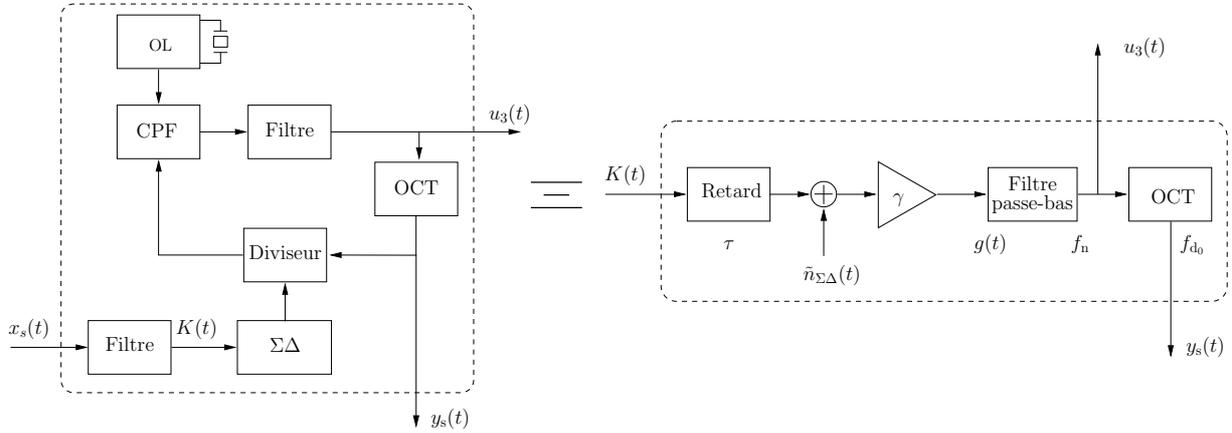


FIG. 2.11 – Synthétiseur de fréquence fractionnaire vu de l'entrée du modulateur $\Sigma\Delta$.

Grâce à cette représentation, ce dispositif est assimilable à un élément retard de valeur τ suivi d'une source de bruit de quantification additif $\tilde{n}_{\Sigma\Delta}(t)$, d'un gain constant de valeur γ , d'un filtre passe-bas de réponse impulsionnelle $g(t)$ et de fréquence de coupure f_n et d'un élément à fréquence variable, oscillant autour d'une fréquence F_{d_0} , définie par

$$\begin{aligned} F_{d_0} &= F_d + \frac{F_{\text{ref}}}{2} \\ &= \left(N + \frac{1}{2}\right) F_{\text{ref}}, \end{aligned} \quad (2.3)$$

avec N la valeur nominale du rapport de division et F_{ref} la fréquence de mise à jour du CPF.

La valeur τ correspond au retard du filtre à réponse impulsionnelle finie placé en amont du modulateur $\Sigma\Delta$ et dépend du nombre de coefficients N_{coef} pris pour réaliser la réponse impulsionnelle ainsi que de la valeur de la fréquence de sur-échantillonnage précédemment détaillée F_e , soit

$$\tau = \frac{N_{\text{coef}} - 1}{2F_e}. \quad (2.4)$$

Le retard τ est donc un paramètre ajustable, très largement supérieur au retard engendré par le filtre passe-bas de fréquence de coupure f_n , qui sera négligé.

La source de bruit $\tilde{n}_{\Sigma\Delta}(t)$ représente le bruit de quantification du modulateur $\Sigma\Delta$.

Le gain γ est la relation linéaire liant la variation de $K(t) \in]-M/2; M/2[$ à la variation de la fréquence de sortie $F_s \in]NF_{\text{ref}}; (N+1)F_{\text{ref}}[$, ramenée sur la tension de commande de l'OCT et s'exprime par la relation

$$\gamma = \frac{F_{\text{ref}}}{MK_v}. \quad (2.5)$$

La réponse impulsionnelle $g(t)$ et de fréquence de coupure f_n correspondent au filtrage passe-bas de la fonction de transfert du système en boucle fermée $U_3(s)/X_{\Sigma\Delta}(s)$.

Dans ces conditions, le système idéal est décrit par les équations

$$u_3(t) = \gamma(K(t - \tau) + \tilde{n}_{\Sigma\Delta}(t)) * g(t), \quad (2.6)$$

$$y_s(t) = \cos\left(\omega_{d_0}t + 2\pi K_v \int_{-\infty}^t u_3(\tau')d\tau'\right). \quad (2.7)$$

L'équation (2.6) est réécrite en considérant que le gain de la fonction de transfert du filtre passe-bas est constant et égal à 1 (0dB) avec la modulation $K(t)$. En prenant en compte le bruit de quantification du modulateur $\Sigma\Delta$, une approximation de l'expression de la tension de commande de l'OCT est finalement donnée selon

$$u_3(t) = \gamma K(t - \tau) + (\gamma\tilde{n}_{\Sigma\Delta}(t)) * g(t). \quad (2.8)$$

Un asservissement non-linéaire de l'entrée du modulateur $\Sigma\Delta$ à partir de la tension de commande de l'OCT est donc réalisable. En effet, grâce à l'équation (2.8), la tension $u_3(t)$ est linéairement proportionnelle à l'évolution temporelle de la fréquence de sortie du synthétiseur pour de faibles variations autour d'une composante continue.

Le schéma bloc de l'émetteur à sauts de fréquence chaotiques, avec sa boucle de rétroaction, est représenté à la figure 2.12.

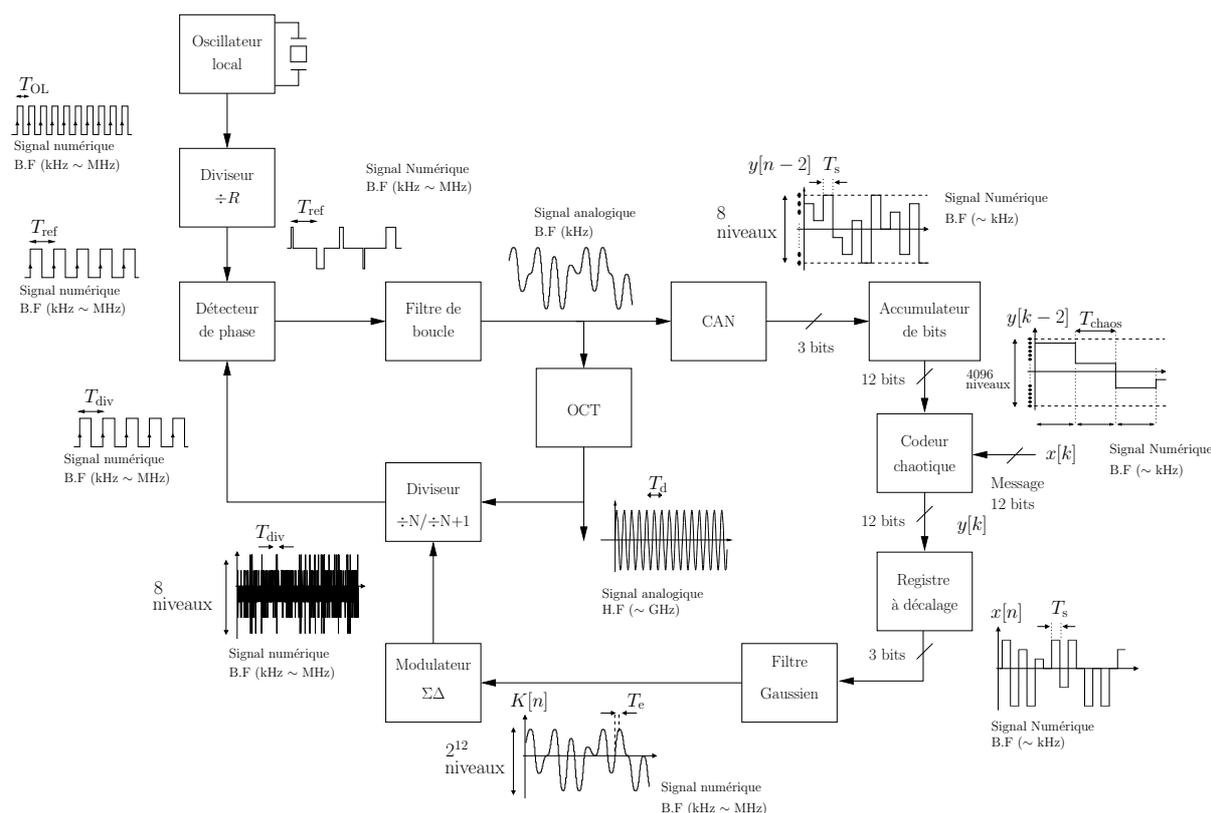


FIG. 2.12 – Schéma bloc de l'émetteur.

La boucle de rétroaction est constituée des éléments suivants :

- un CAN, qui prélève les valeurs analogiques de la tension de commande de l'OCT à un rythme symbole T_s et fournissant des valeurs numériques correspondantes à des nombres entiers signés codés sur 3 bits (cf figure 2.13(a)),
- un accumulateur, qui stocke en entrée 4 paquets de 3 bits, au rythme T_s et délivrant les paquets sous la forme d'un mot de 12 bits au rythme appelé $T_{chaos} = 4T_s$,
- un codeur chaotique, fonctionnant au rythme T_{chaos} et basé sur un système discret récursif, qui va produire un mot de 12 bits et qui est une fonction non-linéaire du mot à l'entrée et du message introduit dans le codeur,
- un registre à décalage qui retransmet les paquets de 12 bits, issus du codeur au rythme T_{chaos} en paquets de 3 bits au rythme symbole, au filtre à réponse impulsionnelle finie comme représentés à la figure 2.13(b).

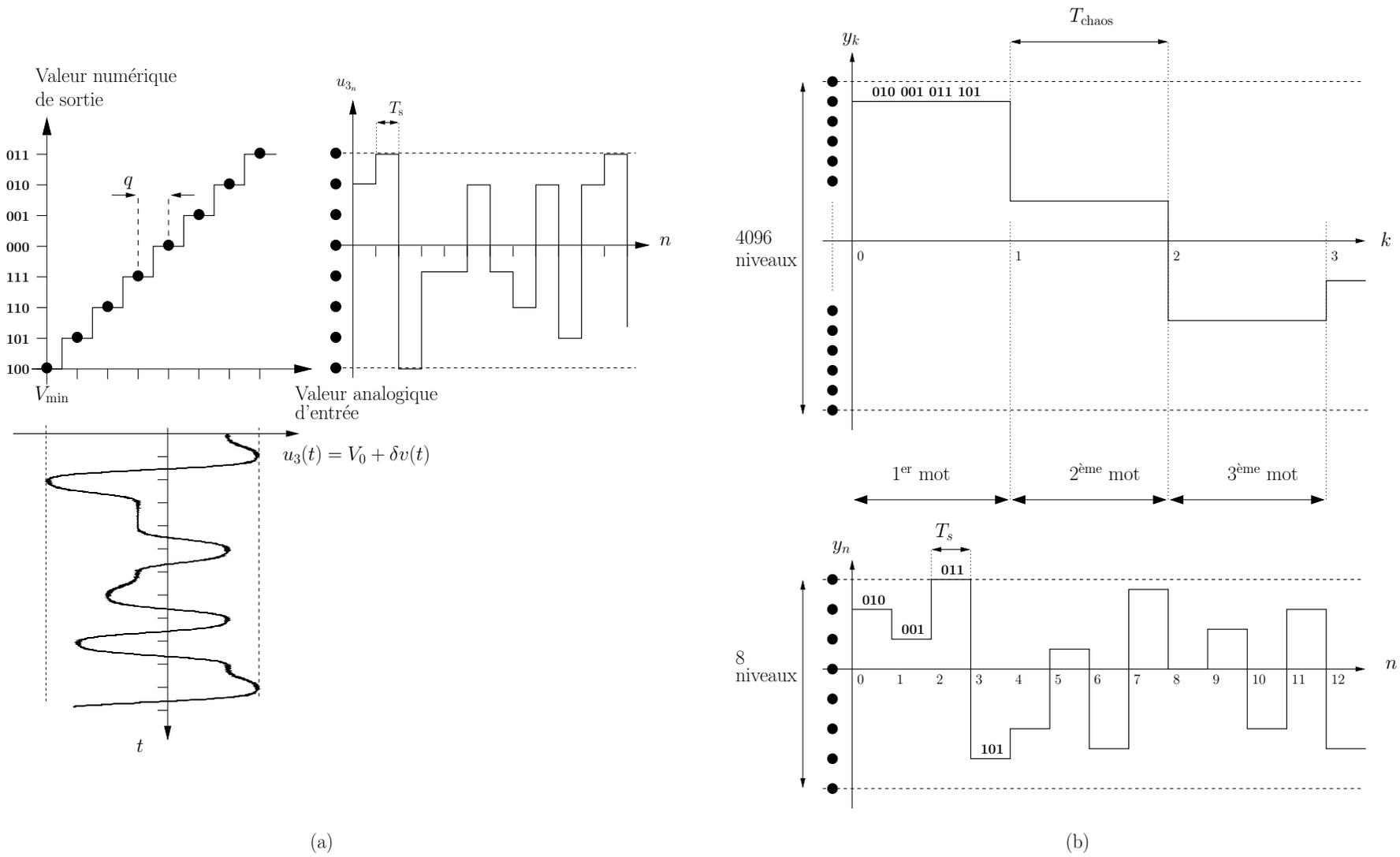


FIG. 2.13 – Principe de fonctionnement. (a) Convertisseur Analogique Numérique. (b) Registre à décalage à la sortie de l'encodeur chaotique.

La figure 2.14 présente l'émetteur vu de l'encodeur chaotique, en considérant la simplification du modèle du synthétiseur.

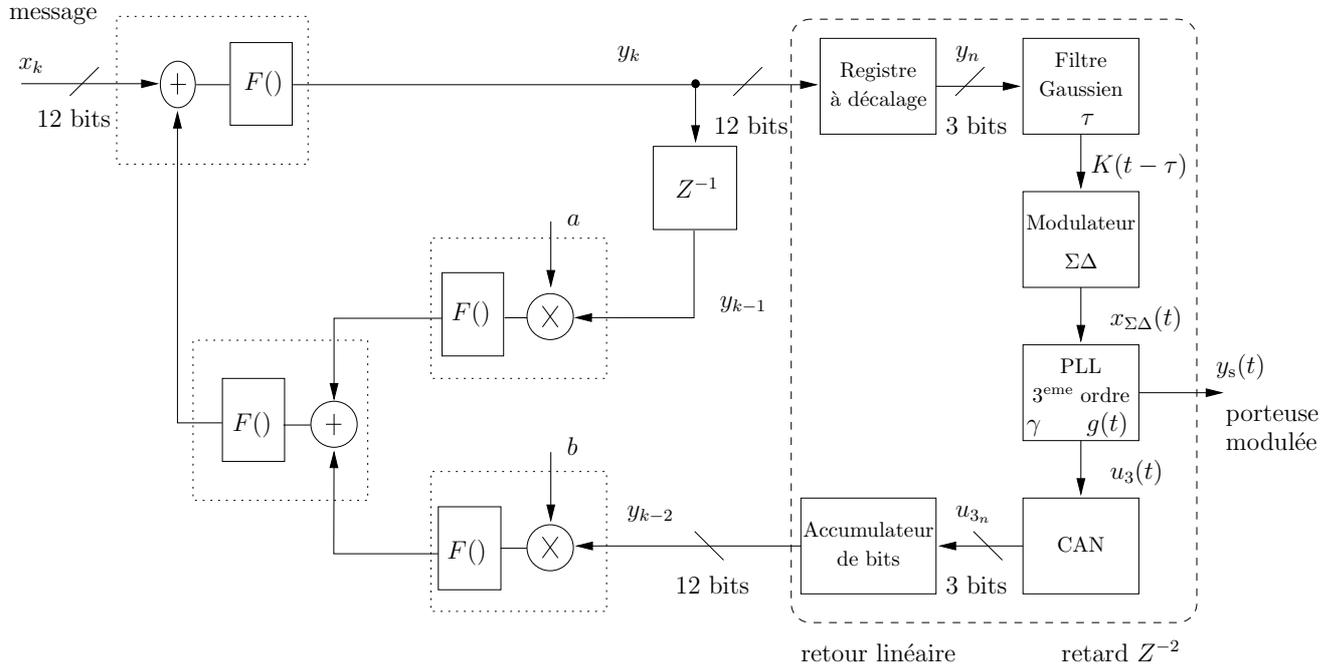


FIG. 2.14 – Emetteur vu du système récursif.

Dans cet exemple de construction d'une boucle de contrôle chaotique, nous réalisons la récursivité du deuxième ordre vue dans la section 1.3.1. Le choix est ici fait d'effectuer un retard Z^{-1} dans le système numérique et de réaliser un retard Z^{-2} grâce aux différents éléments constituant le retour linéaire. L'accumulateur, par son mode de fonctionnement, réalise un retard de valeur T_{chaos} . Pour le deuxième retard, un ajustement est fait sur le nombre de coefficient du filtre à réponse impulsionnelle pour que le symbole à l'entrée du filtre soit présent sur la tension de commande de l'OCT, aux instants d'échantillonnage du CAN, dans un délai T_{chaos} .

En posant n l'indice discret du système rythmé à la période symbole, y_n le signal sortant du registre à décalage, le système mixte constituant le retour linéaire est exprimé par les équations

$$K(t) = y_n|_{n = t/T_s}, \quad (2.9)$$

$$u_3(t) = \gamma [K(t - \tau) + \tilde{n}_{\Sigma\Delta}(t) * g(t)], \quad (2.10)$$

$$u_{3n} = u_3(t)|_{t = nT_s}. \quad (2.11)$$

Si la valeur $\tau = T_{\text{chaos}} = 4T_s$ et si le terme de bruit de (2.10) est négligeable face au terme de modulation alors l'expression suivante est une bonne approximation de la valeur de

sortie du CAN aux instants d'échantillonnage

$$u_{3n} = y_{n-4}. \quad (2.12)$$

En étendant ce résultat au signal y_k entrant dans le registre à décalage et au signal u_{3k} sortant de l'accumulateur avec k , l'indice discret du système rythmé à la période T_{chaos} alors

$$u_{3k} = y_{k-2}. \quad (2.13)$$

2.2.3 Paramètres et simulation du système émetteur

La simulation du système émetteur est réalisée avec le modèle comportemental de la section 2.2.2 et est paramétrée par les valeurs données dans le tableau 2.1.

Paramètres	Variables	Valeurs	Unités
O.L.			
Fréquence	F_{ref}	20	MHz
OCT			
Fréquence libre	F_0	2.045	GHz
Sensibilité locale	K_v	101.5	MHz/V
Non-linéarité	α	6.91	rad/s
	β	0.15	
CPF et PC			
Compteur R	R	1	
Courant de sortie	I_0	5	mA
Diviseur de retour			
Compteur N	N	125	
Pré-diviseur P	P	8/9	
Filtre de boucle			
Ordre		2	
Fréquence naturelle	f_n	$F_{\text{ref}}/280$	Hz
Marge de phase	M_φ	45	°

Paramètres	Variables	Valeurs	Unités
C.A.N.			
Nombre de bits		3	
Tension minimale	V_{min}	2.933	V
Pas	q	18.1	mV
Période	T_s	$3/f_n$	s
Encodeur chaotique			
Ordre		2	
Nombre de bits	N_b	12	
Gains	a	0.5	
	b	-1	
Période	T_{chaos}	$4T_s$	s
Filtre R.I.F.			
Type		Gaussien	
Paramètre	BT_s	0.7	
Nombre de coefficients	N_{coef}	85	
Facteur de suréchantillonnage	N_e	12	
Modulateur $\Sigma\Delta$			
Ordre		3	

TAB. 2.1 – Paramètres de simulation du système émetteur.

Dans cet exemple de simulation, l'encodeur chaotique est paramétré sur 12 bits avec les valeurs de gains $a=0.5$ et $b=-1$ de façon à vérifier dans un premier temps, la cohérence du système global par l'observation des formes temporelles en mode de fonctionnement autonome.

Les chronogrammes sont donnés à la figure 2.15, le diagramme de l'œil concernant la tension de commande de l'OCT figure 2.16(a) et le plan de phase $[y_{k-1}; y_{k-2}]$ figure 2.16(b).

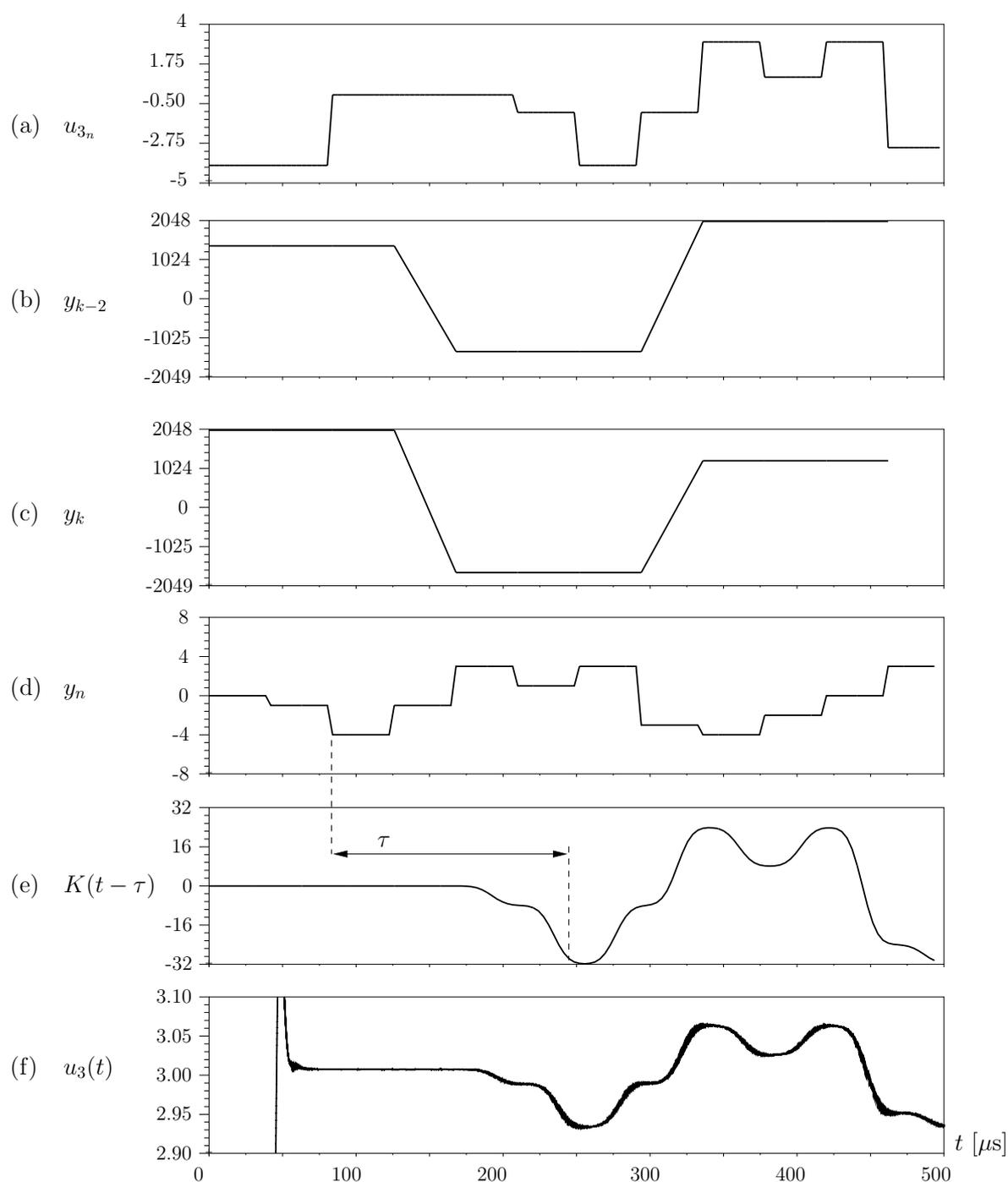


FIG. 2.15 – Chronogrammes de fonctionnement du système émetteur. (a) Sortie du CAN. (b) Sortie de l'accumulateur. (c) Sortie de l'encodeur chaotique. (d) Sortie du registre à décalage. (e) Entrée du modulateur $\Sigma\Delta$. (f) Tension de commande de l'OCT.

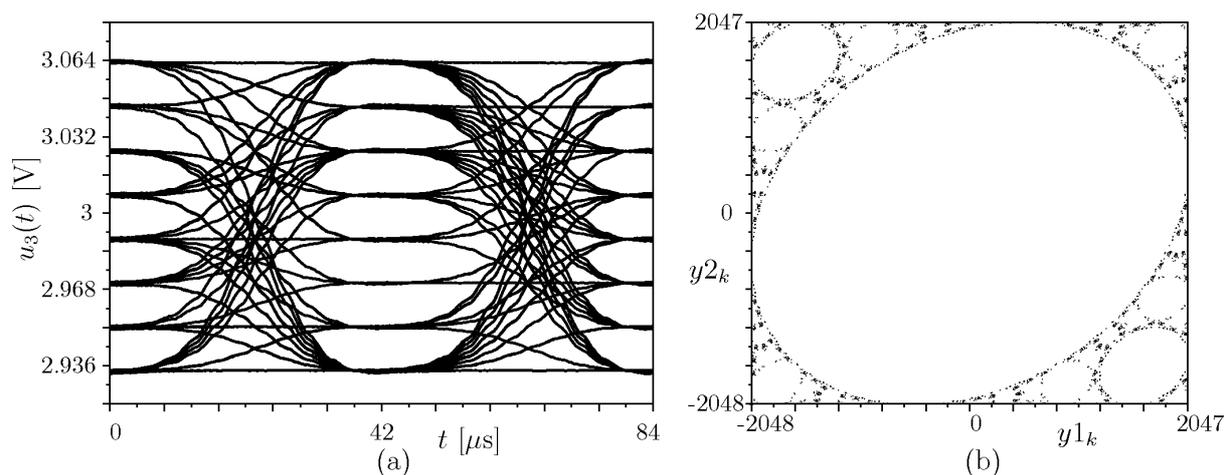


FIG. 2.16 – (a) Diagramme de l’œil de la tension de commande de l’OCT. (b) Plan de phase du système récursif en mode autonome.

Le diagramme de l’œil présente huit niveaux clairement distincts les uns des autres, et permet une conversion analogique numérique sans défaut comme le montre le plan de phase de la figure 2.16(b), qui a été simulé pour 4000 périodes de fonctionnement de l’encodeur chaotique¹, et qui est identique au plan de phase du système récursif simulé seul (cf figure 1.18(b)).

La densité spectrale de puissance normalisée en amplitude du synthétiseur modulé est montré à la figure 2.17. Elle se compose de huit fréquences porteuses évoluant dans une bande 2.5-2.52GHz.

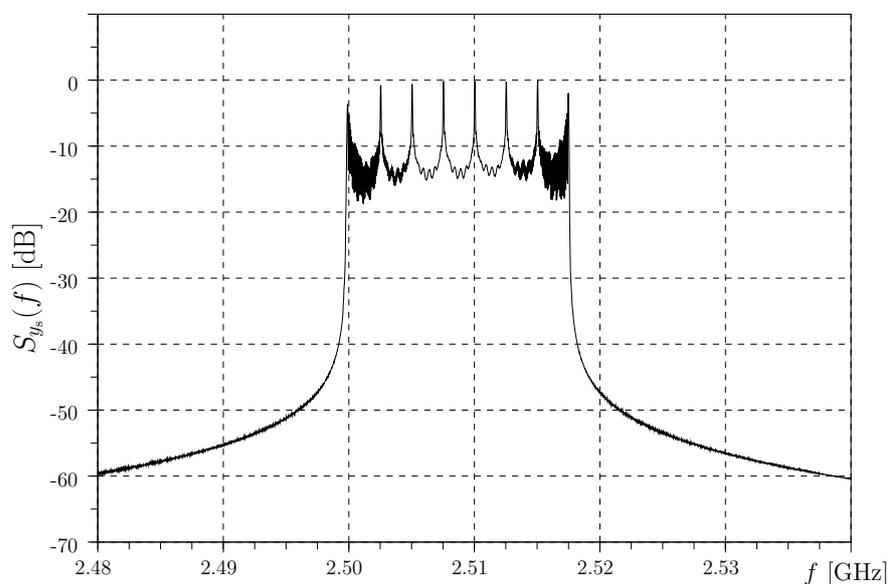


FIG. 2.17 – Densité spectrale de puissance de sortie du système émetteur.

¹temps de calcul \approx 50minutes pour un CPU fonctionnant à 2GHz

2.3 Modélisation du récepteur

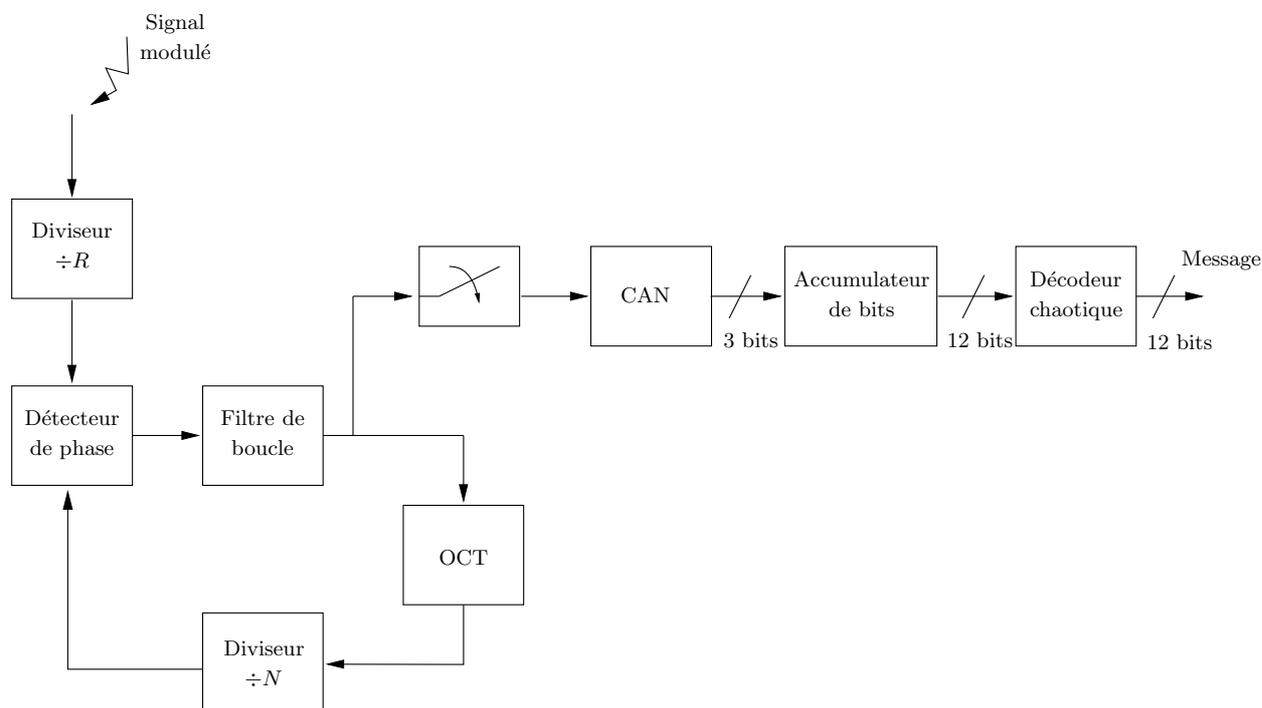


FIG. 2.18 – Structure du récepteur.

L'architecture du système récepteur est représentée à la figure 2.18. Un synthétiseur de fréquence à rapport de division entier, précédé d'un diviseur de fréquence, réalise la démodulation de fréquence de l'onde émise. Les paramètres des modèles utilisés en CAO sont basés sur les documentations constructeurs des composants [18] et [19].

L'OCT utilisé est ici identique à celui utilisé dans le système émetteur, mais ce choix n'est pas obligatoire à une bonne démodulation, car le démodulateur de fréquence pourrait très bien être réalisé par une autre architecture, à partir du moment où la forme temporelle de la tension de commande $u_3(t)$ du système émetteur est reproduite. Cette tension, reproduite localement est ensuite prélevée au rythme T_s puis convertie numériquement. Un accumulateur délivre alors l'information démodulée sous la forme d'un mot de 12 bits à un décodeur chaotique, qui est dans cet exemple, le décodeur de la section 1.3.1.3.

La figure 2.19 présente les diagrammes de l'œil simulés, lorsque le récepteur démodule l'information, pour différentes bandes passantes de boucle du synthétiseur de réception.

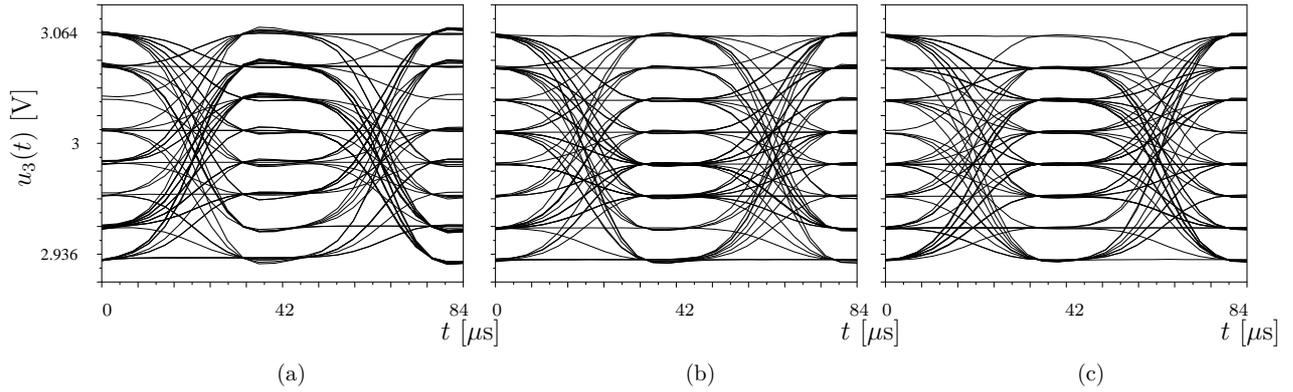


FIG. 2.19 – Diagramme de l’œil de la tension de commande de l’OCT de la boucle de réception pour une bande passante. (a) $f_n = F_{ref}/280$. (b) $f_n = F_{ref}/180$. (c) $f_n = F_{ref}/100$.

L’observation de ces diagrammes montre que l’utilisation d’une bande passante de boucle équivalente (figure 2.19(a)) ou légèrement supérieure (figure 2.19(b)) à la bande passante de boucle du synthétiseur d’émission, apporte des dégradations aux instants d’échantillonnage du CAN de réception. Ces défauts sont dus à une déformation du spectre du signal filtré gaussien initial. En effet, celui-ci subit deux filtrages successifs qui entraînent des erreurs de quantification, altérant la synchronisation du décodeur chaotique. Une bande passante plus large (figure 2.19(c)) est donc nécessaire pour restituer la forme temporelle $u_3(t)$ sans dégradation, et ainsi assurer une bonne conversion analogique numérique.

2.4 Simulation de la chaîne globale

L’ensemble émetteur/récepteur à sauts de fréquence chaotiques, en présence d’un message, est maintenant simulé avec les modèles comportementaux des synthétiseurs de fréquence sur le même diagramme représenté par le schéma bloc de la figure 2.20.

Dans ce schéma bloc, le diviseur de fréquence du récepteur à l’entrée du CPF, est directement réalisé à partir du modèle OCT de la boucle d’émission. La valeur nominale N du diviseur de retour de la boucle d’émission est commune aux diviseurs de fréquence du système récepteur. Les périodes T_s et T_{chaos} sont réalisées par les horloges à pas constant calculant les dates t_k^{symb} et t_k^{chaos} .

Les chronogrammes de fonctionnement de la chaîne de transmission à sauts de fréquence, issus de la simulation de ce schéma bloc, sont donnés à la figure 2.21.

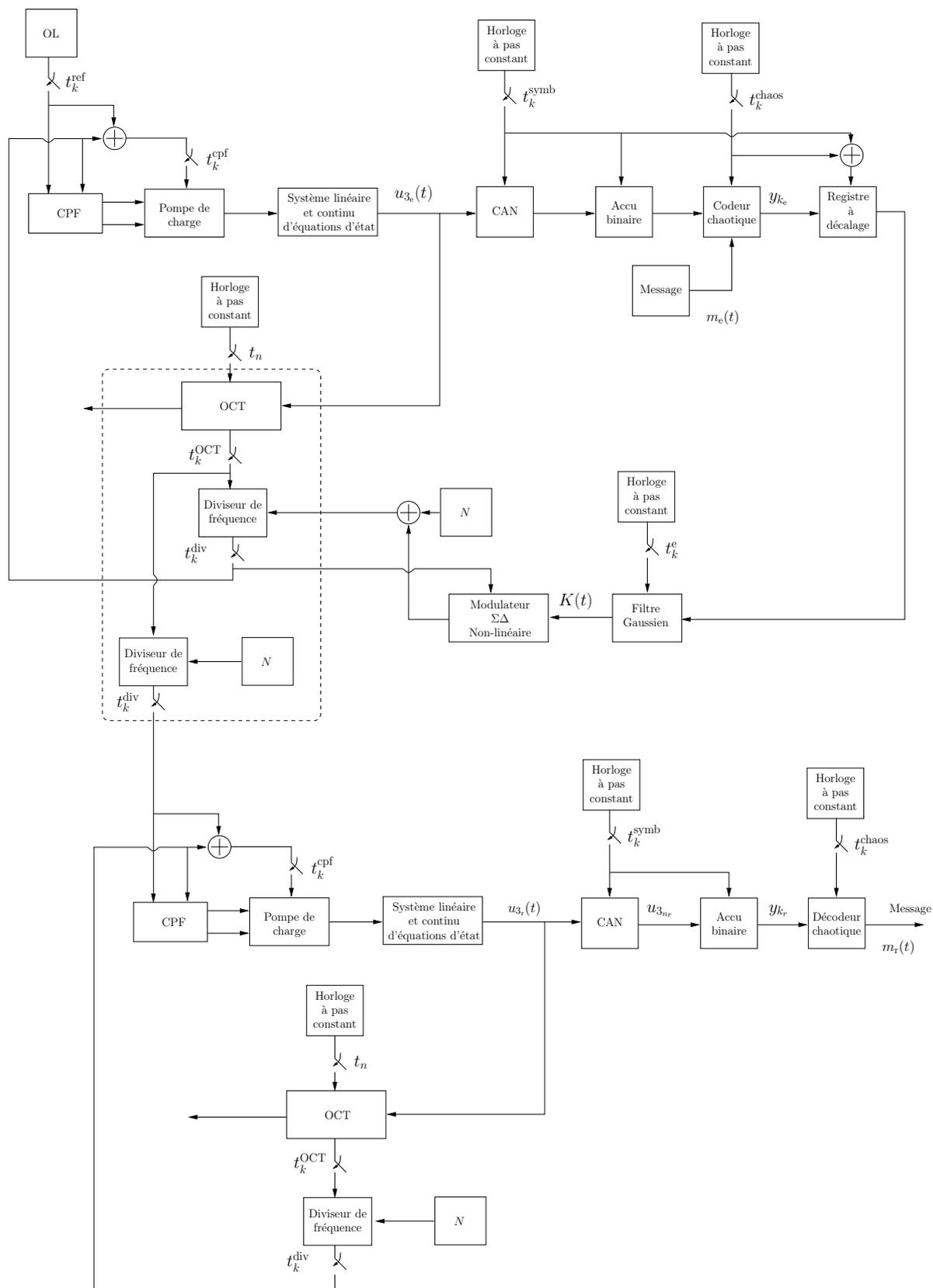


FIG. 2.20 – Schéma bloc de la chaîne de transmission à sauts de fréquence chaotiques avec des modèles comportementaux de synthétiseurs de fréquence.

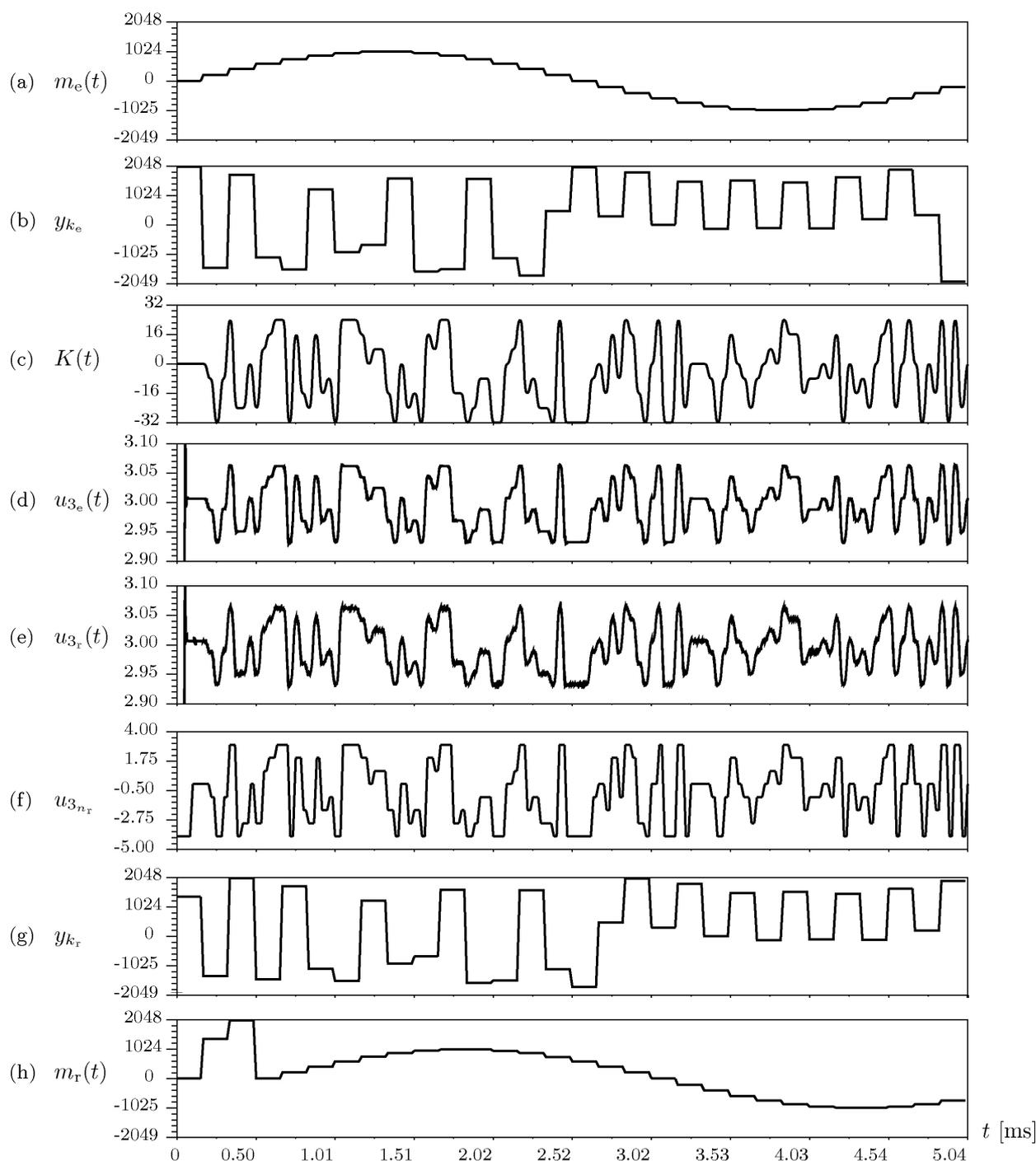


FIG. 2.21 – Chronogrammes de fonctionnement du système émetteur/récepteur à sauts de fréquence chaotiques. (a) Message à l'émission. (b) Sortie de l'encodeur. (c) Entrée du modulateur $\Sigma\Delta$. (d) Tension de commande de l'OCT du système émetteur. (e) Tension de commande de l'OCT du système récepteur. (f) Sortie du CAN de réception. (g) Entrée de l'encodeur. (h) Message décodé.

2.5 Conclusions et perspectives

Dans cette dernière partie, nous avons appliqué les principes de modulation chaotique en utilisant un synthétiseur de fréquence à rapport de division fractionnaire modulé $\Sigma\Delta$. Le système émetteur effectue des sauts discrets de fréquence aléatoires dans une bande spectrale déterminée et ajustable. La dynamique chaotique est réalisée par un sous-système numérique, fonctionnant sur un grand nombre d'états, permettant un ajustement précis des différents paramètres (comme par exemple la clé de cryptage) nécessaire à la synchronisation ainsi que l'encodage/décodage d'un message dans les sauts discrets de fréquence. Les principales caractéristiques du système simulé sont les suivantes :

- Plage de fonctionnement : ajustable entre 2.2GHz et 3GHz,
- Bande d'étalement : 20MHz,
- Bande passante de boucle : $F_{ref}/280 \approx 70\text{kHz}$,
- Modulateur $\Sigma\Delta$ du troisième ordre,
- Modulation type 8-GFSK ($BT=0.7$),
- Période symbole : $3/f_n = 42\mu\text{s}$ ($\approx 24\text{kHz}$),
- Encodeur/Décodeur chaotique sur 12 bits,
- Période du symbole chaotique : $4T_s = 168\mu\text{s}$ ($\approx 6\text{kHz}$).

Le système modélisé réalise un système à sauts de fréquence lent dont la vitesse de modulation est déterminée par la bande passante de boucle f_n . Les simulations concernant l'encodage/décodage d'un message, révèle que la synchronisation du système récepteur s'effectue d'une manière correcte pour le jeu de paramètres utilisés.

La simulation du système complet avec des modèles comportementaux ne permet d'effectuer d'estimation du TES viable, car la simulation de la chaîne complète reste très coûteuse en temps de calcul (< 10 symboles /s) en présence de tous les éléments sur le même diagramme de simulation.

Plusieurs améliorations peuvent être envisagées pour augmenter les performances de ce système :

- Tout d'abord, une vitesse de modulation plus rapide peut être obtenue grâce à l'utilisation d'un filtre de précompensation qui se place en amont du filtre à réponse impulsionnelle finie [20, 21]. Cette technique réalise une prédistorsion des symboles émis pour remédier à l'impact du filtre passe bas du système boucle fermée du synthétiseur. Elle permet d'augmenter considérablement le débit (jusqu'à plusieurs Msymboles/s).

- Pour réaliser un système proposant une dynamique chaotique plus complexe, le nombre de bits utilisés dans le sous-système numérique encodeur devra être supérieur ou égal à 16 bits, et le système récursif pourra être complexifié par exemple, par l'ajout de retard supplémentaire et l'utilisation de non-linéarités différentes de la simple fonction modulo.
- Il serait aussi intéressant d'augmenter le nombre de sauts de fréquence dans la bande de transmission. Dans un esprit de réalisation d'un prototype, nous avons d'abord opté pour une modulation de type 8-GFSK (3 bits/symbole). Les résultats simulés concernant l'observation du diagramme de l'œil de la tension de commande de l'OCT du système émetteur, révèle que, pour une bande passante de boucle faible, les différents niveaux restent distinguables et donc aptent à une bonne conversion numérique. Dans un premier temps, une modulation de type 16-GFSK (4 bits/symboles) semble être facilement réalisable dans la bande passante imposée par la fréquence de fonctionnement de l'oscillateur local, et des modulations 32-GFSK, voire 64-GFSK pourraient être effectuées en couplant la modulation de l'entrée du modulateur $\Sigma\Delta$ et la modulation du rapport entier du diviseur de retour.
- L'estimation du Taux d'Erreur Symbole peut s'envisager avec un modèle de synthétiseur de fréquence fractionnaire plus simple et donc moins coûteux en temps de calcul, tel que le modèle linéaire présenté dans la section 2.2.1.2. Un modèle de canal de transmission, prenant en compte les différents phénomènes d'évanouissement, les trajets multiples, et autres perturbations dans la bande de travail, devra aussi être développé pour réaliser cette estimation.

Enfin l'architecture du décodeur chaotique auto-synchronisant reste un point à approfondir pour améliorer la synchronisation et la bonne récupération du message.

3 Bibliographie

- [1] M. W. Lee, “Etude des comportements chaotiques en modulation de cohérence et application à la cryptographie,” Thèse de doctorat, Université de Franche-Comté n°898, 2002.
- [2] S. Penaud, J. Guittard, P. Bouysse, and R. Quéré, “DSP implementation of self-synchronised chaotic encoder decoder,” *Electronics Letters*, vol. 36, no. 4, pp. 365–366, Fév. 2000.
- [3] L. M. Pecora and T. L. Carroll, “Synchronization in chaotic systems,” *Physical Review Letters*, vol. 64, no. 8, pp. 821–824, Fév. 1990.
- [4] J. Guittard, “Techniques d’analyse d’oscillateurs chaotiques : application aux télécommunications par synchronisation de chaos.” Thèse de doctorat, Université de Limoges n°53-2000, 2000.
- [5] M. Hasler, “Engineering chaos for encryption and broadband communication,” *Phil. Trans. R. Soc. Lond. A* 353, pp. 115–126, 1995.
- [6] T. Parker and L. Chua, *Practical Numerical Algorithms for Chaotic Systems*. Springer Verlag, Berlin, 1989.
- [7] J. Guittard, S. Penaud, J. Nallatamby, and R. Quéré, “Full analysis of chaotic microwave oscillator for use in frequency modulated chaos shift keying communication system,” *Inc. Int J RF and Microwave*, vol. 12, pp. 469–474, 2002.
- [8] L. Larger, V. Udaltsov, J.-P. Goedgebuer, and W. Rhodes, “Chaotic dynamics of oscillators based on circuits with VCO and nonlinear delayed feedback,” *Electronics Letters*, vol. 36, no. 3, pp. 199–200, Fév. 2000.
- [9] L. Larger, J.-P. Goedgebuer, V. Udaltsov, and W. Rhodes, “Radio transmission system using FM high dimensional chaotic oscillator,” *Electronics Letters*, vol. 37, no. 9, pp. 594–595, Avr. 2001.
- [10] V. S. Udaltsov, L. Larger, J.-P. Goedgebuer, M. W. Lee, E. Genin, and W. T. Rhodes, “Bandpass chaotic dynamics of electronic oscillator operationg with delayed nonlinear feedback,” *IEEE Trans. Circuits Syst. I*, vol. 49, no. 7, pp. 1006–1009, Juil. 2002.
- [11] D. R. Frey, “Chaotic digital encoding : An approach to secure communication,” *IEEE Trans. Circuits Syst. II*, vol. 40, no. 10, pp. 660–666, Oct. 1993.
- [12] M. J. Werter, “An improved chaotic digital encoder,” *IEEE Trans. Circuits Syst. II*, vol. 45, no. 2, pp. 227–229, Fév. 1998.

- [13] L. O. Chua and T. Lin, "Chaos in digital filters," *IEEE Trans. Circuits Syst.*, vol. 35, no. 6, pp. 648–658, Juin 1988.
- [14] T. Lin and L. O. Chua, "On chaos of digital filters in the real world," *IEEE Trans. Circuits Syst.*, vol. 38, no. 5, pp. 557–558, Mai 1991.
- [15] J. P. Delmas, *Éléments de théorie du signal : Les signaux déterministes*. Ellipses, 1991.
- [16] "Fractional-n frequency synthesizer ADF4153," Datasheet REV.A, Analog Device, 2004 [en ligne]. Disponible sur : <http://www.analog.com>
- [17] "Voltage controlled oscillator JTOS3000," Datasheet, Mini-circuits [en ligne]. Disponible sur : <http://www.minicircuits.com>
- [18] "PLL frequency synthesizer ADF4106," Datasheet REV.A, Analog Device, 2003. [en ligne]. Disponible sur : <http://www.analog.com>
- [19] "Bipolar digital integrated circuits MPB1506gv, MPB1507gv : 3 GHz input divide by 256, 128, 64 prescaler ic for analog dbt tuners," Datasheet, Nec, 1996.
- [20] M. H. Perrott, T. L. Tewksbury, and C. G. Sodini, "A 27-mW CMOS fractional-n synthesizer using digital compensation for 2.5-Mb/s GFSK modulation," *IEEE J. Solid-State Circuits*, vol. 32, no. 12, pp. 2048–2059, Dec. 1997.
- [21] D. R. McMahill and C. G. Sodini, "Automatic calibration of modulated frequency synthesizers," *IEEE Trans. Circuits Syst. II*, vol. 49, no. 5, pp. 301–311, Mai 2002.

Conclusion générale

- Dans la première partie de ce rapport, nous avons exploré les possibilités de réaliser des simulations performantes en termes de temps de calcul de façon à améliorer les gains de traitement des chaînes de transmissions. Une méthodologie de développement, débutant par la réalisation de simples modèles et aboutissant à des simulations utilisant plusieurs unités de calcul, révèle que le logiciel Scilab se trouve être un candidat idéal pour le développement et la simulation des systèmes de communication contemporains.
- Les dispositifs de synthèse de fréquence à rapport de division entier et fractionnaire, employant un comparateur phase/fréquence numérique, sont ensuite décrits et analysés. Différentes approches de modélisation comportementale, sont rapportées et un modèle hybride est développé en mettant en avant la modélisation événementielle des différents oscillateurs composant ces sous-ensembles. Le calcul de dates de transition des oscillateurs apporte une modélisation réaliste du comparateur phase/fréquence, une gestion dynamique de la valeur du rapport de division, un choix possible entre différents pas de résolution du système et le calcul de la densité de probabilité de la jigue de phase en sortie de l'OCT.
- Le système à sauts de fréquence chaotiques développé dans la partie B de ce rapport est un système innovant de communication sécurisé. Bien qu'encore à l'état de prototype, ce système présente l'avantage de contourner les problèmes d'ajustement de paramètres, nécessaires à la bonne synchronisation, par l'utilisation de sous-systèmes numériques produisant et décodant le chaos. L'utilisation d'un synthétiseur de fréquence à rapport de division fractionnaire, concernant le système émetteur, apporte un contrôle précis de la bande spectrale d'utilisation ainsi qu'un très grand nombre de possibilités différentes pour l'ajustement de cette bande. Les efforts constants d'amélioration des sous-ensembles synthétiseurs de fréquence modulés $\Sigma\Delta$ (intégration, bruit de phase, consommation, débit,...), très largement publiés actuellement par la communauté scientifique, laissent entrevoir de bonnes perspectives d'utilisation de ce type de système sécurisé dans de futures applications.

Tous les modèles, schémas blocs et autres algorithmes présentés dans ce rapport sont exploitables et diffusibles par le biais d'une contribution au logiciel de calcul scientifique Scilab. Cette contribution, ouverte, multi-plateformes et documentée, s'intègre complètement au logiciel dans sa version actuelle (Version 4) et notamment au simulateur de systèmes dynamiques hybrides Scicos. Elle propose différentes palettes comportant les modèles de CAO développés durant les trois années de thèse. Les différentes chaînes de transmission exploitées dans la première partie de ce manuel sont facilement modifiables

et aptes à l'ajout et au développement de modèles supplémentaires, comme des modèles de codeur/décodeur convolutif, modèles de canaux de propagation et autres modèles comportementaux d'amplificateur de puissance. Le modèle de synthétiseur de fréquence reste ouvert à l'ajout d'éléments supplémentaires et à la modification ou améliorations des éléments constitutifs déjà modélisés puisque dans cette contribution, il est détaillé sous une forme éclatée (constitué de toutes les fonctions élémentaires) dans l'éditeur de schéma bloc du simulateur de système Scicos. Beaucoup d'exemples de systèmes chaotiques (analogiques et numériques) sont aussi présents dans cette contribution.

Le système à sauts de fréquence chaotiques fait actuellement l'objet d'une réalisation au sein de l'équipe de recherche C^2S^2 , concernant le circuit du synthétiseur de fréquence émetteur. Pendant cette dernière année de recherche, différentes cartes de tests ont été réalisées et construites avec des composants CMS. Le prototype final a été développé grâce au modèle de CAO détaillé dans la dernière partie de ce manuel, et se trouve être actuellement en phase de test. L'aboutissement de la réalisation pratique du système émetteur complet, par programmation d'un DSP, puis la réalisation d'un démodulateur de fréquence devraient bientôt confronter les résultats simulés et présentés dans ce manuel aux résultats obtenus en mesure.

Publications et communications relatives à ce travail

- [1] A. Layec, R. Quéré, J. C. Nallatamby, S. Mons, and J. Guittard, “Behavioural model of integer-n frequency synthesizer,” *Proc. 2004 International Workshop on Electronics and System Analysis (IEWSA '04)*, Bilbao, Spain, Oct. 2004, pp. 29–32.
- [2] A. Layec, R. Quéré, J. C. Nallatamby, S. Mons, and J. Guittard, “Modeling and simulation of a communication chain in the scilab/scicos environment,” *1st International Conference SCILAB 2004*, INRIA Rocquencourt, France, Dec. 2004 [en ligne]. Disponible sur :
http://scilabsoft.inria.fr/events/scilab2004/final_paper/6-Layec_Scilab-2004.pdf
- [3] A. Layec, R. Quéré, J. C. Nallatamby, S. Mons, and J. Guittard, “Modélisation comportementale des synthétiseurs de fréquence,” *14èmes Journées Nationales Microondes (JNM 2005)*, Nantes, France, Mai 2005.
- [4] A. Layec, A. Bennadji, J. C. Nallatamby, R. Quéré, and J. Guittard, “Modeling of a communication chain components and principles of simulation in the scilab/scicos environment,” *Proc. IEEE Conference on Control Applications (CCA'05)*, Toronto, Canada, Août 2005.
- [5] R. Quéré, J. C. Nallatamby, A. Layec, and M. Prigent, “Low phase noise oscillator modeling in a system environment,” *2005 IEEE MTT-S International Microwave Symposium (IMS'05)*, Long Beach - Californie, USA, Juin 2005.
- [6] A. Bennadji, A. Layec, A. Soury, A. Mallet, E. Ngoya, and R. Quéré, “Modeling of a communication chain with implementation of a volterra power amplifier model for efficient system level simulation,” *8th European Conference on Wireless Technology - European Microwave Week 2005 (EUMC'05)*, Paris, France, Oct. 2005.
- [7] A. Layec, “Mod_num,” Boîte à outils pour la simulation des systèmes de communications. Contribution au logiciel Scilab [en ligne]. Disponible sur :
<http://www.lesia.insa-toulouse.fr/nouveau/transchaos/ACI-TRANSCHAOS.html>

RESUMÉ

Cette thèse concerne la modélisation et la simulation de chaînes de communication dans un environnement de simulation système.

Une première partie détaille les modèles de CAO d'éléments constituant les chaînes de transmission numériques ainsi que des principes de simulation permettant l'évaluation du TEB et le calcul parallèle.

Un modèle comportemental de synthétiseur de fréquence de type 2 est ensuite développé. Des traitements numériques réalisés après simulation d'un synthétiseur fonctionnant à 13GHz, permettent le calcul de la densité spectrale de sortie et de la densité de probabilité de la jigue de phase.

La dernière partie du manuel présente un système à sauts de fréquence chaotiques réalisé avec des synthétiseurs fonctionnant dans une bande 2.5-2.52GHz et basé sur le principe d'auto-synchronisation des encodeurs/décodeurs numériques quasi-chaotiques. Le modèle comportemental développé dans la première partie permet finalement la simulation du système de communication sécurisé.

Mots clés :

- Simulations système
- Synthétiseur de fréquence
- Synchronisation du chaos
- Calcul parallèle
- Modulation $\Sigma\Delta$
- Sauts de fréquence
- TEB
- Simulations événementielles
- Communications par chaos

Development of CAD models for the system level simulation of communication systems.

Application to chaotic communications.

SUMMARY

This work deals with the modelling and the simulation of communication chains in a system level environment.

A first part develops CAD models used in digital transmission chains and gives principles of simulation for the evaluation of the BER and the parallel computation.

A behavioural model of type-2 frequency synthesizer is then given. Numerical computations realized in post processing of a synthesizer working at 13GHz, allows the computation of the output spectra and the probability density of the jitter.

The last part of the manual presents a chaotic frequency hopping system built with frequency synthesizers working at 2.5-2.52GHz and based of the self synchronisation principle of quasi-chaotic digital encoders/decoders. The behavioural model developed in the first part finally allows the simulation of the secure communication system.

Key words :

- System level simulations
- Frequency synthesizer
- Chaotic synchronisation
- Parallel computation
- $\Delta\Sigma$ modulation
- Frequency hopping
- BER
- Event driven simulations
- Chaotic communications